

厄介なスパイクを除去して、リニア・レギュレータの出力に残るスイッチング・レギュレータのアーチファクトを最小化

Jim Williams

はじめに

リニア・レギュレータはスイッチング・レギュレータの出力をさらに安定化するのに広く使われています。利点としては、安定性、精度、過渡応答の向上および出力インピーダンスの低下が挙げられます。これらの性能の改善とともに、さらにスイッチング・レギュレータによって発生するリップルとスパイクが大幅に減少すれば理想的でしょう。実際には、全てのリニア・レギュレータがいくらかのリップルとスパイクの問題に(特に周波数が上がるにつれ)遭遇します。この影響はレギュレータの V_{IN} から V_{OUT} への電圧差が小さいほど大きくなりますが、効率を保つには小さな電圧差の方が望ましいので厄介なことになります。リニア・レギュレータのコンセプトとスイッチング・レギュレータの出力からドライブされる関連部品を図1に示します。

入力のフィルタ・コンデンサの役目は、リップルとスパイクがレギュレータに到達する前に平滑化することです。出力コンデンサは高い周波数で出力インピーダンスを低く保ち、負荷過渡応答を改善し、レギュレータによっては周波数補償を与えます。付随的な目的として、ノイズの低減と、レギュレータの出力に現れる、入力に由来する残

留アーチファクトの最小化があります。懸念されるのは、この最後のカテゴリ(入力に由来する残留アーチファクト)です。これらの高周波成分は(振幅が小さいとはいえ)、ノイズに敏感なビデオ、通信などの回路で問題を生じることがあります。これらの望ましくない信号やその影響を除去しようと多数のコンデンサと頭痛薬が消費されてきました。それらは除去が難しく、どんな処置も効果がないように見えることもあります。それらの原因と性質を理解することがそれらを制する鍵となります。

スイッチング・レギュレータの出力のAC成分

スイッチング・レギュレータの出力の動的(AC)成分の詳細を図2に示します。これはレギュレータの(一般に100kHz~3MHzの)クロック周波数と同じ比較的低い周波数のリップルと、パワー・スイッチの遷移時間に関連した非常に高い周波数成分をもつ「スパイク」からなります。スイッチング・レギュレータのパルス状のエネルギー供給によってリップルが生じます。フィルタ・コンデンサが出力を平滑化しますが、完全ではありません。

LT, LTC, LTはリニアテクノロジー社の登録商標です。他のすべての商標はそれぞれの所有者に所有権があります。

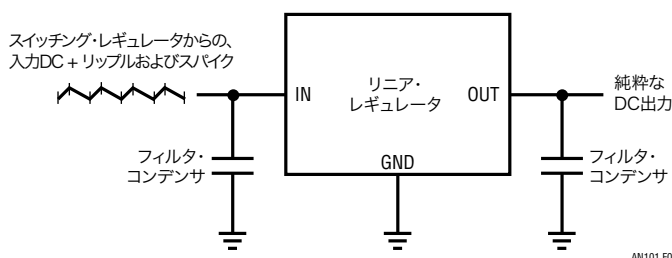


図1. 理論的にはスイッチング・レギュレータのリップルとスパイクを除去するリニア・レギュレータとフィルタ・コンデンサのコンセプト

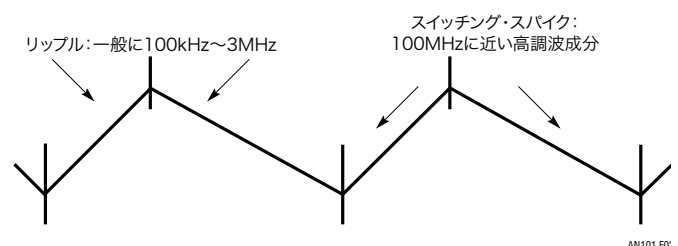


図2. スwitchング・レギュレータの出力に含まれる、レギュレータのパルス状のエネルギー供給および高速遷移時間に由来する、比較的低い周波数のリップルと高周波「スパイク」

Application Note 101

100MHzに近い高調波成分が含まれることがよくあるスパイクは、スイッチング・レギュレータ内部の、高速で高エネルギーをスイッチングするパワー素子に起因します。フィルタ・コンデンサの役目はこれらのスパイクを減らすことですが、実際にはそれらを全て除去することはできません。レギュレータの反復速度と遷移時間を遅くすると、リップルとスパイクの振幅を大幅に小さくすることができますが、磁気部品のサイズが増加し、効率が低下します¹。小型磁気部品と高効率を可能にする高速クロックと高速スイッチングが、同時に高周波数のリップルとスパイクをリニア・レギュレータにもたらしめます。

リップルとスパイクの除去

レギュレータは非常に帯域幅の広いスパイクよりもリップルをよく除去します。LT1763低ドロップアウト・リニア・レギュレータの除去性能を図3に示します。100kHzでの減衰は40dBで、1MHzでは約25dBに低下します。はるかにもっと広い帯域幅のスパイクはそのままレギュレータを通過します。スパイクを吸収するための出力フィルタ・コンデンサにも高周波性能に限界があります。高周波寄生素子によるレギュレータとフィルタ・コンデンサの不完全な応答は、図1が余りにも単純すぎることを示しています。図4は図1を描き直したもので、いくつかの新しい部品とともに寄生項が含まれています。図では高周波寄生

素子を強調して、安定化経路が考慮されています。これらの寄生項はリップルとスパイクが名目上安定化された出力に伝播するのを可能にするので、それらの寄生項を見つけておくことが重要です。さらに、寄生素子を理解すると、測定戦略をたてることが可能になり、高周波数の出力成分を減らす手助けになります。レギュレータには、パストランジスタを通り、リファレンスおよび安定化アンプへと続く主に容量性の高周波寄生経路が含まれています。これらの項は有限なレギュレータの利得帯域幅と組み合わせられて高周波の除去を制限します。入力と出力のフィルタ・コンデンサには寄生インダクタンスと抵抗が含まれており、周波数が上昇するにつれそれらの効果が低下します。浮遊レイアウト容量により、望ましくないフィードスルー経路が追加されます。グランド電位の差が、グランド経路の抵抗とインダクタンスによって増加し、追加の誤差を生じ、測定を複雑にします。通常リニア・レギュレータには関連のないいくつかの新しい部品も見えます。これらの追加部品には、レギュレータの入力ラインと出力ラインに使われるフェライト・ビーズやインダクタが含まれます。これらの部品自体に高周波の寄生経路がありますが、レギュレータ全体の周波数除去を大きく改善することができますので、以下の記述で取り上げます。

Note 1: この手法を採用した回路は、磁気部品のサイズと効率をいくらか犠牲にして、高調波成分の大幅な削減を達成しました。参考資料1を参照してください。

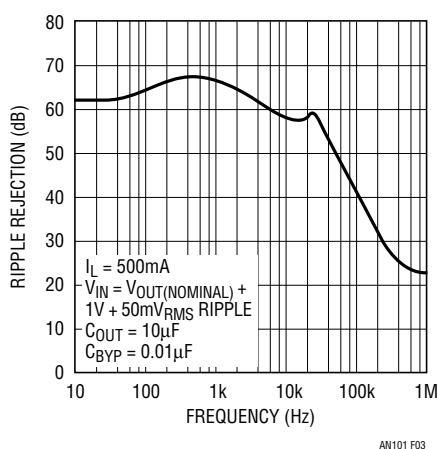
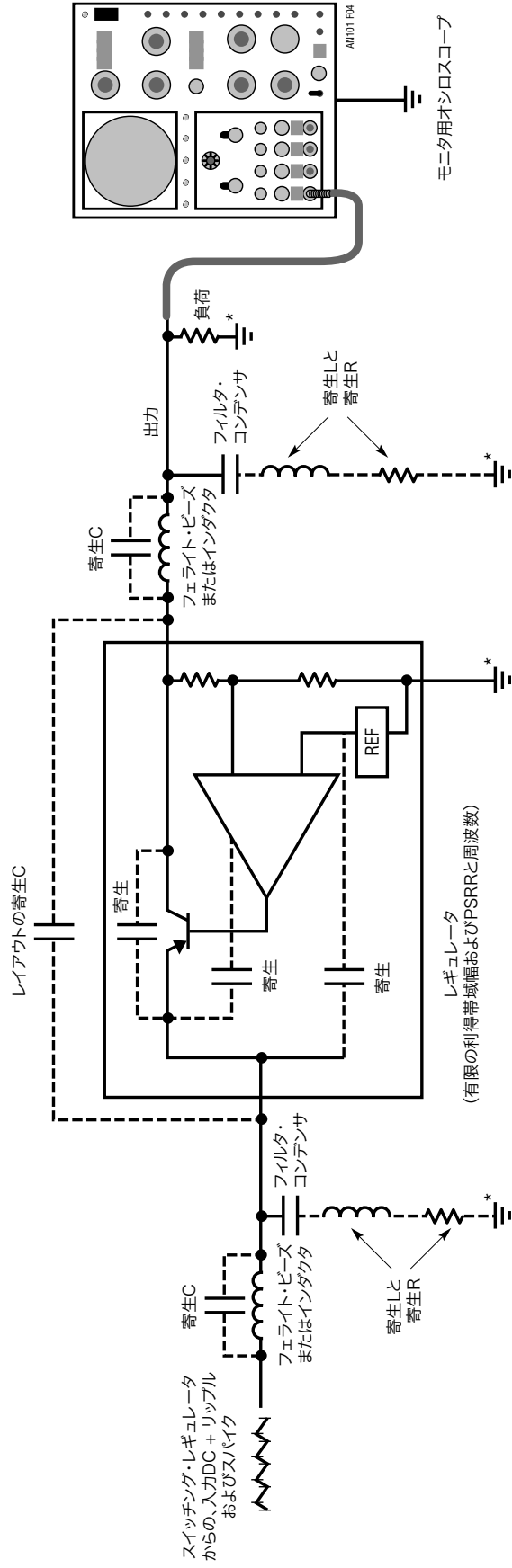
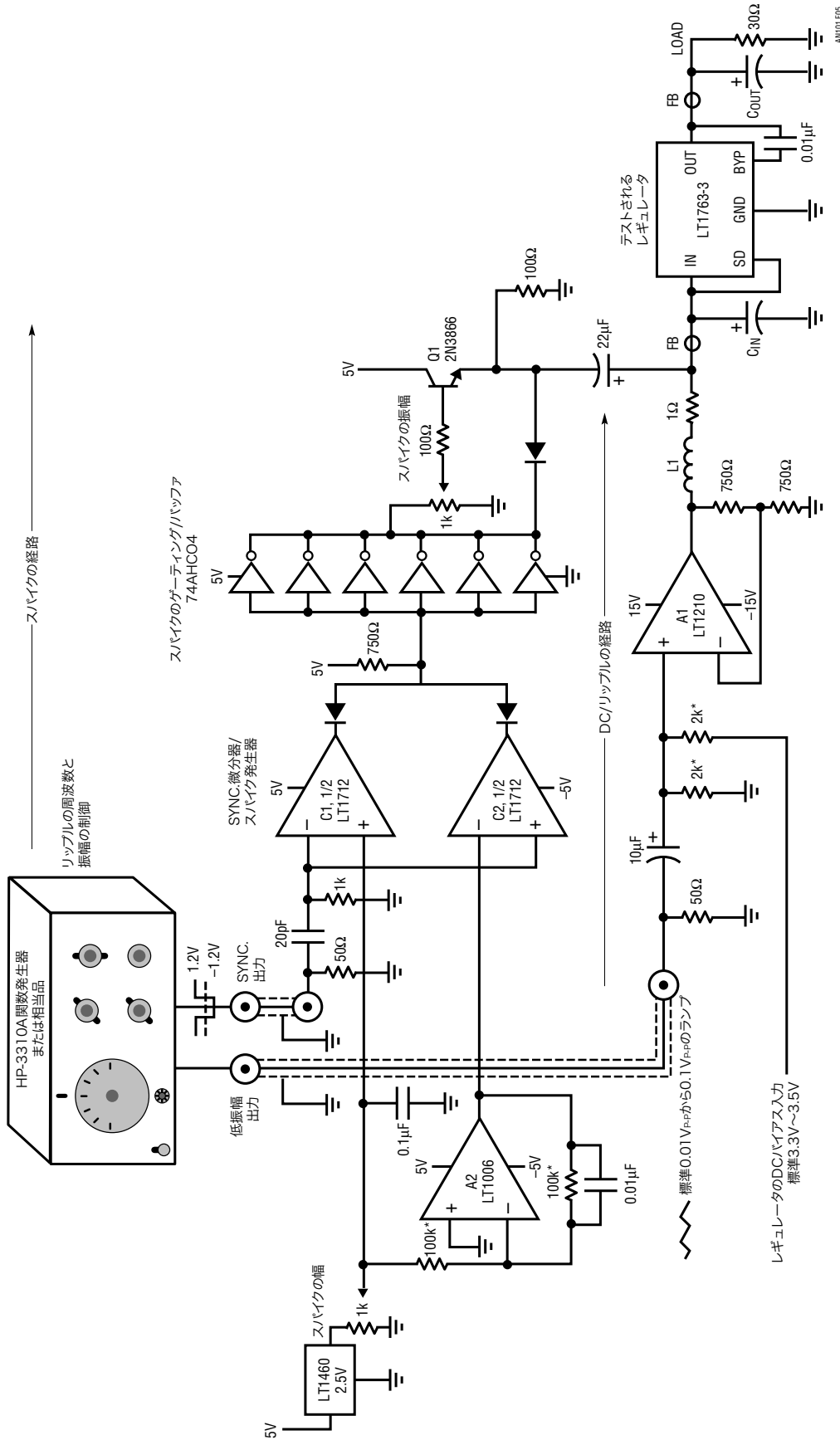


図3. 100kHzで40dBの減衰を示し、1MHzに向かってロールオフする、LT1763低ドロップアウト・リニア・レギュレータのリップル除去特性。スイッチング・スパイクの高調波成分は100MHzに近づき、入力から出力に直接通過



* = グランドの電位差により出力の高周波成分が増し、測定が損なわれる。

図4. 高周波除去の寄生素子を示したリア・レギュレータのコンセプト。周波数に対して有限なGBWおよびPSRRによりレギュレータの高周波除去は制限される。受動部品はリップルとスプイクを減衰させるが、寄生素子は効果を低下させる。レイアウト容量とグラウンドの電位差により誤差が増加し、測定が複雑になる。



* = 1%全周波数帯域

L1 = 4巻数#26、直径1/4"

FB = フェラライト・ビーズ、FAIR-RITE 2743002122、インダクタはオプシヨンの本文を参照

—▶— = IN4148

CIN = 本文を参照

COUT = 本文を参照

図5. 回路はスイッチング・レギュレータの出力をシミュレートする。DC、リップルの振幅、周波数およびスパイクの持続時間/高さは独立に設定可能。分離経路方式により、広帯域スパイクをDCおよびリップルに重ね合わせ、シミュレートされたスイッチング・レギュレータの出力をリア・レギュレータに与える。関数発生器が両方の経路に波形を与える

リップル/スパイクのシミュレータ

問題を理解するには、多様な条件の下でリップルとスパイクに対するレギュレータの応答を観察する必要があります。周波数、高調波成分、振幅、持続時間およびDCレベルを含むリップルとスパイクのパラメータを独立に変えられることが望ましいと言えます。これは多目的に使える機能で、多様な回路のバリエーションのリアルタイムの最適化や感度解析を可能にします。実際のスイッチング・レギュレータによってドライブされる状態でのリニア・レギュレータの性能の観察に代わるものはないとはいえ、ハードウェア・シミュレータは予期せぬ事態の発生の可能性を減らします。この機能を図5に示します。これは、独立に設定可能なDC、リップルおよびスパイクのパラメータを使って、スイッチング・レギュレータの出力をシミュレートします。

市販されている関数発生器を2つの並列信号経路と組み合わせる回路を形成します。DCとリップルは比較的遅い経路で送られますが、広帯域のスパイクの情報は高速経路を使って処理されます。2つの経路はリニア・レギュ

レータの入力のところで結合されます。関数発生器の設定可能なランプ出力(図6のトレースA)は、パワー・アンプA1とそれに関連した部品で構成されるDC/リップル経路に与えられます。A1はランプ入力とDCバイアス情報を受け取り、テスト対象のレギュレータをドライブします。L1と1 Ω 抵抗により、A1は不安定になることなくリップル周波数でレギュレータをドライブすることができます。広帯域のスパイク経路には関数発生器のsync出力からパルスが与えられます(トレースB)。この出力のエッジは微分され(トレースC)、バイポーラ・コンパレータのC1とC2に与えられます。コンパレータの出力(トレースのDとE)はランプの屈曲点に同期したスパイクになります。スパイクの幅は1kポテンシオメータとA2によってC1とC2に与えられる相補的DCスレッシュホールド電位によって制御されます。ダイオードによるゲーティングと、並列に接続されたロジック・インバータにより、トレースFがスパイク振幅制御回路に与えられます。フォロアQ1がスパイクをA1のDC/リップル経路に重ね合わせて、リニア・レギュレータへの入力波形を形成します(トレースG)。

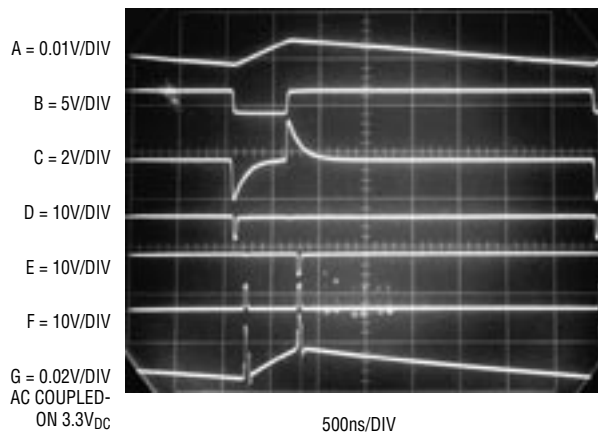


図6. スwitchング・レギュレータの出力シミュレータの波形。関数発生器はリップル(トレースA)経路とスパイク(トレースB)経路の情報を与える。微分されたスパイク情報のバイポーラ波形(トレースC)はC1とC2によって比較され、トレースDとトレースEの同期スパイクを生じる。ダイオード・ゲーティング/インバータによりトレースFがスパイク振幅制御回路に与えられる。Q1がスパイクをパワーアンプA1からのDC/リップル経路に重ね合わせ、リニア・レギュレータへの入力波形を形成する(トレースG)。スパイクの幅は写真を明瞭にするため異常に広く設定してある

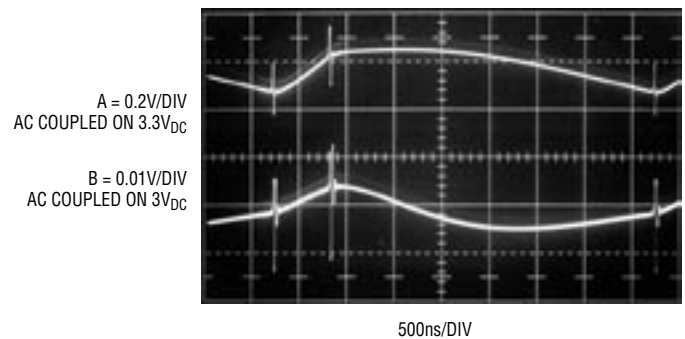


図7. リニア・レギュレータの入力(トレースA)と出力(トレースB)のリップルとスイッチング・スパイク成分($C_{IN} = 1\mu F$, $C_{OUT} = 10\mu F$)。10 μF をドライブしている出力スパイクの振幅は減少しているが、立ち上がり時間は高速に保たれている

Application Note 101

リニア・レギュレータの高周波除去の評価/最適化

上述の回路はリニア・レギュレータの高周波除去の評価と最適化を助けます。以下の写真は一組の標準的な条件の結果を示していますが、望みのテスト・パラメータに適合するように、DCバイアス、リップルおよびスパイクの特性を変えることができます。図7に示されているのは、トレースAのリップル/スパイク成分をもつ3.3V DC入力に対する、図5のLT1763 3Vレギュレータの応答です ($C_{IN} = 1\mu\text{F}$ および $C_{OUT} = 10\mu\text{F}$)。レギュレータの出力(トレースB)は、約1/20に減少したリップルを示しています。出力のスパイクは減少率がいくらか少なく、高調波成分は高いままです。レギュレータはスパイクの立上り時間では除去能力がありません。コンデンサが仕事をする必要があります。残念なことに、コンデンサは本質的な高周波損失項により広帯域スパイクを完全にフィルタすることが制限されています。トレースBの残留スパイクには立上り時間の減少は見られません。このレベルの立上り時間では、コンデンサの値を大きくしても効果は得られません。 $C_{OUT} = 33\mu\text{F}$ で得られた図8(トレースの割り当ては図7と同じ)は、リップルの1/5への減少を示していますが、スパイクの振幅はほとんど減衰していません。

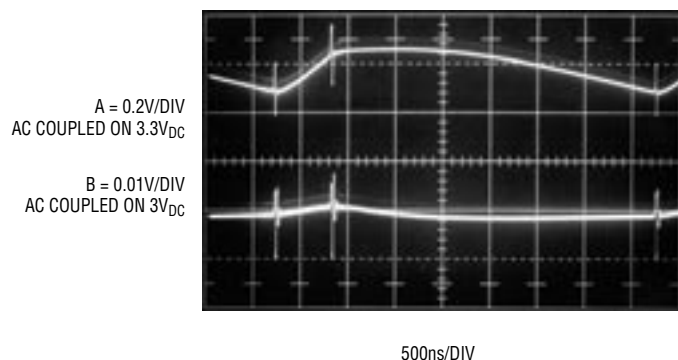


図8. トレースの割り当ては図7と同じ (C_{OUT} は $33\mu\text{F}$ に増加)。出力リップルは1/5に減少するが、スパイクは維持される。スパイクの立上り時間は変化していないように見える

図8のトレースBの時間と振幅を拡大した図9では、スパイクの特性を高分解能で調べることができますので、以下のような評価と最適化が可能です。図10は、フェライト・ビーズを C_{IN}^2 の直前に置いたときの劇的な結果を示しています。スパイクの振幅は約1/5に減少しています。ビーズは高周波数で損失をもたらす、スパイクの通過を厳しく制限します³。DCと低周波は減衰せずにレギュレータまで通過します。2番目のフェライト・ビーズをレギュレータの出力に C_{OUT} より前にくるように配置すると、図11のトレースが得られます。ビーズの高周波数損失特性により、DC抵抗をレギュレータの出力経路に導入することなく、スパイクの振幅が1mVより下にさらに減少します⁴。

図12(前の図の高利得バージョン)では、 $900\mu\text{V}$ のスパイク振幅が測定されています。これはフェライト・ビーズ無しの場合の約1/20です。示された結果が同相成分やグラウンド・ループによって損なわれていないことを検証して、測定は完了します。これはオシロスコープの入力を測定ポイントの近くで接地することによりなされます。理想的には、信号は全く現れません。図13はこれがほぼそのとおりであることを示しており、図12の表示が現実的であることを示しています⁵。

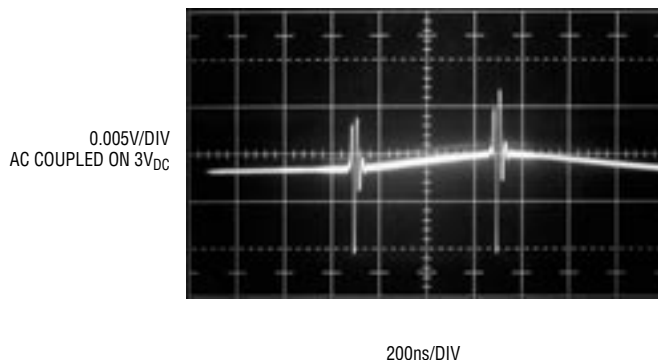


図9. 図8の出力トレースの時間と振幅を拡大すると、スパイク特性を高い分解能で調べることができる。この図および以下の図では、トレースの画面中央部分は写真を明瞭にするため輝度を上げてある。

Note 2 「劇的」というのは芝居があった表現かもしれませんが、ある人々はこれらの中にドラマを見るものです。

Note 3 フェライト・ビーズの情報に関しては、付録Aを参照。

Note 4 ビーズの代わりにインダクタを使える場合がありますが、それらの限界を知っておく必要があります。付録Bを参照。

Note 5 ミリボルトより下のレベルで忠実な広帯域測定をおこなうには特別な配慮が必要です。付録Cを参照。

an101f

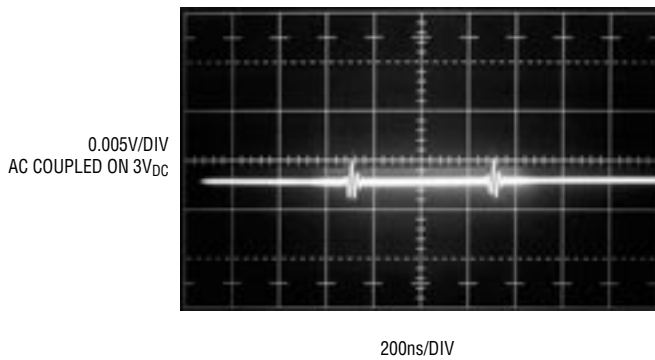


図10. フェライト・ビーズをレギュレータの入力に追加すると、高周波損失が増し、スパイクが劇的に減衰する

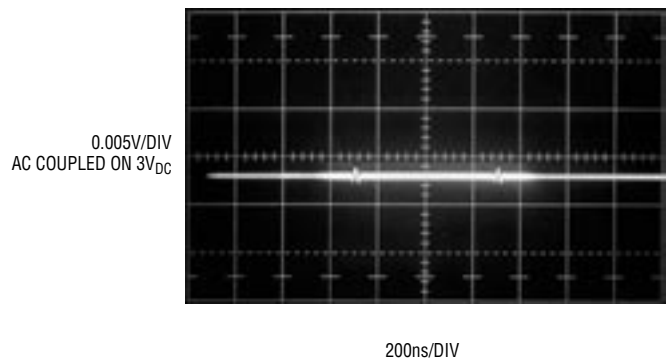


図11. レギュレータの出力にフェライト・ビーズを追加すると、スパイクの振幅がさらに減少する

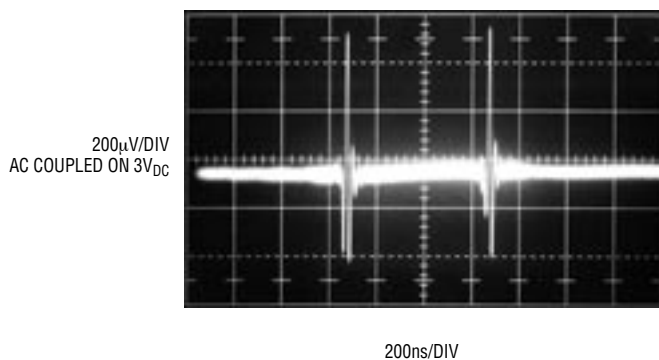


図12. 前の図の高利得バージョンでは900µVのスパイク振幅が測定されている(フェライト・ビーズ無しの場合の約1/20)。測定装置のノイズフロアによりトレースのベースラインが太くなっている

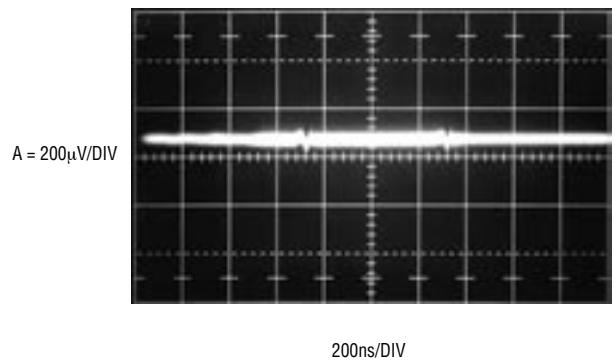


図13. オシロスコープの入力を測定ポイントの近くで接地して、図12の結果が同相電圧の影響をほとんど受けないことを検証

Application Note 101

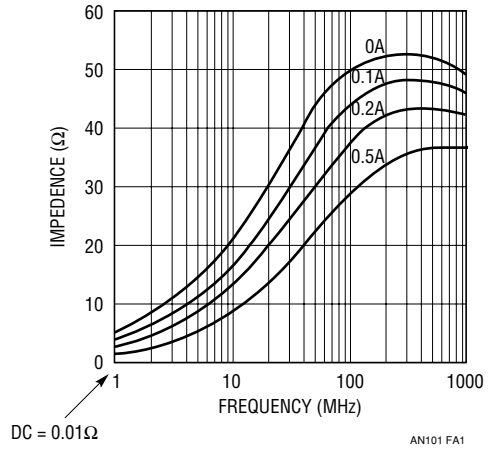
参考文献

1. Williams, Jim, "A Monolithic Switching Regulator with 100??V Output Noise," Linear Technology Corporation, Application Note 70, October 1997 (See Appendices B,C,D,H,I and J)
2. Williams, Jim, "Low Noise Varactor Biasing with Switching Regulators," Linear Technology Corporation, Application Note 85, August 2000 (See pp 4-6 and Appendix C)
3. Williams, Jim, "Component and Measurement Advances Ensure 16-Bit Settling Time," Linear Technology Corporation, Application Note 74, July 1998 (See Appendix G)
4. LT1763 Low Dropout Regulator Datasheet, Linear Technology Corporation
5. Hurlock, Les, "ABCs of Probes," Tektronix Inc., 1990
6. McAbel, W.E., "Probe Measurements," Tektronix Inc., Concept Series, 1971
7. Morrison, Ralph, "Noise and Other Interfering Signals," John Wiley and Sons, 1992
8. Morrison, Ralph, "Grounding and Shielding Techniques in Instrumentation," Wiley-Interscience, 1986
9. Fair-Rite Corporation, " Fair-Rite Soft Ferrites," Fair-Rite Corporation, 1998

付録A

フェライト・ビーズに関して

フェライト・ビーズで囲まれた導体は、周波数の上昇とともにインピーダンスを増加させるという非常に望ましい性質を与えます。この効果はDCや低周波数の信号を伝える導体の高周波ノイズの除去に理想的です。ビーズは実質上リニア・レギュレータのパスバンド内では損失がありません。もっと高い周波数では、ビーズのフェライト材が導体の磁界と相互反応して、損失特性を生じます。フェライト材と形状が異なると、損失係数と周波数および電力レベルが変化します。図A1のプロットはこれを示しています。インピーダンスはDCでの0.01Ωから100MHzでの50Ωに増加します。DC電流(従って一定の磁界バイアス)が増加するにつれ、フェライトが与える損失が減少します。ビーズを導体に沿って直列に「積み重ねる」ことができ、それに比例して損失が増加することに注意してください。要求条件に合うように、多様なビーズ材と物理的構造のものが標準品とカスタム品で入手可能です。



図A1. 表面実装型フェライト・ビーズ(Fair-Rite 2518065007Y6)の異なるDC電流でのインピーダンスと周波数。インピーダンスはDCでは実質的にゼロで、周波数とDC電流に依存して、50Ωを超えるまで上昇します。出典: Fair-Rite 2518065007Y6のデータシート

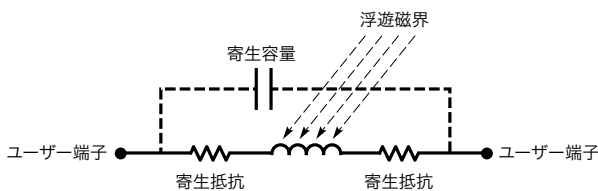
付録B

高周波フィルタとしてのインダクタ

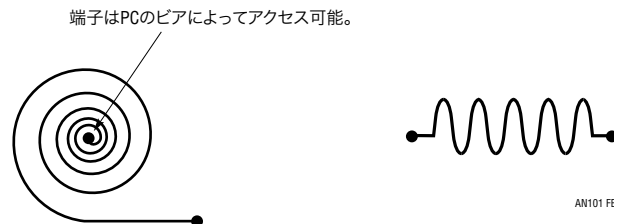
ビーズの代わりにインダクタを高周波フィルタに使えることがあります。一般に、2μH~10μHの値が適切です。利点としては、入手しやすいことと、低い周波数(たとえば100kHz以下)で良い効果が得られます。短所としては、銅損失によるレギュレータ経路のDC抵抗の増加、寄生シャント容量、スイッチング・レギュレータの浮遊放射の影響を受けやすいことが挙げられます。銅損失はDCで現れ、効率を下げます。寄生シャント容量は不要の高周波フィードスルーを引き起こします。インダクタの回路基

板上の位置によっては、浮遊磁界がインダクタの巻線に影響し、実効的にトランスの2次側に変えてしまうことがあります。その結果観測されるスパイクとリップルに関連したアーチファクトが導通成分に見誤られ、性能を低下させます。

PCボードのトレースで形成した、インダクタンスをベースにしたフィルタの形状を図B2に示します。このような螺旋形や波線状のパターンに成形された延長トレースは、高周波数では誘導性を示します。これらはフェライト・ビーズに比べると単位面積当りに得られる損失ははるかに小さいとはいえ、状況によっては驚くほど効果的なことがあります。



図B1. インダクタのいくつかの寄生項。寄生抵抗は電圧降下を生じ、効率を下げる。不要の容量により高周波のフィードスルーが生じる。浮遊磁界により誤ったインダクタ電流が生じる



図B2. 螺旋形および波線形のPCパターンは、フェライト・ビーズに比べると効果が小さいとはいえ、高周波フィルタとして使われることがある。

付録C

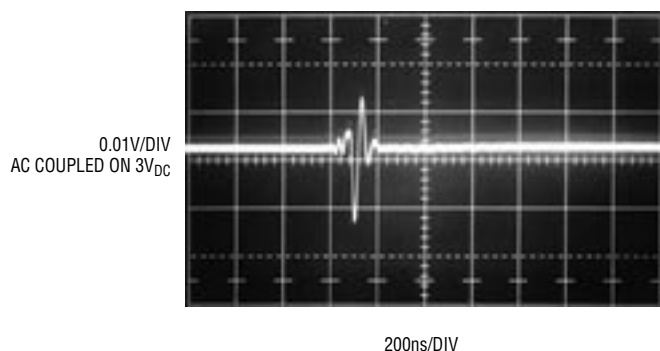
ミリボルト未満の広帯域信号を損なわないプロービング手法

信頼できる、広帯域の、ミリボルト未満の測定を実現するには、何かを測定する前に重大な問題に注意を向ける必要があります。低ノイズ用に設計された回路ボードのレイアウトは不可欠です。配電ライン、グラウンド・ラインおよびグラウンド・プレーンの電流の流れと相互反応を検討します。部品の選択と配置の影響を調べます。放射の管理と負荷のリターン電流の処理を計画します。回路が正しく、ボードのレイアウトが適切で、目的に合った部品が使用されて初めて意味のある測定を進めることができます。

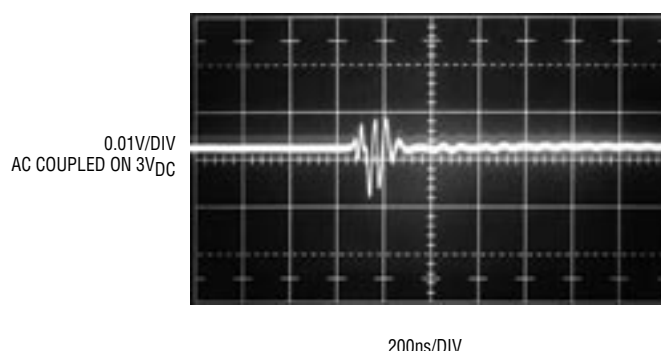
細心の注意を払って用意されたブレッドボードも、信号の接続が歪みをもたらすと役目を果たすことができません。回路への接続は精確な情報を引き出すのに決定的に重要です。低レベルで広帯域の測定には、テスト装置への信号の配線に注意が必要です。検討項目には、ブレッドボードに接続された(電源を含む)テスト装置間のグラウンド・ループと、長すぎるテスト用リード線やトレースによるノイズのピックアップが含まれます。回路ボードへの接続数を最少に抑え、リード線を短く保ちます。ブレッドボードへの、またブレッドボードからの広帯域信号は同軸環境で配線する必要があり、グラウンド・システムのどこに同軸シールドを接続するか注意を払います。厳しく保守された同軸環境は信頼性の高い測定には特に重要なので、ここで取り上げます¹。

図C1に示されているのは、連続同軸信号経路内で測定された標準的スイッチング・レギュレータのスパイクの信用するに足る再現波形です。スパイクの本体は十分明瞭に区別され、それに続く乱れは制限されています。図C2では、同じイベントを、同軸シールドを回路ボードのグラウンド・プレーンに接続する3インチのグラウンド・リード線を使って描いています。顕著な信号の歪みとリングングが生じています。これらの写真は0.01V/DIVの感度で撮りました。もっと感度の高い測定にはそれに比例してもっと注意が必要です。

図C3には、本文の図12の200 μ V/DIVの測定を可能にする、広帯域利得が40dBのプリアンプの使い方の細部が示されています。ACカップリング・コンデンサを含む、レギュレータからプリアンプを通してオシロスコープに達する純粋に同軸の経路に注意してください。同軸カップリング・コンデンサのシールドはレギュレータ・ボードのグラウンド・プレーンに直接接続され、コンデンサの中心導体はレギュレータの出力に接続されています。非同軸の測定接続はありません。本文の図12を再現した図C4は、生成された900 μ Vの出力スパイクの細部をクリーンに示しています。図C5では、2インチのグラウンド・リード線が測定箇所に意図的に用いられ、同軸方式に違反しています。その結果、波形の表現が完全に損なわれています。測定が損なわれていないことを検証する最終テストとして、図C4の測定を再現し、本文の図13のように、信号経路の入力(たとえば、同軸カップリング・コンデンサの中心導体)を測定ポイントの近くで接地します。理想的には、信号は全く現れません。実際には、主に同相効果によるいくらかの小さな残留アーチファクトは許容されます。



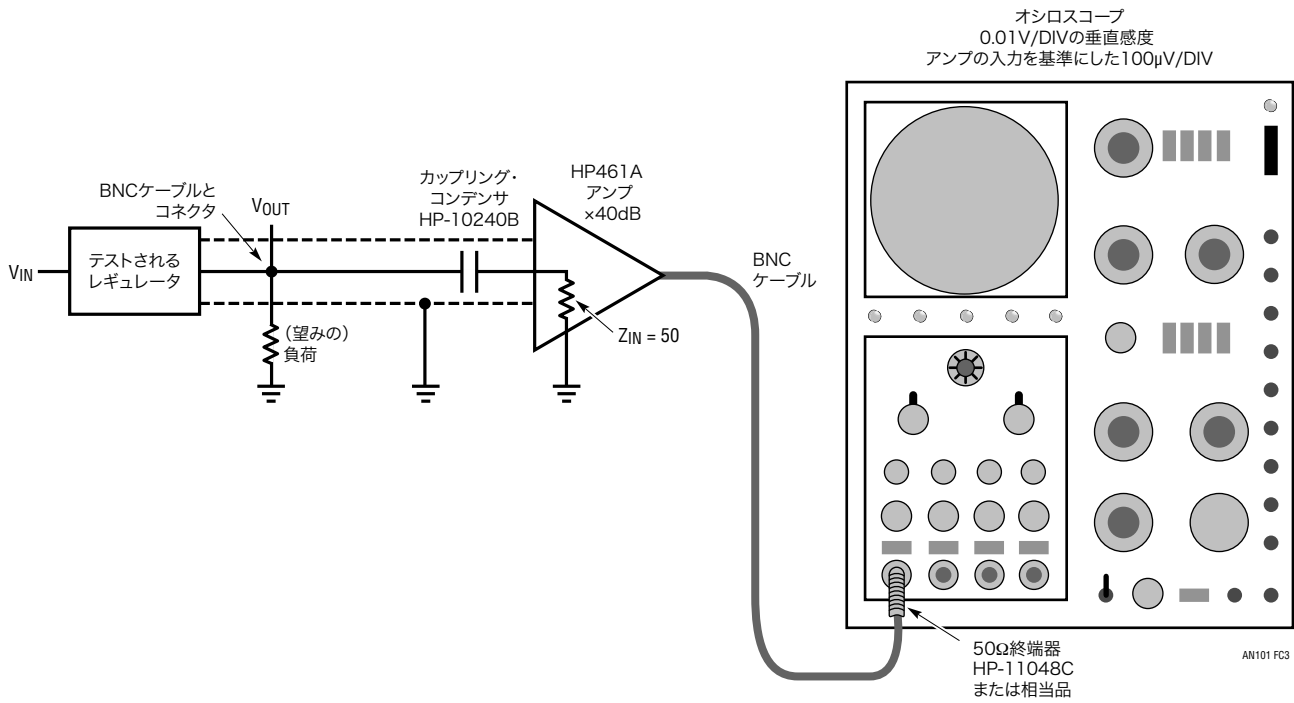
図C1. 連続同軸信号経路内で測定されたスパイクは、イベント本体の後にいくらかの乱れとリングングを示す



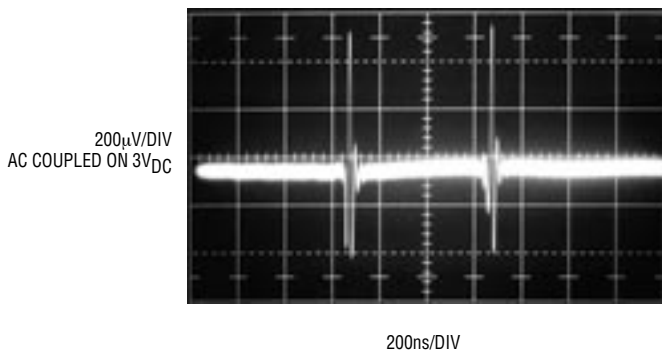
図C2. 3インチの非同軸グラウンド接続を用いると、顕著な信号の歪みとイベント後のリングングが生じる

Note 1: これらの広範な取り扱いと関連事項は参考文献1および2の追加セクションに示されています。低レベル、広帯域信号の保全のためのボードのレイアウトに関する検討事項は参考文献3の付録Gに示されています。

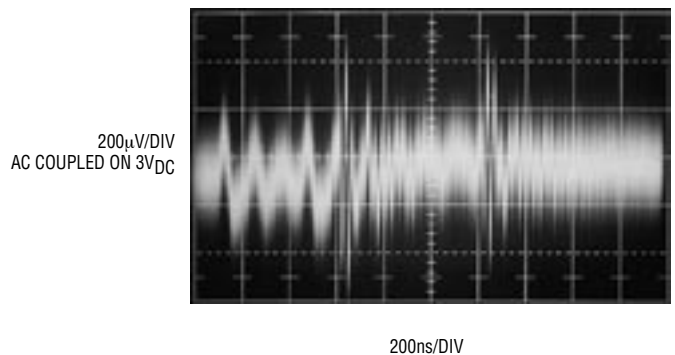
an101f



図C3. 広帯域、低ノイズのプリアンプによりミリボルトより下のレベルのスパイクの観測が可能。測定の完全性を保つため同軸接続を維持する必要がある



図C4. 低ノイズのプリアンプと厳密に実施される同軸信号経路により、本文の図12の900mV_{p-p}の波形が実現される。トレースの太くなったベースラインはプリアンプのノイズフロアを示している



図C5. 測定箇所の2インチの非同軸グランド接続は波形を完全に損なう



Megahurts to Minihurts Converter

— Willer —

an101f