

最適ノイズ性能を得るための低ノイズ・アンプ選択の手引き

著者 : Paul Lee

はじめに

低ノイズ・アプリケーション用のアンプの性能を評価する際には、素子の外部と内部の両方のノイズ源を考慮することが必要です。本書では外部ノイズ源と内部ノイズ源の基本を簡単に説明し、低ノイズ設計に最適なアンプを選択する際に、トレードオフとなる要素について説明します。

外部ノイズ源

外部ノイズ源には、外付け部品や電気/電磁的な干渉などの外的影響がすべて含まれます。干渉とは、すべての不要な信号のことであり、これらはアンプのあらゆる端子から侵入したり、あるいは回路内で誘導されて生じる電圧または電流のことです。これらはスパイク、ステップ、サイン波、またはランダム・ノイズとして現れます。干渉は、機械類、近接する電線、RF トランスミッタ/レシーバ、コンピュータ、同じ装置内の回路（デジタル回路またはスイッチング電源）など、あらゆるところから生じます。さらに、ボードの適切な設計やレイアウトによってこれらの干渉をすべて除去できたとしても、アンプやその回路部品に起因するランダム・ノイズは完全に解消できません。

周辺の回路部品からのノイズを考慮することは必要です。絶対零度を上回る温度では、すべての抵抗が電荷キャリアの熱運動によって生じるジョンソン・ノイズまたはサーマル・ノイズと呼ばれるノイズ源となります。このノイズは、抵抗、温度、帯域幅に応じて増大します。電圧ノイズと電流ノイズは式(1)と式(2)で与えられます。

$$V_n = \sqrt{4kTBR} \quad (1)$$

ここで、
 V_n は電圧ノイズ、
 k はボルツマン定数 (1.38×10^{-23} J/K)、
 T は絶対温度、ケルビン温度 (K)、
 B は帯域幅 (Hz)、
 R は抵抗 (Ω) です。

$$I_n = \sqrt{\frac{4kTB}{R}} \quad (2)$$

ここで、
 I_n は電流ノイズ、
 k はボルツマン定数 (1.38×10^{-23} J/K)、
 T は絶対温度、ケルビン温度 (K)、
 B は帯域幅 (Hz)、
 R は抵抗 (Ω) です。

室温で $1\text{k}\Omega$ 抵抗は約 $4\text{nV}/\sqrt{\text{Hz}}$ のノイズを発生します。抵抗のノイズの分析を詳細に行うには、接触ノイズ、特定の種類の抵抗に特有の寄生成分など、他のノイズ源も考慮する必要がありますが、本書の趣旨に基づき、抵抗ノイズはジョンソン・ノイズに限定することとします。このノイズは、抵抗値の平方根に比例します。

リアクタンスからはノイズは発生しませんが、電流ノイズがリアクタンスを通ると、寄生成分だけではなくノイズ電圧成分も発生させてしまいます。

部品の全抵抗値を減らすか、または回路の周波数帯域幅を制限することで、回路の出力ノイズを低減できます。抵抗の温度を下げても、よほど低温にしない限り、一般的にはあまり意味がありません。ノイズ電力は絶対温度に比例するからです。

$$T(x) \text{ (絶対温度。単位はケルビン)} = x^\circ\text{C} + 273.15^\circ \quad (3)$$

回路内の抵抗はそのすべてがノイズを生成します。そのノイズの影響は常に考慮する必要があります。しかし、実際に回路全体のノイズ性能に大きな影響を与える可能性が高いのは、入力パスおよび帰還パス（一般に高ゲイン構成での）における抵抗のみです。いずれにせよ、ノイズは電流源か電圧源（回路内でどちらか取扱いしやすい方で）から発生すると考えます。

目次

はじめに.....	1	ポップコーン・ノイズ.....	5
外部ノイズ源.....	1	ノイズ源の和.....	5
内部ノイズ源.....	3	ノイズ・ゲイン.....	6
4種類の内部ノイズ.....	4	低ノイズ・オペアンプの選択.....	7
入力換算電圧ノイズ.....	4	結論.....	9
入力換算電流ノイズ.....	4	参考文献.....	12
フリッカ・ノイズ.....	5		

内部ノイズ源

アンプの出力に現れるノイズは、一般に電圧として計測されます。しかし、これは電圧源と電流源の両方から発生します。通常、内部のノイズ発生源はすべてアンプの入力端子側に換算され、理想的なノイズフリーなアンプの入力に、直列あるいは並列に接続された無相関または独立のランダム・ノイズ発生源として扱います (図 1 を参照)。これらのノイズ源はランダム性を持ち、またガウス分布を示すため、ノイズ源の和 (「ノイズ源の和」を参照) を求めるときは十分な注意が必要です。

回路 (たとえば入力バイアス電流キャンセル回路) の複数個所に同じノイズが現れる場合、この 2 つのノイズ源は相関ノイズ源と呼ばれ、このノイズの分析には相関係数を加える必要があります。代表的な相関ノイズ源は全ノイズの 10~15% にも満たず、一般には無視できるものであるため、本書では相関ノイズについての詳しい分析は行いません。

アンプ内部で発生するノイズは 4 つのカテゴリに分類されます。

- 入力換算電圧ノイズ
- 入力換算電流ノイズ
- フリッカ・ノイズ
- ポップコーン・ノイズ

入力換算電圧ノイズと入力換算電流ノイズは、アンプのノイズの解析に使われる最も一般的な仕様です。これらは多くの場合、入力換算スペクトル密度関数または Δf 帯域幅に含まれる RMS ノイズとして仕様規定され、一般には $\text{nV}/\sqrt{\text{Hz}}$ (電圧ノイズの場合) または $\text{pA}/\sqrt{\text{Hz}}$ (電流ノイズの場合) で与えられます。 $\sqrt{\text{Hz}}$ であるのは、ノイズ電力が帯域幅 (Hz) に従って増加するので、電圧と電流のノイズ密度が帯域幅の平方根 ($\sqrt{\text{Hz}}$) に比例するためです (式 1 と式 2 を参照)。

4種類の内部ノイズ

ここでは、入力換算電圧ノイズ、入力換算電流ノイズ、フリッカ・ノイズ、ポップコーン・ノイズについて説明します。

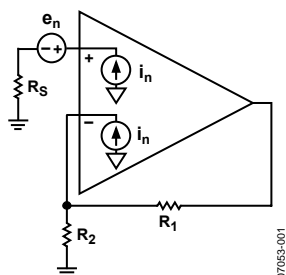


図1. オペアンプ・ノイズ・モデル

入力換算電圧ノイズ

入力換算電圧ノイズ (e_n) は、一般に電圧ノイズ源とみなせます。

電圧ノイズは、一般的に仕様上において重要視されるノイズですが、入力回路側のインピーダンスが高い場合には、電流ノイズの方がシステム全体のノイズ性能を決定することがよくあります。これはオフセットについても同様で、入力オフセット電圧が出力オフセットの主要因とみなされることが多いのですが、入力回路側のインピーダンスが高い場合には、実際にはバイアス電流が出力オフセットを引き起こしているのです。

入力換算電圧ノイズについては、以下の点に注意してください。

- オペアンプの電圧ノイズは、最高性能のアンプでは $1\text{nV}/\sqrt{\text{Hz}}$ 未満のものがあります。
- 従来型のバイポーラ入力オペアンプの電圧ノイズは FET 入力オペアンプより小さいものですが、電流ノイズはかなり大きくなります。
- バイポーラ入力オペアンプのノイズ特性は静状態での回路消費電流に依存します。
- 現在の FET 入力オペアンプは、バイポーラ入力オペアンプに近い低電流ノイズおよび低電圧ノイズを達成できますが、それでも最高性能のバイポーラ入力オペアンプには劣っています。

入力換算電流ノイズ

一般的に入力換算電流ノイズ (i_n) は、2つの差動入力端子を通して電流を出力する2つのノイズ電流源とみなされます。

ショット・ノイズ (ショットキー・ノイズともいう) は、PNジャンクションなどのポテンシャル・バリアに流れる電流の電荷キャリアのランダムな分布に起因する電流ノイズです。ショット・ノイズ電流 (i_n) は次式から得られます。

$$i_n = \sqrt{2I_B q B} \quad (4)$$

ここで、

I_B はバイアス電流 (A)、

q はクーロン単位の電子の電荷 ($1.6 \times 10^{-19} \text{ C}$)、

B は帯域幅 (Hz) です。

通常、単純なバイポーラ/JFET オペアンプの電流ノイズは入力バイアス電流によるショット・ノイズの 1 dB または 2 dB 以内です。データシートにこのノイズの仕様が必ず記載されているとは限りません。

入力換算電流ノイズについては、以下の点に注意してください。

- OP27などの代表的なバイポーラ入力オペアンプの電流ノイズは約 $400 \text{ fA}/\sqrt{\text{Hz}}$ であり ($I_B = 10 \text{ nA}$ のとき)、バイアス電流補償アンプを除けば、この値は温度によってそれほど変化することはありません。
- JFET入力オペアンプのほうが電流ノイズは小さくなりますが (AD8610の場合は $I_B = 10 \text{ pA}$ 時に $5 \text{ fA}/\sqrt{\text{Hz}}$)、チップ温度が 20°C 上昇するごとにこの値は2倍になります。これは、温度が 10°C 上昇するごとにJFETオペアンプのバイアス電流が2倍になるためです。
- 差動入力をもつ従来の電圧帰還オペアンプは、一般にその反転入力と非反転入力 (相関または無相関) の電流ノイズは等しくなります。
- 多くのアンプ、特に入力バイアス電流キャンセル回路を備えたアンプは、無相関ノイズ成分よりも相関ノイズ成分がかなり多くなります。全般的にみると、ノイズはインピーダンス・バランス抵抗 (正側入力ピンと負側入力ピンの両ピンでのインピーダンス整合用) を加えることで改善されます。

フリッカ・ノイズ

オペアンプのノイズは広い周波数範囲で一定のスペクトル密度を持つガウス・ノイズ（ホワイト・ノイズ）です。製造プロセス、ICデバイスのレイアウト、およびデバイス・タイプに起因して、周波数が低くなるとスペクトル密度が上昇し始めます。これは1オクターブ当たりほぼ以下の割合で上昇します。CMOS アンプの場合 3 dB、バイポーラ・アンプの場合 3.5~4.5 dB、JFET アンプの場合最大 5 dB です。

こうした低周波でのノイズ特性は、フリッカ・ノイズまたは $1/f$ ノイズ [ノイズ電力のスペクトル密度が周波数が逆比例 ($1/f$) するため] と呼ばれています。対数プロットでは -1 の傾斜となります。1オクターブ当たり -3 dB で外挿される (CMOS 型アンプの場合) スペクトル密度ラインと、広帯域で一定のノイズ・スペクトル密度ラインとが交差する周波数は、 $1/f$ コーナー周波数と呼ばれており、アンプの性能を示す指標となります (図 2 を参照)。バイポーラ/JFET アンプでは、一般に $1/f$ コーナー周波数は CMOS アンプより低くなります。

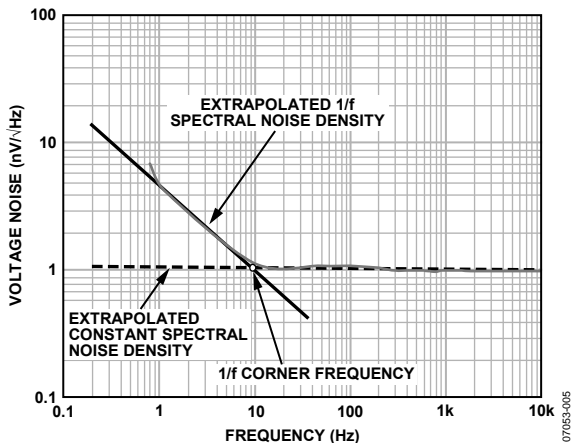


図 2. スペクトル・ノイズ密度

ポップコーン・ノイズ

ポップコーン・ノイズ (仕様で規定されているものではなく、公表もされていない) は、オフセット電圧/電流の急激な変化であり、数ミリ秒続きます。バースト的なポップコーン・ノイズの振幅の大きさは数マイクロボルト~数百マイクロボルトで、ランダムに生じます。一般に、低温度、高い信号源抵抗の条件で、ポップコーン・ノイズが最も発生しやすくなります。このノイズの根本原因として確定的なものはありませんが、金属の汚染やシリコン結晶格子の内部的、表面的な欠陥によって IC チップ内にポップコーン/バースト・ノイズが発生する場合があります。ウェハー製造ではポップコーン・ノイズ源を低減するためにこれまで多大な努力がなされてきましたが、このノイズを完全に除去することはできていません。本書の趣旨に基づき、これ以上ポップコーン・ノイズの分析は行いません。

ノイズ源の和

ノイズ源が無相関であれば (あるノイズ信号が別のノイズ信号に変換できない場合)、全ノイズは算術和ではなくそれらの平方和の平方根として求められます。

$$V_{ni, TOTAL} = \sqrt{(e_n)^2 + (R_S \times i_n)^2 + V_n (R_{EX})^2} \quad (5)$$

ここで、

$V_{ni, TOTAL}$ は全入力換算ノイズ (Referred To Input; RTI)、
 e_n は入力換算電圧ノイズ、
 i_n は入力換算電流ノイズ、
 R_S はアンプと等価のノイズ源または入力抵抗、
 $V_n (R_{EX})$ は、外部回路の電圧ノイズです。

特記事項：

- 非反転入力抵抗でジョンソン・ノイズが発生し、この抵抗で電流ノイズが電圧ノイズに変換されます。
- 帰還抵抗のジョンソン・ノイズは、高抵抗回路では大きなノイズの要因になります。

図 3 は、式 5 を視覚的に表すために、ピタゴラスの定理を使ったベクトル和として示しています。

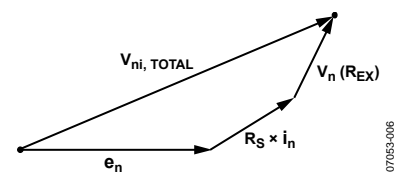


図 3. ノイズ源のベクトル和

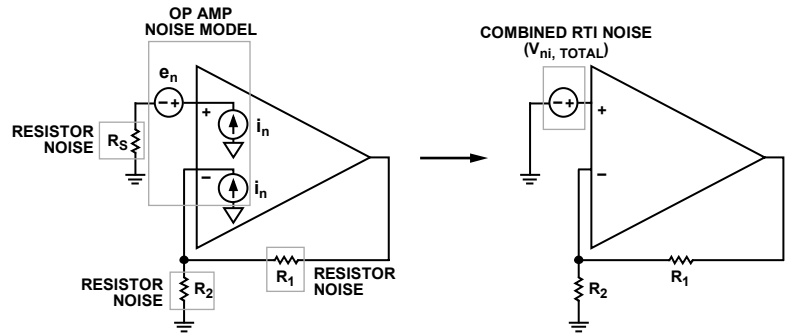


図 4. 簡略化したアンプのノイズ回路

ノイズ・ゲイン

前述したノイズは、アンプ回路の入力換算 (RTI) ノイズに分類できます。アンプ回路出力の全ノイズを計算するには、全入力換算ノイズ量にアンプ回路のノイズ・ゲインを乗算します。ノイズ・ゲインは入力換算ノイズに対するアンプ回路のゲインであり、一般的にアンプ回路の安定性を判断するために使用されます。

ノイズ・ゲインの計算を簡単にするために、図 4 に示すように、図 1 の簡易アンプモデルは図 4 中の 1 つの総 RTI ノイズ源 ($V_{ni, TOTAL}$) にまとめることができます。一般的に全 RTI ノイズをひとまとめにしてアンプの非反転入力へ入力する方法をとります。

$$V_{no, TOTAL} = G_N \times V_{ni, TOTAL}$$

ここで、

$V_{no, TOTAL}$ は全出力換算 (Referred To Output; RTO) ノイズ、
 $V_{ni, TOTAL}$ は全入力換算 (RTI) ノイズです。

$$G_N = 1 + \frac{R_1}{R_2}$$

ここで、

G_N はノイズ・ゲイン、
 R_1 はフィードバック回路の等価インピーダンス、
 R_2 は入力等価インピーダンスです。

ノイズ・ゲインと信号ゲインが同じにならない場合があります (図 5 を参照)。なおクローズド・ループ帯域幅を求めるときは、ゲイン帯域幅積 (またはユニティ・ゲイン周波数) をアンプ回路のノイズ・ゲインで除算します。

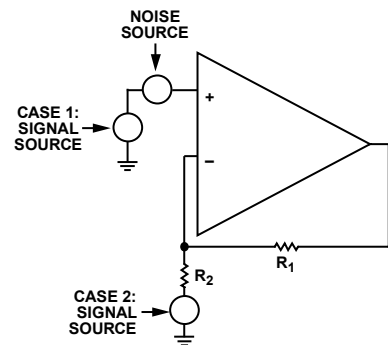


図 4. ノイズ・ゲイン 対 信号ゲイン

ケース 1: 非反転回路構成では、信号ゲインとノイズ・ゲインはいずれも $1 + R_1/R_2$ となります。

ケース 2: 反転回路構成では、信号ゲインは $-(R_1/R_2)$ となりますが、ノイズ・ゲインは $1 + R_1/R_2$ のままです。

低ノイズ・オペアンプの選択

内部抵抗をもつ信号源でオペアンプを駆動する場合、入力等価ノイズは、アンプの電圧ノイズ、信号源抵抗によって生成される電圧、および信号源のインピーダンスを通るアンプ自体の電流ノイズに起因する電圧、これらの平方和の平方根となります。

この信号源抵抗がきわめて低い場合、信号源抵抗によって生成されるノイズとアンプ電流ノイズの全体への寄与度はごくわずかです。この場合、実質的な入力ノイズはオペアンプの電圧ノイズのみです。

信号源抵抗が大きい場合、そのジョンソン・ノイズが、オペアンプ電圧ノイズと、電流ノイズで生じるノイズ電圧成分の両方よりも優勢になる場合があります。しかし、次の点に注意してください。ジョンソン・ノイズは抵抗値の平方根で増大するだけであるのに対し、電流ノイズにより生じるノイズ電圧成分は入力インピーダンスに正比例します。そのため入力回路側のインピーダンスがかなり高い値であれば、アンプの電流ノイズのほうが必ず優勢になります。アンプの電圧ノイズや電流ノイズのレベルが十分に大きい場合には、入力側の抵抗の値によらずジョンソン・ノイズが支配的となるようなことはありません。

アンプを選択するとき、信号源抵抗に比べてアンプで生じるノイズが無視できるかどうかの判断には、オペアンプの性能指標 ($R_{s,op}$) が使えます。これはアンプのノイズ仕様をもとに計算できます。

$$R_{s,op} = \frac{e_n}{i_n} \quad (7)$$

ここで、
 e_n は入力換算電圧ノイズ、
 i_n は入力換算電流ノイズです。

図6は、1 kHzにおける $R_{s,op}$ 対アナログ・デバイゼスの高電源電圧 (44 Vまで) オペアンプの電圧ノイズ密度を比較したものです。斜めの線は信号源抵抗により生じるジョンソン・ノイズを示しています。

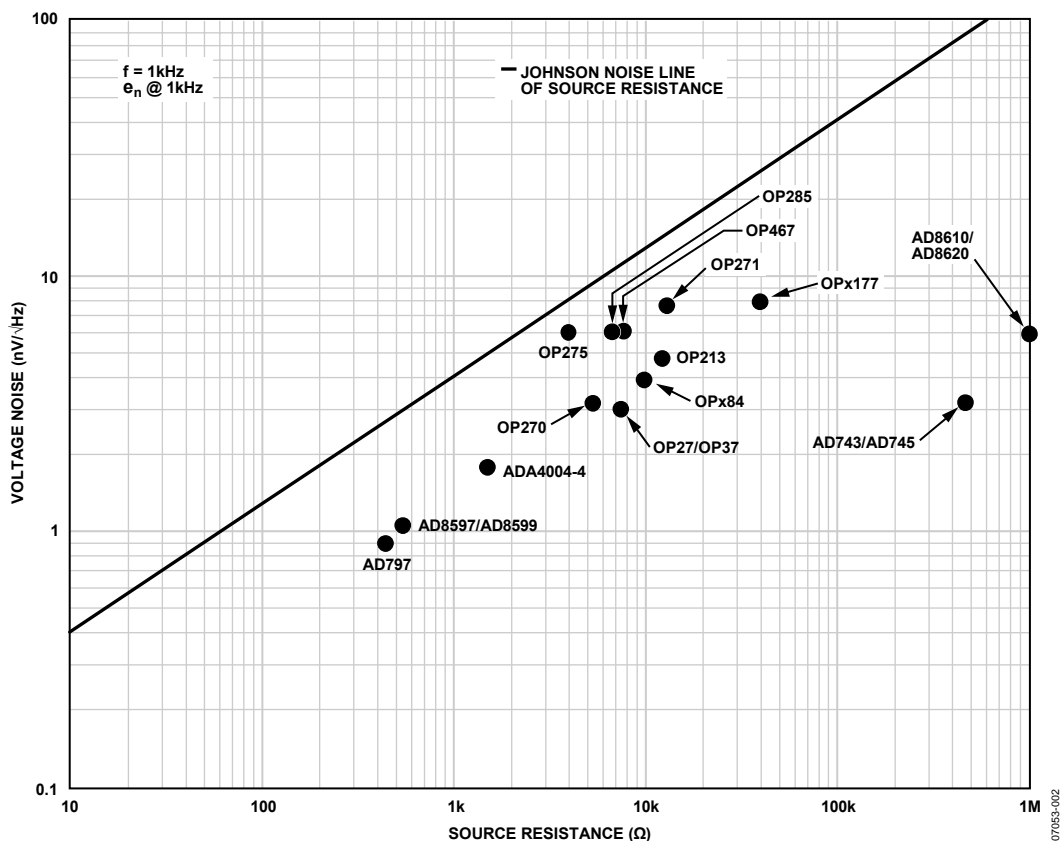


図6. アナログ・デバイゼスのオペアンプのノイズ

オペアンプのデータシート上の数値から目的の周波数に対して、同様のグラフを作成できます (図 8 を参照)。たとえば、AD8599 の入力換算電圧ノイズは $1.07 \text{ nV}/\sqrt{\text{Hz}}$ 、入力換算電流ノイズは $2.3 \text{ pA}/\sqrt{\text{Hz}}$ (1 kHz) です。 $R_{s,op}$ は、約 465Ω (1 kHz) です。また、次の点に注意してください。

- このデバイスのジョンソン・ノイズは、約 69.6Ω の信号源抵抗と同じになります (図 6 を参照)。
- 約 465Ω を上回る信号源抵抗の場合、アンプの電流ノイズによって生じるノイズ電圧は信号源抵抗によるノイズ電圧を上回ります。アンプの電流ノイズが支配的なノイズ源になります。

グラフを使用するときは (図 7 を参照)、ステップ 1~4 の手順を実行します。

1. 一般に、信号源の抵抗値 (センサーのインピーダンスなど) はわかっています。抵抗値がわからないときは、周辺または前段の回路部品からそれを計算します。
2. 信号源抵抗値 (1 k Ω など) により、ジョンソン・ノイズのライン上での点を定めます。
3. ステップ 2 で定めたポイントから右側に水平線を引きます。
4. ステップ 2 で定めたポイントから左下方向に線を引きます。これを行うときは、1 デイケード (1:10) の抵抗比あたり電圧ノイズが 1 デイケード低減するようにします。

図 7 のライン下の右側の領域 (灰色で表示されている) に含まれるアンプは、低ノイズ設計に適したオペアンプです。

図 7 の例の場合、低ノイズ設計に適したデバイスは AD8597、AD8599、AD797、ADA4004-4、OP270、OP27/OP37、AD743/AD745、OP184 です。

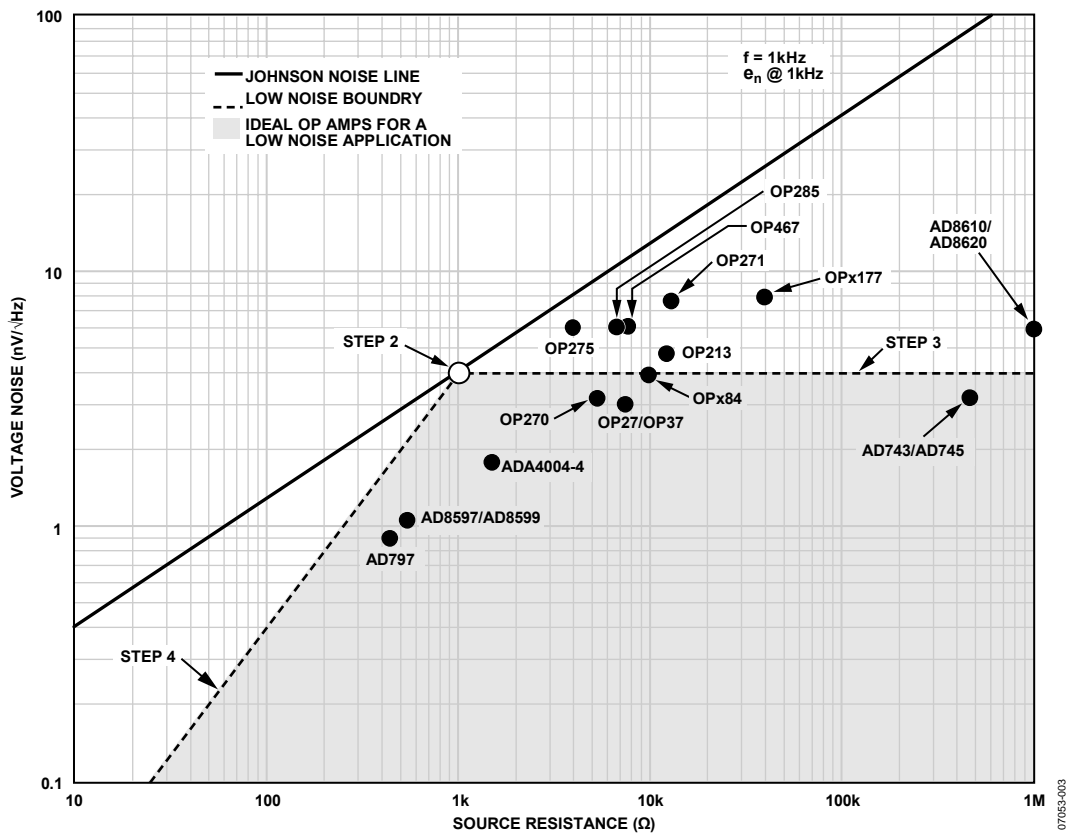


図 7. 低ノイズ設計に適したオペアンプの選択

結論

低ノイズ設計においてアンプのノイズ性能を評価するときは、潜在的なノイズ源をすべて考慮することが必要です。

オペアンプにおけるノイズの種類ごとの影響度は、信号源抵抗に対し次のように依存します。

- $R_S \gg R_{S,OP}$: 入力換算電流ノイズが優勢
- $R_S = R_{S,OP}$: アンプ・ノイズはごくわずかで、抵抗ノイズが優勢
- $R_S \ll R_{S,OP}$: 入力換算電圧ノイズが優勢

また以下にまとめた手順で、干渉信号を低減あるいは除去させます。

- 寄生成分を低減するためのレイアウト技術を適用する
- デジタルとアナログ・グラウンドのアイソレーションなどのグラウンド技術を適用する
- 適切なシールド

抵抗により生じているノイズ源には次のことを行います。

- 帯域幅を必要な範囲に制限
- 抵抗値を可能な限り低減
- バルクの金属箔抵抗、巻線抵抗、金属皮膜抵抗などの低ノイズ抵抗を使用
- ノイズ源となる抵抗を減らせる場合は、その数を減らします。
- 本書に記載した条件と、図 8 および図 9 を利用して、アナログ・デバイセズの低ノイズ・アンプを選択してください。

ノイズの詳細は、関連記事の「Noise Optimization in Sensor Signal Conditioning Circuit」 (<http://www.analog.com/noiseoptimization>) をご覧ください。

PART NUMBER	V _{SY} (V)	V _{OS} MAX (μV)	TCV _{OS} (μV/°C)	GBP (MHz)	SLEW RATE (V/μs)	I _{SY/AMP} MAX (mA)	e _n @ 1kHz (nV/√Hz)	i _n @ 1kHz (pA/√Hz)	R _{S, OP} @ 1kHz (Ω)	1/f CORNER (Hz)	I _B MAX (nA)	I _{SC} (mA)	CMRR MIN (dB)	PSRR MIN (dB)	NUMBER OF AMPS
AD797	10 TO 36	40	0.2	8	20	10.5	0.9	2	450	60	90	80	120	120	1
AD8597/ AD8599	9 TO 36	120	0.8	10	15	5.7	1.07	2.3	465	9	200	52	120	120	1/ 2
ADA4004-1/ ADA4004-2/ ADA4004-4	10 TO 36	125	0.7	12	2.7	2.2	1.8	1.2	1500	5	90	25	110	110	1/ 2/ 4
AD8676	10 TO 36	50	0.2	10	2.5	3.4	2.8	0.3*	—	10	2	40	111	106	2
AD8675	10 TO 36	75	0.2	10	2.5	2.9	2.8	0.3*	—	10	2	40	114	120	1
AD8671/ AD8672/ AD8674	10 TO 36	75	0.3	10	4	3.5	2.8	0.3*	—	10	12	30	100	110	1/ 2/ 4
ADA4075-2	±4.5 TO ±18	1000	0.3	6.5	12	2.25	2.8	1.2	2333	5	100	40	110	106	2
OP27	8 TO 44	100	0.3	8	2.8	5.7	3.2	0.4	8000	2.7	80	30	100	140	1
OP37	8 TO 44	100	0.3	40	17	4.7	3.2	0.4	8000	2.7	75	30	100	140	1
OP270 OP470	9 TO 36	75	0.2	5	2.4	3.25	3.2	0.6	5333	5	20	15	106	110	2/ 4
AD743	9.6 TO 36	1000	2	4.5	2.8	10	3.2	0.0069	463,768	50	0.4	40	80	90	1
AD745	9.6 TO 36	500	2	20	12.5	10	3.2	0.0069	463,768	50	0.25	40	90	100	1
OP184/ OP284/ OP484	3 TO 36	100	0.2	4.25	4	2	3.9	0.4	9750	10	450	10	86	90	1/ 2/ 4
AD8655/ AD8656	2.7 TO 5.5	250	0.4	28	11	4.5	4	—	—	3000	0.01	220	85	88	1/ 2
OP113 / OP213/ OP413	4 TO 36	150	0.2	3.4	1.2	3	4.7	0.4	11,750	10	600	40	96	100	1/ 2/ 4
SSM2135	4 TO 36	2000	—	3.5	0.9	3	5.2	0.5	10,400	3	750	30	87	90	2
OP285	9 TO 36	250	1	9	22	2.5	6	0.9	6667	125	350	30	80	85	2
AD8610/ AD8620	10 TO 27	100	0.5	25	60	3.5	6	0.005	1,200,000	1000	0.01	65	90	100	1/ 2
OP275	9 TO 44	1000	2	9	22	2.5	6	1.5	4000	2.24	350	14	80	85	2
OP467	9 TO 36	500	3.5	28	170	2.5	6	0.8	7500	8	600	40	80	96	4
OP471	9 TO 36	1800	4	6.5	8	2.75	6.5	0.4	16,250	5	60	10	95	95	4
OP1177/ OP2177/ OP4177	5 TO 36	60	0.2	1.3	0.7	0.5	7.9	0.2	39,500	10	2	25	120	120	1/ 2/ 4
AD8510/ AD8512/ AD8513	9 TO 36	400	1	8	20	2.5	8	—	—	100	0.08	70	86	86	1/ 2/ 4
AD8651/ AD8652	2.7 TO 5.5	350	4	50	41	14	8	0.025	320,000	10000	0.01	80	80	76	1/ 2
AD8646/ AD8647/ AD8648	2.7 TO 5.5	2500	1.8	24	11	1.5	8	—	—	1000	0.001	120	67	63	1/ 2(SD)/ 4
AD8605/ AD8512/ AD8513	2.7 TO 5.5	300	1	10	5	1.2	8	0.01	800,000	500	0.001	80	85	80	1/ 2/ 4
AD8691/ AD8692/ AD8694	2.7 TO 6	2000	1.3	10	5	1.05	8	0.05	160,000	3000	0.001	80	70	80	1(SD)/ 2(SD)/ 4(SD)
OP162/ OP262/ OP462	2.7 TO 12	325	1	15	13	0.8	9.5	0.4	23,750	10	600	30	70	60	1/ 2/ 4
OP07	6 TO 36	75	0.3	0.6	0.3	4	9.6	0.12	80,000	100	4	30	106	94	1
OP07D	8 TO 36	150	0.5	0.6	0.2	1.3	10	0.074	135,135	8	1	30	120	115	1
AD8677	8 TO 36	130	0.5	0.6	0.2	1.3	10	0.074	135,135	8	1	30	120	115	1
AD8615/ AD8616/ AD8618	2.7 TO 5.5	500	1.5	24	12	2	10	0.05	200,000	1000	0.001	150	80	70	1/ 2/ 4
AD8519/ AD8529	2.7 TO 12	1100	2	8	2.9	1.2	10	0.4	25,000	80	300	70	63	60	1/ 2
AD8665/ AD8666/ AD8668	5 TO 16	2500	3	4	3.5	1.55	10	0.1	100,000	1000	0.001	140	90	98	1/ 2/ 4
AD8661/ AD8662/ AD8664	5 TO 16	160	4	4	3.5	1.55	12	0.1	120,000	1000	0.001	140	90	95	1/ 2/ 4
OP97 OP297 OP497	4 TO 40	75	0.3	0.9	0.2	0.38	14	0.02*	1,166,667	200	0.15	10	110	110	1/ 2/ 4
OP777/ OP727/ OP747	3 TO 36	100	0.3	0.7	0.2	0.35	15	0.13	115,384	20	11	30	110	120	1/ 2/ 4
AD8517/ AD8527	1.8 TO 6	3500	2	7	8	1.2	15	1.2	12,500	200	450	10	60	90	1/ 2

07/053-014

*REFER TO DEVICE DATA SHEET FOR SPECIFICATION CONDITIONS.

図 8. アナログ・デバイセズの低入力電圧ノイズ・アンプのセレクション・テーブル

PART NUMBER	V _{SY} (V)	V _{OS} MAX (μV)	TCV _{OS} (μV/°C)	GBP (MHz)	SLEW RATE (V/μs)	I _{SY} /AMP MAX (mA)	e _n @ 1kHz (nV/√Hz)	i _n @ 1kHz (fA/√Hz)	R _{s,OP} @ 1kHz (Ω)	1/f CORNER (Hz)	I _B MAX (pA)	I _{OUT} (mA)	CMRR MIN (dB)	PSRR MIN (dB)	NUMBER OF AMPS
AD549	10 TO 36	500	10	5	3	0.7	35	0.22	159,090,909	100	0.06	20	90	90	1
AD548K/B	9 TO 36	500	5	1	1.8	0.2	30	1.8	16,666,666	700	10	15	82	86	1
AD743	9.6 TO 36	1000	2	4.5	2.8	10	3.2	6.9	463,768	50	0.4	40	80	90	1
AD745	9.6 TO 36	500	2	20	12.5	10	3.2	6.9	463,768	50	0.25	40	90	100	1
AD711C	9 TO 36	250	5	4	20	2.8	18	10	1,800,000	200	25	25	86	86	1
AD8605/ AD8606/ AD8608	2.7 TO 6	300	1	10	5	1.2	8	10	800,000	500	1	80	85	80	1/ 2/ 4
AD8651/ AD8652	2.7 TO 5.5	350	4	50	41	14	8	25	320,000	10,000	10	80	80	76	1/ 2
AD8615/ AD8616/ AD8618	2.7 TO 6	500	1.5	24	12	1.3	10	50	200,000	1000	1	150	80	70	1/ 2/ 4
AD8691/ AD8692/ AD8694	2.7 TO 6	2000	1.3	10	5	1.05	8	0.05	160,000	3000	1	80	70	80	1(SD)/ 2(SD)/ 4(SD)
AD8661/ AD8662/ AD8664	5 TO 6	160	4	4	3.5	1.55	12	0.1	120,000	1000	1	140	90	95	1/ 2/ 4
OP07	6 TO 36	75	0.3	0.6	0.3	4	9.6	0.12	80,000	100	4000	30	106	94	1

07953-104

図9. アナログ・デバイセズの低入力電流ノイズ・アンプのセレクション・テーブル

参考文献

- アナログ・デバイセス 『Mixed Signal Circuit Techniques』 アプリケーション・ノート AN-280
- Barrow, J., and Paul Brokaw (1989) 『Grounding for Low- and High-Frequency Circuits』 Analog Dialogue、アナログ・デバイセス (23-3)
- Bennett, W. R. 1960. *Electrical Noise*. New York: McGraw-Hill.
- Bowers, Derek F. 1989. “Minimizing Noise in Analog Bipolar Circuit Design.” IEEE Press.
- Brockman, Don and Arnold Williams 『Ground Rules for High-Speed Circuits』 アプリケーション・ノート AN-214、アナログ・デバイセス
- Brokaw, Paul (2000) 『An IC Amplifier User’s Guide to Decoupling, Grounding, and Making Things Go Right for a Change』 アプリケーション・ノート AN-202、アナログ・デバイセス (2月)
- Brokaw, Paul and Jeff Barrow 『Grounding for Low- and High-Frequency Circuits』 アプリケーション・ノート AN-345、アナログ・デバイセス
- Bryant, James Bryant and Lew Counts (1990) 『Op Amp Issues–Noise』 Analog Dialogue、アナログ・デバイセス (24-2)
- Freeman, J. J. 1958. *Principles of Noise*. New York: John Wiley & Sons, Inc.
- Gupta, Madhu S., ed., 1977. *Electrical Noise: Fundamentals & Sources*. New York: IEEE Press. Collection of classical reprints.
- Johnson, J. B. 1928. “Thermal Agitation of Electricity in Conductors” (Physical Review 32): 97–109.
- Motchenbacher, C. D., and J. A. Connelly. 1993. *Low-Noise Electronic Design*. New York: John Wiley & Sons, Inc.
- Nyquist, H. 1928. “Thermal Agitation of Electric Charge in Conductors” (Physical Review 32): 110–113.
- Rice, S.O. 1944. “Math Analysis for Random Noise” *Bell System Technical Journal* (July): 282–332.
- Rich, Alan (1982) 『Understanding Interference-Type Noise』 Analog Dialogue、アナログ・デバイセス (16-3)
- Rich, Alan (1983) 『Shielding and Guarding』 Analog Dialogue、アナログ・デバイセス (17-1)
- Ryan, Al and Tim Scranton (1984) 『DC Amplifier Noise Revisited』 Analog Dialogue、アナログ・デバイセス (18-1)
- Schottky, W. 1926. “Small-Shot Effect and Flicker Effect.” (Phys. Rev. 28): 74–103.
- Van Der Ziel, A. 1954. *Noise*. Englewood Cliffs, NJ: Prentice-Hall, Inc.