

PuISAR ADC サポート回路の解説

著者: Martin Murnane, Chris Augusta

はじめに

逐次比較レジスタ (SAR) A/D コンバータ (ADC)は、分解能を向上させる種々の新しい技術を採用しています。これらのデバイスの動作を理解することは、故障や誤動作問題の発生を防止するために重要です。このアプリケーション・ノートでは、SAR ADC を使用する際に遭遇する落とし穴について一般的に説明し、さらに、これらを容易に回避できる重要な方法を説明します。

PuISAR の動作

アナログ・デバイセズの PuISAR® ファミリーの ADC では、分解能 18 ビットまでの SAR ADC に内部スイッチド・キャパシタ技術を採用しています。これは、CMOS プロセスでは高価な薄膜レーザー・トリミングが不要なことを意味しています。

AD7643 の簡略化した入力ステージを図 1 に示します。1.25 MSPS を変換できる 18 ビット ADC の AD7643 は、新しい SAR ADC で一般的に使用されている電荷再配分型 D/A コンバータ (DAC)を採用しています。SAR アルゴリズムでは、2 つのフェーズで ADC 出力コードを決定しています。最初のフェーズは、アクイジション・フェーズで、ここでは始めに SW+ と SW- を閉じます。すべてのスイッチが IN+ と IN- のアナログ入力に接続されるため、各コンデンサは入力からのアナログ信号を取得するサンプリング・コンデンサとして使用されます。2 番目のフェーズは変換フェーズで、ここでは SW+ と SW- が開きます。入力は内部コンデンサから切り離され、コンパレータ入力に接続されます。このためコンパレータは不安定な状態になります。SAR アルゴリズムの詳細は省略しますが、REF と REFGND の間でアレイの各エレメントを切り替えると、MSB を先頭にコンパレータが平衡状態に戻り、アナログ入力信号を表す出力コードが発生されます。

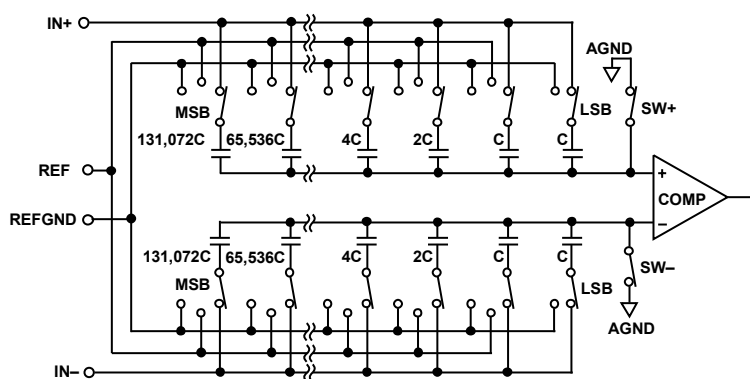


図 1 .AD7643 の簡略化した回路図

リファレンス電圧

図 1 のリファレンス・セクションで、PulSAR ADC を使用する回路のデザインで遭遇する落とし穴を探すと、出力コードを計算する際に入力が入力 ADC の内部から切り離されることが分かります。これは重要なポイントです。これは、変換フェーズ中に入力 (IN+ と IN-) で発生するノイズは、出力コードに影響を与えないことを意味しています。

変換フェーズで、リファレンス入力にはサンプル・アンド・ホールド回路がないため、REF ピンが内部スイッチド・キャパシタ構造に接続されます。この変換フェーズで発生するノイズが、出力コードに直接影響します。1 ビットが誤ってセットされると(たとえば、ビット 6 の決定時にノイズが大きいため、ビット 6 を 0 の代わりに誤って 1 に設定)、DAC 出力を正しい値まで減少しようとして、次のすべてのビットが 1 に設定されます。このため、正しくない出力が計算されて、出力コードの下位 6 ビットで 1 が連続することになります(これはスタック・ビットと呼ばれることがあります)。スタック・ビットを回避するためには、非常に安定なリファレンス電圧の使用が不可欠です。

使用できる高精度リファレンス電圧のタイプ

PulSAR データ・シートの仕様セクションで生ずる 1 つの誤解は、外付けリファレンス電圧と電流ドレインについてです。一般にこの値は、低スループット PulSAR (250 kSPS の AD7685) の数十 μA から高速スループット PulSAR (3 MSPS の AD7621) の数百 μA までの範囲になります。これは、リファレンス駆動回路が ADC が必要とする最大電流を供給するようにコンバータ入力が駆動されたときの平均電流です。これは、ADC に応じて -FS または +FS に対応します。実際にはリファレンス電圧は数百 μA でも供給できますが、PulSAR 高分解能コンバータの場合にはこれらは現実的ではありません。

低消費電力リファレンス電圧 (ADR12x、ADR36x)

低消費電力リファレンス電圧は一般に許容できません。これは、重みが大いとき、すなわち最上位ビット (MSB) の判定で、セットリング能力が不足するためです。これらのリファレンス電圧は一般に、AD780、ADR43x、ADR44x などのバッファ付きリファレンス電圧に比べて大きな出力インピーダンスを持っています。リファレンス回路の動的要素は基本的には RLC タンク回路であり、その内の R は ADC 内部のもので (直列スイッチ抵抗)、C はリファレンス保持またはデカップリングのコンデンサ、L はリファレンス自体のインダクタンスです。PulSAR ADC のデザインでは、AD780 のような高精度リファレンス電圧の L を想定し、これと一緒に動作する R と C のあるセットを選択しています。これらの値は、励起時にシステムを臨界制動するように使われます (この励起はビット判定時に起きます)。はるかに大きなインダクタンス (優れたバッファ付きリファレンスの 100 倍以上) を持つ低消費電力リファレンスを使うと、RLC 回路は制動不足になるため、前述のスタック・ビット動作が発生します。

ある低消費電力リファレンスの動作を図 2~図 7 に示します。これらの図で用いている用語「バースト・モード」は、8192 個のサンプルを取得するときまで変換制御信号が非アクティブになるモードを意味することに注意してください。これは、ADC が変換中でない場合、リファレンスには動的要素がないため、リファレンスに対するワースト・ケースの要求になります。16 ビット 500 kSPS PulSAR の AD7686 を使って得たデータを図 2~図 7 に示します。

伝統的に、DC 測定値はデータのヒストグラムとして表示されています。ヒストグラムは、コード変化 (または変化ノイズ) とピーク to ピーク・ノイズの表示で非常に有意義ですが、図 2 と図 3 では、テストしたリファレンスが動的な SAR 変換時間内にセットリングできないということを実証するために時間領域で示してあります。

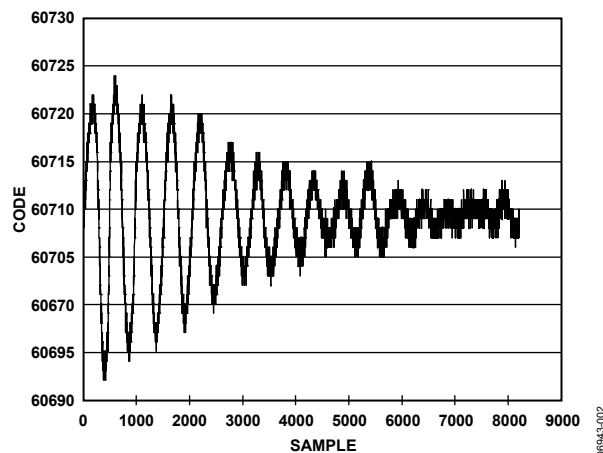


図 2. バースト・モード—ADR121、 $C_{\text{REF}} = 22 \mu\text{F}$
AD7686 @ 500 kSPS

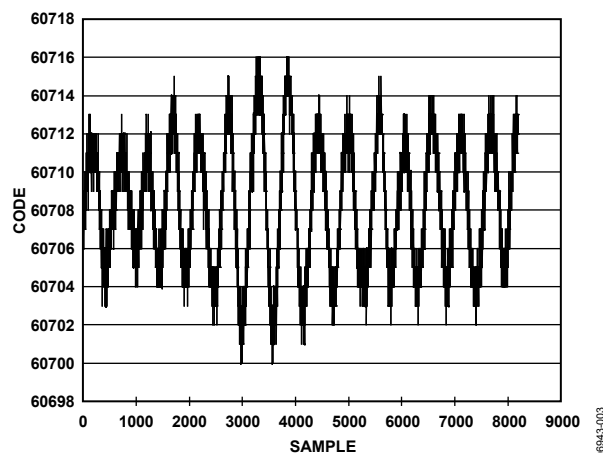


図 3. 連続モード—ADR121、 $C_{\text{REF}} = 22 \mu\text{F}$
AD7686 @ 500 kSPS

図 2 に、バースト動作モードでの制動不足な RLC 回路の伝統的な例を示します。図 3 には連続モードを示します。両図が示すように、このリファレンスは 16 ビット性能を満たすようにセットリングしません。連続モードでは、ピーク to ピーク出力コードは約 16 カウントの差、すなわち AD7686 のデータ・シートで規定されている性能の約 4 倍の差を持っています。

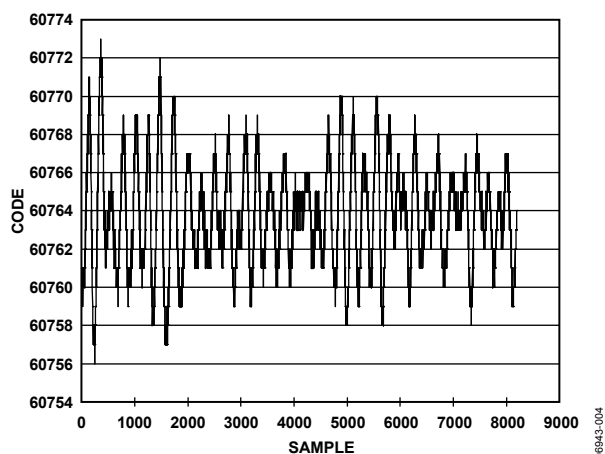


図 4. ADR365、 $C_{REF} = 22 \mu\text{F}$ 、AD7686 @ 500 kSPS

図 4 に、ADR365 を使った AD7686 の性能を示します。このリファレンスを使った場合、バースト・モードと連続モードの間に実際の差はありません。すなわち、いずれも 16 ビット・レベルにセトリングすることはありません。ピーク to ピーク出力コードも、AD7686 の規定性能の約 4 倍です。

リファレンス電圧のバッファリング

現実的に AD8031 または AD8605 のような適切なアンプによりリファレンス電圧をバッファリングすると、広がった帯域幅のアンプ出力に動的要素が現れるようになるため、十分な駆動能力が得られます。図 5 に、AD8031 アンプでバッファし、AD7686 へのリファレンス電圧としてテストした ADR365 の出力を示します。

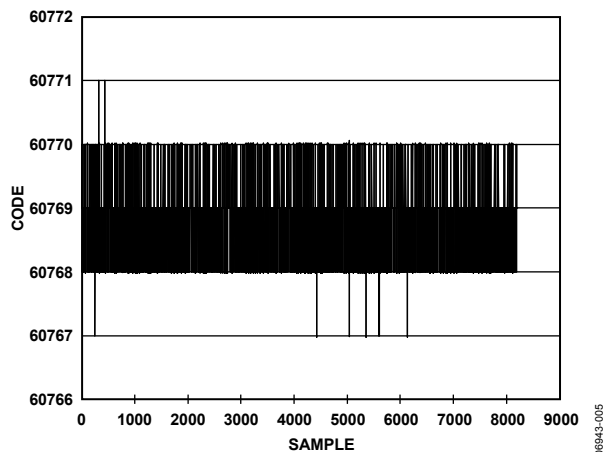


図 5. バースト・モード—ADR365、 $C_{REF} = 22 \mu\text{F}$ 、AD7686 @ 500 kSPS

外付けリファレンス電圧をバッファリングすると、電源要求での本来の問題が持ち上がります。AD780、ADR43x、ADR44x のような十分な駆動能力を持つ優れたリファレンスを使うと、シンプルなソリューションが得られます。これらのバッファは小さい直列インダクタンス(typ)を持つため、この方法ではどんな低消費電力リファレンス電圧でも使うことができます。これは、1 個のバッファを使って多数の PuISAR ADC を駆動することができるためマルチコンバータ・システムで便利です。また、マルチコンバータ・アプリケーションで、最善の手法はリファレンス・パターンにスター構成を使って、各コンバータに専用のリファレンス電圧保持コンデンサを使うようにする方法です。グループ内の最初の ADC からのディジーチェーン接続は、各

ADC リファレンス電圧間でクロストークが発生するため、推奨できません。

低消費電力リファレンス電圧 (10 kSPS 以下のスループット)

低消費電力では、すなわち低速スループットのアプリケーション (低消費電力リファレンス電圧を使用する必要がある 10 kSPS 以下) では、リファレンス出力と ADC の間に小さい直列抵抗 (たとえば 10Ω) を使うことが適しています。バースト動作モードでは、この抵抗を流れる電流が安定するまで、最初の数回の変換を無視することが必要になります。高速なスループットでは、無視する変換数が多過ぎるため、バースト変換は一般にできません。また、抵抗を流れる電流が静止状態値まで増えると、この抵抗の電圧降下は、時間領域で傾きとして見えるようになります。これは、一般にリファレンス・サグと呼ばれています。

図 6 に、500 kSPS の高速アプリケーションで 20Ω の直列抵抗を使った場合のリファレンス・サグの問題を示します。最初の数百回の変換での制動不足状況とサンプル数が増えたときの小さい負の傾きに注意してください。

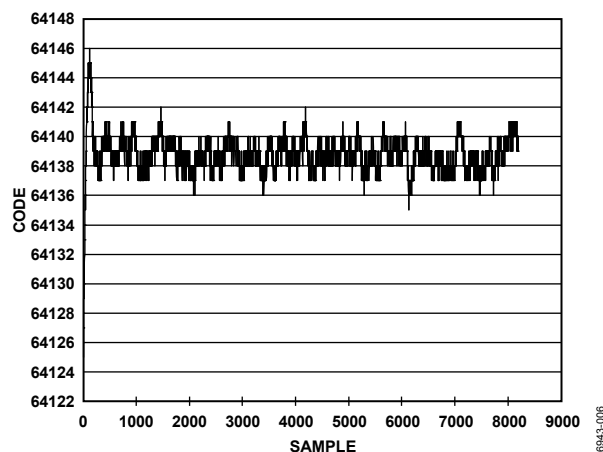


図 6. バースト・モード—ADR365、 $C_{REF} = 22 \mu\text{F}$ 、直列 $R = 20 \Omega$ 、AD7686 @ 500 kSPS

図 7 に、10 kSPS の低速スループットを示します。制動不足の問題がなく、ピーク to ピーク・ノイズは 5 カウントで、AD7686 の性能とほぼ同等です。

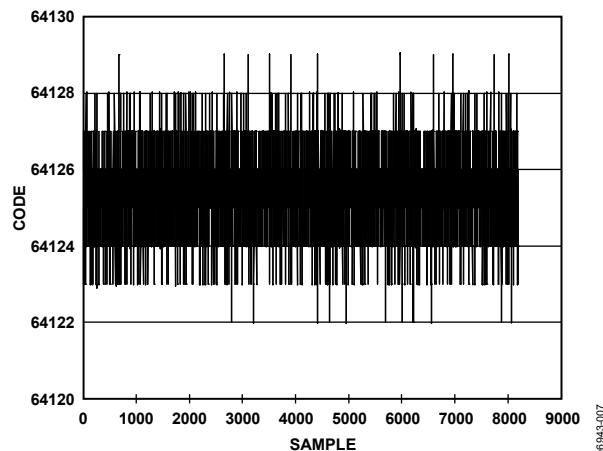


図 7. バースト・モード—ADR365、 $C_{REF} = 22 \mu\text{F}$ 、直列 $R = 20 \Omega$ 、AD7686 @ 10 kSPS

大きなデカップリング・コンデンサを使う理由

適切なリファレンス電圧(すなわち適切なリファレンス電圧とバッファ回路)の選択が済んだところで、バッファ (オペアンプ) のデータ・シートが大きな容量負荷は回避することを忠告していますが、PulSAR ADC は $10\ \mu\text{F}$ 以上のリファレンス・デカップリング・コンデンサ (REF CAP) を必要とします。これら 2 つの条件は一見互いに矛盾しているように見えます。

この用語「デカップリング」は、PulSAR ADC のリファレンス (REF) ピンでの $10\ \mu\text{F}$ の値、および電源 (VDD、AVDD、DVDD、VIO、OVDD) での他の $10\ \mu\text{F}$ コンデンサをユーザーが知っている場合には特に別の意味を持ちます。REF のコンデンサはバイパス・コンデンサではありません。これは SAR ADC の一部で単にシリコンに内蔵できなかったものです。ビット判定プロセスで、ビットは数十 nsec 以下でセトリングするので、保持コンデンサ (REF CAP、図 8 参照) をここに示してあります。保持コンデンサは、内部コンデンサ・アレイ上の電荷でコンパレータをバランスさせるために必要な内部 CDAC の電荷を補充するために必要です。バイナリ・ビット重み付けプロセス・ステップが進行するとき、少量の電荷がこのコンデンサから供給されます。もちろん、内部コンデンサ・アレイは小さなサイズ (ADC に応じて約 $15\ \text{pF}\sim 60\ \text{pF}$) ですが、SAR ビット判定セトリング・タイムを満たすためには、これらの大きな値の保持コンデンサが必要になります。ビット判定プロセスで電荷に関して何が起こるかについては説明が複雑なため、このアプリケーション・ノート の範囲を超えます。

不十分な保持コンデンサでもスタック・ビットが発生します。コンデンサの配置とタイプも重要です。リファレンス・サグを防止するためには、小さい等価直列抵抗 (ESR) を持つコンデンサが必要です。近年、0603 のケース・サイズで $10\ \mu\text{F}$ の非常に優れたセラミック X5R 誘電体コンデンサが使用可能になりました。多くの PulSAR ADC では、リファレンス・コンデンサ値を小さくすることができますが、性能低下が発生します (DNL の低下)。

レイアウト

コンデンサは ADC のリファレンス・ピンの直近に配置することが推奨されます。これは、スイッチ・コンデンサの過渡電圧を除去するために推奨されます。高品質のコンデンサが必要とされます (たとえば、タンタルまたは X5R タイプ・セラミック; NPO は推奨できません)。これは、バイパス・コンデンサではなく電荷保持コンデンサであるため、 $4.7\ \mu\text{F}\sim 22\ \mu\text{F}$ の範囲の値を使用することができます。ターンオン・セトリング・タイムが記載されているデータ・シートがありますが、この場合 REF ピンに特定のリファレンス容量値が使用されます。詳細については、該当する PulSAR データ・シートの仕様セクションを参照してください。

レイアウトの開始時には、SAR ADC デバイスでは PCB レイアウトについて、コンデンサは ADC リファレンス・ピン近くに配置することについて、それぞれ考慮してください。まず、コンデンサをこれらのピンの近くに配置し、次にリファレンス電

圧をコンデンサの近くに、続いてアンプの近くに配置します (図 8 参照)。

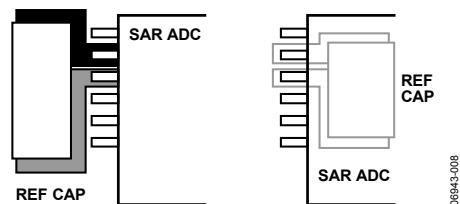


図 8. SAR ADC と同じ PCB 面または PCB 裏面に配置したリファレンス電圧コンデンサ

回路インピーダンスを小さくするためにレイアウトでは太いパターンの必要です。ADC のリファレンス入力に動的入力インピーダンスが存在することは、このピンへの入力を低インピーダンス・ソースから駆動する必要があることを意味しています。リファレンス電圧がバッファされて REF ピンに入力される場合には、バッファ出力インピーダンスが低い必要があることに注意してください。これは、アナログ入力ピンにも当てはまりません。

アンプの選択

大部分の PulSAR データ・シートでは、アンプを詳細に規定しています。低ノイズ・レベルと低出力インピーダンスは注意すべき問題です。入力信号セトリング・タイムも重要なパラメータであるため、アンプには高スルー・レート性能が要求されます。ADA4841-1、AD8021、ADA4899-1、AD8099、ADA4941-1 は、この選択に適しています。

ADA4841-1 と AD8021 は PulSAR ADC に対する ADC ドライバの優れた選択肢であり、広帯域幅、優れたスルー・レートを持っています。ADA4899-1 も優れた代替品で、優れたスルー・レートと広帯域幅を持ちますが、消費電流が少し増えます。ノイズ密度が非常に小さいため 18 ビット ADC アプリケーションに適する AD8099 のような、種々のアプリケーションに適する他のオプションもありますが、このデバイスはユニティ・ゲイン安定ではありません。また、許容できる場合があるとはいえ、消費電流は大きく $16\ \text{mA}$ です。ただし、ポータブル・アプリケーションで消費電流を小さくするときに使うことができる DISABLE 機能を持っています。ADA4941-1 は、シングル/差動変換アプリケーション (たとえば、 $5\ \text{V}$ の入力範囲を持つ AD7982 PulSAR 18 ビット ADC) に対するもう 1 つのオプションです。

結論

SAR ADC の動作を理解することは、新しいデザインの落とし穴を理解するために非常に重要です。このアプリケーション・ノートに記載した落とし穴は、新しいデザインで遭遇する一般的な問題です。SAR (PulSAR) コンパレータの詳細、または市販されているアナログ・デバイセズのコンパレータについては、www.analog.com/ADCs をご覧ください。