

DAC再生フィルタ性能とDDS採用時のクロック・ジッタ性能の関係

著者：David BrandonおよびKen Gentile

ダイレクト・デジタル・シンセサイザ（DDS）からクリーンな低ジッタのクロック信号を生成するためには、再生フィルタが重要な要素になります。DAC出力側に再生フィルタを使用してイメージ周波数を減衰させますが、物理的に実現したフィルタで無限周波数まで理想的に帯域阻止性能を拡大することは不可能です。これは、部品の寄生成分が影響することとPCボードのレイアウトに物理的な制限があるためです。十分な帯域阻止性能を持つ再生フィルタを使用しないと、DDSの性能が低下することがあります。

フィルタ・レイアウトの実験

このアプリケーション・ノートでは、フィルタ・レイアウトの実験で得られた結果を解説し、レイアウトと部品の選択が帯域阻止性能にどのように影響するかを説明します。実験は3つのLCローパス・フィルタ（フィルタA、フィルタB、フィルタC）のレイアウトについて説明します。これらの3つのフィルタは、部品値と望ましい応答特性についてほとんど同じです。実験の目的上、実験変数は部品の物理的レイアウトと物理的構成に限定します。

関連するアプリケーション・ノートAN-823（アナログ・デバイセズから入手できます）を本書とあわせてご利用ください。

クロックの発生にDDSを使用する場合、DACイメージ周波数の減衰が不十分であると、システムの周期的ジッタ性能に大きく影響することがあります。イメージ周波数は理論上無限周波数まで広がり、振幅は $\sin(x)/x$ 応答曲線に従います。図1にDAC出力スペクトルを示します。

次式を使うと、任意のイメージ周波数について f_{OUT} を基準とする理論振幅値（dBc）を計算することができます。ここで、 f はイメージ周波数、 f_c はDACのサンプリング・レートです。

$$dBc = 20 \log \left\{ \left(\frac{f_{OUT}}{f} \right) \left(\frac{\sin \left(\frac{\pi f}{f_c} \right)}{\sin \left(\frac{\pi f_{OUT}}{f_c} \right)} \right) \right\}$$

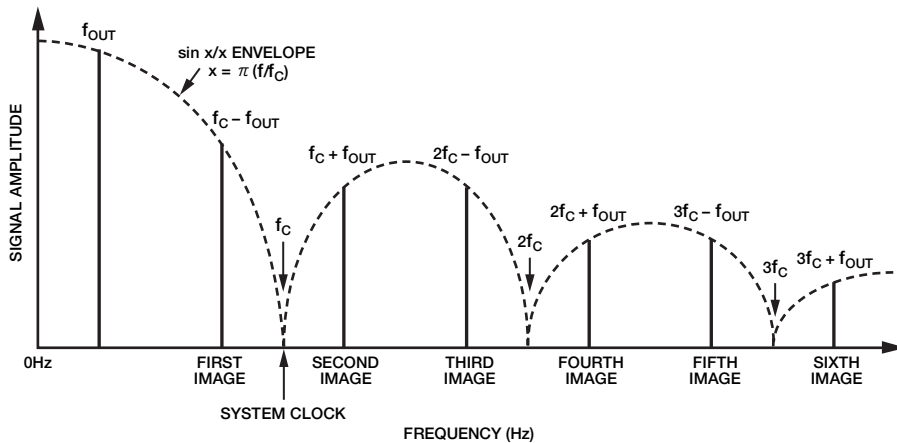


図1. DAC出力のスペクトル

REV. 0

アナログ・デバイセズ株式会社

本社 / 〒105-6891 東京都港区海岸1-16-1 ニューピア竹芝サウスタワービル
電話03(5402)8200
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原3-5-36 新大阪MTビル2号
電話06(6350)6868

目次

フィルタ・レイアウトの実験	1
再生フィルタの重要性	3
ディスクリートLCローパス・フィルタの設計	3
部品の選択	3
ディスクリートLCローパス楕円フィルタの構成	3
フィルタの実験結果	4
フィルタの回路図	7
フィルタの部品表	7
フィルタのPCボード・レイアウト時の注意事項	8
まとめ	8

再生フィルタの重要性

図2に、再生フィルタがない場合のイメージ周波数の測定値を示します。ここで示すイメージ周波数の減衰は、DAC出力の $\sin(x)/x$ 応答のみによるものです。これらのイメージが所望の信号として使用されることがありますが、その場合はローパス・フィルタの代わりにバンドパス・フィルタが必要です。図2のスペクトル・プロットでは、DDSのサンプリング・クロック (f_c) を200MHzとし、 f_{OUT} を10MHzに設定しています。

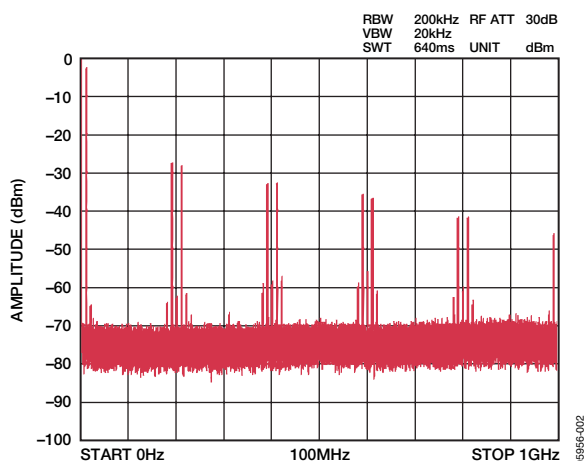


図2. 再生フィルタを使用しない場合のイメージ周波数の例

このプロット (図2) は、十分な帯域阻止性能を備えた再生フィルタが重要であることを示しています。イメージ周波数に含まれる大きいエネルギーは除去する必要がありますが、これは再生フィルタの帯域阻止性能によります。残念ながら、実用的なフィルタの帯域阻止性能は、周波数が通過帯域を大きく超えると、低下していきます。これは、部品が理想的なものでないことやPCボード上の部品の物理的なレイアウトのためです。たとえば、実際のコンデンサとインダクタは、それぞれ厳密な意味の容量とインダクタンスではありません。

図3に示すように、抵抗性 (R)、誘導性 (L)、容量性 (C) の要素として、各部品をモデル化できます。これらのモデルから、LとCの組み合わせによる自己共振成分とRによる挿入損失成分が存在することがわかります。

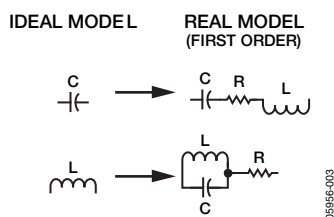


図3. 理想的なモデルと現実のモデルの比較

部品のパターン・パッド間の寄生容量が入力から出力までの間に信号を偶然結合させることがあることから、フィルタのレイアウトは帯域阻止性能に大きく影響します。帯域阻止性能を最適化するためには、部品の選択とレイアウトの細部に注意する必要があります。フィルタの帯域阻止性能を評価する際には、コーナー周波数を大きく超える周波数で測定し、イメージ周波数が十分に除去されていることを確認してください。周波数は数GHzまたは少なくとも f_c の5倍まで拡張して、帯域阻止性能を調べることが推奨されます。

SAW、水晶、セラミックなどの市販のフィルタ、あるいはLCフィルタ・パッケージを再生フィルタとして使用できます。ただし、フィルタのタイプを選ぶ前に、フィルタ・メーカーのデータシートで帯域阻止性能と挿入損失を確認してください。帯域阻止仕様は、有限の帯域幅で規定されています。拡張した帯域阻止性能について十分かどうか判断するには、この規定帯域幅では狭すぎるかもしれません。そのような場合は、最終的に決める前にフィルタの帯域阻止性能を確認してください。

ディスクリートLCローパス・フィルタの設計

ディスクリートのLCローパス・フィルタは比較的安価に実現でき、しかも高い柔軟性が得られます。部品の選択という観点からみれば、最適な通過帯域性能および阻止帯域性能を実現するには、まず高い自己共振周波数と高いQ特性を持つ部品を選択しなければなりません。Q定格が高い部品は、直列抵抗Rが小さいため望ましい部品です。ローパス・フィルタでは、これによって直列インダクタの挿入損失が小さくなり、シャント・コンデンサのインピーダンスが低くなります。このため、Q定格も自己共振周波数も高い部品を選択することは、かなり難しくなることがあります。一般に、コンデンサとインダクタの構造に関わる物理的性質のために、高いQ特性と高い自己共振周波数は互いに相容れないパラメータになりがちです。最適な性能を得るためには、部品を慎重に選ぶ必要があります。

部品の選択

各部品の自己共振周波数は、部品値とその物理的構造によって決まります。通常は、小さいパッケージを選ぶほうがよいでしょう。小型のパッケージのほうが自己共振周波数が高く、PCボードのレイアウトに関わる寄生容量の影響が小さくなります。シャント・コンデンサの場合は、元のコンデンサの1/2の容量のコンデンサを2つ並列に接続することで、自己共振周波数を高くすることができます。この方法の効果については、「フィルタの実験結果」で説明します。

挿入損失が小さい部品を選択すると、フィルタ出力の信号振幅が大きくなります。振幅を小さくすると、出力信号のスルーレートに直接影響します。レシーバまたは二乗器の入力スルーレートを大きくすると、広帯域ノイズが小さくなります。タイミング・ジッタでの信号振幅の重要性については、AN-823を参照してください。

ディスクリートLCローパス楕円フィルタの構成

LCローパス再生フィルタには、楕円応答のフィルタ (カウアー・フィルタ) を一般に推奨します。他の応答を持つものと比較すると、楕円フィルタは複雑さ (フィルタ次数) に応じて通過帯域から阻止帯域への変化が最も急峻なフィルタです。

このような特性により、楕円フィルタは再生フィルタとして最適です。図4に、カウアー、チェビシェフ、バターワース、ベッセルの4種類の基本的なフィルタの代表的な一連の応答曲線を示します。

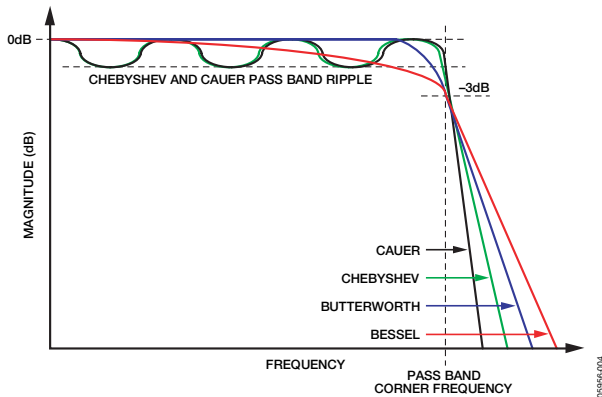


図4. 4種類の基本的なフィルタの応答曲線

楕円応答では急峻なロールオフが得られますが、その代わり通過帯域と阻止帯域に応答リップルが発生してしまうため、いずれを重視するかが重要になります。図4の通過帯域リップルのレベルは、説明用に任意に描いたものにすぎません。楕円フィルタの設計では、ある程度の通過帯域リップルは避けられませんが、これはフィルタ設計者が調整できるパラメータの1つです。したがって、そのレベルはフィルタ設計によって異なります。

通過帯域リップルは、場合によってはDDSアプリケーションに影響することがあります。キャリア信号生成などのシングルトーン・アプリケーションでは、通過帯域リップルはそれほど重要なパラメータではありませんが、DDSにより変調キャリアを発生するアプリケーションでは、フィルタ設計の重要な要素として通過帯域リップルを考慮する必要があります。

LCフィルタは、駆動回路が電流源か電圧源かにより2つの方法で構成します。電流源で駆動する場合は最初の素子をシャント接続しますが、電圧源の場合は最初の素子を直列に接続します。

図5に、シャント接続した7次のローパスLC楕円フィルタを示します。

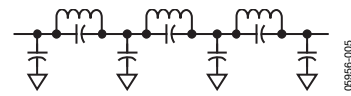


図5. シャント接続のLCフィルタ

フィルタの実験結果

図7に、フィルタA、フィルタB、フィルタCを実装した実験用のフィルタ・ボードから得られた結果を示します。各プロット上のグラフが、フィルタの周波数応答の測定値です。下のグラフは、実験用フィルタを通過した後、DDS評価用ボードから出力したスペクトルを測定したものです。

図6に、測定で使用した構成を示します。

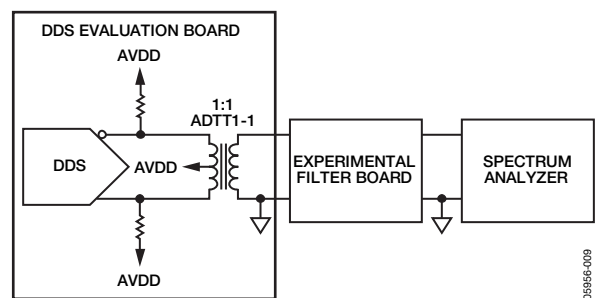


図6. 測定構成

DDS評価用ボードには、帯域幅が約300MHzの出力カップリング・トランスが実装されています。したがって、トランスの応答によって、300MHzを超える周波数で測定されたスペクトルの減衰が増加しています。

3つのLCローパス楕円フィルタは、PCボードのレイアウトによって異なるイメージ除去性能を示します。3つのフィルタのいずれも、ディスクリートのLC部品を使用した7次の160MHz楕円ローパス・フィルタです。

いずれのプロットでもDACのサンプリング・レートは500MSPS (REFCLK)で、DDSからのフィルタ処理済みの出力周波数は110.123MHzに設定しています。トランス (Mini-Circuits®社製ADTT1-1) は、差動でDDSの出力を結合します。このトランスの出力は、フィルタの入力にシングルエンドで接続します。

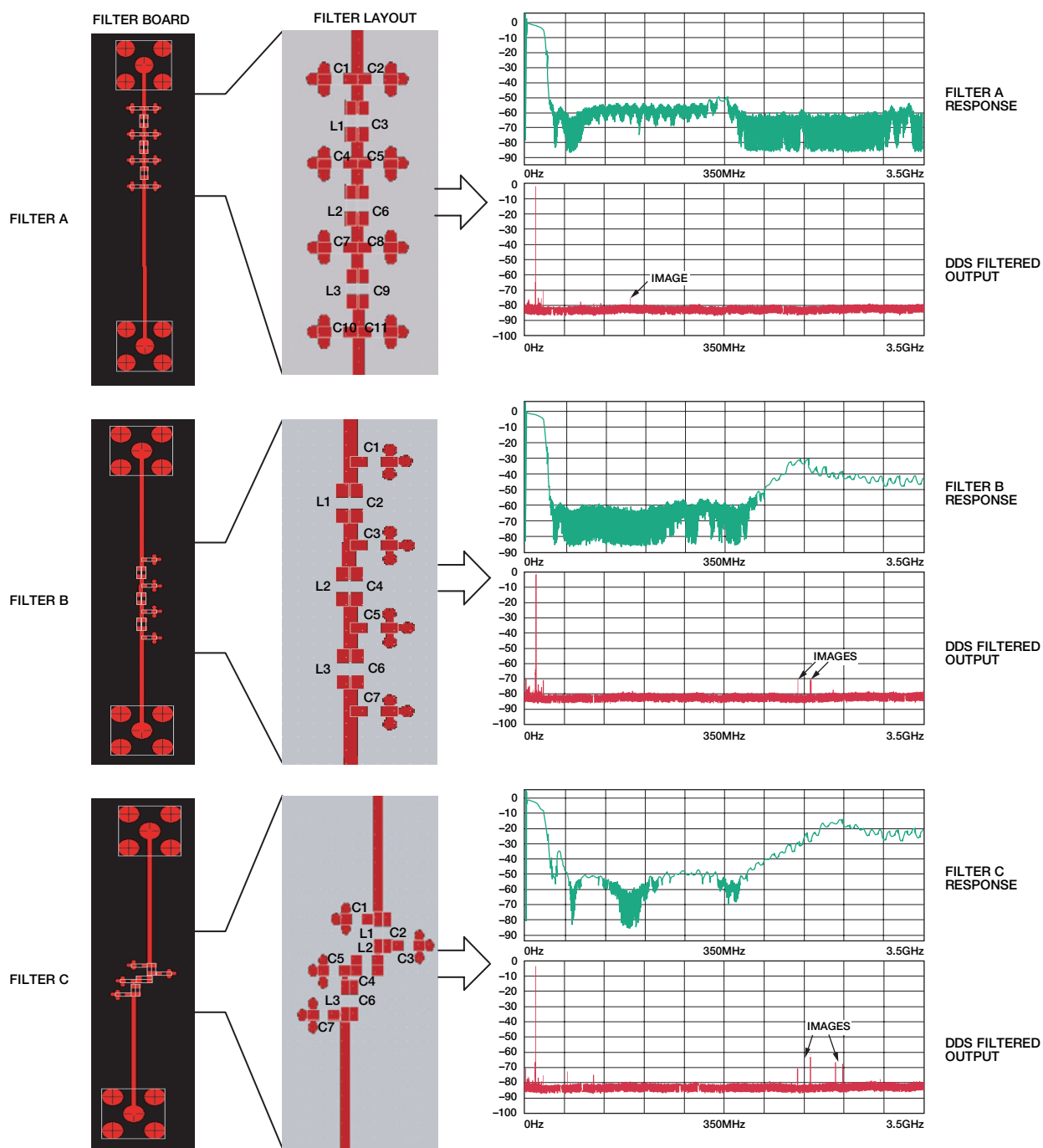


図7. フィルタA、フィルタB、フィルタCの実験結果

05956-006

図7に示すフィルタの周波数応答は、0Hz~3.5GHz（周波数測定器の上限）で測定してあります。1GHzのDDSの場合、フィルタの阻止帯域応答を正しく評価するために3.5GHzを超えるまで測定することを推奨します。

特に低いジッタが必要なアプリケーションでは、DACのイメージ周波数を十分に抑えることが非常に重要です。高調波以外のスペクトル・スプリアスの信号レベルと結果として発生する周期ジッタは、直接関係しています。このジッタは、次式で求めることができます。

$$JitterUI_{peak-to-peak} = \frac{1}{\pi} \arctan \left(10^{\frac{dBc}{20}} \right)$$

ここで、dBcは基本波レベルを基準とするスプリアス・レベルです。

図8に、この式のプロットを示します。ジッタは、ピークtoピークの単位インターバル (UI) で示します。UIは、クロック信号の1周期です。ジッタをUIで表すことで、任意のクロック信号にこのプロットを適用できます。たとえば、クロック信号が-35dBcの非高調波スプリアスを示す場合、このスプリアスのみから約0.006UIのピークtoピーク・ジッタを予想できます。

クロック周波数を100MHz、1UIを10nsとすると、クロックが100MHzの場合に0.006UIは60ps (0.006×10ns) になります。このプロットを使用する場合は、ジッタ値が1つのスプリアス成分のみに対応していることを忘れないでください。複数のスプリアスが存在する場合は、個々の成分を前式に示すアークタンジェント関数の変数の中で合計する必要があります。

たとえば、N個のスプリアスに関連するピークtoピーク・ジッタは、次式で求めることができます。

$$JitterUI_{peak-to-peak} = \frac{1}{\pi} \arctan \left(\sum_{n=1}^N 10^{\frac{dBc_n}{20}} \right)$$

さらに、このプロットではランダム・ジッタを扱っていませんが、これも別に考慮する必要があります。

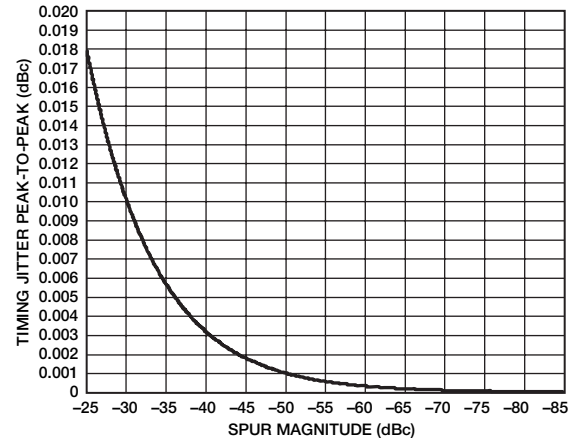


図8. スプリアス干渉 対 タイミング・ジッタ

05956-007

フィルタの回路図

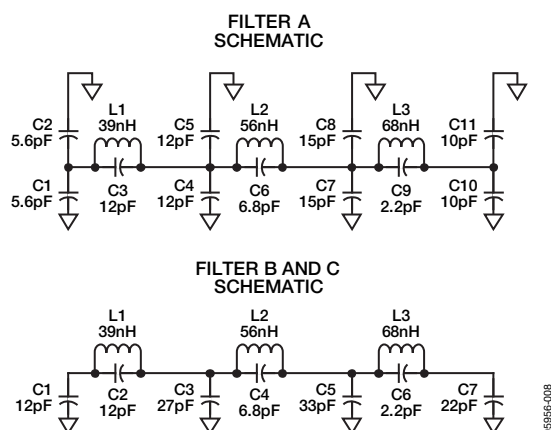


図9. フィルタAの回路図とフィルタBおよびCの回路図

フィルタの部品表

フィルタAの部品表を表1に、フィルタBおよびCの部品表を表2に示します。これらの部品表については、次の点に注意してください。

- すべての部品数は1です。
- すべての部品サイズは0402です。
- すべて村田製の部品です。

表1. フィルタAの部品表

Reference Designator	Value	Supplier Part Number
C1	5.6 pF	GRM1555C1H5R6DZ01
C2	5.6 pF	GRM1555C1H5R6DZ01
C3	12 pF	GRM1555C1H120JZ01
C4	12 pF	GRM1555C1H120JZ01
C5	12 pF	GRM1555C1H120JZ01
C6	6.8 pF	GRM1555C1H6R8DZ01
C7	15 pF	GRM1555C1H150JZ01
C8	15 pF	GRM1555C1H150JZ01
C9	2.2 pF	GRM1555C1H2R2CZ01
C10	10 pF	GRM1555C1H100JZ01
C11	10 pF	GRM1555C1H100JZ01
L1	39 nH	LQG15HS39NJ02D
L2	56 nH	LQG15HS56NJ02D
L3	68 nH	LQG15HS68NJ02D

表2. フィルタBおよびCの部品表

Reference Designator	Value	Supplier Part Number
C1	12 pF	GRM1555C1H120JZ01
C2	12 pF	GRM1555C1H120JZ01
C3	27 pF	GRM1555C1H270JZ01
C4	6.8 pF	GRM1555C1H6R8DZ01
C5	33 pF	GRM1555C1H330JZ01
C6	2.2 pF	GRM1555C1H2R2CZ01
C7	22 pF	GRM1555C1H220JZ01
L1	39 nH	LQG15HS39NJ02D
L2	56 nH	LQG15HS56NJ02D
L3	68 nH	LQG15HS68NJ02D

フィルタのPCボード・レイアウト時の注意事項

次に、再生フィルタの最適な性能を得るために有益なレイアウト上のアドバイスを示します。

- 厚い連続したグラウンド・プレーンを部品の下に配置すると、回路のループ・インダクタンスが小さくなるため、リターン電流のインピーダンスが低くなります。
- 図7のフィルタAに示すようにシャント・コンデンサを分割すると、コンデンサの自己共振周波数が高くなり、グラウンドへの誘導性結合が小さくなります。また、上面のグラウンド・プレーンを底面のグラウンド・プレーンと組み合わせてシャント部品に対して平行に配置してください。この方法によって、グラウンドへの誘導性結合がさらに小さくなります。上下のグラウンド・プレーンの接続には、複数のビアを使用してください。
- フィルタ部品を相互に近づけて配置しないでください。フィルタC（図7を参照）は、複数の部品を実装するレイアウトの良い例です。複数の部品を実装すると、配線パターンの寄生容量と相互カップリングによってフィルタの周波数応答が影響を受けることがあります。
- 自己共振周波数とQファクタの両方ができる限り高い部品を使用してください。
- パターンのインピーダンスがフィルタの特性インピーダンスと整合するようにします。これは、部品の相互接続では重要ではありませんが、入出力の接続など、フィルタ外部の回路に接続するパターンでは非常に重要です。

まとめ

DDSは、サンプリング周波数の各整数倍を中心に配列した基本波の複数コピーを持つスペクトルを生成するデータ・サンプリング・システムです。

これらのイメージ周波数の振幅が、周期的ジッタの主要な原因になることがあります。フィルタの出力およびレシーバの入力帯域内にスプリアスがあると、スプリアスの振幅に比例して性能が低下します。したがって、DAC再生フィルタの使用を決める前にフィルタ性能を測定して、アプリケーションの要求を満たしているかどうか確認してください。

部品パラメータとレイアウト・パラメータの入力に対応していないフィルタ設計ソフトウェアでは、理想的なフィルタ周波数応答しかシミュレートしません。実際の周波数応答は、部品やPCボードの実際の高周波数特性によって変化することに注意してください。