

デカップリング、グラウンディング、変更をうまく行うための IC アンプ・ユーズ・ガイド

著者 : Paul Brokaw

昔、いつもバスーンを吹いている氣息
音の交じるヒヒがいた、彼が言うこと
には「私は 10 億年以内に必ず正しい
調律に到達するであろう」

(Sir Arthur Eddington)

この引用で、我々の大部分をしばしば混乱に陥れるテーマを開始することは適切に見えます。システム電源、グラウンド、信号リターンの適切な構成を探そうとする努力が、あまりにも頻繁に苛立たしい故障探しに退化させられてしまいます。シンプルな問題は厳密な実験的手法を使ってを解決することができますが、深刻な問題はある程度の深慮により防止することができ、さらに後に慎重な対応が必要な場合には攻略プランを提供することができます。

このテーマは、私にとって完全に一般的な対応が非常に困難になるほど断片的です。したがって、1つの一般的な原理を述べ、次に集積回路アンプに関係するデカップリングとグラウンディングのテーマについて少し詳しく見てみたいと思います。

... 原理: 電流は何処を流れるかを考えます。これは非常に明確なことと私は思いますが、我々すべては注目する電流がある場所から“流出”して、他の場所を“通過”するものと思う傾向がありますが、電流が電源にどのように戻るかまでは考えないことがよくあります。すべての“グラウンド”ポイントまたは“電源電圧”ポイントは同じようなもので、これらのポイントが、電流が流れて有限電圧が生ずる導体回路の一部であるという事実を(可能な限り)無視するかのように考える傾向があります。

ある事前のプランを実施するためには、電流が何処から始まり、何処へ戻るか、さらに発生する電圧降下の影響を知ることは重要です。次に、デカップリングとグラウンド接続の対象となる回路の内側で何が起こるのかをある程度理解する必要があります。デザインに集積回路が含まれている場合には、この情報が不足しているか、理解が困難なことがあります。

オペアンプは最も広く使用されているリニア IC の 1 つであり、幸運なことに、電源とグラウンディングの問題に関するかぎり、これらの大部分は数クラスに分類することができます。システム構成がデカップリングと信号リターンの手ごわい問題を引き起こしますが、これらの問題の多くを扱うある基本方法をオペアンプを調べることから定めることができます。

オペアンプの端子は 4 本

オペアンプの教科書を何となく読んでみると、図 1 に示すように理想オペアンプには入力の差動対と出力の 3 本の端子があるような印象を持ちますが、基礎をちょっとレビューするとそうでないことが分かります。アンプには出力電圧があるとすると、あるポイント(アンプが基準としているポイント)との間でこの出力電圧を測定する必要があります。理想オペアンプは無限の同相モード除去比を持つため、2 本の入力を基準ポイントと見なすことができないので、4 本目のアンプ端子が存在する必要があります。これについてのもう一つの見方は、アンプが負荷へ出力電流を供給するとすると、その電流はアンプの何処かに戻らなければならないということです。理想的には、入力電流が流れないとすると、この場合にも 4 番目の端子が必要であるという結論になります。

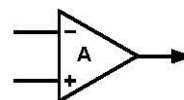


図 1. 従来の“3 端子”オペアンプ

一般的な言い方では、あるいは図示にせよ、この 4 番目の端子が“グラウンド”になります。“グラウンド”とはどういうものであるかを議論することもなく、“グラウンド”端子を持っていない多くの集積回路オペアンプ(さらに多くのそれらのモジュール構成も)を見ることができます。これらの回路では、4 番目の端子は 1 本または 2 本の電源端子です。ここには、両電源電圧と至る所に存在するグラウンドをひとまとめに扱おうとする誘惑があります。そして、電源ラインが実際にアンプ帯域幅内のすべての周波数で低インピーダンスを持つ限り、この見方は多分合理的です。しかし、インピーダンス条件が満たされない場合には、ノイズ、過渡応答、発振などの様々な問題が発生することになります。

差動/シングルエンド変換

シンプルなオペアンプの1つの基本的条件は、入力に差動で加えられる信号をシングルエンド出力に変換する必要があるということです。シングルエンドとは、無視されることが多い4番目の端子を基準とすることです。これが困難の原因となることを知るために、図2を見てください。

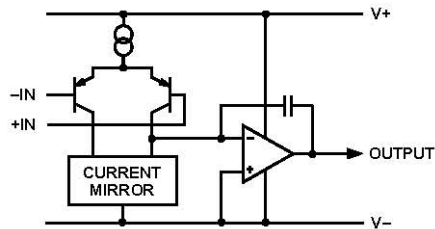


図 2. 簡略化した“実際の”オペアンプ

図2に示す信号フローは、幾つかの一般的な集積回路ファミリーで使用されています。詳細は違っても、基本信号パスは101、741、748、777、4136、503、515、その他の集積回路アンプと同じです。この回路では、先ず差動入力電圧を差動電流に変換します。この入力ステージの機能は、図2のPNPトランジスタによって表されます。次に電流は負電源レールに接続された電流ミラーにより、差動からシングルエンド形式に変換されます。電流ミラーからの出力により、積分器として接続された電圧アンプとパワー出力ステージが駆動されます。積分器はオープン・ループ周波数応答を制御し、コンデンサは101の場合は外付け、741の場合は内蔵されています。この簡略化したモデルの多くの説明では、積分器は差動入力であることを強調していません。この積分器はベース-エミッタ間電圧の対により正にバイアスされますが、非反転積分器入力負電源を基準とします。

アンプ出力と負電源との間の電位差の大部分は補償コンデンサの両端に現れることは明らかです。負電源電圧が突然変化すると、積分器アンプにより、出力がこの変化に追従させられます。アンプ全体がクロード・ループ構成の場合、入力に発生する誤差信号は出力を戻そうとしますが、その回復はアンプのスルーレートにより制限されます。そのため、このタイプのアンプは優れた低周波電源除去比を持ちますが、高い周波数では負電源除去比が基本的に制限されてしまいます。出力を戻そうとするのは、入力へのこの帰還信号であるため、クロード・ループ帯域幅より上の周波数の信号に対して負電源除去比はゼロに近づきます。これは、負電源ラインのコモン・インピーダンスを通して、高速なハイ・レベル側回路からロー・レベル側回路へ“通信”できることを意味しています。

これらのアンプでの問題は負電源端子に関係していることに注目してください。また、正の電源除去比も周波数が高くなると低下しますが、影響は大きくありません。一般に、正電源に小さい過渡電圧があっても、信号出力への影響は小さいです。

これらの感受性の違いは、アンプ過渡応答の明らかな非対称性を発生させます。アンプが定格負荷に正の電圧変化を発生するように駆動されると、正電源から電流パルスが流れます。このパルスにより、電源過渡電圧が発生しますが、正電源除去比によりアンプ出力信号への影響は小さくなります。逆のケースでは、負出力信号により負電源から電流が流出します。このパルスによりバス上で“グリッチ”が発生すると、負電源除去比が小さいため、アンプ出力に同様の“グリッチ”が発生します。正パルス・テストはアンプ過渡応答を表しますが、負パルス・テストはアンプ応答ではなく、実際には負電源ラインの過渡応答を表します。

電源自体のインパルス応答は、アンプの場合に現れるものと異なることに注意してください。30 cm または 40 cm の線は、通常過制動の電源応答に高周波成分を追加する高い Q を持つインダクタのように機能します。電源は何処かでデカップリング・コンデンサを接続してもこの問題は解消されるとは限りません。デカップリングされた電流が長いバスを流れると、不要なグリッチが依然発生するためです。

図3に、負電源デカップリングの3つの構成を示します。3aで、点線はデカップリングとグラウンド・ラインを通る負信号電流パスを表しています。負荷“グラウンド”とデカップリング“グラウンド”が実際に電源で接続されると、グラウンド・ラインの“グリッチ”は負電源バスの“グリッチ”と同じになります。帰還と信号ソースの“グラウンディング”方法に応じて、デカップリング・コンデンサにより発生する実効外乱は、防止しようとした外乱より大きくなります。図3bに、V-とグラウンド・バスの外乱を小さくするためのデカップリング・コンデンサの使用法を示します。負荷電流の高周波成分は、グラウンド・バスのデバイスを含まないループに閉じ込められます。コンデンサが十分なサイズと品質を持っている場合、負電源のグリッチが小さくなり、入力または出力信号パスを乱すことはありません。3cに示すように負荷状況が複雑な場合、さらに考慮が必要です。アンプが仮想グラウンドに接続されている負荷を駆動する場合、実際に負荷電流はグラウンドに戻りません。代わりに、図に示すように、この電流は仮想グラウンドを発生しているアンプから供給されます。このケースでは、初段アンプの負電源を2段目アンプの正電源へデカップリングすると、高速な信号電流ループが形成されて、グラウンドまたは信号パスを乱すことはありません。もちろん、入力基準を乱さないようにするためには、2段目アンプに対して“グラウンド”からV-まで低インピーダンス・バスを用意することは依然重要です。

デカップリング回路の理解で重要なことは、実際の負荷と信号電流が何処を流れるかに注意することです。回路の最適化で重要なことは、グラウンドと他の信号バスからこれらの電流を迂回させることです。図3aに示すように、“シングル・ポイント・グラウンディング”は、複雑な問題に対して簡略化し過ぎたソリューションであることに注意してください。

きな低周波成分が残留しますが、これらはオペアンプの電源除去比で処理することができます。

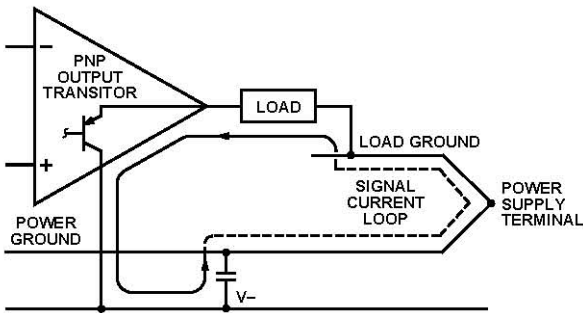


図 3a. 無効な負電源のデカップリング

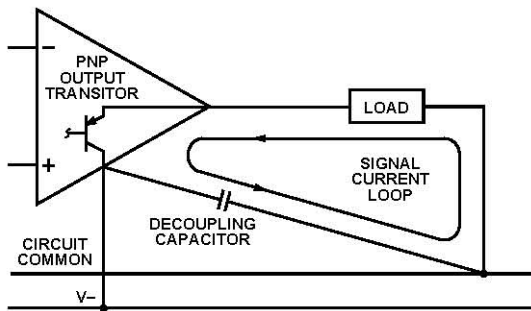


図 3b. “グラウンディング”基準の負荷に対して最適化された負電源のデカップリング

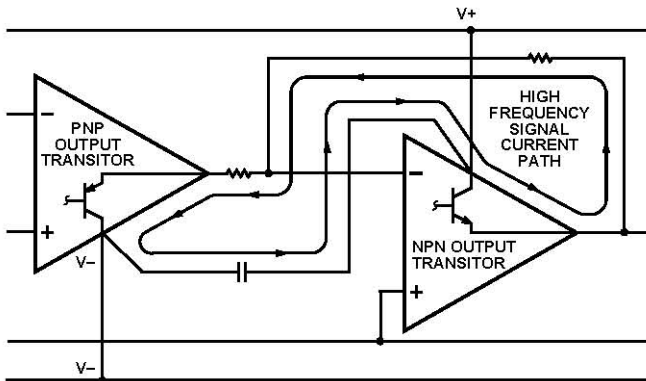


図 3c. “仮想グラウンド”基準の負荷に対して最適化された負電源のデカップリング

図 3b と図 3c は説明のために簡略化してあります。回路全体を考慮するとき、競合が生ずることがあります。例えば、複数のアンプに同じ電源から給電する場合、個別にデカップリング・コンデンサが必要となります。全体として、すべてのデカップリング・コンデンサが並列になりますが、実際、電源接続とグラウンド・ラインのインダクタンスにより、この無害に見える接続が複雑な L-C 回路に変換されて、この L-C 回路により発振が生ずることがあります。高速信号を扱う回路では、数 cm 以上の線で並列接続されたデカップリング回路は一般にトラブルの元凶になります。図 4 に、不要な共振回路の Q を小さくするために小さい抵抗を追加する方法を示します。この抵抗はオペアンプの電源端子で望ましくない高周波を減衰する小さい信号に変えるために、一般に許容されます。大

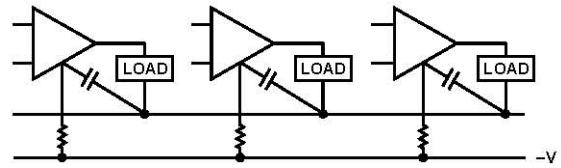


図 4. 並列デカップリングによる共振の制動

周波数安定性

システムで低周波信号のみを処理する場合、負電源をデカップリングすることを忘れてしまうことがあります。例えば低周波信号を処理するときにはデカップリングが不要としても、オペアンプの周波数安定性のためにデカップリングが依然必要です。

図 5 に、図 2 の詳細バージョンを示します。この図には、積分器から分離した IC の出力ステージ(これが通常構成)、さらに負電源と 1 つの定数として集中定数化した配線インピーダンスを示しています。アンプはユニティ・ゲインのフォロワとして接続されています。これにより、アンプ出力から差動入力を経て積分器入力までのクローズド・ループ・パスが構成されます。出力 PNP トランジスタのコレクタからもう 1 つの積分器入力に戻る 2 つ目の帰還パスがあります。積分器への正味の入力は、これらの 2 つのパスを通る信号の差になります。低周波で、これが正味の負帰還になります。高周波帰還は、負荷リアクタンスと V- 電源のリアクタンスに依存します。

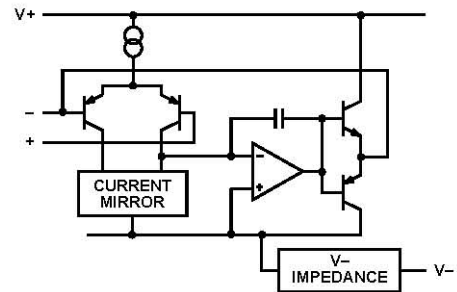


図 5. デカップリングを無視すると不安定性が生じます

電源リードのリアクタンスが誘導性の場合、積分器が不安定になる傾向があります。この状況は、アンプの容量負荷により悪化します。回路が不安定になる正確な状況を予測することは困難ですが、V- の負荷または負荷とアンプ入力信号ソースへの共通・リターンに大きなリード・インダクタンスがある場合には、一般に負電源をデカップリングすることが望まれます。もちろん、デカップリングが有効であるためには、不確かな“グラウンド”接続ではなく、実際の信号リターンへ行う必要があります。

正電源のデカップリング

ここまで、正電源ラインのデカップリングを考慮しませんでした。図 2 と図 5 に示すタイプのアンプでは、正電源ラインのデカップリングは不要です。これに対して、正電源を基準とする補償積分器を使用する集積回路アンプも多数存在します。108、504、510 ファミリーはこれに属します。

これらの回路を使用する場合、最も注意を要するのは正電源です。図 2 に示す回路のクラスに対して説明した考慮事項と技術は、この 2 つ目のクラスに等しく適用されますが、負電源ではなく正電源に適用する必要があります。

フィードフォワード

帯域幅を改善するために最も頻繁に使われる技術は、フィードフォワードと呼ばれます。一般に、フィードフォワードは高周波応答が良くないアンプまたはレベル変換ステージをバイパスするときに使います。図 6 に、この実施方法を示します。図に示す各アンプは実際には部分回路であり、アンプ全体の中で通常 1 つのステージを構成します。この図では、入力ステージで差動入力をシングルエンド信号に変換します。この信号は、低周波数ゲインを持つ中間ステージ (実際にはレベル変換回路を含むことが多い) を駆動しますが、帯域幅が制限されています。このステージの出力は、積分器アンプと出力ステージを駆動します。全体を補償するコンデンサは 2 段目ステージの入力に帰還され、積分器ループに含まれています。中間ステージのゲインとレベル変換を得るために必要な妥協により、帯域幅が制限されて、積分器応答が低速になることがあります。フィードフォワード・コンデンサにより、高周波信号にこのステージをバイパスさせることができます。このため、アンプ全体としては、3 つのステージから得られる低周波数ゲインと 2 段目ステージのアンプから得られる改善された周波数応答とを組み合わせることができます。また、フィードフォワード・コンデンサは、中間ステージの非反転入力にも帰還されます。一見すると積分器に見えますが、実際には正帰還接続であり、2 段目ステージは積分器でないことに注意してください。フィードフォワードされたアンプは注意深くデザインして、この接続で発生する内部発振を回避する必要があります。デカップリングが不適切な場合、このループで発振が生じて、このプランを実現できなくなります。

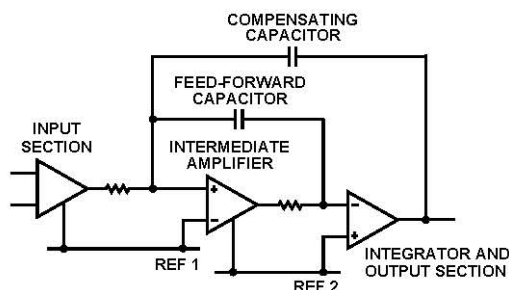


図 6. 高速フィードフォワード・アンプ

内部入力ステージは、別のポイントを基準とするように表示されていることに注意してください。これらは、バイアス・レベルが異なりますが、理想的には信号に関するかぎり同じ基準ポイントです。実際には、そうはなりません。フィードフォワードされたアンプの例は、AD518 と AD707 です。

これらのアンプでは、信号 Reference 1 は正電源で、信号 Reference 2 は負電源です。正電源端子と負電源端子の間に現れる信号は、実質的に積分器ループ内に挿入されています。

明らかに、フィードフォワードは高速アンプ設計者にとって貴重なツールですが、アプリケーションで特別な問題を起こします。帯域幅を大きくして、ノイズ、誤差、発振の可能性を小さくするためには、デカップリングを慎重に行う必要があります。

フィードフォワードされるアンプには、反転のみのアンプに“グラウンド”端子が含まれる別の構成のものもありますが、ほとんど例外なしに、電源端子の複数の組み合わせの間で、信号はアンプの“内側”に入ります。関係する電源端子は高い周波数で低いコモン・インピーダンスを持つことが、正常動作のために不可欠です。多くの高速モジュール・アンプは適切な容量デカップリングを内蔵していますが、IC オペアンプではこれは不可能です。フィードフォワードされるアンプ電源のデカップリングは慎重に行う必要があります。図 7 に、AD518 や他の高速フィードフォワードされるアンプ(例えば 118)に使用できるデカップリング方法を示します。1 個目のコンデンサを使って、電源端子間に高い周波数で低インピーダンスのパスを設けます。V+ リードに抵抗を接続して、電源ラインのノイズを除去し、他のデカップリング回路との共振を防止します。2 個目のコンデンサにより、積分器の下側から負荷へのデカップリングを行います。

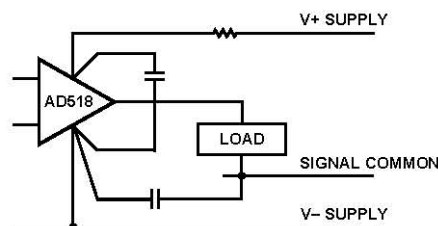


図 7. フィードフォワードされるアンプのデカップリング

別の方法では、両電源リードに抵抗を使用し、さらに/または V+ から負荷へのデカップリングを行います。原理的には、正電源および負電源と信号リターンを確実に結合する必要があります。これを実現できない程度に応じて、負電源の使用の方に少し利点があります。これは、ジャンクション絶縁型 IC 内で使用される PNP トランジスタに高周波限界があるためです。

その他の補償

大部分の集積回路アンプでは、前述の 3 つの補償方式のいずれかを使用していますが、他のプランを使う場合も多く存在します。725 タイプのアンプでは、V- 基準の積分器と、メーカーが信号グラウンドから積分器入力へ接続する際に推奨している回路とを組み合わせています。これにより、V- とグラウンドの間でのノイズ混入に対して回路の信頼度が極めて高くなります。多くの状況で、外部補償を信号グラウンドに接続するのではなく、負電源に接続する方が賢明です。

もう 1 クラスのアンプは、アナログ・デバイゼズの AD507 と AD509 によりタイプ分けされます。これらの回路では、積分器接続を使用せずに、1 個のコンデンサを使って支配的な極を応答に導入します。アンプの高周波応答は、補償コンデンサの“グラウンド”端子を基準とします。これらのアンプでは、小さい内部容量が $V+$ と補償ポイントの間に接続されます。ユニティ・ゲイン補償は並列に接続することができ、ピン配置はこれを簡単に行えるようにしてあります。補償コンデンサのフリー端子は、 $V-$ またはシグナル・コモンに接続することができます。シグナル・コモンと補償は直接接続するか、または低インピーダンス・デカップリングを介して接続することが極めて重要です。

これらのアンプのメイン信号パスは様々な方法で補償することができますが、内部構造の安定性を保証する注意が必要です。出力ステージの問題と、他の部分回路で図 5 に示すメイン積分器と同じ問題が生じないようにするため、広帯域アンプのデカップリングには常に注意することが必要です。図 8 に、AD509 に対する効果的な補償とデカップリング回路を示します。この構成は図 7 と同じで、これらの 2 つの回路の内の 1 つは、多くのタイプの広帯域アンプに適しているようです。電源分配方法に応じて、電源リード共振と電源を共用する回路間の干渉を小さくするために両電源リードに小さい (1052~5052) 抵抗を使用することが適しています。

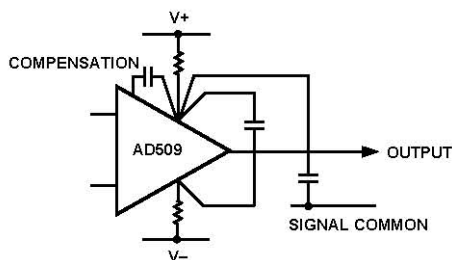


図 8. 広帯域アンプのデカップリング

グラウンディング誤差

大部分の電子装置のグラウンドは、地球グラウンドに対する実際の接続ではなく、信号と電源の基準となる共通接続です。ポイントが実際に地球グラウンドに接続されているか否かは、装置の機能にとって多くの場合重要ではありません。これらのポイントを共通(コモン)にする必要があることを強調するために、それ区別する名前の使用が望まれます。用語“グラウンド”は、怪しげな薬、お金、マザーボードの類いのようにあまりにも総称的に使いすぎるように見えます。あなたは母親に対して持つ不合理な尊敬の念と“グラウンド”は同じ類いであると見なす人である場合、常に母親の方は信じることができますが、あなたは決して“グラウンド”を信用できないことを思い出してください。このことについて考えてみます。

グラウンド回路に流入する電流を調べることは重要です。これらの電流が低レベル信号と 1 つのパスを共用すると、トラブルが発生します。図 9 に、不注意なグラウンディングによりシンプルなアンプの性能が低下する様子を示します。アンプは、抵抗で表される負荷を駆動します。負荷電流は電源から流出し、入力信号を増幅する際にアンプにより制御されます。この電流はあるパスを経由して電源に戻る必要があります。ポイント A とポイント B は別の電源“グラウンド”接続とします。図は正しい回路を表しているとし、すなわち、“グラウンド”バスでの接続順を正しく表し、ポイント A で電源を接続すると、負荷電流が配線の一部を入力信号接続と共用します。このパスで 15 cm の 22 番線は、負荷電流に対して約 $8 \text{ m}\Omega$ の抵抗となります。2k の負荷で、10 V の出力信号により、“ ΔV ”と表示したポイント間に約 $40 \mu\text{V}$ が発生します。この信号は非反転入力と直列となり、大きな誤差を発生させます。例えば、AD510 アンプのゲインは 8×10^6 (typ) であるため、わずか $1.25 \mu\text{V}$ の入力信号で 10 V の出力になります。 $40 \mu\text{V}$ のグラウンド誤差信号で、回路ゲイン誤差の増加は 32 倍になります。この性能低下は、高精度高ゲイン・アプリケーションでは容易に最も重大な誤差になります。さらに、この誤差は正帰還を表すため、約 250k より大きい R_f/R_i を持つ大きなクロズド・ループ・ゲインに対して回路でラッチアップまたは発振が発生します。

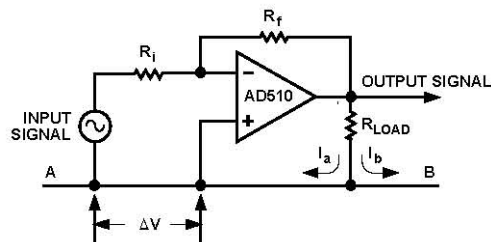


図 9. 電源接続の適切な選択により問題を小さくします

電源をポイント B へ接続し直すと、コモン・インピーダンス帰還接続がなくなるので問題が解消されます。実際のシステムでは、問題は複雑です。図 9 でフローティングとして示す入力信号ソースも、電源へ戻る必要のある電流を発生します。ポイント B に電源を接続すると、追加負荷 (R_i 以外) に流れる電流は表示したアンプの動作と干渉します。図 10 に、アンプをカスケード接続して、コモン・インピーダンス結合なしで補助負荷を駆動する方法を示します。出力電流は、補助負荷を流れ、電源コモンを通過して電源に戻ります。入力と帰還抵抗の電流は、前述の図 3c のようにアンプを経由して電源から供給されます。シグナル・コモンを流れる電流はアンプの入力電流だけで、一般にその影響は無視できます。

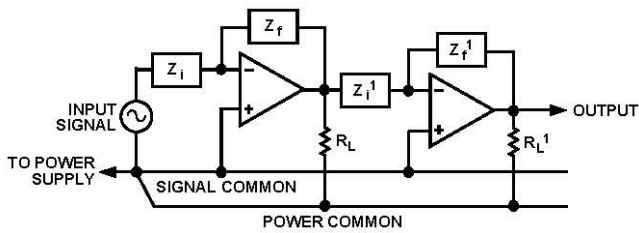


図 10. コモン・インピーダンス結合を小さくする

シンプルな“グラウンディング誤差”とその対策の例を示したので、元の話にもどり、グラウンドは単なるグラウンドであると見なすことに起因する無視から発生するグラウンディング誤差について説明します。すべての接続パスにはインピーダンスがあり、その影響はシステムのデザイン全体で考慮する必要があります。特別なアプリケーションでは数値的な手法が有効です。高速な TTL と ECL ロジック回路では、接続の特性インピーダンスは、正しい終端により問題が小さくなるように制御されます。RF 回路では、不可避なインピーダンスが考慮され、回路デザインに組み込まれますが、オペアンプ回路では、インピーダンス・レベルが伝送線理論に従わないため、電源とグラウンドのインピーダンスの制御または解析が困難です。困難で制約の多い数値解析を使わない最も都合な手順を使うと、不可避なインピーダンスをその影響が小さくなるように配置して、その影響を克服するように回路を構成できるように見えます。図 9 と図 10 に、実際のグラウンド問題を大幅に削減する簡単な考慮事項の類いを示します。図 11 に、回路的工夫で解決できないグラウンド問題の影響を小さくするための回路の使い方を示します。

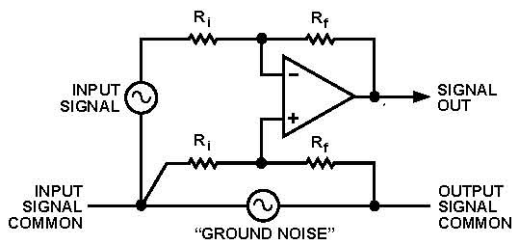


図 11. 減算アンプによる同相モード・ノイズの除去

問題の解決

図 11 では、減算回路を使って通常モードの入力信号を増幅し、入力信号の両側に共通なグラウンド・ノイズ信号を除去しています。この方式では、アンプの同相モード除去比を使用して、ノイズ成分を小さくし、信号を増幅しています。よく見逃されるこの構成の重要な点は、出力のシグナル・コモンを基準にしてアンプの電源が供給されることです。電源ピンが入力コモンの高周波ノイズに曝される場合、補償コンデンサによりノイズが直接出力に結合されるため、減算の意味がなくなります。グラウンディングとデカップリングで注意が必要になるのは、この種の影響のためです。

図 11 のような減算またはダイナミック・ブリッジは、アンプ自体のデカップリングが正しくない場合、グラウンディング問題の解決には無効です。一般に、オペアンプは出力信号の測定または使用で基準となるポイントに対してデカップリングする必要があります。“シングルエンド”システムでは、入力信号リターンに対してもデカップリングする必要があります。これらの条件を同時に満たすことができない場合は、ノイズまたは発振の問題が高い確率で発生します。シングルエンド帰還回路（すべて抵抗で構成）により、入力と出力の信号基準ポイントが接続されて、アンプの非反転入力に“クリーン”な基準ポイントを提供できるような回路の場合、図 11 のような減算を使って困難を解決できることがしばしばあります。

減算での問題は、平衡ブリッジを使って入力と出力の基準ポイントの間で同相モード信号を除去していることです。回路の枝路の平衡を注意深く行う必要があります。これは、不一致度に応じて、不要な信号が増幅されるためです。一致度が良くない回路でも発振問題をなくすることができますが、ノイズ除去比は不一致度に比例して低下します。大きな“グラウンド・ノイズ”信号を除去する容易な方法は、真の計装アンプを使用することです。

計装アンプ

真の計装アンプは明確な“4 番目の端子”を持っています。出力信号は、出力シグナル・コモンに接続できる“フリー”端子である、しっかりしたポイントを基準にして発生されます。また、計装アンプはゲインが固定されているが、入力回路と出力回路を結合する帰還回路がない点でオペアンプと異なっています。図 12 に、1つの“グラウンド基準”から別のグラウンド基準へ信号を変換する際の計装アンプの使い方を示します。通常モードの入力信号は、発生回路側のコモンであるポイントを基準して発生されます。信号は、自分自身のコモンと信号ソースの間に干渉信号が存在するシステムで使用されます。計装アンプは高いインピーダンスの差動入力を持ち、これに信号が入力されます。高い同相モード除去比により、不要な信号を除去し、必要な信号を出力ポイント基準に変換します。ダイナミック・ブリッジ回路とは異なり、ゲインと同相モード除去比は入力回路と出力回路を接続する回路に依存しません。図 12 では、ゲインはアンプ内部で接続される抵抗対の比により設定されます。

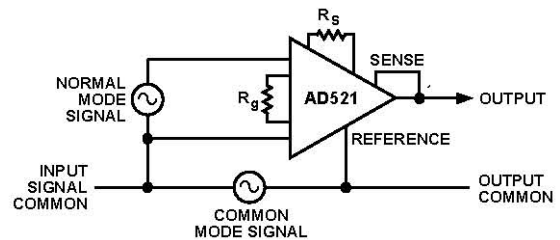


図 12. 計装アンプの使用

アンプは非常に高い入力インピーダンスを持つため、ゲインと同相モード除去比はソース・インピーダンスの変動または不平衡から大きな影響を受けません。

計装アンプはリファレンス端子または“グラウンド”端子を持つため、オペアンプの電源感度を持たない可能性があります。実際には大部分の計装アンプは、電源を基準とする内部周波数補償を持っています。AD521 の場合、補償積分器は負電源端子を基準とします。この端子のデカップリングは特に重要であり、出力リファレンス端子、またはこの端子が基準とする実際のポイントに対してデカップリングする必要があります。

“その他の” 入力

大部分の IC オペアンプと計装アンプは、端子電圧を設定するオフセット電圧を内蔵しています。これらの端子は一般に小さい電圧を持っているため、端子にポテンショメータを接続することにより、アンプのオフセット電圧を調節することができます。これらのインピーダンス・レベルは通常の入力よりかなり小さいですが、ヌル端子はアンプに対するもう 1 つの差動入力として機能することができます。ヌル端子は一般に入力と見なされませんが、大部分のアンプはここに加えられる信号に非常に敏感です。例えば、741 ファミリー・アンプでは、ヌル端子からの出力電圧ゲインは通常入力からのゲインより大きくなっています。

図 13 で、“その他の” 入力で発生する問題タイプを説明します。この図は、幾つかのオフセット・ヌルを詳しく示したオペアンプ回路です。

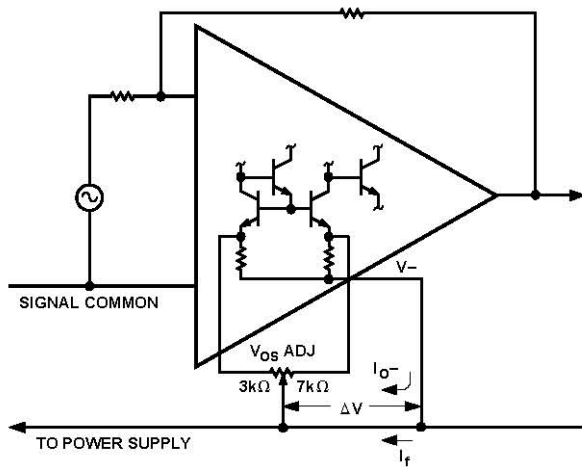


図 13. V_{OS} ヌルの詳細—“その他の”入力

V_{OS} ヌル・ポット・ワイパーが移動すると、このワイパーは、アンプからのリターン電流と他の回路から電源へ戻る電流が流れる $V-$ 配線上のポイントに接続されます。これらの電流は、アンプの $V-$ 端子とヌル・ポット・ワイパーの間の導体上で小さい電圧 ΔV を発生します。ヌル・ポットが中心に設定されると、ポット両側の等しい抵抗とアンプ内蔵抵抗により平衡ブリッジが構成されます。配線上に発生する電圧の影響は、 V_{OS} 端子で平衡するため、アンプ出力には影響しません。これに対して、アンプ・オフセットを修正するためヌル・ポットが平衡しない場合、ブリッジは平衡しくなくなります。

この場合、 $V-$ 配線上に発生する電圧は、 V_{OS} 端子で差電圧になります。例えば、10k のヌル・ポットで、図示のように 3k と 7k のときにオペアンプ・オフセットを平衡させるとします。741 では、内部抵抗が約 1k であるため、 V_{OS} 端子での差信号は約 1/8 ΔV になります。これらの端子からのゲインは、通常入力からのゲインの約 2 倍であるため、乱れは約 1/4 ΔV の入力信号であったかのように機能します。図 9 で説明と同じ仮定を使うと、電流 i_{o-} から 10 μV の入力誤差信号が発生します。ただしこの場合、誤差はアンプ負荷電流が負電源から供給される場合にのみ現れます。負荷が正に駆動されると、誤差は消えます。このため、 V_{OS} 入力信号によりシンプルなゲイン誤差ではなく歪みが発生します。

他の回路から電源へ電流が戻ると、別の問題が発生します。他の回路からの電流は一般にオペアンプ信号に関係がないので、そのために発生する電圧はノイズになります。この信号はヌル端子で、容易にシステム内の支配的なノイズになります。数 cm の配線を数 μA の $V-$ 電流が流れると、アンプの固有入力ノイズより大きい干渉が発生します。対策は、図 14 のようにヌル・ポット・ワイパーからアンプの $V-$ ピンへ直接接続することです。AD504 や AD510 のような幾つかのアンプで、ヌル・オフセット端子は $V+$ を基準とします。明らかに、ポット・ワイパーはこのタイプのアンプの $V+$ 端子に直接接続する必要があります。オペアンプ電流とヌル・ポット接続により共用されるコモン・インピーダンスを小さくするため、ラインを直接オペアンプ端子に接続することが重要です。

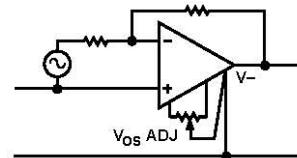


図 14. トラブルのない動作のためにヌル・ポットを接続

オペアンプ・ヌル・ポットに対する考慮事項は、ほぼすべてのタイプの集積回路の同様のトリマにも適用されます。例えば、AD521 計装アンプのヌル端子は、出力まで約 30 のゲインを持っています。大部分のオペアンプの場合に比べこれはかなり小さいですが、それでもヌル・ポット・ワイパーのリターン制御での注意が意味をもっています。表 1 に、アナログ・デバイセズが製造している集積回路(幾つかの一般的なセカンド・ソース・ファミリーを含みます)のリストを示し、差動からシングルエンドへの内部変換でどのようなポイントを基準としているかを示します。すなわち、表に記載した端子を基準として信号が出力されます。

表 1.

	Internal Integrator Referred to:	Comment	Internal Integrator Referred to:	Comment
			AD688	V- Output Amplifier
			AD689	V- Output Amplifier
ADOP07 /27/37	V+, V-	Internal Feedforward Cap V+ to V- and integrator V- to Output	AD704/AD705/ AD706	V+
AD380	V+		AD707/AD708	V+, V- Internal Feedforward Cap V+ to V- and Integrator V- to Output
AD390	V-	Output and Reference Amplifier		
AD394/AD395	V-	Output Amplifiers	AD711/AD712/ AD713	V-
AD396	V-	Output Amplifiers	AD736/AD737	V-, External Integrator to V- Internal Feedforward V- to Common
AD507	-	External Cap to Signal Common or V+		Common
AD508	-	External Cap to Signal Common or V+	AD741	V-
AD510	V+		AD744/AD746	V-
AD517	V+		AD766	V-
AD518	V+, V-	Internal Feedforward Cap V+ to V- and Integrator V- to Output	AD767	V-, Output and Reference Amplifier Output Amplifier Referred to V- and Reference Amp Referred to Common
AD521	V-	Output Amplifier Integrator		Common
AD524	V-	Output Amplifier Integrator	AD840/AD841/ AD842	V+, V-
AD526	V-	Output Amplifier Integrator	AD843	V+, V-
AD532/AD533	V+	Multiplier Output Amplifier Integrator	AD844/AD846	V+, V-
			AD845	V+
AD534/AD535	V-	Output Amplifier	AD847/AD848/ AD849	V+, V-
AD536A	V-, V+ Common	External Integrator to V+, Internal Feedforward V- to Common	AD1856/AD1860	V-
AD538	V-	Internal Amplifiers	AD1864	V-
AD542/AD642	V-		AD2700/AD2710	Common
AD544/AD644	V-		AD2701	V-
AD545A	V-		AD2702/AD2712	V-, Output Amplifiers
AD546	V-			Common
AD547/AD647	V-		AD7224/AD7225	V-
AD548/AD648	V-		AD7226/AD7228	V-
AD549	V-		AD7237/AD7247	V+, Reference Amplifier to Common
AD557/AD558	Common	Output Amplifier and DAC Control Loop Integrator Referred to Common		Common
			AD7245/AD7248	V+, Reference Amplifier to V+ Output Amplifier to Both V+ and Common
AD561	V-, Common	DAC Control Loop Integrator and Ref. Amp Referred to Common and Ref. Bias Amplifier Referred to V-	AD7569/AD7669	V-
			AD7769	Common
AD565A/AD566A	V-	DAC Control Loop Integrator Referred to -V. Reference Input Common to Control Loop Isolated from DAC Output Common	AD7770	Common
			AD7837/AD7847	V+
			AD7840	V+, Output Amplifiers to V+ Reference Amplifier to Common
AD568	V+	Reference Amplifier	AD7845	V+
AD580	V-	Output Amplifier	AD7846	V+
AD581	V-	Output Amplifier	AD7848	V+, Output Amplifier to V+ Reference Amplifier to Common
AD582	V-	Output Amplifier		Common
AD584	V-	Output Amplifier		
AD586/AD587	V-	Output Amplifier		
AD588	V-	Output Amplifier		
AD624/AD625	V-	Output Amplifier Integrator		
AD636	V-, V+ Common	External Integrator to V+, Internal Feedforward V- to Common		
AD637	V-, Common	Internal Feedforward V- to Common		
AD645	V-			
AD650/AD652	V+	Internal Amplifier		
AD662	Common	DAC Control Loop Integrator and Reference Amplifier Referred to Common		
AD664	V-	Output Amplifiers		
AD667	V-, Common	Output Amplifier Referred to V- and Reference Amplifier Referred to Common		
AD668	V+	Reference Amplifier		

この例のコレクションでは、すべてのグラウンディング問題が解決しません。これらの幾つかを防止する方法について良いアイデアを提供し、さらに非常に実用的な方法で動作させることができる、ICの幾つかの“インサイド・ストーリー”も提供できることを希望しています。すべての問題を回避する一般的なグラウンディング方法は存在しません。一般的に適用できる唯一のルールは細部への注意であり、「あなたは母親を常に信じることはできませんが、しかし...」であることを思い出してください。