

## RF システム向けの堅牢な 10MHz リファレンス・クロック入力保護回路および分配器 - デザインノート 514

Michel Azarian

### はじめに

RF システム向けリファレンス入力回路は、設計の難易度が高くなりがちです。1つの課題は、クロックの保護要件、バッファ要件、および分配要件を満たしながら入力クロックの位相ノイズ性能を維持することです。本記事は、10MHz リファレンス入力回路を設計し、その性能を最適化する方法を紹介します。

### 設計要件

RF 機器やワイヤレス・トランシーバは、多くの場合、外部リファレンス・クロック用の入力を備えています。たとえば、RF 機器に見られるユビキタス 10MHz リファレンス入力ポートなどです。これらのシステムの多くは、そのリファレンス・クロックをシステム全体に分配するための機能も備えています。図 1 は、1つのリファレンス・クロックから2つの独立した位相ロック・ループ (PLL) にリファレンス入力を供給する場合の一般的な構成を示しています。

注意深く堅牢に設計された入力は、幅広い振幅にわたる正弦波と方形波の両方の信号を受け入れることができます。また、入力に変化した場合でも、システム内の PLL への入力は、一定の信号レベルでのドライブを維持します。外部に面するリファレンス入力ポートは、過電圧 / 過電力保護を備えている必要があります。そして、何より重要なのは、クロック信号の位相ノイズ性能の避けられない劣化を最小限に抑えることです。

### 設計の実装

LTC<sup>®</sup>6957 は、付加される位相ノイズ (またはジッタ) が非常に小さいデュアル出力のクロック・バッファおよびロジック変換器です。LTC6957 は、幅広い振幅にわたる正弦波と方形波の両方を入力として受け入れ、一定の振幅で負荷をドライブします。

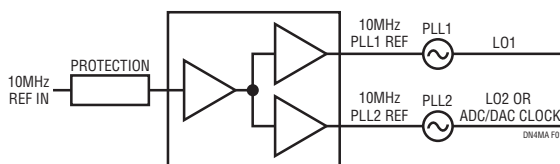


図 1. RF システム向けの一般的なリファレンス入力およびリファレンス分配を示すブロック図

LTC6957 は、PECL、LVDS、および CMOS (同相および相補) の各種出力ロジック信号オプションを提供しており、幅広い負荷をドライブできます。図 2 は、2つの同相 CMOS 出力を供給する、LTC6957-3 を使用した 10MHz リファレンス入力回路を示しています。

図 2 に示すトランスは、いくつかの役割を果たしています。まず、隣り合う複数のショットキ・ダイオードと一緒に、入力過電力 / 過電圧保護を提供します。これらのダイオードにより、LTC6957-3 に入る AC 電圧が制限されます。WBC16-1T は、最大 0.25W の電力 (50Ω に対して 3.5V<sub>RMS</sub>) に対応しています。

また、このトランスは、通常 RF システムのシャーシに接続されているコネクタ・グランドをシステムの内部アナログ・グランドから絶縁します。

さらに、入力信号に対して電圧利得があるので、LTC6957-3 に入るエッジを鋭くする役割も果たします。これにより、AM から PM へのノイズ変換が少なくなり、特に入力信号が小さい場合の位相ノイズ劣化が抑えられます。WBC16-1T の電圧利得は 4 です。LTC6957-3 は、このトランスに対して高インピーダンスの負荷となるため、トランスの最大および理想電力利得の 1 とは対照的に、電圧利得の 4 は信頼できます。

R1 と R2 は、入力ポートに合わせて 50Ω に調整できます。入力信号が小さい場合、ダイオードはオフで、トランスには図 2 の場合 804Ω の負荷がかかります。この負荷は、トランスの 1 次側と 2 次側のインピーダンス比が 16 であることから、約 50Ω として入力に反映されます。入力信号が大きい場合、ショットキ・ダイオードがオンになり、604Ω の抵抗は下がり、短絡に近い状態になります。これにより、リファレンス入力のリターン・ロスが劣化します。これは R1 と R2 の値を調整することで回避できる問題ですが、それによって犠牲になる側面があります。

入力信号が大きい場合、入力リターン・ロスは、R1 と R2 の直列抵抗の合計を約 800Ω に維持しながら、R1 の値を大きく、R2 の値を小さくすることで改善できます。しか

LT, LTC, LTM, Linear Technology および Linear のロゴはリアテックノロジー社の登録商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

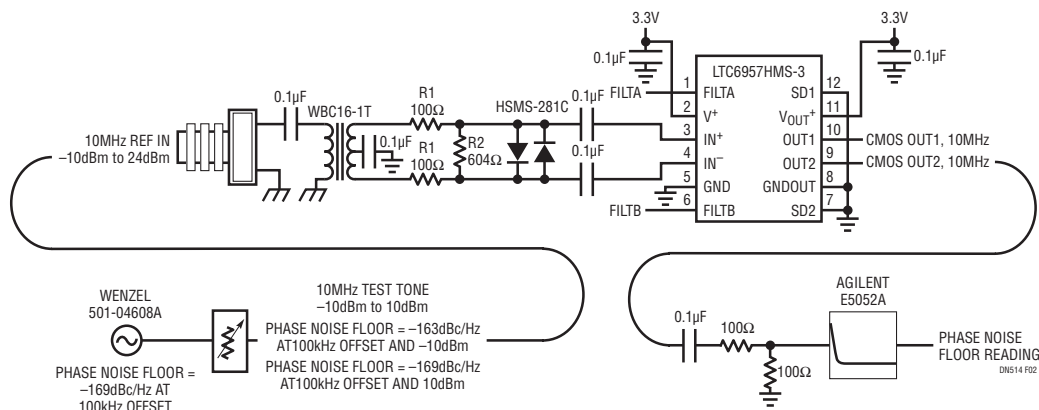


図 2. LTC6957-3 を使用した、フロントエンド保護を備えた 10MHz リファレンス入力回路。テスト信号と位相ノイズ測定セットアップを記載

し、R1 は信号に対して直列なため、信号にノイズが付加されます。大きい R1 と小さい R2 を組み合わせることで、LTC6957-3 の入力に供給される信号の比率が下がり、位相ノイズ性能がさらに低下します。言い換えれば、設計者は、入力リターン・ロスに対する位相ノイズ性能を、R1 と R2 の値を調整することでトレードオフできます。図 2 は、これらの 2 つの性能指標の全体的なバランスを考慮して選択した値を示しています。

図 2 でトランスとコネクタを分離している AC カップリング・コンデンサは、DC ソースからの入力保護を提供します。

LTC6957-3 は、FILTA ピンおよび FILTB ピンを介して選択できる内部ローパス・フィルタを備えています。このオプションは、次に示すように、特に入力信号が弱い場合に、LTC6957 の第 1 増幅段の帯域幅、すなわち、回路の付加的な位相ノイズを戦略的に制限します。

### 性能

10MHz OCXO は、図 2 に示すステップ減衰器を介して回路の入力に接続されています。Agilent E5052A シグナル・ソース・アナライザを使用して、LTC6957-3 の出力における位相ノイズ・フロアをさまざまな入力フィルタ設定で測定しながら、リファレンス入力信号を -10dBm ~ 10dBm の間で変化させました。図 3 は、100kHz オフセットで測定された LTC6957-3 の 10MHz CMOS クロック出力の位相ノイズ・フロアを示しています。

外部で印加された 10MHz リファレンス信号の振幅が未知の場合、FILTA を "L" に引き下げ、FILTB を "H" に引き上げることで、図 3 に示すように全体的な位相ノイズ性能が向上します。とはいうものの、入力で印加された信号レベルが測定済みで適切なフィルタ設定が適用されている場合、性能は最適化できます。

図 2 で選択した R1 と R2 の値を使用すると、リファレンス入力の電力が 50Ω に対して 0dBm のとき、入力リターン・ロスが -9dB になります。リターン・ロスは、入力電力が小さい場合に向上し、電力が大きい場合は劣化します。

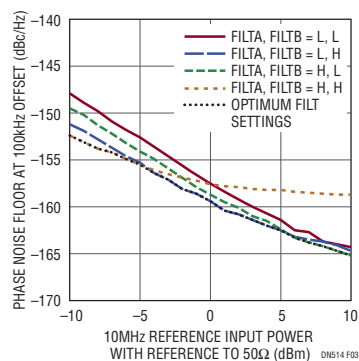


図 3. さまざまな LTC6957 フィルタ設定を使用した 10MHz リファレンス入力電力レベルに対する、LTC6957-3 の出力における 100kHz オフセット位相ノイズ・フロア

### まとめ

LTC6957-3 をベースにして、堅牢で高性能な 10MHz リファレンス入力回路を構築できます。位相ノイズの劣化を抑えながら、幅広い入力信号タイプおよびレベルに対応し、保護、クロック分配機能を提供します。回路の位相ノイズおよび入力リターン・ロスを評価し、最適化します。LTC6957-3 は、設計プロセスを単純化するとともに、最高の総合的性能を達成します。

LTC6957 のデータシートのダウンロード：  
<http://www.linear-tech.co.jp/product/LTC6957>

## リニアテクノロジー株式会社

102-0094 東京都千代田区紀尾井町 3-6 紀尾井町パークビル 8F  
 TEL(03)5226-7291 FAX(03)5226-0268  
<http://www.linear-tech.co.jp>

dn514f LT/AP 0513 • PRINTED IN JAPAN



© LINEAR TECHNOLOGY CORPORATION 2013