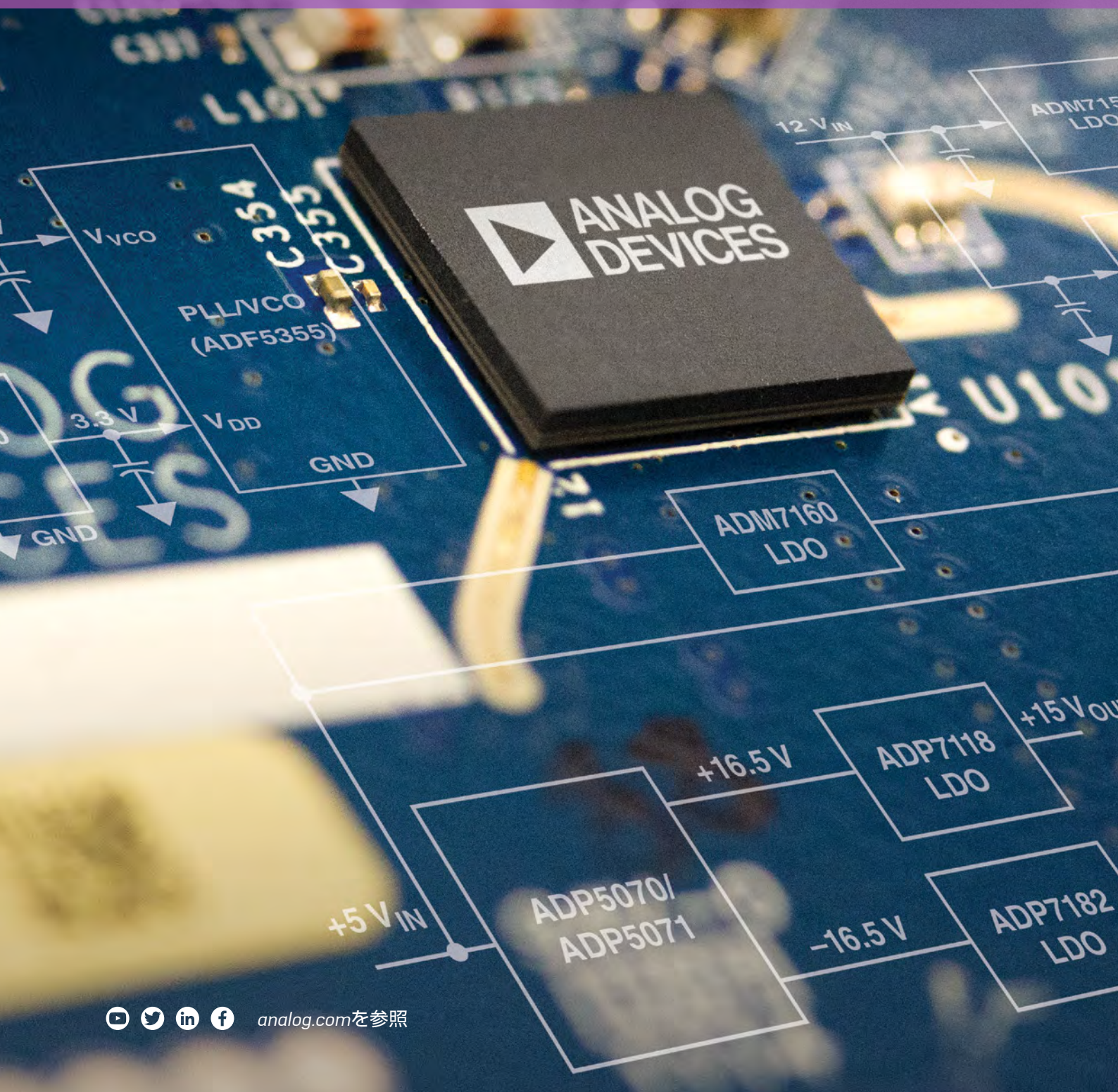


アナログ・デバイスズ 電源新製品ガイド

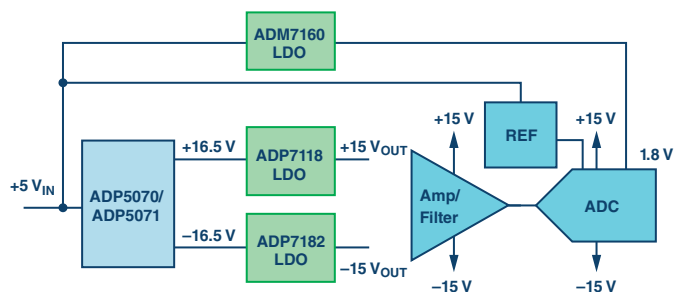
工業用および計装用アプリケーション





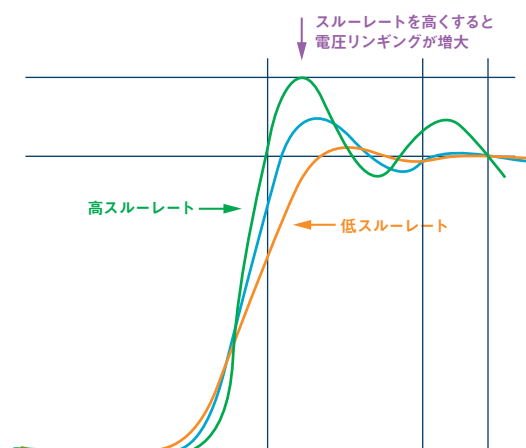
バイポーラ電源

アナログ・デバイスは、高精度のアンプ、ADC、DACなど、バイポーラ電源を必要とするデバイス向けに広範なパワーマネジメント・ソリューションを提供しています。



ADC／アンプ・アプリケーションの図

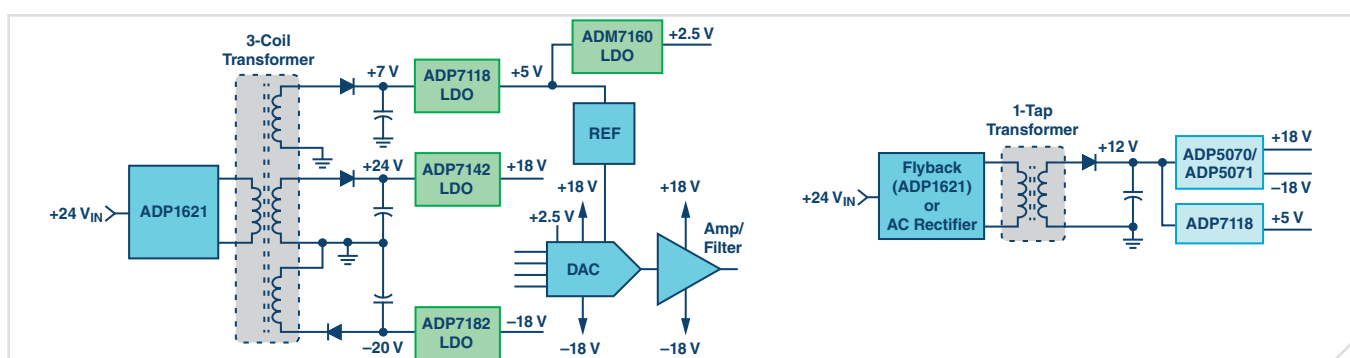
ADP5070/ADP5071/ADP5073/ADP5074/ADP5075は、スルーレートを制御することによって低EMI/EMCの電源ソリューションを実現します。



スイッチング・ノードの dV/dt を小さくすると、電源およびグラウンドのリンギングが大幅に減少し、放射EMI/EMCも低くなります。

バイポーラ・アプリケーション用DC/DCレギュレータ

Part Number	Product Description	V (V _{IN})	V (V _{OUT})	Number of Outputs	Input Current Limit (A)	Key Features	Package
ADP5070	Dual dc-to-dc with boost and inverter outputs for generating independent positive and negative outputs	Boost/inverter: 2.85 to 15	Boost: V _{IN} to 39 V, inverter: -0.5 V to -39 V below V _{IN}	1 × boost 1 × inverter	Boost: 1, inverter: 0.6	Individual enable pin, adjustable outputs, sequence control, sync sequence, soft start, and slew rate control	20-lead LFCSP, 20-lead TSSOP
ADP5071	Dual dc-to-dc with boost and inverter outputs for generating independent positive and negative outputs	Boost/inverter: 2.85 to 15	Boost: V _{IN} to 39 V, inverter: -0.5 V to -39 V below V _{IN}	1 × boost 1 × inverter	Boost: 2, inverter: 1.2	Individual enable pin, adjustable outputs, sequence control, sync sequence, soft start, and slew rate control	20-lead LFCSP, 20-lead TSSOP
ADP5073	Inverting switching regulator for generating negative output	Inverter: 2.85 to 15	Inverter: -0.5 V to -39 V below V _{IN}	1 × inverter	Inverter: 1.2	Enable pin, adjustable output, soft start, and slew rate control	16-lead LFCSP
ADP5074	Inverting switching regulator for generating negative output	Inverter: 2.85 to 15	Inverter: -0.5 V to -39 V below V _{IN}	1 × inverter	Inverter: 2.4	Enable pin, adjustable output, soft start, and slew rate control	16-lead LFCSP
ADP5075	Inverting switching regulator for generating negative output	Inverter: 2.85 to 15	Inverter: -0.5 V to -39 V below V _{IN}	1 × inverter	Inverter: 0.8	Enable pin, adjustable output, soft start, and slew rate control	12-ball WLCSP



バイポーラ出力アプリケーションの電源の図

高電圧LDO

Part Number	V_{IN} Range (V)	V_{OUT} Fixed (V)	V_{OUT} Range (V)	I_{OUT} (mA)	Soft Start	Power Good	RMS Noise @ 10 Hz to 100 kHz (μ V rms)	PSRR @ 100 kHz (dB)	PSRR @ 1 MHz (dB)	Package
ADP7102	3.3 to 20	1.5 to 9	1.22 to 19	300	No	Yes	15	60	40	3 mm $\times$ 3 mm, 8-lead LFCSP, 8-lead SOIC
ADP7104	3.3 to 20	1.5 to 9	1.22 to 19	500	No	Yes	15	60	40	3 mm $\times$ 3 mm, 8-lead LFCSP, 8-lead SOIC
ADP7105	3.3 to 20	1.8, 3.3, 5	1.22 to 19	500	Yes	Yes	15	60	40	3 mm $\times$ 3 mm, 8-lead LFCSP, 8-lead SOIC
ADP7112	2.7 to 20	1.2 to 5	1.2 to 19	200	Yes	No	11	68	50	1 mm $\times$ 1.2 mm, 6-ball WLCSP
ADP7118	2.7 to 20	1.2 to 5	1.2 to 19	200	Yes	No	11	68	50	2 mm $\times$ 2 mm, 6-lead LFCSP, 8-lead SOIC, 5-lead TSOT
ADP7142	2.7 to 40	1.2 to 5	1.2 to 39	200	Yes	No	11	68	50	2 mm $\times$ 2 mm, 6-lead LFCSP, 8-lead SOIC, 5-lead TSOT

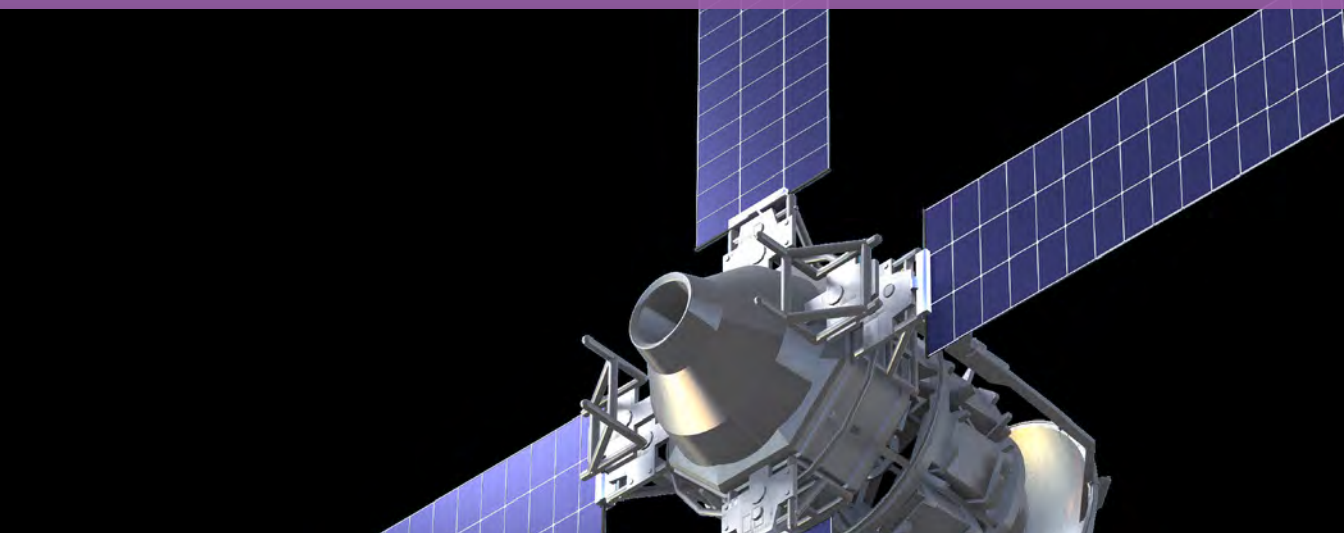
負電圧LDO

Part Number	V_{IN} Min (V)	V_{IN} Max (V)	I_{OUT} (mA)	V_{OUT} Options or Adj Range (V)	PSRR @ 100 kHz (dB)	PSRR @ 1 MHz (dB)	RMS Noise @ 10 Hz to 100 kHz (μ V rms)	Noise Spectral Density 100 kHz (nV/Hz)	Dropout @ Rated I_{OUT} Typ (mV)	Total Accuracy Max ($\pm$ %)	Package
ADP7182	-2.7	-28	-200	-1.22 to -27	45	32	18	50	185	-3/+2	3 mm $\times$ 3 mm, 10-lead MSOP
ADP7183 New	-2	-5.5	-300	-0.5 to -5.4	>50	40	5	18	100	$\pm$ 1	2 mm $\times$ 2 mm, 8-lead MSOP

スイッチング・コントローラ

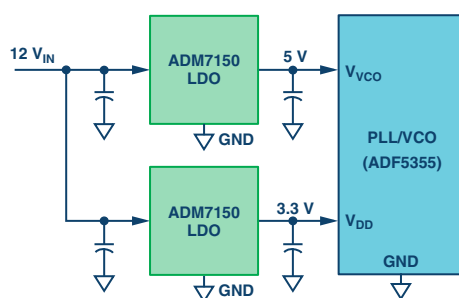
Part Number	V_{IN} Range (V)	V_{OUT} Range (V)	I_{OUT} (A)	Device Topology	Minimum Switching Frequency (kHz)	Maximum Switching Frequency (MHz)	Package
ADP1621	2.9 to 5.5 ¹	1.22 to 100	—	Step-up	100	1.5	3 mm $\times$ 3 mm, 10-lead MSOP

¹ 外付けコンポーネントで入力電圧範囲を拡大

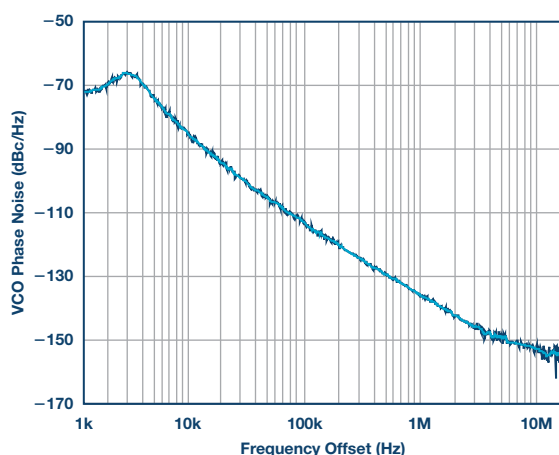


RF用の電源

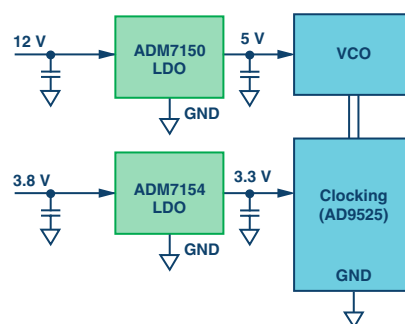
RF回路に電源を供給する場合、RFスペクトラムにノイズが混入しないようにできるだけ低ノイズの電源を使用する必要があります。アナログ・デバイセズは、特にRF用に設計された超低ノイズ・リニア・レギュレータの業界最大のポートフォリオを提供しています。



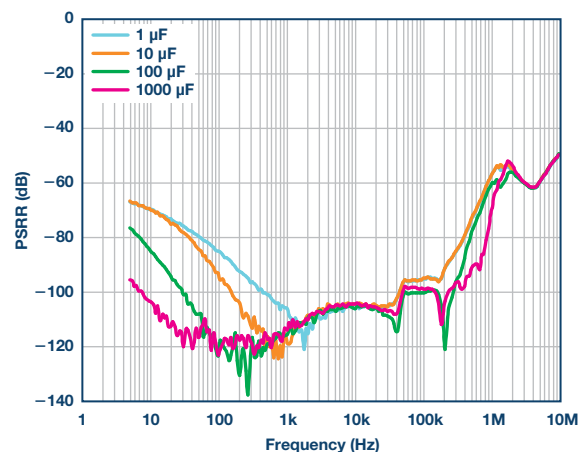
PLL/VCOアプリケーションの図



ADF5355のVCOノイズ(ADM7150の電源を使用)



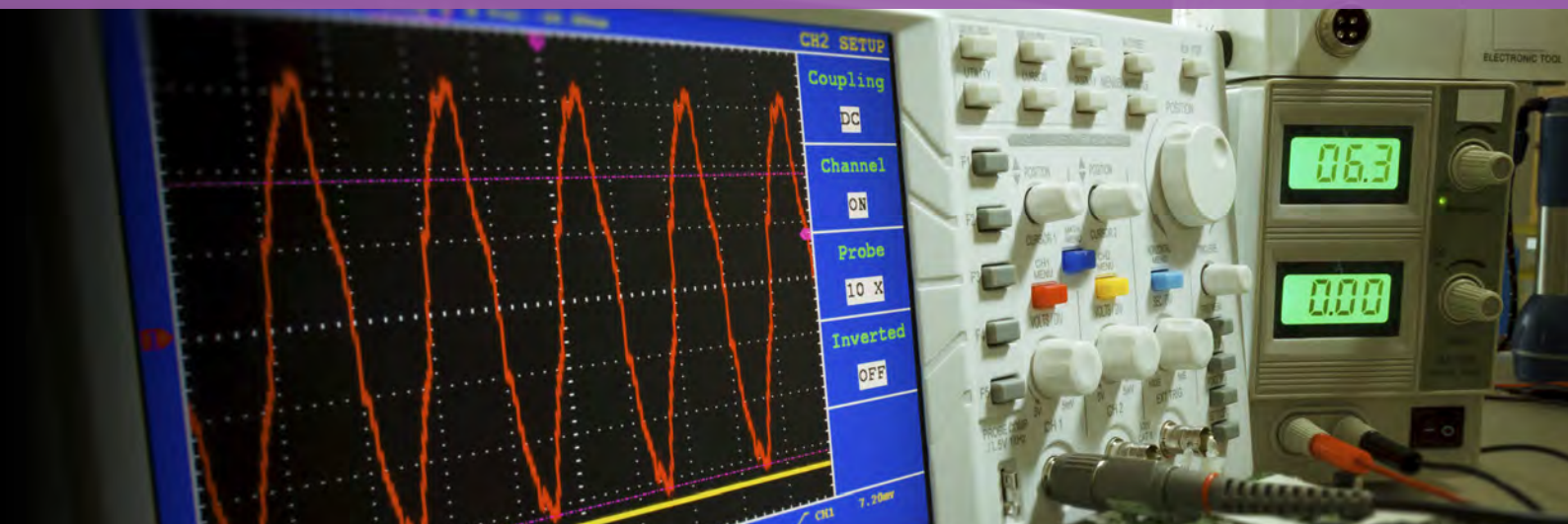
クロッキング・アプリケーションの図



ADM7154におけるPSRRの周波数特性、 $V_{OUT} = 3.3\text{ V}$ 、負荷400mA、ヘッドルーム500mV

スイッチング・レギュレータ

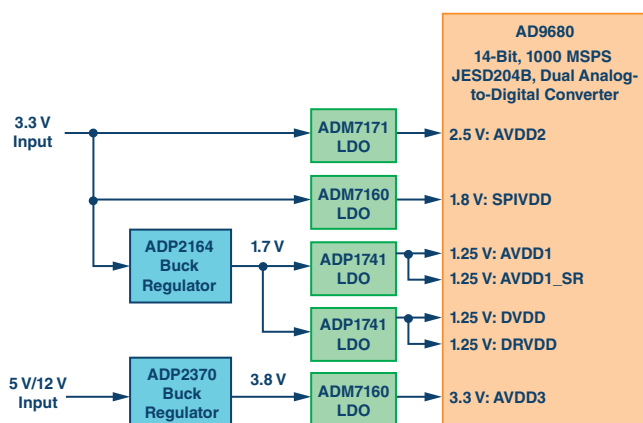
Part Number	V_{IN} Range (V)	V_{OUT} Range (V)	I_{OUT} (A)	Device Topology	Minimum Switching Frequency (kHz)	Maximum Switching Frequency (MHz)	Package
ADP2164	2.7 to 6.5	0.6 to V_{IN}	4	Step-down	500	1.4	4 mm × 4 mm, 16-lead LFCSP
ADP2360 <i>New</i>	4.5 to 60	0.8 to V_{IN}	0.05	Step-down	Variable frequency control		3 mm × 3 mm, 8-lead LFCSP
ADP2370	3.2 to 15	0.8 to 14	0.8	Step-down	600	1.2	3 mm × 3 mm, 8-lead LFCSP
ADF5073	2.85 to 15	-0.5 to $V_{IN}-39$	0.7	Inverting	1000	2.6	3 mm × 3 mm, 16-lead LFCSP



高速コンバータ

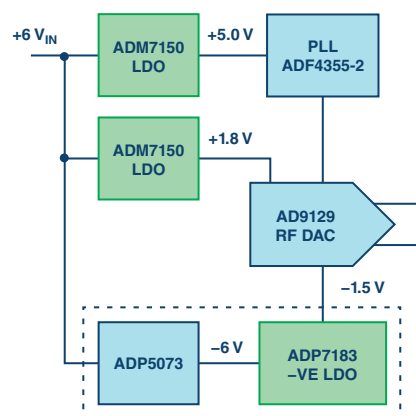
高速ADCの電源

高速コンバータには低ノイズの電源が必要です。アナログ・デバイセズはLDOとスイッチング・レギュレータの両方を提供し、この課題に対応します。



高速DACの電源

RF DACには、求められる出力スペクトル純度を実現するために超低ノイズの電源が必要です。アナログ・デバイセズは、これに対応する低ノイズの正／負電源ソリューションを提供しています。



超低ノイズLDO

Part Number	V _{IN} Range (V)	V _{OUT} Range (V)	I _{OUT} (mA)	PSRR @ 100 kHz (dB)	PSRR @ 1 MHz (dB)	RMS Noise @ 10 Hz to 100 kHz (μV rms)	Noise Spectral Density 100 kHz (nV/√Hz)	Dropout @ Rated I _{OUT} Typ (mV)	Total Accuracy Max (±%)	Package
ADM7150	4.5 to 16	1.5 to 5.0	800	94	62	1.6	1	600	2	3 mm × 3 mm, 8-lead LFCSP
ADM7151	4.5 to 16	1.5 to 5.1	800	94	62	1.6	1	600	2	3 mm × 3 mm, 8-lead LFCSP
ADM7154	2.3 to 5.5	1.2 to 3.3	600	90	58	1.6	1.2	120	2	3 mm × 3 mm, 8-lead LFCSP
ADM7155	2.3 to 5.5	1.2 to 3.3	600	90	58	1.6	1.2	120	2	3 mm × 3 mm, 8-lead LFCSP
ADM7160	2.2 to 5.5	1.8 to 3.3	200	54	47	9	20	150	3	2 mm × 2 mm, 6-lead LFCSP
ADM7170	2.3 to 6.5	1.2 to 6.4	500	60	31	6	12	42	1.25	3 mm × 3 mm, 8-lead LFCSP
ADM7171	2.3 to 6.5	1.2 to 6.4	1000	60	31	6	12	84	1.5	3 mm × 3 mm, 8-lead LFCSP
ADM7172	2.3 to 6.5	1.2 to 6.4	2000	60	31	6	12	172	1.5	3 mm × 3 mm, 8-lead LFCSP
ADP1741	1.6 to 3.6	0.75 to 3.3	2000	54	40	23	<60	160	2	4 mm × 4 mm, 16-lead LFCSP
HMC860LP3E	3.35 to 5.6	2.5 to 5.2	240	65	60	1.5	3	—	2	3 mm × 3 mm, 16-lead LFCSP
HMC976LP3E	3.3 to 5.5	1.8 to 5.1	400	45	30	9	3	300	2	3 mm × 3 mm, 16-lead LFCSP
HMC1060LP3E	3.35 to 5.6	1.8 to 5.2	500	71	60	1.5	3	—	2	3 mm × 3 mm, 16-lead LFCSP

超低ノイズ負電源LDO

Part Number	V _{IN} Min (V)	V _{IN} Max (V)	I _{OUT} (mA)	V _{OUT} Options or Adj Range (V)	PSRR @ 100 kHz (dB)	PSRR @ 1 MHz (dB)	RMS Noise @ 100 kHz to 100 kHz (μV rms)	Noise Spectral Density 100 kHz (nV/√Hz)	Dropout @ Rated I _{OUT} Typ (mV)	Total Accuracy Max (±%)	Package
ADP7183 <i>New</i>	-2	-5.5	-300	-0.5 to -5.4	>50	40	5	18	100	±1	2 mm × 2 mm, 8-lead MSOP

近日発売予定の高速コンバータ用電源ソリューション

ADP1761/ADP1762/ADP1763

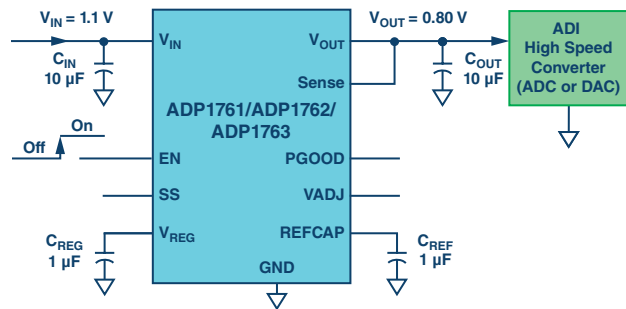
▶ 1A、2A、3Aの3タイプ

超低ドロップアウト電圧

- ▶ 80mV @ 2A負荷
- ▶ ライン、負荷、温度の精度は±1.5%

優れたPSRR性能

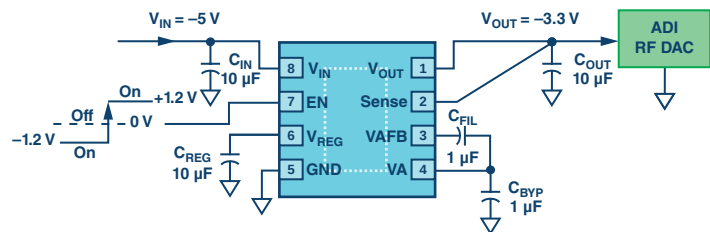
- ▶ 55dB @ 100kHz @ 2A負荷
- ▶ 40dB @ 1MHz @ 2A負荷
- ▶ 16ピン、3mm×3mm LFCSPパッケージ



代表的なアプリケーション回路

ADP7183

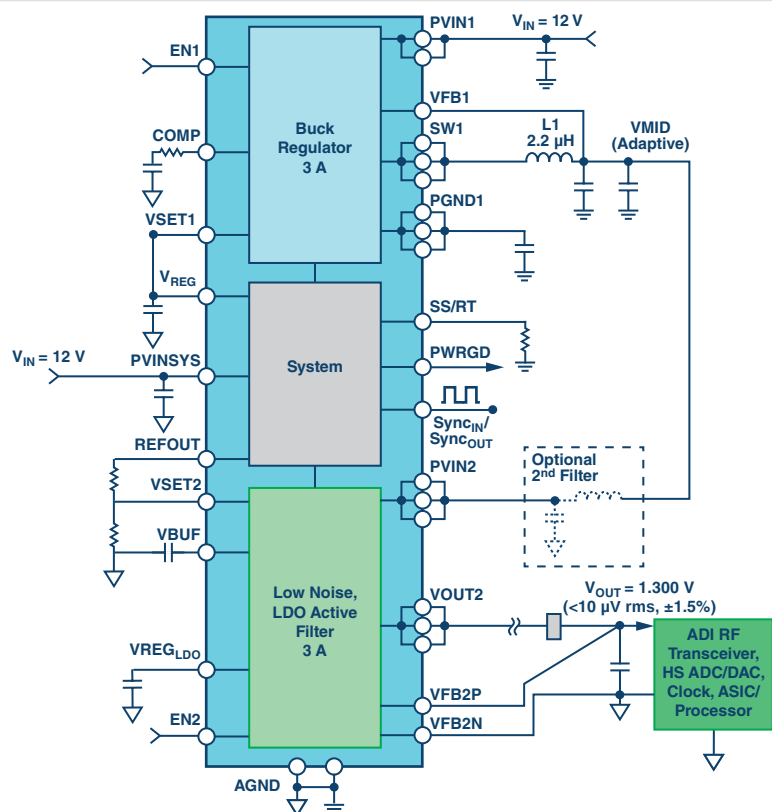
- ▶ 入力電圧範囲: -2V~-5.5V
- ▶ 最大電流定格: -300mA
- ▶ 超低ノイズ: V_{OUT} に非依存で 5µVrms
- ▶ 1MHzでPSRR 40dB、100kHzで>50dB
- ▶ 固定出力電圧オプション: -0.5V~-4.5V
- ▶ 初期精度: ±0.5%
- ▶ -1.2Vで高精度イネーブル
- ▶ 正のイネーブル制御
- ▶ 8ピン、2mm×2mm LFCSPパッケージ



ADP5003

低ノイズの降圧およびLDOレギュレータ

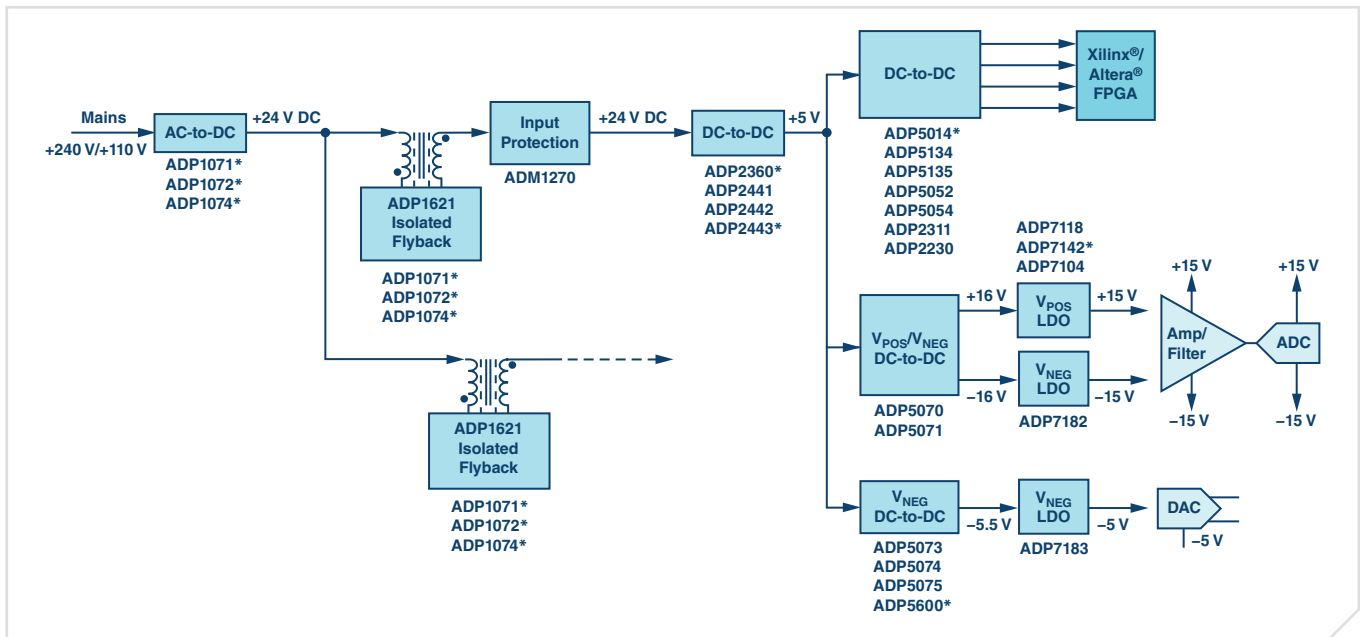
- ▶ 3A低ノイズ降圧スイッチング・レギュレータ
- ▶ SW: 広い入力電圧範囲: 4.2V~15V
- ▶ SW: プログラマブル出力電圧範囲: 0.6V~5V
- ▶ SW: 出力ノイズ40µVrms未満 (V_{OUT} 設定に非依存)
- ▶ 影響を受けやすいアナログ電源では3A低ノイズの内蔵NFET LDOがアクティブ・フィルタとして機能
- ▶ LDO: 広い入力電圧範囲: 0.65V~5V
- ▶ LDO: 固定/プログラマブル出力電圧範囲: 0.6V~3.3V
- ▶ 真の差動リポート・センシング
- ▶ LDO: 出力ノイズ10µVrms未満 (V_{OUT} に非依存)
- ▶ PSRR >50dB (100kHzまで) @ 200mVヘッドルーム、2A時
- ▶ パワーグッド出力



[illegible]

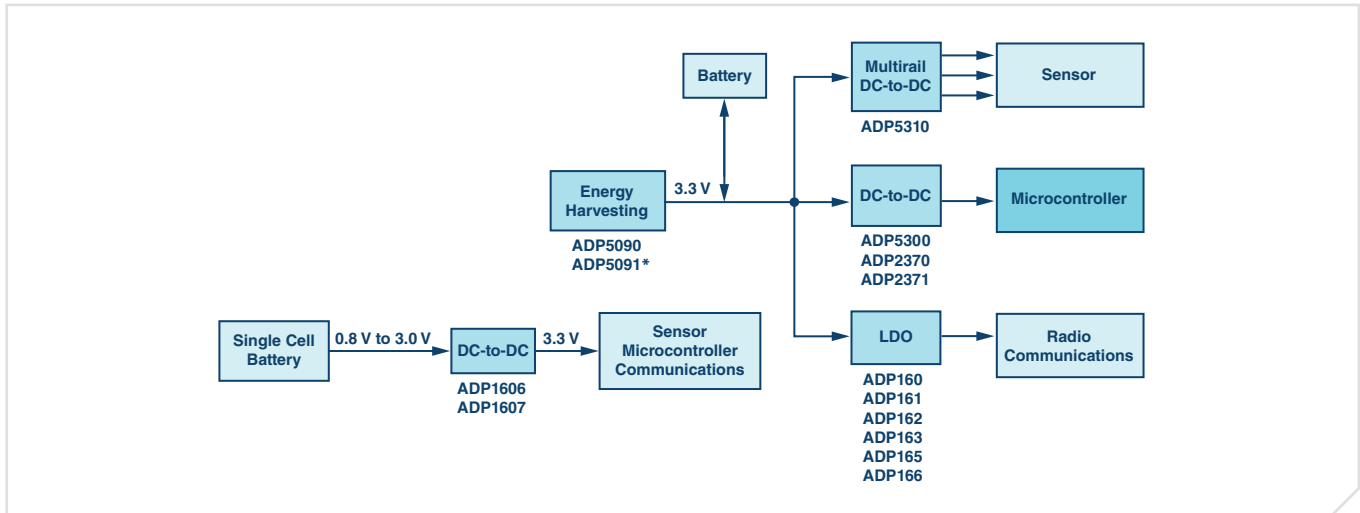
工業用アプリケーションの図

工業用アプリケーション向け絶縁型24Vパワー・チェーンの代表的ブロック図



*新製品

低消費電力バッテリー電源システムの代表的ブロック図



*新製品

オンライン・サポート・コミュニティ

アナログ・デバイセズのオンライン・サポート・コミュニティで当社の技術者にご相談ください。難しい設計上の問題についてのお問合せ、FAQの参照、チャットでの交流などにご利用いただけます。

ez.analog.com



アナログ・デバイセズ株式会社

本社 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル10F
大阪営業所 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー10F
名古屋営業所 〒451-6040 愛知県名古屋市中区牛島町 6-1 名古屋ルーセントタワー 40F