

基准电压源

简介

基准电压源和线性调节器具有许多共同点。事实上，后者在功能上相当于一个基准电压源，只是输出电流(或功率)更大。相应地，这两种电路的几乎所有规格都具有极大的相似性(即使基准电压源在漂移、精度等方面的性能往往较高)。在当今的许多应用中，所需的支持电路都包含在转换器封装之中。这对设计人员来说是有利的，因为这可以简化系统的设计，而且可以保障性能。

基准电压源对模拟系统的性能和精度产生着重大影响。5V基准电压源上的 ± 5 mV容差相当于 $\pm 0.1\%$ 的绝对精度，其精度仅为10位。对于12位系统，选择容差为 ± 1 mV的基准电压源，其性价比可能远远超过手动校准，而进行绝对16位测量的系统中必须要求高初始精度和校准。请注意，许多系统进行的是相对测量而非绝对测量，这种情况下，基准电压源的绝对精度的重要性有所下降，虽然噪声和短期稳定性可能是重要因素。

温度漂移或者老化导致的漂移可能是比绝对精度更重要的问题。虽然初始误差始终可以调整，但对漂移进行补偿却存在较大的困难。在可能的情况下，选择基准电压源时应该注重温度系数和老化特性，以便能在工作温度范围内以及系统的预期寿命期间保持充足的精度。

虽然基准电压源的噪声往往被忽视，却可能是系统设计中一个极其重要的因素。噪声指基准电压的瞬间变化。其额定值一般标示于数据手册中，但系统设计师经常会忽略规格参数，并想当然地认为基准电压源不会对系统带来额外的噪声。

基准电压源必须考虑两个动态问题：启动时的行为，及其在瞬态负载下的行为。对于第一点，始终要记住的是，基准电压源不会立即上电(ADC、DAC以及分立式设计中的基准电压源确实是这样)。因此，打开ADC和基准电压源(内部或外部)，读取数值，然后再在几微秒之内关闭，这是几乎不太可能做到的，无论这样做有多么节能。

对于第二点，给定的基准电压源IC不一定就适用于脉冲加载条件，这要取决于具体的架构。许多基准电压源采用低功耗，也即低带宽的输出缓冲放大器。在快速瞬态负载的情况下，结果会造成性能下降，从而可能导致快速ADC的性能下降(尤其是逐次逼近和闪存ADC)。通过适当去耦可以缓解这个问题(但有些基准电压源会随容性负载振荡)，或者也可以使用额外的外部宽带缓冲放大器来驱动发生瞬态负载的节点。

简单的二极管基准电压源

就电路连接的功能而言，标准基准电压源IC一般只提供串行或三引脚形式(V_{IN} 、共模、 V_{OUT})，并且只有正极性。串行型号具有以下优势：静态电流低、稳定；标准预调节输出电压；以及相对较高的输出电流，且精度不会下降。分流或双引脚(即二极管一类)基准电压源在工作极性方面更灵活，但对负载有着更严格的限制。事实上，它们可能吞食过多功率，因为其电阻馈入的电压输入变化范围很大。另外，它们有时采用非标准电压。所有这些因素加在一起，决定了何时首选哪种功能类型。

图1显示的是一些简单的二极管式基准电压源。在第一种基准电压源中，一个电流驱动的正偏二极管(或二极管连接的晶体管)产生一个电压，即 $V_f = V_{REF}$ 。虽然结点压降在一定程度上与电源并不相关，但作为基准电压源却存在多种不足。其中包括，温度系数较高，为 $-0.3\%/^{\circ}\text{C}$ 左右，对负载具有一定的敏感性，输出电压非常不灵活，而且仅支持600 mV跳变。

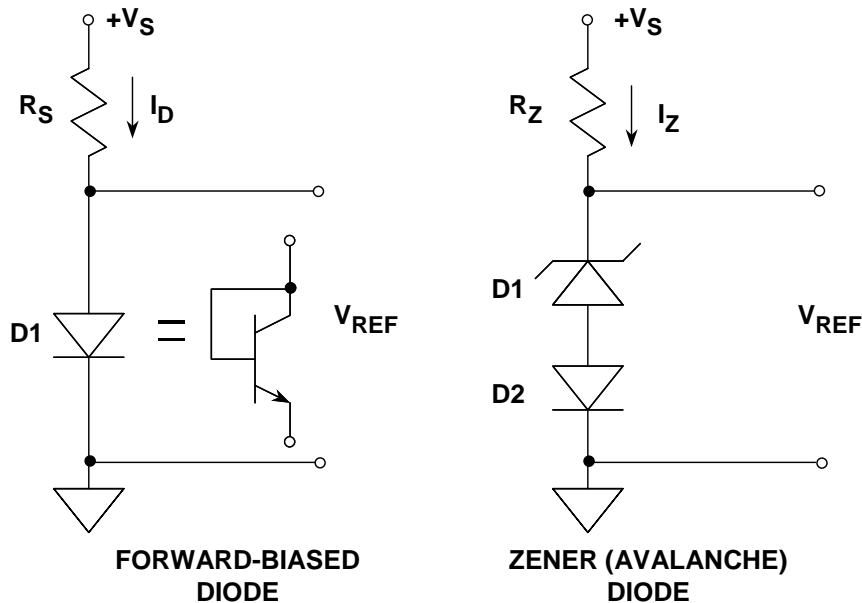


图1：简单的二极管基准电压源电路

与之相反，多数这些简单的基准电压源(以及所有其他分流型调节器)有一种基本优势，即通过转换连接、使驱动电流反相可以轻松改变极性。然而，所有分流调节器都存在一种基本限制，即负载电流必须始终(而且通常是大幅)低于驱动电流 I_D 。

在图1中的第二个电路中，使用的是一个齐纳或“雪崩”二极管，结果可以大幅提升输出电压。虽然真正的齐纳二极管击穿电压低于5 V，但雪崩二极管的击穿电压更高，且温度系数为正。请注意，目前，几乎把二极管反相击穿统一称为齐纳，虽然通常是雪崩二极管击穿。当D1击穿电压范围为5至8 V时，净正温度系统等于正偏二极管D2的负温度系数，结果，净温度系数为100 ppm/ $^{\circ}\text{C}$ ，在适当的偏置电流下更低。这些仔细选择的二极管相结合，构成了早期的单封装“温度补偿齐纳二极管”基准电压源的基础，比如1N821-1N829系列等。

温度补偿齐纳基准电压源在初始精度方面存在较大限制，因为最佳温度系数组合会在奇怪的电压下下降，如1N829在6.2 V时即是如此。另外，该方案在负载方面也有限制，因为要获得最佳温度系数，就必须对二极管电流进行仔细控制。与低电压(<2 V)基准电压源不同，基于基准电压源的齐纳二极管必须采用远远高于6 V的电压源驱动，因此，齐纳基准电压源无法应用于5 V系统电源。基于低温度系数齐纳(雪崩)二极管的基准电压源噪声较大，这要归因于击穿机制存在的基础噪声。单芯片齐纳二极管在这方面有了较大的改善，下文将进一步讨论。

带隙基准电压源

基于硅带隙电压的低电压(<5 V)基准电压源的发展催生了多种IC，这些IC支持低电压电源，并具有良好的温度系数性能。第一个此类IC是LM109(下称“基准电压源1”)，图2所示为一个基本的带隙基准电压源。

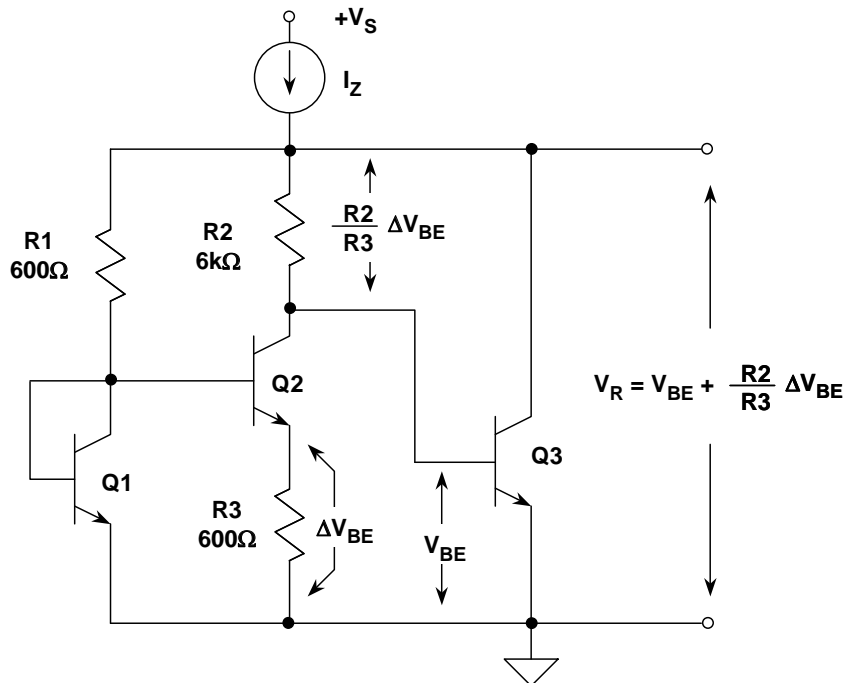


图2：基本的带隙基准电压源

这种电路也称为“ ΔV_{BE} ”基准电压源，因为匹配晶体管Q1-Q2之间的电流密度差会在R3上产生 ΔV_{BE} 。其工作原理是，求出Q3的 V_{BE} 和，同时，Q1-Q2放大过的 ΔV_{BE} 产生于R2。 ΔV_{BE} 和 V_{BE} 两种组分具有相反的极性温度系数； ΔV_{BE} 与绝对温度成比例(PTAT)， V_{BE} 与绝对温度互补(CTAT)。求和后的输出为 V_R ，当其等于1.205 V(硅带隙电压)时，温度系数最小。

在IC设计中，带隙基准电压源技术具有较大的吸引力，其原因有多种；其中包括相对简单，可以避免齐纳二极管及噪声。然而，在系统电源不断减小的当今时代，有一个很重要的基本事实是，带隙器件的工作电压很低，小于5 V。它们不但用于独立的IC基准电压源，同时还用在许多其他线性IC之中，如ADC和DAC。

然而，图2中的基本设计却面临负载和电流驱动敏感度问题，而且输出需要精确调整至更有用的电压水平，即2.5 V、5 V等。负载驱动问题的最好解决办法是采用一个缓冲放大器，该器件也可方便地将电压调整至标准水平。

图3所示为一种改进型三引脚带隙基准电压源，AD580(推出于1974年)。这种电路的常用名为“Brokaw Cell”(参见参考文献2和3)，提供片上输出缓冲功能，具有良好的驱动性能，支持标准输出电压调整。

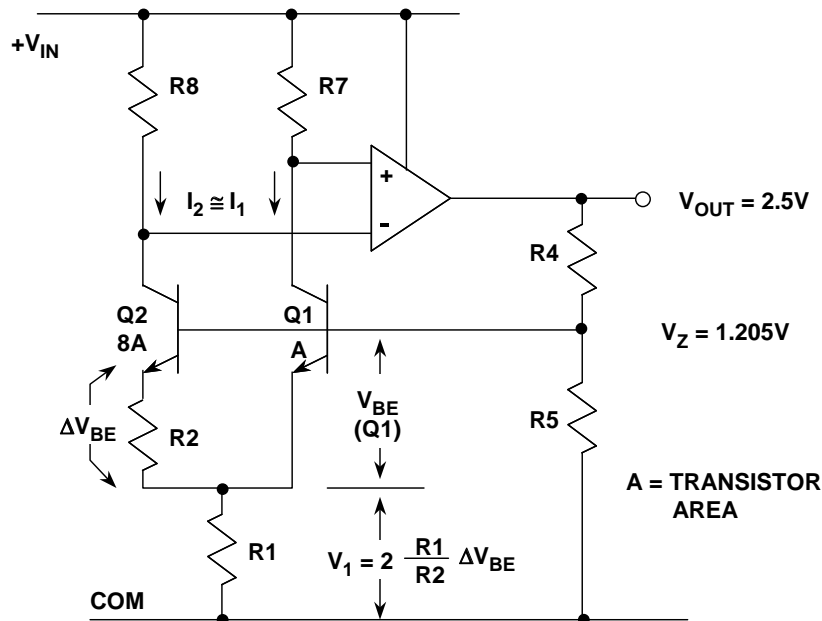


图3: AD580精密带隙基准电压源使用Brokaw Cell (1974)

AD580是第一款精密带隙IC基准电压源，这种拓扑结构的变体对后来几代的工业标准基准电压源(如REF01、REF02和REF03系列)以及后来的ADI带隙器件(如REF19x系列、AD680、AD780、AD1582-85系列、ADR38x系列、ADR39x系列以及REF01、REF02和REF03最新改进型SC-70和SOT-23(分别称为ADR01、ADR02和ADR03))产生了深远影响。

AD580内置两个8:1发射器比例晶体管Q1-Q2，工作于相同的集电极电流(即电流密度为1/8)，在缓冲运算放大器处使用了相等的负载电阻和一个闭环。由于8倍Q2区的 V_{BE} 较小，与Q2串联的R2使 ΔV_{BE} 电压下降，R1(因电流关系)则下降一个PTAT电压 V_1 ：

$$V_1 = 2 \times \frac{R_1}{R_2} \times \Delta V_{BE} \quad . \quad \text{等式 1}$$

带隙基准电压 V_Z 出现于Q1的基极处，为 $V_{BE}(Q1)$ 与 V_1 之和，即1.205 V，带隙电压：

$$V_Z = V_{BE(Q1)} + V_1 \quad \text{等式 2}$$

$$= V_{BE(Q1)} + 2 \times \frac{R_1}{R_2} \times \Delta V_{BE} \quad \text{等式 3}$$

$$= V_{BE(Q1)} + 2 \times \frac{R_1}{R_2} \times \frac{kT}{q} \times \ln \frac{J_1}{J_2} \quad \text{等式 4}$$

$$= V_{BE(Q1)} + 2 \times \frac{R_1}{R_2} \times \frac{kT}{q} \times \ln 8 \quad \text{等式 5}$$

$$= 1.205V.$$

注意， $J_1 = Q1$ 的电流密度， $J_2 = Q2$ 的电流密度， $J_1/J_2 = 8$ 。

然而，由于 R_4/R_5 (经激光调整)薄膜分压器和运算放大器的存在， V_{OUT} 处出现的实际电压可以向上调整，AD580为2.5 V。依据这一基本原则， V_{OUT} 可以提升至其他实用电平，比如，对于AD584，可使抽头支持2.5、5、7.5和10 V精密工作。AD580可提供最大10 mA的输出电流，工作电源范围为4.5V至30 V。其容差低至0.4%，温度系数低至10 ppm/°C。

带隙基准电压源的许多最新发展都偏重减小封装尺寸、降低成本，以满足对更小、更节能、成本更低的基准电压源IC的系统性需求。其中包括几种最新的带隙IC基准电压源。AD1580(1996年上市)是一种分流模式IC基准电压源，在功能上与经典分流IC基准电压源非常类似，即前面提到的AD589(1980年上市)。一个重要的不同是，AD1580采用一种更新的小尺寸工艺，为支持微型SOT-23封装提供了可能。这种封装尺寸极小，适用于众多空间受限的应用，而工作电流低的特性则使其适用于便携式电池供电应用。图4所示为简化版的AD1580电路。

在该电路中，类似的晶体管Q1和Q2形成带隙内核，工作电流比为5倍，该值取决于 R_7 与 R_2 的比值。运算放大器由差分对Q3-Q4、电流镜Q5和驱动器/输出级Q8-Q9构成。在闭环均衡状态下，该放大器使 R_2 - R_7 的底端保持于相同电位。

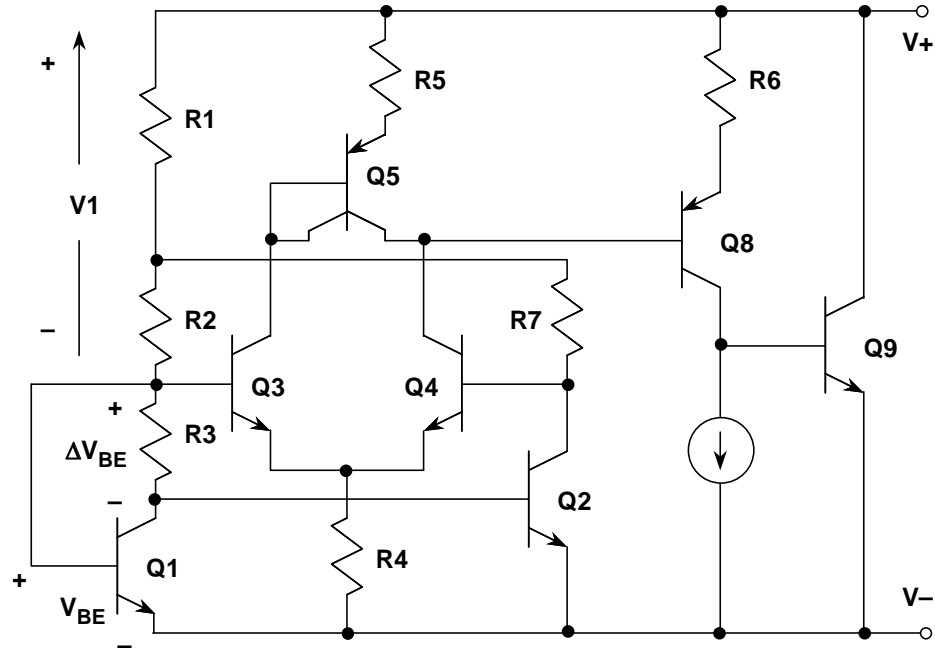


图4: AD1580 1.2V分流型带隙基准电压源采用微型SOT-23封装

受上述闭环控制影响，R3上出现基本电压 ΔV_{BE} ，同时，调整后的PTAT电压表现为V1，实际上与 V_{BE} 成串联关系。1.225的标称带隙基准电压是Q1的电压 V_{BE} 与V1之和。AD1580设计的最低工作电流为50 μ A，最高为10 mA。提供多种级差选择，电压容差为 ± 1 或 ± 10 mV，相应的温度系数为50或100 ppm/ $^{\circ}$ C。ADI分流调节器的最新成员有ADR510 (1.000 V)和ADR512 (1.200 V)。

ADR520 (2.048 V)、ADR525 (2.500 V)、ADR530 (3.000 V)、ADR540 (4.096 V)、ADR545 (4.5 V)和ADR550 (5.0 V)是分流调节器系列的最新成员，初始精度为0.2%，采用SC-70或SOT-23封装。

AD1582-AD1585系列包括串行模式IC基准电压源系列，其输出电压为2.5、3.0、4.096和5.0 V。与AD1580一样，该系列采用小尺寸工艺，支持SOT-23封装。

AD1582-AD1585系列的电路框图(如图5所示)可以看作是基本的Brokaw带隙电压源的变体(如图3所示)。这种情况下，Q1-Q2构成核心，整个环路在Q1的基极产生稳定的基准电压 V_{BG} 。这里存在一个显著的差异，即运算放大器的输出级采用推挽共发射极级设计。结果要求采用一个输出电容以获得稳定性，同时也可使IC的压差减至相对较低的水平。

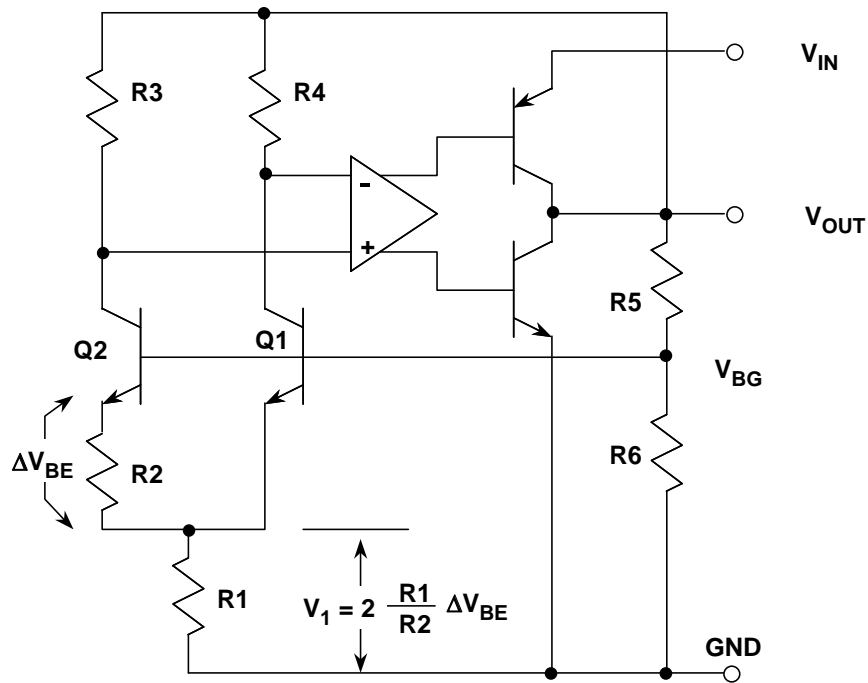
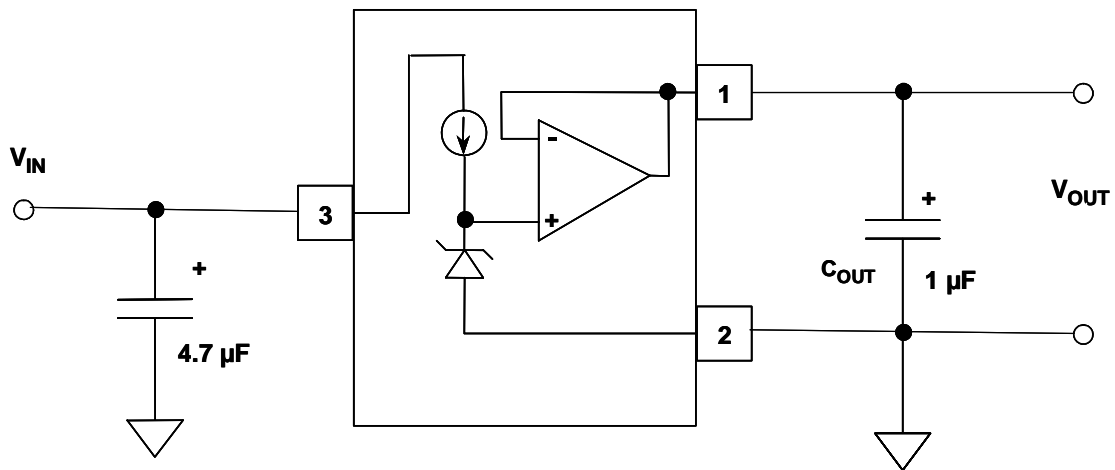


图5: AD1582-AD1585 2.5-5V系列带隙基准电压源



AD1582-1585: C_{OUT} REQUIRED FOR STABILITY
 ADR380, ADR381: C_{OUT} RECOMMENDED TO ABSORB TRANSIENTS

图6: AD1582-AD1585系列连接框图

低压差意味着，可将V_{IN}降至比V_{OUT}高几百mV的水平，而不会干扰正常运行。推挽工作模式也意味着，该器件系列实际上可以支持输出端吸电流和源电流，与经典基准电压源只支持源电流不同。对于各种额定输出电压，分压器R5-R6针对相应的电平进行调节。

AD1582系列设计支持的静态电流仅为65 μA (最大值), 用于电压输入变化较大的低功率系统可以获得良好的功效。该系列的额定输出电流为5 mA, 提供多级选择, 电压容差为 ± 0.1 或 V_{OUT} 的 $\pm 1\%$, 相应的温度系数为50或100 ppm/ $^{\circ}\text{C}$ 。

出于稳定性要求, AD1582必须同时配合一个输出和一个输入旁路电容。图6所示接线图给出了针对最差情况的建议值。对于提到的电气值, 钽芯片电容很可能是尺寸最小的。

嵌入式齐纳基准电压源

就基准电压源核心所用设计方法而言, 最常见的两种基本IC基准电压源由带隙和嵌入式齐纳单元构成。带隙在上面已经讨论过, 但基于齐纳二极管的基准电压源还需要进一步讨论。

在一个IC芯片中, 表面工艺的齐纳二极管结点击穿易于受到晶体瑕疵以及其他污染的影响, 因此, 表面形成的齐纳二极管比嵌入式(或表面下)齐纳二极管噪声更大、稳定性更差(见图7)。ADI的齐纳IC基准电压源采用更具优势的嵌入式齐纳二极管。这样可以使噪声和漂移性能比表面式齐纳二极管显著提高(参见参考文献4)。

嵌入式齐纳基准电压源具有极低的温度漂移, 低至1-2 ppm/ $^{\circ}\text{C}$ (AD588和AD586), 最低噪声为满量程的百分比, 即100 nV/ $\sqrt{\text{Hz}}$ 或更低。不足方面, 齐纳类基准电压源的工作电流通常相对较高, 一般为几毫安。齐纳电压也相对较高, 一般为5 V。这限制了其在低电压电路中的应用。图8显示的是AD586的框图。

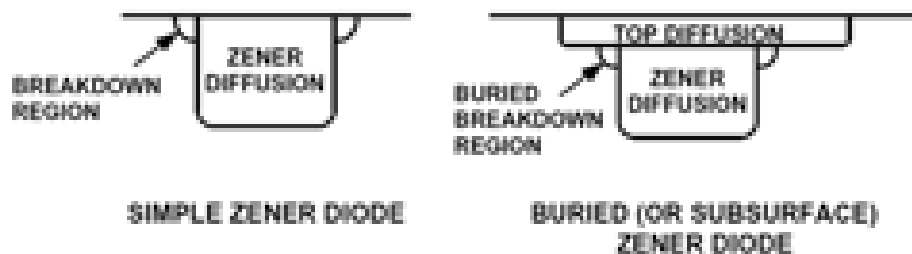


图7: 简单表面齐纳与嵌入式齐纳

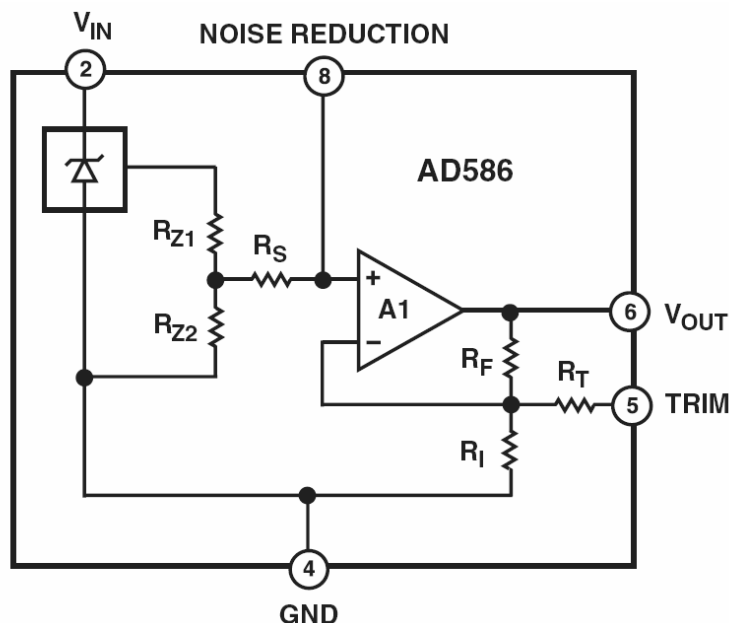


图8：典型的嵌入式齐纳基准电压源(AD586)

在比较不同基准电压源的噪声性能时，需要注意一个重要问题。最好办法是比较噪声相对于直流输出电压的比率(在给定的带宽范围内)。例如，相对于噪声水平相同的5 V基准电压源，噪声密度为100 nV/ $\sqrt{\text{Hz}}$ 的10 V基准电压源的噪声要低6 dB。

XFET[®]基准电压源

第三种也是相对较新的IC基准电压源核心设计是以结型场效应(JFET)晶体管的属性为基础的。该JFET型基准电压源与双极性晶体管的带隙基准电压源具有一定的相似性，控制着一对夹断电压不同的结型场效应晶体管，并放大差分输出以产生稳定的基准电压。两个JFET之一采用了额外的离子嵌入，基准电压源核心设计因而获得了XFET[®](额外嵌入结型场效应晶体管)的美名。

该XFET基准电压源电路的基本拓扑结构如图9所示。J1和J2是两个JFET晶体管，构成基准电压源的核心。J1和J2以来自匹配电流源I1和I2的相同电流驱动。右侧，J1是采用额外离子嵌入的JFET，结果使J1-J2夹断电压产生500 mV的差值。在两个这种FET的夹断电压被故意偏斜的情况下，当电流驱动条件相同、源电压相等时，栅极之间将出现一个差分电压。该电压即是 ΔV_P ，等于：

$$\Delta V_P = V_{P1} - V_{P2}, \quad \text{等式 6}$$

其中， V_{P1} 和 V_{P2} 分别为J1和J2两个FET的夹断电压。

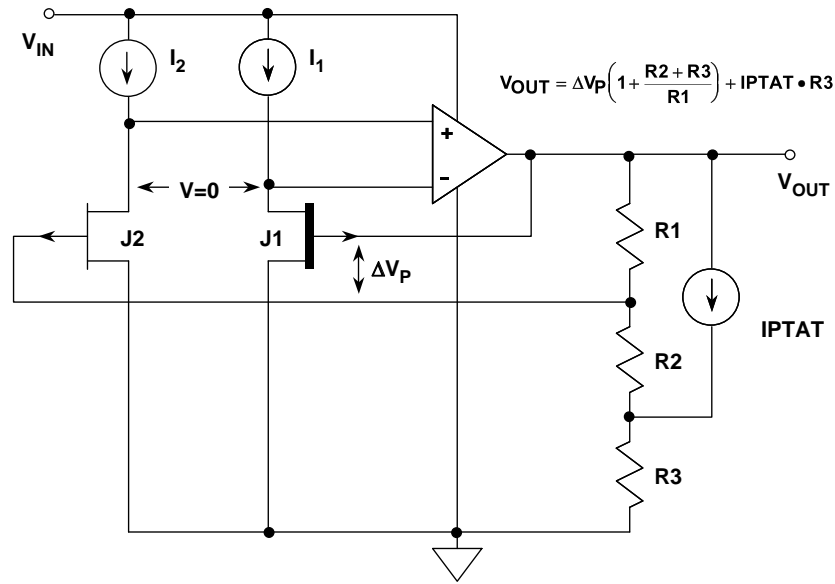


图9: XFET®基准电压源的简化原理图

注意，在该电路中，电压 ΔV_p 存在于两个FET的栅极之间。我们还知道，当整个反馈环路闭合时，在运算放大器输入差分电压为零这一公理的作用下，两个JFET的源电流将保持于相同电位。这些源电压作为运算放大器的输入，其输出驱动着反馈分压器R1-R3。在该环路被配置时，在来自R1-R2抽头的输出电压的作用下会稳定下来，该抽头事实上产生J1-J2栅极之间需要的 ΔV_p 。实际上，运算放大器放大 ΔV_p 以产生 V_{OUT} ，其中

$$V_{OUT} = \Delta V_p \left(1 + \frac{R_2 + R_3}{R_1} \right) + (I_{PTAT})(R_3). \quad \text{等式 7}$$

显然，该表达式包括基本的输出调整(等式右侧最左边的部分)，以及最右边取决于温度的项，包括 I_{PTAT} 。表达式的 I_{PTAT} 部分对XFET核心的基本负温度系数进行了补偿，以使基准电压源的总净温度漂移处于3至8 ppm/°C的典型范围之内。

XFET架构相对于带隙和嵌入式齐纳基准电压源，其性能有较大提升，尤其是在工作电流十分重要的系统之中，这类系统的漂移和噪声性能仍然必须非常突出。XFET的噪声水平低于工作于相同电流的带隙型双极性基准电压源，温度漂移低且呈线性，为3-8 ppm/°C(可在必要时轻松进行补偿)；另外，该系列的迟滞也低于带隙类产品。在-40至+125°C的温度范围内，热滞较低，为50 ppm，还不到典型带隙器件的一半。最后，其长期稳定性极佳，一般仅为50 ppm/1000小时。

图10总结了三种基准电压源架构的优势与不足：即带隙、嵌入式齐纳和XFET。

BANDGAP	BURIED ZENER	XFET®
< 5V Supplies	> 5V Supplies	< 5V Supplies
High Noise @ High Power	Low Noise @ High Power	Low Noise @ Low Power
Fair Drift and Long Term Stability	Good Drift and Long Term Stability	Excellent Drift and Long Term Stability
Fair Hysteresis	Fair Hysteresis	Low Hysteresis

图10: 基准电压源架构的特性

尽管现代IC基准电压源采用多种设计方式，但串行式正固定输出型仍然是主流。它们不一定具有低功耗、低噪声和/或低压差的特性，提供的封装选项可能不齐全。当然，在既定的应用中，这些区别性因素中的任一个因素都可能决定某种选择，因此，设计人员有必要了解有哪些不同器件可供使用。

基准电压源的布局考虑

图11展示的是一种串联型IC正基准电压源的典型原理图(采用8引脚封装，注意“(x)”编号表示相应功能的标准引脚)。

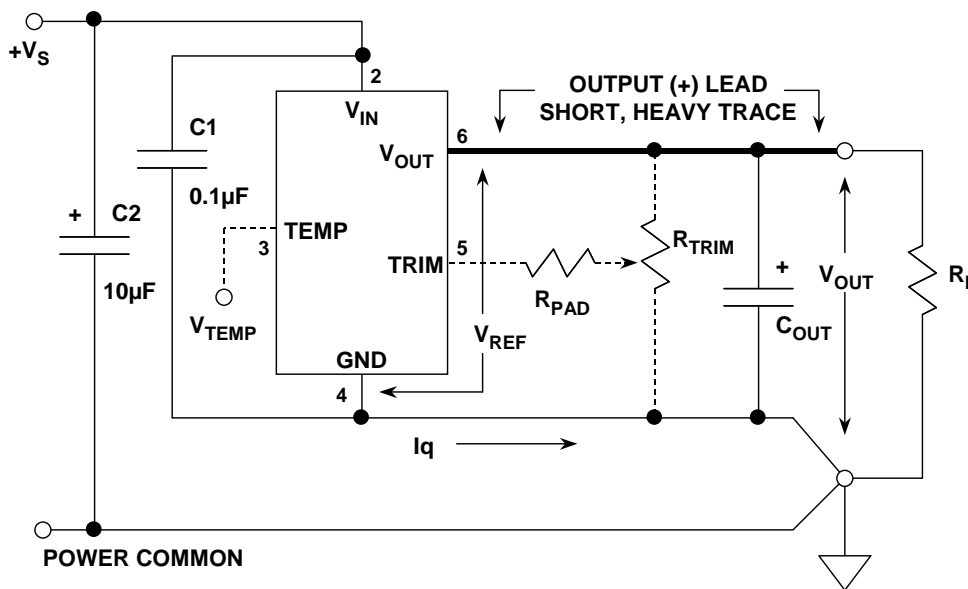


图11: 标准正输出三引脚基准电压源接线图(8引脚DIP引脚排列)

这里需要注意几个重要的细节。许多基准电压源支持可选调整，其方法是连接一个外部调整电路以驱动基准电压源的调整输入引脚(5)。有些带隙基准电压源同时有一个高阻抗PTAT输出(VTEMP)，用于温度感测(引脚3)。其目的是防止该引脚消耗较大的电流，但对于比较器输入等非负载类连接可能有用，用于检测温度阈值等。

有些基准电压源有一个标为“降噪”(noise reduction)的引脚。这可能会导致误解。连接至该引脚的电容器会降低基准电压源本身的噪声，该电压源后面一般是个内部缓冲器。但该缓冲器的噪声不会受到影响。

所有基准电压源都应在输入引脚(2)上使用去耦电容，但输出(引脚6)中的去耦量(若有)取决于基准电压源的输出运算放大器在容性负载下的稳定性。简言之，容性负载并无固定不变的规则。例如，有些三引脚类型要求采用输出电容以获得稳定性(即REF19x和AD1582-85系列)，其他则可选用以提高性能(AD780、REF43、ADR29x、ADR43x、ADR38x、ADR39x、ADR01、ADR02、ADR03)。即使输出电容是可选的，仍有可能成为必需，以便为瞬态负载电流提供能量，就如一些ADC基准电压源输入电路一样。因此，最安全的法则是，利用数据手册来针对电路的负载条件，确定目标基准电压源对容性负载的基本要求。

基准电压源的规格

容差

一般而言，最好选择具有要求值和精度的基准电压源，并尽量避免使用外部调整和缩放手段。这样做可以实现最佳的温度系数，因为小容差和低温度系数通常是相伴而生。AD586、AD780、REF195和ADR43x系列可以实现最低约0.04%的容差，AD588则为0.01%。对于是否有必要使用调整以及使用时间的问题，一定要使用建议的调整网络，其范围不得超过绝对必要的水平。当/如果需要使用额外的外部缩放手段时，则应使用精密运算放大器以及比例精确、温度系数低的跟踪薄膜电阻。

温漂

XFET和嵌入式齐纳基准电压源系列具有最好的长期漂移和温度系数性能。XFET ADR43x系列的温度系数低至3 ppm/°C。AD586和AD588嵌入式齐纳基准电压源的温度系数低至1-2 ppm/°C，AD780带隙基准电压源接近3 ppm/°C。

XFET系列可实现50 ppm/1000小时的长期漂移性能，嵌入式齐纳型则为25 ppm/1000小时。请注意，长期漂移一般表示为ppm/1000小时。每年有8766个小时，许多工程师因此用1000小时数乘以8.77，以计算年漂移——这样做是错误的，有可能造成十分悲观的结果。精密模

拟电路的长期漂移是一种“随机游动”现象，随着所逝时间的平方根而增加(其假设是，漂移是芯片中的随机微效应导致的，而不是污染等常见原因造成的)。因此，1年数值大约是 $\sqrt{8.766}$ ，约等于1000小时数的3倍，10年数值大约是1000小时数的9倍。在实践中，情况比这要好，因为各种器件的稳定性会随时间而增加。

ADC或DAC的精度不一定优于其基准电压源。基准电压源的温度漂移会影响满量程精度，如图12所示。表中显示了系统分辨率和在100°C的工作温度范围内保持 $\frac{1}{2}$ LSB的误差而必需的温度系数。例如，为了使 $\frac{1}{2}$ LSB误差维持于12位，温度系数必须为1 ppm/°C左右。对于较小的工作温度范围，漂移要求也较小。表中最后三栏显示了常见满量程范围下的 $\frac{1}{2}$ LSB电压值。

BITS	REQUIRED DRIFT (ppm/°C)	$\frac{1}{2}$ LSB WEIGHT (mV)		
		10, 5, AND 2.5V FULLSCALE RANGES		
8	19.53	19.53	9.77	4.88
9	9.77	9.77	4.88	2.44
10	4.88	4.88	2.44	1.22
11	2.44	2.44	1.22	0.61
12	1.22	1.22	0.61	0.31
13	0.61	0.61	0.31	0.15
14	0.31	0.31	0.15	0.08
15	0.15	0.15	0.08	0.04
16	0.08	0.08	0.04	0.02

图12：各种系统精度下的基准电压源温度漂移要求(1/2 LSB标准，温度范围100°C)

电源电压范围

IC基准电压源的电源电压范围最小是比额定输出高3 V(或更低)，最大是比额定输出高30 V(或更高)。针对低压差设计的器件不在此列，如REF19x、AD1582-AD1585、ADR38x、ADR39x系列。低电流时，REF195可在最低5.1 V(100 mV压差)的输入电压下产生5 V的输出电压。注意，受工艺限制，有些基准电压源的最大输入电压范围可能限制较大，比如AD1582-AD1585系列(12 V)、ADR29x系列(15 V)以及ADR43x系列(18 V)。

负载灵敏度

负载灵敏度(或输出阻抗)一般表示为负载电流的 $\mu\text{V}/\text{mA}$ ，即 $\text{m}\Omega$ 或 ppm/mA 。虽然70 ppm/mA或更低的值是非常好的(AD780、REF43、REF195、ADR29x、ADR43x)，但需要注意的是，如果不慎重考虑布局，外部布线压降可能在高电流下产生类似误差。使用短的大功率导线时，(+)输出和接地回路上的负载电流类误差将达到最低限度。对于最高精度，则通过缓冲放大器和开尔文检测电路(AD588、AD688、ADR39x)来为负载时的精密电压提供保障。

缓冲基准电压源的输出是运算放大器的输出，因此，源阻抗为频率的函数。典型基准电压源的输出阻抗比直流值高6 dB/8倍频程，标称值大约是10 Ω(频率为几百kHz)。这一阻抗值可以用一个外部电容减小，其条件是基准电压源中的运算放大器在此类负载下能保持稳定。

线路灵敏度

线路灵敏度(或调节)指输入的变化，一般表示为μV/V(或ppm/V)，REF43、REF195、AD680、AD780、ADR29x、ADR39x、和ADR43x一般为25 ppm/V (-92 dB)。对于直流和极低频率，此类误差可能被噪声掩盖。

与运算放大器一样，基准电压源的线路灵敏度(或电源抑制比)随着频率的增大而下降，典型值为30至50 dB(频率为几百kHz)。为此，基准电压源的输入应高度去耦(LF和HF)。线路抑制比可用一个低压差预调节器加大。

噪声

基准电压源的噪声并非始终都有额定值，即使有，对于其表示方法也存在不同意见。例如，有些器件的峰峰值噪声表示为0.1至10 Hz带宽内的值，而其他则用宽带rms表示，或者表示为指定带宽范围的峰峰值噪声。测量噪声最有用的方法(与运算放大器一样)是以噪声电压频谱密度(nV/√Hz)和频率为变量绘制坐标图。

低噪声基准电压源是高分辨率系统的重要组成部分，用于防止精度下降。由于白噪声具有统计性质，因此，给定的噪声密度必须相对于相关带宽中的等效峰峰值噪声。严格来讲，高斯系统中的峰峰值噪声是无穷的(但其概率无限小)。常规上，用数值6.6 × rms来定义实用的峰值——从概率上来看，其发生可能性不到0.1%。该峰峰值应小于½ LSB，以维持必要的精度。如果假定峰峰值噪声为rms值的6倍，则对于N位系统而言，给定基准电压源的满量程电压 V_{REF} 和基准电压源的噪声带宽(BW)，则所需噪声电压频谱密度 E_n (V/√Hz)为：

$$E_n \leq \frac{V_{REF}}{12 \cdot 2^N \cdot \sqrt{BW}} \quad \text{等式 8}$$

对于一个10 V、12位、100 kHz系统，噪声要求不高，为643 nV/√Hz。图13显示，提高分辨率和/或降低满量程基准电压，会提高噪声要求。100 kHz的带宽假设有点随意，但用户可通过外部滤波机制来降低该数值，从而降低噪声。多数好的IC基准电压源的噪声频谱密度都在100 nV/√Hz左右，因此，多数高分辨率系统显然需要额外的滤波机制，尤其是 V_{REF} 值较低的系统。

有些基准电压源(如AD587嵌入式齐纳型)专门有一个指定为“降噪引脚”的引脚(见数据手册)。该引脚连接至片内缓冲放大器之前的一个高阻抗节点。这样,一个外部连接的电容 C_N 将与一个内部电阻形成低通滤波器,以限制输出端的有效噪声带宽。一个1 μ F的电容可产生40 Hz的3 dB带宽。注意,这种降噪方法并不通用,其他器件可能使用不同的降噪办法。同时注意,该降噪引脚不影响缓冲放大器的噪声。

还有些通用的降噪方法,可用于降低任何基准电压源IC的噪声,支持任何标准电压水平。注意,基准电压源滤波器的直流特性会影响基准电压源的精度。

BITS	NOISE DENSITY (nV/ \sqrt Hz) FOR 10, 5, AND 2.5V FULLSCALE RANGES		
	10V	5V	2.5V
12	643	322	161
13	322	161	80
14	161	80	40
15	80	40	20
16	40	20	10

- ◆ Criteria: $V_{N(PP)} < 0.5 \text{ LSB}$, $\text{LSB} = V_{FS}/2^N$
- ◆ Assume p-p noise $V_{N(P-P)} \approx 6 \times V_{N(RMS)}$, calculate $V_{N(RMS)}$
- ◆ Assume a bandwidth of 100kHz, calculate noise density
- ◆ Noise Density = $V_{N(RMS)}/\sqrt{100\text{kHz}}$
- ◆ Most references are about 100nV/ \sqrt Hz

图13: 各种系统精度下的基准电压源噪声要求(1/2 LSB/100 kHz标准)

基准电压源的脉冲电流响应

基准电压源对动态负载的响应通常是个问题,尤其是在ADC和DAC的驱动应用中。负载电流的快速变化无一例外地会扰乱输出,通常会超过额定误差范围。例如,一个 Σ - Δ ADC的基准电压源输入可能是开关电容电路(如图14所示)。动态负载会在电容 C_{IN} 充电和放电时给基准电压源带来电流尖峰。结果,ADC基准电压源电路上可能出现噪声。

尽管 Σ - Δ ADC内置数字滤波器,但基准电压源输入引脚上的瞬态电流仍然可能导致较大的转换误差。因此,有必要在ADC的基准电压源输入端维持低噪声、无瞬态变化的电位。注意,如果基准电压源阻抗过高,动态负载可能使基准电压源输入端漂移幅度超过5 mV。

在基准电压源的输出端装上一个旁路电容可能有助于处理负载瞬变，但许多基准电压源在大容性负载下不稳定。因此，必须确定所选器件能够满意地驱动所需输出电容。无论怎样，转换器基准电压源的输入都必须去耦——至少 $0.1\ \mu\text{F}$ ，如果电源中存在任何低频纹波，则还要增加 $5 - 50\ \mu\text{F}$ 。

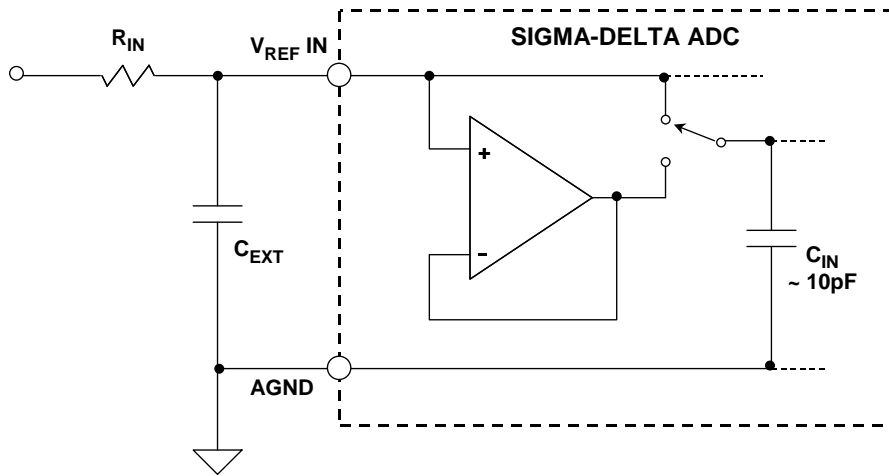


图14: Σ - Δ 型ADC的开关电容输入给基准电压源带来动态负载

由于有些基准电压源在瞬态负载下会工作不正常，在相对较长时间内振荡或精度下降，因此，建议对可能遇到瞬态负载的基准电压源进行脉冲响应测试。一种合适的电路如图15所示。在典型的基准电压源中， $1\ \text{mA}$ 的阶跃变化会产生图中所示瞬变。当一个 $0.01\ \mu\text{F}$ 的电容连接至基准电压源的输出端时，瞬变的持续时间以及振铃的幅度都会增加。

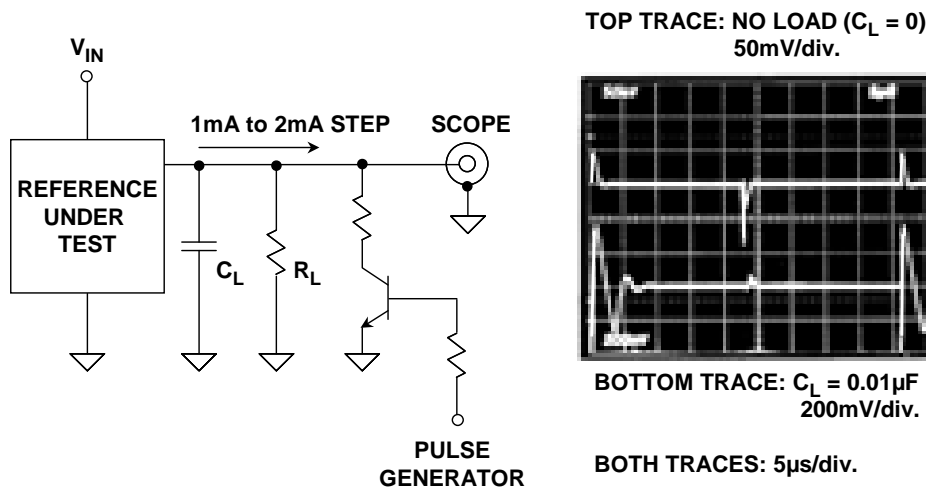


图15: 确保基准电压源在大容性负载下的稳定性

如上所示，基准电压源旁路电容在驱动逐次逼近型ADC的基准电压源输入端时很有用。图16所示为基准电压源在“启动转换”(Start Convert)命令之前的建立行为。小电容(0.01 μF)无法提供足够的电荷存储空间，来使基准电压源在转换期间保持稳定，结果可能产生误差。如底部迹线所示，用大于或等于1 μF 的电容去耦，则可在转换期间维持基准电压源的稳定性。

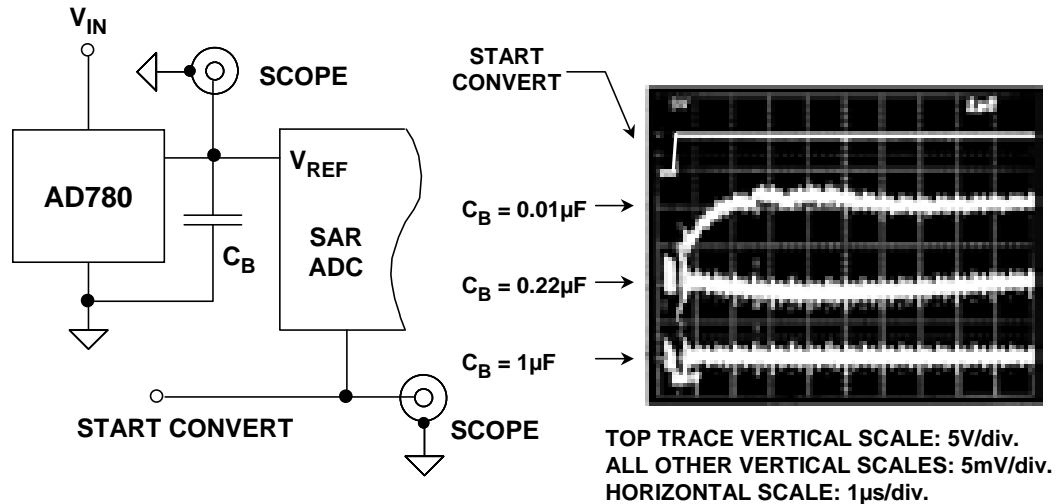


图16: 逐次逼近型ADC可能给基准电压源带来动态瞬态负载

在需要用基准电压源来驱动大电容时，还必须认识到，其开启时间会延迟。可能需要进行试验，以便在基准电压源输出达到全精度之前确定延迟，但该延迟肯定比数据手册中针对低容性负载状态下的同一基准电压源要长。

面向高分辨率转换器的低噪声基准电压源

高分辨率转换器(Σ - Δ 型和高速型)都可以从IC基准电压源的最新进步中受益，比如更低的噪声，能够驱动容性负载等。即使许多数据转换器都有内部基准电压源，但这些基准电压源的性能往往会因转换器过程的限制而折衷。在这种情况下，使用外部基准电压源而不是内部基准电压源通常可以获得更好的整体性能。例如，AD7710系列24位ADC内置了一个2.5 V的内部基准电压源，0.1至10 Hz噪声为8.3 $\mu\text{V rms}$ (2600 nV/ $\sqrt{\text{Hz}}$)，而AD780基准电压源噪声仅有0.67 $\mu\text{V rms}$ (200 nV/ $\sqrt{\text{Hz}}$)。AD7710系列在该带宽范围内的内部噪声约为1.7 $\mu\text{V rms}$ 。使用AD780可以使AD7710的有效分辨率从大约20.5位提升到21.5位。

在用精度更高的外部基准电压源取代内部基准电压源时，还可能出现一个非常现实的问题。涉及到的转换器可能已在生产过程中用精度相对较低的内部基准电压源进行过调整，以达到额定性能要求。这种情况下，在转换器中使用精度更高的外部基准电压源反而可能带来更多的增益误差！例如，早期的AD574在采用10 V内部基准电压源(其本身的额定精度仅为 $\pm 1\%$)时的保证未校准增益精度为0.125%。显然，如果在这样的器件中(其内部基准电压源处于额定范围的一端)使用刚好10V的外部基准电压源，则将产生1%左右的增益误差。

ADI基准电压源向导设计工具

ADI公司的基准电压源向导是一款帮助用户选择最适合与数据转换器配合使用的基准电压源的设计工具。为向导提供一款数据转换器后，它将给出多款合适的基准电压源以及贡献给整体系统的最大直流误差。或者输入系统能够容忍的直流误差量，它将找出哪些ADI基准电压源与数据转换器组合能够满足要求。

参考文献：

1. Bob Widlar, "New Developments in IC Voltage Regulators," *IEEE Journal of Solid State Circuits*, Vol. SC-6, February, 1971.
2. Paul Brokaw, "A Simple Three-Terminal IC Bandgap Voltage Reference," *IEEE Journal of Solid State Circuits*, Vol. SC-9, December, 1974.
3. Paul Brokaw, "[More About the AD580 Monolithic IC Voltage Regulator.](#)" *Analog Dialogue*, 9-1, 1975.
4. Dan Sheingold, Section 20.2 within *Analog-Digital Conversion Handbook, 3d. Edition*, Prentice-Hall, 1986.
5. Walt Jung, "Build an Ultra-Low-Noise Voltage Reference," *Electronic Design Analog Applications Issue*, June 24, 1993.
6. Walt Jung, "[Getting the Most from IC Voltage References.](#)" *Analog Dialogue*, 28-1, 1994, pp. 13-21.
7. Hank Zumbahlen, *Basic Linear Design*, Analog Devices, 2006, ISBN: 0-915550-28-1. Also available as [Linear Circuit Design Handbook](#), Elsevier-Newnes, 2008, ISBN-10: 0750687037, ISBN-13: 978-0750687034. Chapter 7.
8. Walt Kester, [Analog-Digital Conversion](#), Analog Devices, 2004, ISBN 0-916550-27-3, Chapter 7. Also available as [The Data Conversion Handbook](#), Elsevier/Newnes, 2005, ISBN 0-7506-7841-0, Chapter 7.

Copyright 2009, Analog Devices, Inc. All rights reserved. Analog Devices assumes no responsibility for customer product design or the use or application of customers' products or for any infringements of patents or rights of others which may result from Analog Devices assistance. All trademarks and logos are property of their respective holders. Information furnished by Analog Devices applications and development tools engineers is believed to be accurate and reliable, however no responsibility is assumed by Analog Devices regarding technical accuracy and topicality of the content provided in Analog Devices Tutorials.