

8引脚SOIC封装的单通道、高速运算放大器通用评估板

特性

- 可快速实现试验板试验/原型操作
- 用户自定义电路配置
- 支持边缘安装型 SMA 连接器
- 可轻松连接至测试设备和其它电路
- 符合 RoHS 标准

概述

ADI公司的EB-O8R-1Z通用评估板旨在帮助用户评估8引脚SOIC封装的单通道、高速运算放大器。EB-O8R-1Z是裸板（即评估板上未焊接任何器件），用户可以快速完成各种单通道运算放大器电路的原型设计，从而最大程度地降低风险，加快产品上市。

EB-O8R-1Z评估板是2层印刷电路板(PCB)，输入端和输出端支持SMA边缘安装型连接器，可高效连接至测试设备或其它电路。该评估板适用于几乎所有ADI公司的8引脚SOIC封装运算放大器。它支持具有省电或禁用引脚（[AD8063](#)和[AD8027](#)等ADI运算放大器上的一种功能）的放大器。该评估板还支持具有外部频率补偿电容的运算放大器，例如[AD8021AR](#)。

图 1 显示的是裸评估板的器件侧，而图 2 显示的是裸评估板的电路侧。

接地层、器件放置和电源旁路经过专门设计，可以在提供最大灵活性的同时将寄生电感和电容降至最低。除旁路电解电容（C1、C4）为3528尺寸外，评估板器件主要采用SMT 1206外形尺寸。

图 3 显示的是EB-O8R-1Z评估板原理图。图 4 和图 5 显示的是EB-O8R-1Z 装配图。图 6 和图 7 显示的是连接运算放大器和支路电路的建议布局图。

电源旁路方式有以下两种：

1. 将分流电容（C2、C5）与电解电容（C1、C4）并联并从各电源连接到地。这种电源旁路技术可抑制电源线路上无用宽带噪声。其实现方法是在C6位置放置0 Ω电阻，在C1、C2、C4和C5位置放置分流电容。
2. 在供电轨之间连接电容。该方法使用的器件较少，可改善较高频率下的PSRR，但不会为负供电轨提供分流旁路。其实现方法是在C2位置放置0 Ω电阻，在C5位置放置旁路电容，而省略C6。最佳旁路方式视电路而定，因此必须由设计师根据具体应用进行评估。

评估板的器件侧和电路侧



图 1. 评估板器件侧

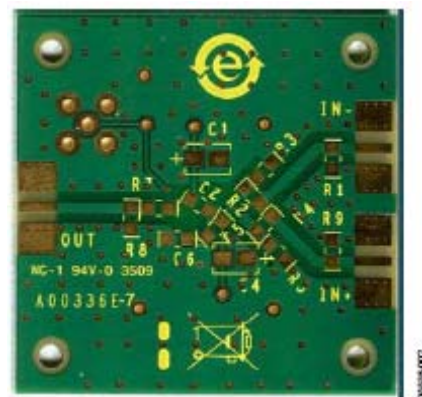


图 2. 评估板电路侧

目录

特性.....	1	评估板原理图、装配图和布局图	3
概述.....	1	订购信息.....	5
评估板的器件侧和电路侧	1	物料清单	5
修订历史	2		

修订历史

2010年3月—修订版0：初始版

评估板原理图、装配图和布局图

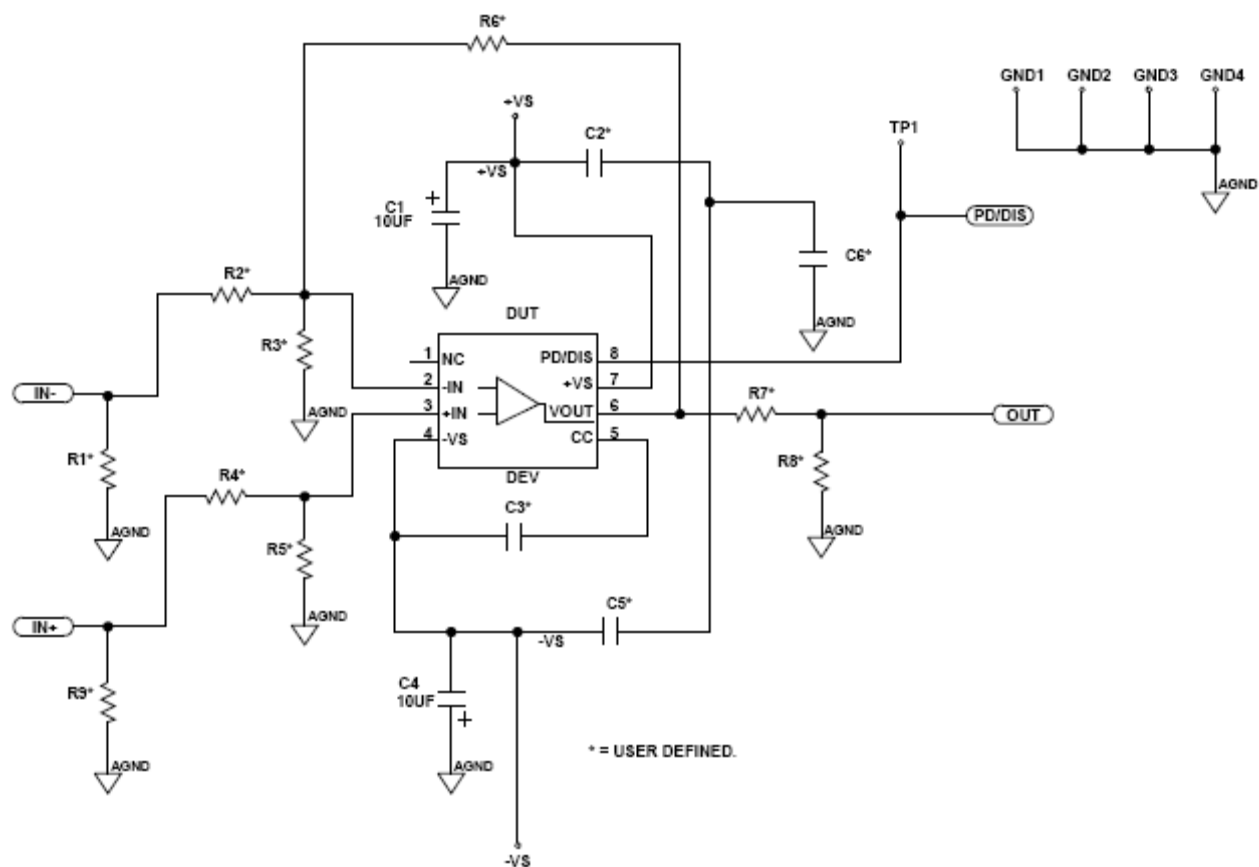


图 3. SOIC 通用评估板原理图

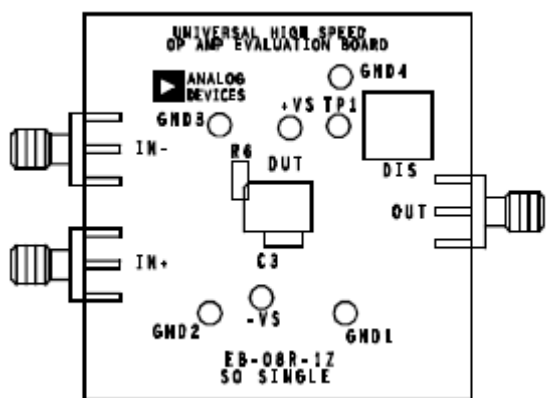


图 4. 器件侧装配图

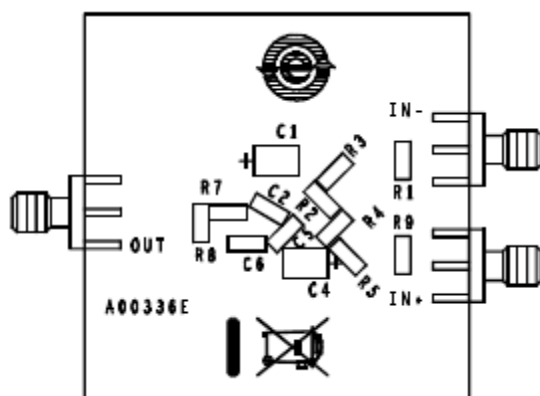


图 5. 电路侧装配图

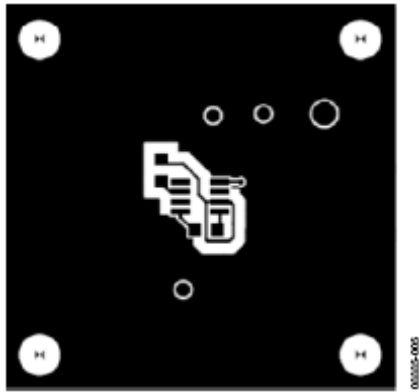


图 6. 器件侧布局图

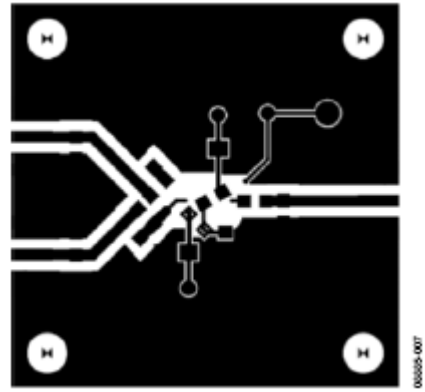


图 7. 电路侧布局图

订购信息

物料清单

表1

数量	索引标识符	描述	封装
7	+VS, -VS, GND1, GND2, GND3, GND4, TP1	测试点	TP
2	C1, C4	10 μ F 电容	3528
4	C2, C3, C5, C6	用户自定义电容	C1206
1	DUT	DEV、SO8_SPEC	8引脚SOIC
4	PD/DIS, IN+, IN-, OUT	SMA/SMT	SMA/SMT
9	R1, R2, R3, R4, R5, R6, R7, R8, R9	用户自定义电阻	R1206

注释

注释

注释

**ESD警告**

ESD（静电放电）敏感器件。带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

ADI中文版用户指南是英文版用户指南的译文，敬请谅解翻译中可能存在的语言组织或翻译错误，ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性，请参考ADI提供的最新英文版用户指南。