

非常见问题解答合集

第120期—第140期



目录

非常见问题解答—第 120 期	基准电压源也会带来麻烦.....	3
非常见问题解答—第 121 期	无滤波模拟.....	5
非常见问题解答—第 122 期	关于电压反馈型电阻的真相.....	7
非常见问题解答—第 123 期	未用引脚	9
非常见问题解答—第 124 期	丢失一半信号.....	11
非常见问题解答—第 125 期	0 CMRR, CMRR ! 什么是 CMRR ?	12
非常见问题解答—第 126 期	为何不能采用第二来源产品	14
非常见问题解答—第 127 期	卡尔曼或 FIR 滤波器哪个适合 IMU ?	15
非常见问题解答—第 128 期	更快、更高、更强.....	17
非常见问题解答—第 129 期	谁消耗了我的 dB ?	19
非常见问题解答—第 130 期	器件失效的元凶是什么?	21
非常见问题解答—第 131 期	并行传感器提高倾斜测量精度.....	23
非常见问题解答—第 132 期	如何选择精密运算放大器? 相信“金发姑娘”	25
非常见问题解答—第 133 期	电流检测常识.....	27
非常见问题解答—第 134 期	让欧姆先生告诉您问题所在... ..	29
非常见问题解答—第 135 期	放大器 R_F : 先斟酌, 再选择 !.....	31
非常见问题解答—第 136 期	实现精密电流输出并非难事	33
非常见问题解答—第 137 期	ADC 也会精神错乱?	35
非常见问题解答—第 138 期	该噪声会让您夜不能眠	38
非常见问题解答—第 139 期	误入歧途的陀螺仪	40
非常见问题解答—第 140 期	说变就变! 通过 DDC 魔法乘以 ADC 的虚拟通道数	42

非常见问题解答—第120期

基准电压源也会带来麻烦

作者: James Bryant

共享    



问:

为什么我的基准电压源精度远不如数据手册上保证的精度?

答:

因为您使用不当。如果基准电压源使用不当,就会带来麻烦。

有三种常见的使用不当可能会导致您的问题:裕量不足、负载不正确和反向输出电流。前两项一般在数据手册中提及,易于避免;第三项很少提及,可能会导致难以诊断的问题。

大部分基准电压源具有输入、输出和接地端子—输出端子在较宽的输入电压和负载电流范围内保持地以上的精确电压。但是,如果输入和输出电压之差过小,则输出电压精度下降。虽然一些器件确实能在略低的电压下工作(性能不佳),但这样做不安全。在全精度范围内工作很重要,可以得到指定精度。

大部分基准电压源具有限流输出,因此不会受到短路的损害。如果用来提供过多电流,则输出电压将下降—效应从远低于该

点处就会出现,使器件进入全限流模式。查看数据手册中的最大负载电流和输出电流,了解精度从何处开始下降(通常在曲线图上表示)。

错误加载基准电压源的另一肇因是使用不正确的容性负载—很多(甚至是大部分)基准电压源可在任意容性负载下稳定化,尤其是一些低压差(LDO¹)类型可能随负载电容过多或过少而振荡,甚至同时发生两种情况!如果发生这种情况,则输出电压将无法正确调节。通过RTFDS²或实验确保应用中基准电压源遇到的电容范围不会导致这种振荡—记住,在复杂系统中,多个子系统可能共享一个基准电压源,但您并不负责所有子系统的设计。

几周之前,我自己就遇到了第三种问题。当时我正在设计两个非常简单的低功耗电池管理系统,定义电压检测部分的电阻方程也很简单,但构建时,只要接近正确电压,两个系统都无法工作。

我花了几天才发现,这些器件中的基准电压源驱动的是运算放大器的同相输入端,而正反馈配置为比较器³,具有定义的迟滞。当运算放大器输出高电平时,反馈电阻驱动大约6 μ A电流返回基准电压源输出。

我使用的是 [ADR291](#) 和 [ADR292](#) 基准电压源,并且这些器件数据手册中的“简化原理图”显示输出由类似运算放大器的结构驱动。运算放大器可以在输出端进行源电流和吸电流操作,而我下意识认为这些基准电压源也一样。事实并非如此!5 μ A左右的反向电流足以提高输出电压。

数据手册完全没有提醒这个问题。负载调整率在0 mA至5 mA输出电流范围内定义,这意味着较大的反向电流(几十或几百 μ A!)可能造成问题,但这并不表示极小的反向电流无法安全流过电阻链R1、R2和R3(如简化原理图所示)。

一旦清楚这个问题，要避免就很简单了。很多基准电压源具有吸电流和源电流能力，如果数据手册针对 $\pm X$ mA输出电流定义输出电压，您就能确定情况确实如此。或者，如果您知道电流会流入基准电压源的输出端，就可以通过一个足够小的电阻将输出端接地，以吸收一切电流。这样可以确保基准电压源输出中的电流始终流出器件，问题就此解决。

参考文献

¹ 低压差基准电压源（或线性调节器）使用输出级，允许输入电压非常接近（几百mV甚至更接近）调节输出电压，而不会损失输出电压精度。

² RTFDS = Read The Friendly Data Sheet（阅读浅显易懂的数据手册）。

³ 将运算放大器用作比较器时应谨慎，因为可能会出现[非常见问题解答11](#)及其[补充](#)中的问题。我在这两个设计中使用的运算放大器经过仔细选择，以避免这类问题。

James Bryant [james@jbryant.eu] 1982年加入ADI后，一直是欧洲分公司的应用经理。他拥有英国利兹大学的物理学和哲学学位。他还是注册工程师(C.Eng.)、欧洲注册工程师(Eur.Eng.)、电机工程师协会会员(MIIE)以及对外广播新闻处(FBIS)会员。除了热情钻研工程学外，他还是一名无线电爱好者，他的呼叫代号是G4CLF。



James Bryant

该作者的其它文章：

[非常见问题解答——第117期，2015年5月墨菲定律！](#)

非常见问题解答——第121期

无滤波模拟

作者: David Buchanan

共享    



问:

我认为我的操作完全正确但为什么我的信号失真那么严重?

答:

过去数年中, 高速转换器性能有了飞跃, 尤其是线性度——进而是失真性能。但为了实现性能, 需要采用干净的信号源。每隔一段时间, 就会有人告诉我他已经实现干净的设置, 然而还是未能满足失真规格。最近, 一位设计人员告诉我, 他正在1GSPS下评估AD9680, 并试图在765 MHz下与我们的额定失真相关联。他希望输出频谱的动态范围优于80 dB。因此, 当他看到二次谐波仅在基波以下45 dB时, 略感惊讶。我让他告诉我他的设置。他参加了我们关于评估高速转换器产品的ADI演示, 因而确信自己的设置是干净的。AD9680 ADC在不同奈奎斯特区内提供用户可配置选项以便优化性能, 并且他再次确认针对此频

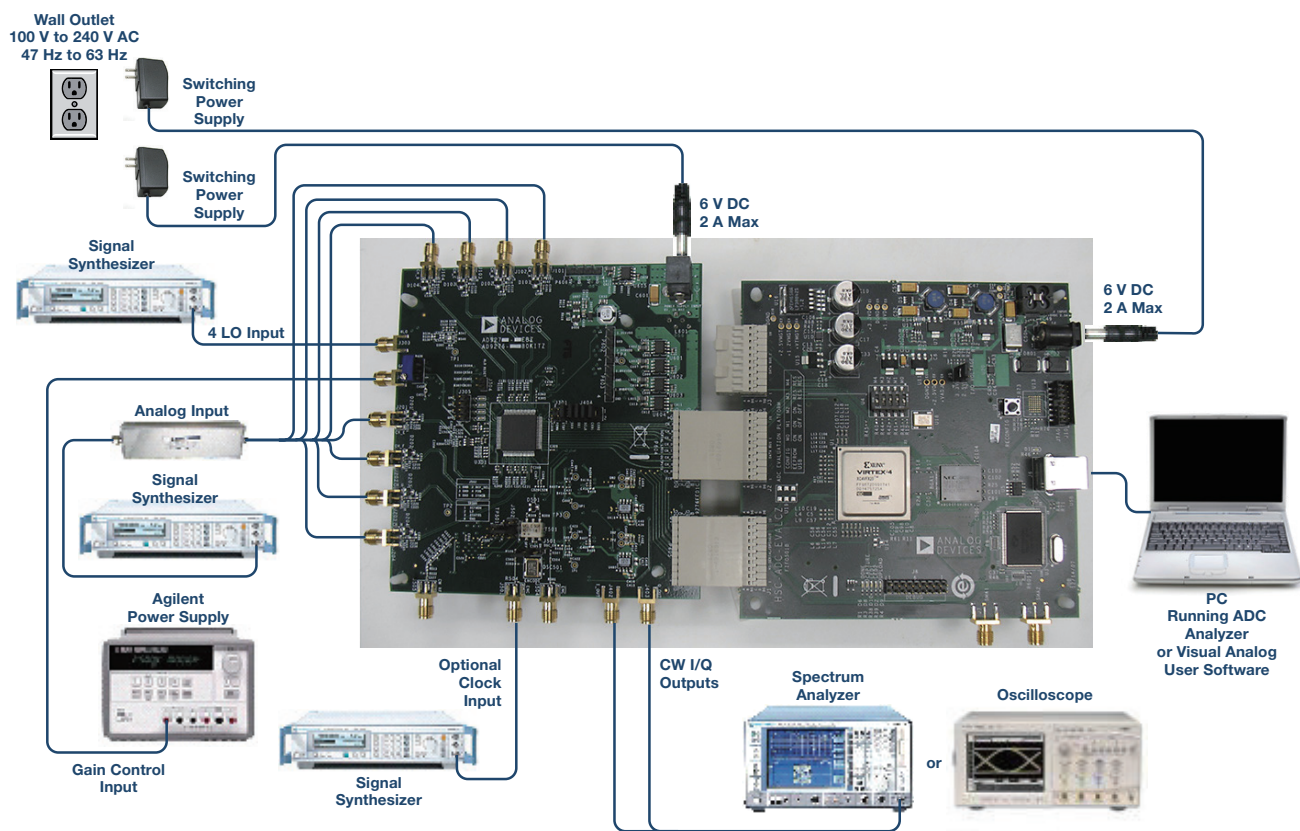


图1.

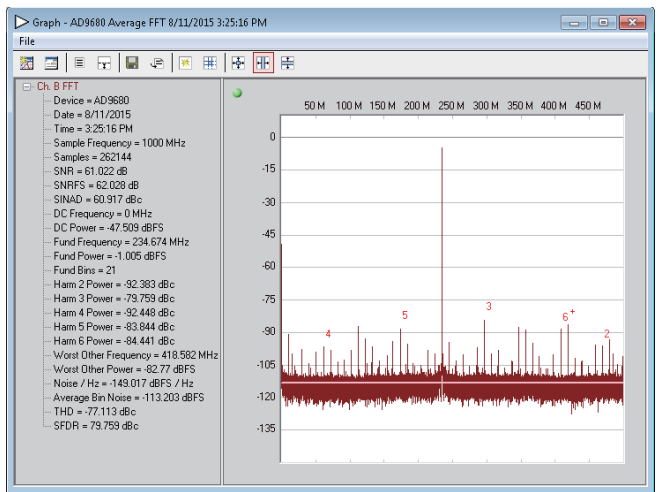
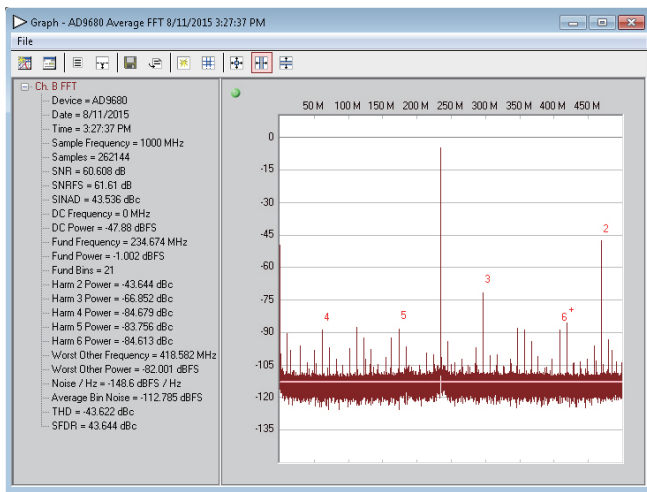


图2. AD9680输出频谱, 1 dBFS时为1 GSps、765 MHz, 未过滤模拟输入 (左), 以及过滤模拟输入 (右)。

段的SPI写操作是正确的。他使用的是我们的评估工具, 这意味着板载电源是干净的。他清楚地记得, 我们建议使用Rohde & Schwarz SMA100作为信号源, 而他们实验室中有这样的信号源, 并且他在ADC评估时使用了两个这样的信号源作为时钟和模拟源。似乎准备得非常充分。那么问题出在哪里呢?

我请他看了下应用笔记AN-835中的图1, 以便尝试找出问题。没过多久就发现了问题——他没有过滤模拟输入。虽然我们

Rohde & Schwarz公司的朋友制作了一个出色的信号源, 但您依然需要过滤谐波。从下面的频谱曲线中可以看到——我尽量简洁地表示出相关关系——如果不进行滤波, 您测量的将会是信号源的失真, 而不是ADC。他问我为什么采用滤波器后SNR结果也会略有改善。我提醒他, 正如较高阶的谐波折回输出频谱那样, 信号源的宽带噪声也会混叠。本例中这个效应不太明显, 因为发生器的噪声很低。幸运的是, 他只有这一个问题, 解决问题后便继续他的评估项目了。

David Buchanan [david.buchanan@analog.com]于1987年获得美国弗吉尼亚大学电子工程学士学位。他先后在STMicroelectronics、Adaptec和Analog Devices从事市场营销和应用工程工作, 熟悉各种高性能模拟半导体产品。他目前是ADI公司高速转换器产品线 (美国北卡罗来纳州格林斯博罗) 的资深应用工程师。



David Buchanan

该作者的其它文章:

[非常见问题解答—第118期, 2015年5月](#)
[破解神秘杂散之谜: 别责怪DDC!](#)

非常见问题解答—第122期 关于电压反馈型电阻的真相

作者: Tina Collins

共享    



问:

我的全差分电压反馈型放大器的稳定性似乎受反馈电阻值很大影响—— R_F/R_G 比始终正确，到底发生了什么？

答:

信号需要增益时，放大器是首选组件。对于电压反馈型和全差分放大器，反馈和增益电阻之比 R_F/R_G 决定增益。一定比率设定后，下一步是选择 R_F 或 R_G 的值。 R_F 的选择可能影响放大器的稳定性。

放大器的内部输入电容可在数据手册规格表中找到，其与 R_F 交互以形成传递函数中的一个极点。如果 R_F 极大，此极点将影响稳定性。如果极点发生的频率远高于交越频率，则不会影响稳定性。不过，如果通过 $f = 1/(2\pi R_F C_{in,amp})$ 确定的极点位置出现在交越频率附近，相位裕量将减小，可能导致不稳定。

图1的示例显示小信号闭环增益与ADA4807-1电压反馈型放大器频率响应的实验室结果，采用同相增益为2的配置，反馈电阻为499 Ω 、1 k Ω 和10 k Ω 。数据手册建议 R_F 值为499 Ω 。

小信号频率响应中的峰化程度表示不稳定性。 R_F 从499 Ω 增加至1 k Ω 可稍微增加峰化。这意味着 R_F 为1 k Ω 的放大器具有充足的相位裕量，且较稳定。 R_F 为10 k Ω 时则不同。高等级的峰化意味着不稳定性（振荡），因此不建议。

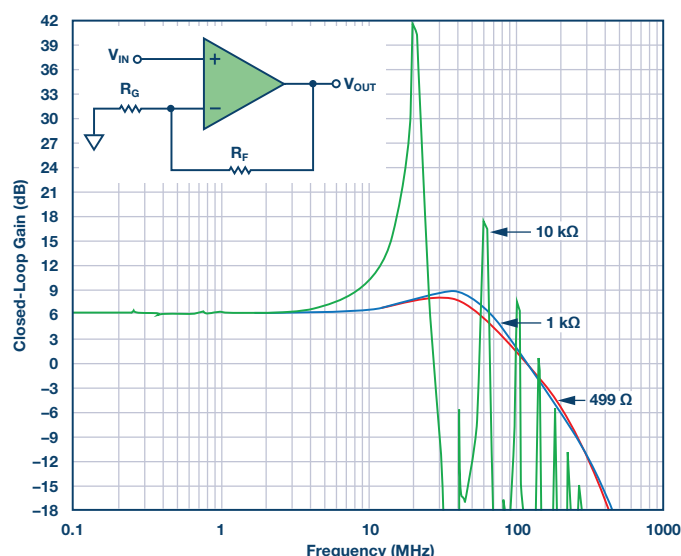


图1. 使用不同反馈电阻的实验室结果。 $V_S = \pm 5\text{ V}$, $V_{OUT} = 40\text{ mV p-p}$, $R_{LOAD} = 1\text{ k}\Omega$ ，针对499 Ω 、1 k Ω 和10 k Ω 的 R_F 值

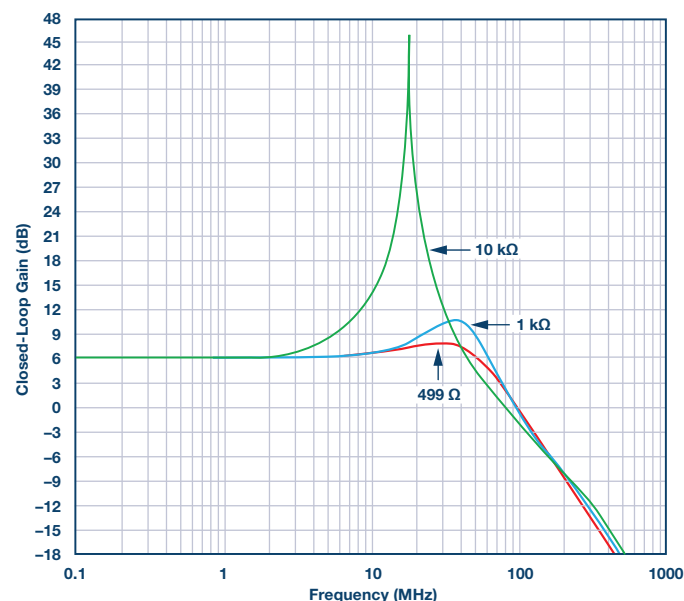


图2. 使用ADA4807 SPICE模型的模拟结果。 $V_S = \pm 5\text{ V}$, $G = 2$, $R_{LOAD} = 1\text{ k}\Omega$ ，针对499 Ω 、1 k Ω 和10 k Ω 的 R_F 值。

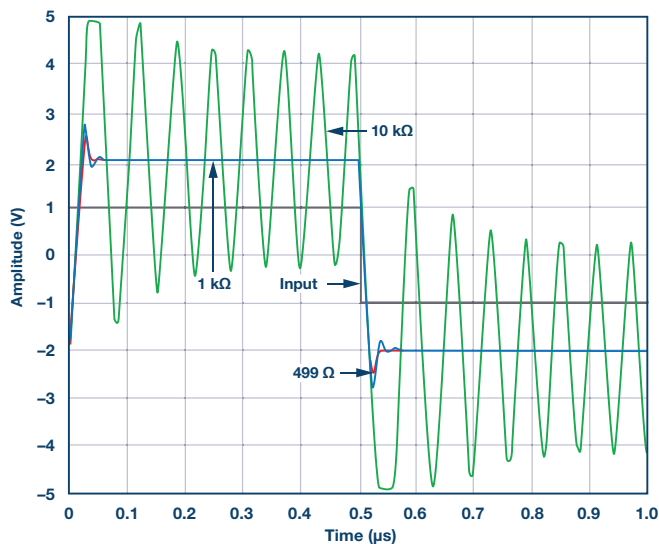


图3. 使用ADA4807 SPICE模型的脉冲响应模拟结果。
 $V_S = \pm 5\text{ V}$, $G = 2$, $R_{LOAD} = 1\text{ k}\Omega$, 针对 $499\text{ }\Omega$ 、 $1\text{ k}\Omega$ 和 $10\text{ k}\Omega$ 的 R_F 值

在实验室中验证电路不是检验潜在不稳定性的强制步骤。图3显示使用SPICE模型的模拟结果，采用相同的 R_F 值 $499\text{ }\Omega$ 、 $1\text{ k}\Omega$ 和 $10\text{ k}\Omega$ 。结果与图1一致。图3显示了时域内的不稳定性。通过在 R_F 两端放置反馈电容给传递函数添加零点，可以去除图4所示的不稳定性。

R_F 的选择存在权衡，即功耗、带宽和稳定性。如果功耗很重要，且数据手册建议反馈值无法使用，或需要更高的 R_F 值，可选择与 R_F 并联放置反馈电容。此选择产生较低的带宽。

为电压反馈型和全差分放大器选择 R_F 时，需要考虑系统要求。如果速度不重要，反馈电容有助于稳定较大的 R_F 值。如果速度很重要，建议使用数据手册中推荐的 R_F 值。忽略 R_F 与稳定性、带宽和功率的关系可能妨碍系统，甚至阻碍系统实现完整性能。

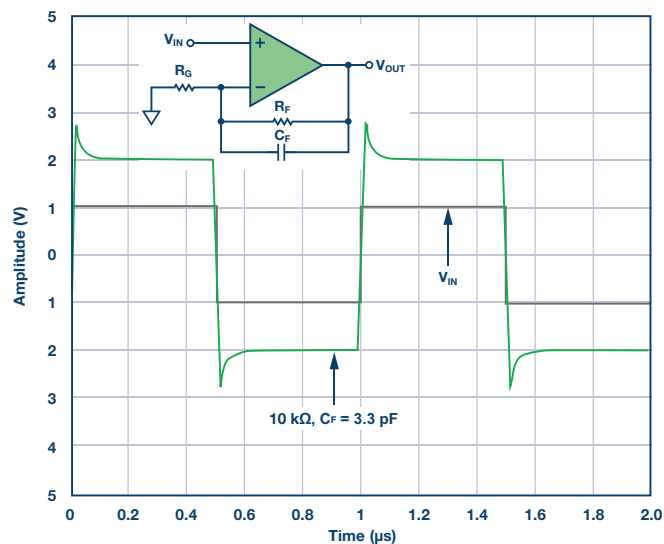


图4. 脉冲响应仿真结果，使用 3.3 pF 反馈电容 C_F 。
 $V_S = \pm 5\text{ V}$, $G = 2$, $R_F = 10\text{ k}\Omega$, $R_{LOAD} = 1\text{ k}\Omega$ 。

参考文献

Jung, Walter G. [运算放大器应用手册](#)。

ADI公司，2002。

指南MT-033. [电压反馈型运算放大器的增益和带宽](#)。

指南MT-044. [运算放大器开环增益和开环增益非线性](#)。

指南MT-059. [补偿输入电容对电流电压转换器所用电压反馈和电流反馈型运算放大器的影响](#)。

Tina Collins[Tina.Collins@analog.com]是马萨诸塞州威明顿市线性产品和技术部门的应用工程师。她的主要兴趣是高速放大器的模拟和混合信号设计。Tina于2001年加入ADI。2013年成为应用工程师前，她主要从事高速放大器的开发和测试。Tina于2001年获得佛罗里达大学电气工程学士学位，2010年获得东北大学电气工程硕士学位。

非常见问题解答—第123期 未用引脚

作者: James Bryant

共享    



问:

如果接地是模拟问题的最常见原因之一,下一个最重要的因素是什么?

答:

未用IC引脚的误接。

撰写本期非常见问题解答前,我在慕尼黑啤酒节¹过了个周末,这是全球首个、规模最大的啤酒节。我的目的不是啤酒,巴伐利亚啤酒固然是极品,但我是去见一群德国朋友和前同事。大部分是模拟应用专家,享受啤酒和乐队的同时,我们还谈到了过去遇到的一些愚蠢问题。很多问题涉及未用IC引脚的错误处理,所以,虽然非常见问题解答第3²、46³、70⁴和119⁵期已经讨论过该主题,但我还要旧话重提——就像啤酒节。

一个问题数据手册缺少标准化引起的,甚至同一制造商的标准也不同。IC通常具有一个或多个引脚,在引脚排列图上标有“NC”。这可能有两个含义,数据手册通常不会解释是哪一个。更常见的含义是IC芯片与该引脚间无连接。这种情况下最好接地,但大多数情况下,也可将在PCB该部分布设的另一条走线连接至引脚。

但NC也常常表示引脚承载在制造过程中用于校准或测试的内部连接,但正常使用期间不得连接至任何器件。如果引脚标记为

“IC”(内部连接),几乎都是这种情况。连接此类引脚可能导致错误运行甚至破坏器件。如果数据手册上未指示NC含义,此类引脚应保持断开——或者咨询制造商产品工程师进行澄清。

一般情况下,未用输入不应保持开路:

- 数字电路通常将输入用于配置操作模式,并永久性连接至逻辑0或逻辑1。尽管此类输入从不更改逻辑状态,但并非不使用,必须根据设备运行需求进行连接。真实未用逻辑输入是逻辑状态不影响所需特定应用的输入——这些输入应连接至固定逻辑0或逻辑1电位,且不得保持浮空⁶。如果未用逻辑输入具有内部上拉或下拉电阻/电流,则不需要连接至引脚,但如果引脚可能暴露于静电或RF场,最好通过分别从外部连接至 V_{DD} 或 V_{SS} 来实施⁷。
- 未用模拟信号输入通常应连接至直流电位,但有时可能需要仅通过电容保持交流接地——RTFDS⁸。许多情况下,此直流电位可能是电源或地电压,但出于非常见问题解答第46期³详细讨论的原因,放大器输入通常需要不同处理。非常见问题解答第3期²解释了模拟开关和多路复用器与未用模拟信号的连接为什么不能保持浮空,而应始终接地或连接至其他方便电位。

未用电压输出很少需要端接,通常可保持浮空,但一些放大器输出(其包括缓冲基准电压源的输出)可能在无容性或阻性(极偶然情况)负载的情况下振荡。此类振荡可能扰乱系统其他器件的运行,必须利用适当的电容或电阻来防止。

未用电流输出通常需与电源或地电压的上拉(或下拉)连接,以防止电路其他器件的错误运行。根据基尔霍夫定律,电流实际上总会流向某处——而不会凭空消失!此上拉/下拉一般是短路,但有时需要是电阻,使得功耗发生于电阻内而不是IC芯片内。

以上建议的真实信息是,即使IC的特定引脚未用于应用中,仍需了解其功能、存在(或应该存在)的电位、可能(或必须)流进/流出的电流、对静电或RF影响的灵敏度,以及是否需要任何种类的容性或阻性负载。换句话说,正如我们常说的:“阅读浅显易懂的数据手册”⁹——并按照其中的建议行事。

参考文献

- ¹ 慕尼黑啤酒节。
- ² Bryant, James。 “隔离关键细节（或与美人鱼和腌鲱鱼共进午餐）。” 非常见问题，第3期。
- ³ Bryant, James。 “我们应该如何处理未使用的运算放大器？” 非常见问题，第46期。
- ⁴ Bryant, James。 “照顾好未使用的引脚！” 非常见问题，第70期。
- ⁵ Castro, Gustavo。 “机灵的绅士与神秘的焊盘。” 非常见问题，第119期。
- ⁶ 数字电路偶尔会有“三态”输入，三态指逻辑0、逻辑1和开路。这种情况下，可能要让未使用引脚保持开路，但只要有可能，最好不要这样做。RTFDS。

- ⁷ 允许利用内置下拉电阻上拉一个引脚，或者相反，有时候可能需要这样做，但这会增加系统的电流消耗（非常少）。
- ⁸ Bryant, James。 “购者自慎。” 非常见问题，第4期。Jung, Walter G。

更多信息

文章

Bryant, James。 “关于未使用引脚的连接的几点思考。”

Bryant, James。 “如何理解数据手册。”

应用笔记

EE-85。 “未使用SHARC引脚的建议处理方法。” ADI公司。

EE-138。 “ADSP-21161未使用引脚的建议处理方法。” ADI公司。

James Bryant[james@jbryant.eu]拥有英国利兹大学的物理学和哲学学位。他还是注册工程师(C.Eng.)、欧洲注册工程师(Eur.Eng.)、电机工程师协会会员(MIIE)以及对外广播新闻处(FBIS)会员。



James Bryant

该作者的其它文章：

[非常见问题解答——第120期，2015年8月准电压源也会带来麻烦](#)

非常见问题解答—第124期 丢失一半信号

作者: Ian Beavers

共享    



问:

当利用ADC内部数字下变频(DDC)处理进行抽取时, 我的单音实数输入信号丢失了6 dB功率。这是怎么回事?

答:

现在许多高速ADC在内核模数转换之后提供数字后处理功能, 以便为信号采集系统提供更大的灵活性。一个常见信号处理模块是数字下变频(DDC)。DDC用于缩小ADC带宽, 减少送至下游信号链的输出数据量, 并且针对更小的目标信号带宽实现更多的处理增益。其主要功能是用作复数变频器, 即把一个中心相对于已知频率的数字化实数信号转换为一个以零频率为中心的基带复数信号。DDC也常用于处理复数输入信号。

ADC中的DDC功能提供三个元件来处理实数采样数据:

- 一个数控振荡器(NCO), 用于产生复数调制正弦频率并输入数字混频器。

- 一个低通数字滤波器, 用于缩小采样带宽——一般利用有限脉冲响应滤波器(FIR)实现。
- 一个下采样器, 用于抽取ADC数据。

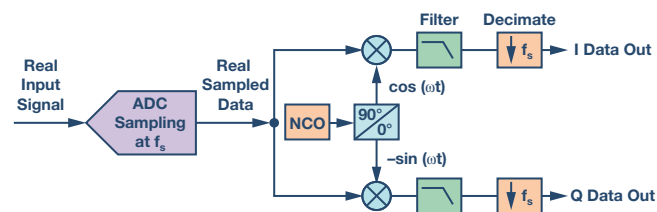


图1 数字下变频包括一个复数NCO, 其与实数数据混频, 然后进行滤波和抽取, 产生I和Q输出数据流。

DDC的第一级用于将ADC输出与一个余弦混频或相乘以得到相位数据, 并与一个正弦混频以得到正交数据, 产生和与差频率成分。复数NCO频率与输入信号相乘产生以和与差频率为中心的镜像。低通滤波器让所选频率带宽内的差频率通过, 而拒绝和频率镜像。DDC输出结果为原始信号的复数表示, 即含有I和Q数据。

如果分别处理并解读I和Q数据输出, 信号功率看起来可能会发生了丢失。但是, 由于I和Q数据已被分离, 滤波后的噪声频谱密度相应地降低, 因此相对于ADC满量程范围, 信号功率看起来较低。这可能导致我们误以为信号功率少了6 dB或只有一半的信号。然而, 新的复数信号在数学上与原始实数信号相等, 尽管经过滤波, 不过现在是在I和Q两个数据之间分配。

Ian Beavers[ian.Beavers@analog.com]是ADI公司汽车、能源和传感器部门(美国北卡罗来纳州格林斯博罗)的产品工程经理。他于1999年加入公司。Ian拥有超过19年的半导体行业工作经验。Ian于美国北卡罗来纳州立大学获得电气工程学士学位和格林斯博罗分校工商管理硕士学位。



Ian Beavers

非常见问题解答—第125期

0 CMRR, CMRR! 什么是CMRR?

作者: Gustavo Castro

共享    

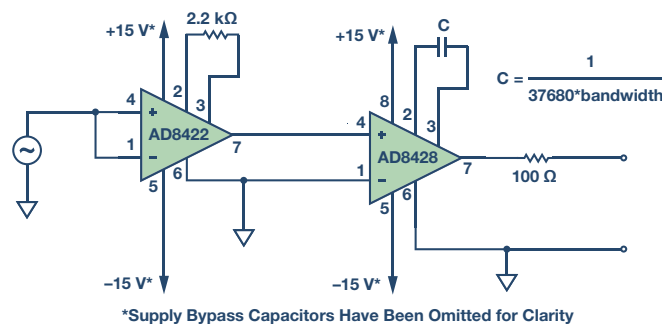


图1 CMRR测试电路

问:

为什么输出端共模信号的影响大于CMRR规格值?

答:

与差分输入电路打交道时,共模抑制比(CMRR)是基本概念,但常常被误解。使用仪表放大器时,关于电路中共模信号的影响,遇到不正确的期望并不罕见。

例如,仪表放大器的一项常用CMRR测试是将同一信号施加于两个输入端,然后测量输出。图1所示为AD8422B的测试电路示例(配置为10V/V的增益)。第二放大器AD8428以增益2000工作,将被测器件产生的小误差放大,从而更容易利用标准实验室设备(如示波器)测量。¹

¹ 请注意,噪声和高增益(20,000)使该测量具有挑战性。因此,需要对信号源进行滤波,使其噪声贡献最小化。AD8428的滤波器引脚之间使用一个电容来降低测量带宽。此外,必须采用适当的屏蔽和布线来避免拾取外部噪声。

在这种设置下,对于输入端的2V共模变化,可以观察到输出改变40 mV,相当于AD8422B输出端改变20 μV。这一点也不差,但有人可能会争辩说:10 μV/V对应于100 dB的抑制,但数据手册保证至少114 dB的CMRR!难道是器件有缺陷?CMRR去了哪里?

如果您读过非常见问题解答“钻石图”,您应当记得必须验证的第一个条件是确认测试是在放大器的共模范围以内进行。利用新的Diamond Plot tool on analog.com,不需要一分钟便可完成验证!如果一切都很好,下一步便是检查CMRR定义。

CMRR就是差分增益与共模增益之比。根据如下公式,其单位可以是V/V或dB:

$$CMRR_{V/V} = A_{DIFF} / A_{CM}$$

$$CMRR_{dB} = 20\log(A_{DIFF} / A_{CM}) = 20\log(A_{DIFF}) - 20\log(A_{CM})$$

之前测量的10 $\mu\text{V/V}$ 相当于-100 dB的共模增益,而不是CMRR。由于放大器增益设置为10 V/V (或20 dB), 因此总CMRR为20 dB - (-100 dB) = 120 dB, 大于器件的114 dB规格值。如果增益提高到100 V/V, CMRR会再提高20 dB, 达到140 dB! 不过, 使用新增益并将相同的2 V信号施加于输入端时, AD8422输出仍会改变10 μV 。您可能要问, 如何能说这更好呢? 难道是在弄虚作假?

并非如此, CMRR的定义对每个人都是一样的。保持这样很重要, 我们不会改变它。虽然不需要的共模信号会污染输出, 但它保持不变, 与增益无关。不过, 如果差分增益很大, 此“污染”也会变小。换言之, 若将共模误差除以增益, 再与输入信号进行比较, 它将变得非常小。因此, 输出端的10 $\mu\text{V/V}$ 误差相当于10倍增益时的1 $\mu\text{V/V}$, 100倍增益时的100 nV/V。当测量小信号时, 这显然是好事情, 道理不言而喻。

注意: 并非所有仪表放大器的CMRR都随增益提高而提高, 某些仪表放大器的CMRR在较大增益时会逐渐降低。换言之, 假设一个仪表放大器的CMRR为120 dB, 当增益提高20 dB时, CMRR可能仅提高到130 dB。我们把这种效应称为“CMRR压缩”。然而, 我们看到AD8422的CMRR提高到160 dB, 没有压缩。朋友们, 这样的CMRR性能是非常稀有的。

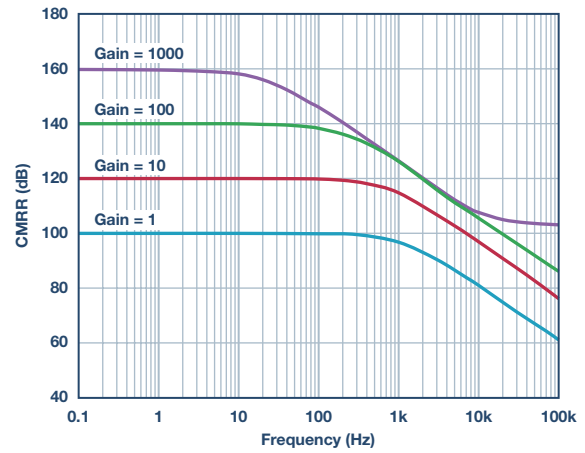


图2. AD8422 CMRR与频率的关系。

参考文献

[AD8422](#)

[AD8428](#)

Gustavo Castro. “[钻石图](#)。” *Analog Dialogue*非常见问题, 第107期。

[仪表放大器钻石图工具—BETA](#)。ADI公司。

Gustavo Castro [gustavo.castro@analog.com]是马萨诸塞州威明顿市线性和精密技术部门的应用工程师。其主要兴趣是精密信号调理和电子仪器的模拟与混合信号设计。2011年加入ADI公司之前, 他在National Instruments从事高性能数字万用表和精密直流源设计工作达10年。Gustavo拥有墨西哥蒙特利技术学院电子系统学士学位和美国东北大学微系统与材料硕士学位。他拥有三项专利。



Gustavo Castro

该作者的其它文章:

[非常见问题解答—第119期](#),
2015年7月
[机灵的绅士与神秘的焊盘](#)

非常见问题解答—第126期 为何不能采用第二来源产品

作者: James Bryant

共享    



问:

我们多年来一直在使用一款ADI器件来制造一种系统。最近，我们的采购部门从另一家公司购买了一批更便宜的代销替代器件，结果使用这些器件的整批系统不能正常工作。其数据手册上的每个规格都与ADI器件相同，我们进行过测试，其性能在规格范围内。这是怎么回事？

答:

您的系统运行依赖于我们产品的某些特性，这些特性未在数据手册中说明，而且与第二来源的产品不同。

这可能适用于任何器件，不光是IC或有源器件。考虑一个完全不同的场景：我在厨房里备有一瓶辣酱，用来调整咖喱和其他辣菜的辣度。最近，我买了一瓶新辣酱——常用品牌没货，所以我买了另一个史高维尔指标相同的牌子（也就是数据手册规格相同）。第二种辣酱很糟糕——辣度的确相同，但它让人感到辣的速度要慢得多；初尝很温和，但几秒钟后，舌头便火辣辣，这可能导致厨师因判断过快而添加太多辣酱。另外，我的常用辣酱只有辣味，而第二种辣酱除了辣以外，还有苦味，这会破坏精心烹制的菜肴味道。当然，电子器件的味道是不相干的，但其他未指明的参数可能很关键。

虽然我想告诉您，只要继续忠实地使用ADI器件——（这很可能是对的）——就会万事大吉，但必须注意，您得确保采购部门与系统设计人员之间有十分紧密的联络，当因为成本或其他原因而提出变更器件时，应对新器件进行评估，确认它真正兼容。除了纸上和/或仿真试验之外，这种评估还必须包括硬件测试，因为模型并不能模拟器件的所有特性；为了改善运行时性能，宏模型常常故意简化建模人员认为无关紧要的结构。在一本大部头著作中讨论所有可能的问题都是不现实的，何况一篇短文？但是，预测故障的原理是很简单的：问您自己什么样的非理想器件特性可能导致电路发生故障——然后仔细检查。

也许我应该列出多年来碰到的一些问题，但在这里，我想教给大家一种思维方式，而不是详尽地罗列潜在问题清单。

- 最近的一篇非常见问题解答¹谈到了未使用的器件引脚——我看到过这样的二手来源产品：原始产品中引脚未连接，但二手产品中却有内部连接。
- 某些运算放大器输入端为高阻抗，甚至有很大的差分电压，而另外一些运算放大器在配合负反馈使用时具有高阻抗（因而差分 V_{in} 很小），但当差分 $V_{in} > 600$ mV时，其保护电路会大幅降低 Z_{in} 。
- 老电路的现代化（“改进”）的第二来源产品可能使用更快的IC工艺，具有意料之外的更宽带宽、潜在的不稳定性和宽带噪声。
- 或者，更快的逻辑工艺可能易受ns毛刺影响（其前身忽略了这种影响）。
- 一个10 nF 50 V陶瓷电容与一个容值相同但更便宜的箔电容相比，电感可能更低得多，因而高频阻抗也低得多。
- 同是标准(Cat-5)以太网电缆，但两家制造商的产品在损耗和串扰方面可能有很大的差别，导致某个特定系统只能使用其中一家的电缆。

研究、测试、再测试您的硬件，并且牢记墨菲定律²。

参考文献

¹ James Bryant. “Unused Pins.” 非常见问题，第123期。

² 若有可能出错，则必定会出错。

James Bryant[james@jbryant.eu]拥有英国利兹大学的物理学和哲学学位。他还是注册工程师(C.Eng.)、欧洲注册工程师(Eur.Eng.)、电机工程师协会会员(MIEE)以及对外广播新闻处(FBIS)会员。



James Bryant

该作者的其它文章：

[非常见问题解答—
第123期，2015年11月
未用引脚](#)

非常见问题解答—第127期

卡尔曼或FIR滤波器哪个适合IMU?

作者: Ian Beavers

共享    



问:

配置惯性测量单元(IMU)对传感器数据进行后置滤波时,我看到有抽取FIR滤波器和卡尔曼滤波器两个选项。哪个选项最适合我的应用?

答:

每个滤波器选项在IMU内提供截然不同的功能。它们的运行在极大程度上是相互独立的。其使用取决于终端系统的要求。让我们更深入地了解其细节,以及它们如何应用于传感器系统。

抽取与有限脉冲响应(FIR)滤波器配合使用,是一种降低IMU全输入带宽的方法,目的是仅聚焦于一个较窄的低通活动频段。这对于有许多旋转和加速频率运动,但其中只有一部分需要在传感器内观测的系统特别有用。此外,任何不必要的或被忽略的更高频活动都有可能混叠回到目标频段中,而不会被FIR带通滤波器抑制。

当不需要传感器的全部带宽时,FIR滤波器最有价值。相反,如果目标频段是低通区域中的已知信号频率带宽,则可以滤除不需要的信号。例如,一个系统的目标旋转频率可能仅在20 Hz到50 Hz之间。虽然可能会检测到其他更高频率的噪声,但IMU中的测量不需要担心。图1所示为利用抽取和FIR滤波器选项B以16的系数对全带宽进行低通滤波的方法。

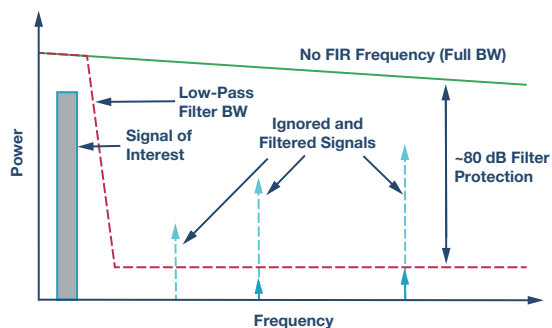
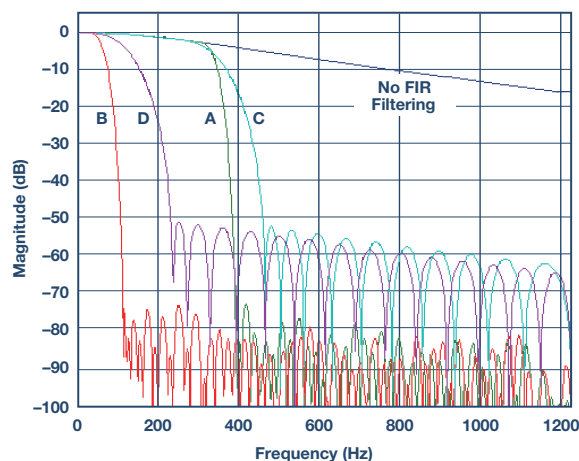


图1. ADIS16480的FIR滤波器响应(左)和B滤波器的使用示例(右)可滤除不需要的信号以聚焦于低通目标频率带宽。

卡尔曼滤波器以电气工程师及其共同发明人Rudolf Kálmán的名字命名，具有不同于抽取和FIR滤波器组合的优势。实际上，描述卡尔曼滤波器的“滤波器”一词可能有点用词不当。它其实更类似于“递归估计器”。在预测位置比未经滤波的高噪声解决方案（可能有位置误差）更有用的系统中，卡尔曼滤波器最有价值。卡尔曼滤波器利用IMU中的所有传感器轴贡献来估计方位角。

虽然比单个方程要复杂得多，但我们可以简化这里的使用案例，舍去状态矩阵，这样便可得到下面的数学方程：

$$X_k = K_k \times Z_k + (1 - K_k) \times X_{k-1}$$

X_k = 当前估计值

K_k = 卡尔曼增益

Z_k = 实测值

X_{k-1} = 前一估计值

我们可以把每个 k 看作各传感器轴输出的离散时间间隔或样本。新的最佳估计是从前一最佳估计得到的预测值，加上已知外部影响的增益校正权重。初始卡尔曼增益或协方差系数用在IMU寄存器设置中，以建立Isensor输出矢量之间的期望相关性。IMU中使用的最优协方差值常常依赖于特定观测。因此，它可能是一个测量、观察数据、分析、调整和重复的迭代过程。[ADIS16480](#)内置算法，使用创新残差，可以实时自适应调整协方差项。

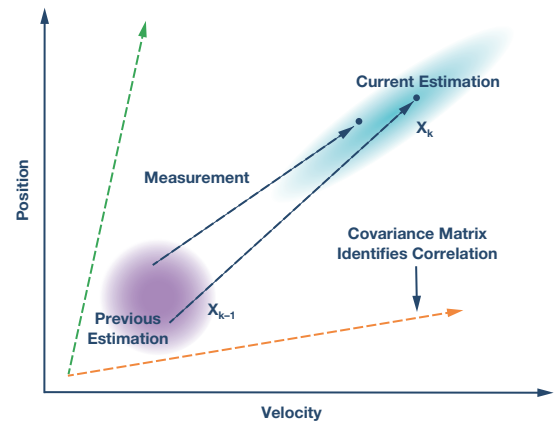


图2. 卡尔曼滤波器模型示例，两个变量——本例中为速度和位置——具有某种程度的相关性。当前位置可以根据前一位置、IMU的实测加速度值及二者相关性的协方差权重来估计。

参考文献

[ADIS16480](#)具有动态方位输出的10自由度MEMS惯性传感器。

Looney, Mark and Glenn Romano。应用笔记AN-1157，[调谐ADIS16480中的扩展卡尔曼滤波器](#)。Analog Devices, Inc.

Scannell, Bob。“[MS-2151利用精密MEMS传感器实现新型导航应用](#)。” Analog Devices, Inc.

Ian Beavers[Ian.Beavers@analog.com]是ADI公司汽车、能源和传感器部门（美国北卡罗来纳州格林斯博罗）的产品工程经理。他于1999年加入公司。Ian拥有超过19年的半导体行业工作经验。Ian于美国北卡罗来纳州立大学获得电气工程学士学位和格林斯博罗分校工商管理硕士学位。



Ian Beavers

该作者的其它文章：

[非常见问题解答——第124期，2015年12月丢失信号的一半](#)

非常见问题解答—第128期

更快、更高、更强

作者：Gustavo Castro

共享    



问：

我为应用选择的放大器的数据手册同时规定了小信号带宽和大信号带宽，它们是相当不同的规格。我如何确定信号是小信号还是大信号？

答：

当谈到放大器的带宽时，我们讨论的其实是使用小信号模型的放大器频率响应。该模型的导出前提是电路在偏置点周围是线性的；换言之，其增益保持恒定，与施加的信号无关。如果信号足够小，该模型会非常有效，其与实际情况的偏差几乎难以检测。

所有人都喜欢使用这个模型，因为它简化了设计和分析过程。如果使用大信号模型——即包括所有非线性方程——电路将变得复杂无比，至少对我这样的凡人是如此。¹因此，小信号模型和正弦信号将复杂性降低到一个可处理的水平。

但严格说来，即便最小的实际信号也会稍稍改变晶体管电路（例如运算放大器）的偏置点。信号越大，就越难以忽略非线性效

¹ 此项工作非常适合运行仿真作业的计算机，而且我们会选择在合理的时间内实现数字解决方案的简化设计

应，其最明显的表现是失真。在某一点，由于信号过快且过大，使得放大器达到其压摆率限值——相当于放大器输出的最大变化率，通常用V/μs表示。压摆率达到限值之后，放大器就会落后，当信号开始斜坡下降时，放大器尚未达到信号峰值，最后的结果便是信号幅度比预期要小。在该点时，放大器大致达到了大信号带宽。一般来说，这发生在低于小信号带宽的频率，信号确定无疑地发生了最大的失真。但信号不会突然发生彻底失真，而是逐渐增加失真的幅度和频率。当失真超过系统的容限时，我们可以说信号过大。

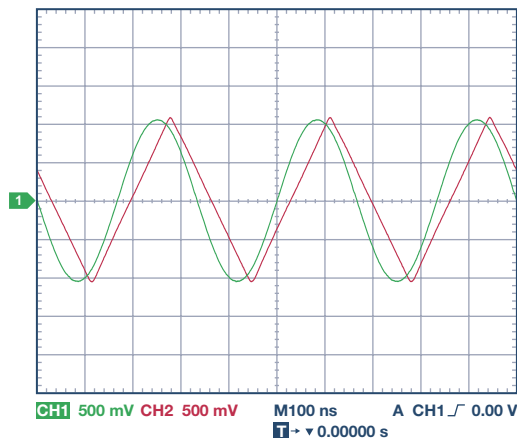


图1 当一个80 MHz放大器达到大信号带宽条件时，输出信号（红色）便不再能跟随3 MHz输入正弦波（绿色）。

那么，我们如何知道放大器足够快，能够处理某个信号呢？首先，像平常一样，确保小信号带宽对于所需增益是足够的。然后，查看数据手册中的大信号带宽规格（或图形）。如果没有提供，最简单的办法是回到基本原理，使用以下公式计算：

$$\text{压摆率}[\text{V}/\mu\text{s}] = \text{峰值幅度} \times 6.28 \times \text{频率}[\text{MHz}]$$

一条管用的经验法则是选择压摆率比所需值大10倍的放大器。然后，看看数据手册中所需频率和幅度下的失真曲线，确保信号对放大器而言足够小。

例如，作为电压跟随器的ADA4807-1采用 $\pm 5\text{ V}$ 电源供电时，具有 $225\text{ V}/\mu\text{s}$ 的压摆率。虽然放大器的小信号带宽约为 180 MHz ，但对于 2 V p-p 信号，放大器将不能超过 36 MHz 。对于 4 V p-p 信号，理论限值将降低到大约 18 MHz 。另外，压摆率通常用阶跃来测量，低于阶跃时，内部压摆增强电路会启动以改善建立时间，但对正弦信号的响应实际上可能略低（在 2 V p-p 下，数据手册

规定的大信号带宽为 28 MHz ）。典型特性部分中的失真图显示了谐波失真随频率和幅度而提高的情况，由此可以确定您是否能使用更快、更高和更强的信号。

Gustavo Castro[gustavo.castro@analog.com]是马萨诸塞州威明顿市线性和精密技术部门的应用工程师。其主要兴趣是精密信号调理和电子仪器的模拟与混合信号设计。2011年加入ADI公司之前，他在National Instruments从事高性能数字万用表和精密直流源设计工作达10年。- Gustavo拥有墨西哥蒙特利技术学院电子系统学士学位和美国东北大学微系统与材料硕士学位。他拥有三项专利。



Gustavo Castro

该作者的其它文章：

[非常见问题解答——
第125期，2016年1月
O CMRR, CMRR! 什
么是CMRR?](#)

非常见问题解答—第129期 谁消耗了我的dB?

作者: Umesh Jayamohan

共享    



问:

设置信号发生器在特定功率下输出CW音, 根据我的数学方程, ADC会产生-1 dBFS信号。不过, 我看到了-15 dBFS信号! 谁消耗了我所有的dB?

答:

很多时候, ADC (模数转换器) 在-1 dBFS时具有额定性能。一些数据手册给出的失真比满量程低0.5 dB。无论是比满量程低1 dB或0.5 dB, 如果在满量程 (0 dBFS) 下运行ADC输入, 这样做可防止信号发生削波。台式RF信号发生器通常以dBm为单位输出信号。为了在1.7 V p-p满量程ADC范围内实现-1 dBFS, 信号电平仅需7.6 dBm (基于50 Ω 基准阻抗)。不过, 这样做时, ADC的单音FFT输出显示为-6.7 dBFS。是什么消耗了所有的dB?

答案显而易见, 即ADC部件。就是ADC的前端网络。让我们进一步看看用于ADC AD9680的默认前端网络。

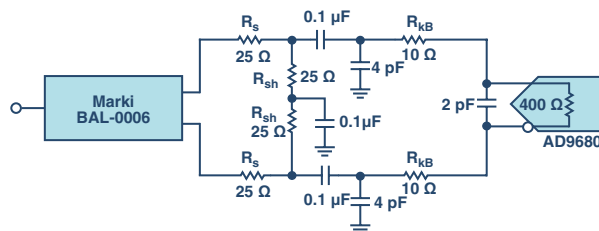


图1. 用于AD9680评估板的默认前端网络。

将单端转换为差分模式可通过宽带巴伦BAL-0006SMG实现。简单看下BAL-0006SMG数据手册, 显示它具有6 dB插入损耗。继巴伦之后的匹配网络 (R_s 和 R_{sh}) 添加了另一个6 dB。该匹配网络需要提供宽带匹配至巴伦输出。ADC (R_{kB}) 前方的串联电阻呈现少量插入损耗。该电阻通过降低ADC采样级到保持级的反冲来提高第三次谐波性能。

因此，让我们克服相关ADC难题以了解信号发生器获得-1 dBFS ADC信号时所需功率。50 Ω基准电阻用于以下数学方程。对于1.7 V p-p的默认满量程电平，-1 dBFS信号为1.515 V p-p。由于10 Ω电阻损耗相当小，我们可以假设该损耗电压为端接网络电压。巴伦端接具有6 dB损耗，因此巴伦的每一侧摆幅约为1.515 V的两倍。这导致单端输入约为3.03 V p-p。因此，信号发生器须提供对应于约3.03 V p-p或14 dBm的信号。请注意，这不包括带通滤波器或连接器电缆的插入损耗。因此，再次看下图1，这次我们通过一些注释得到图2。

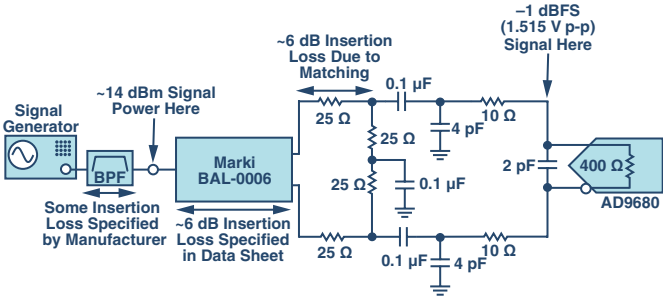


图2 集成带通滤波器和信号发生器的前端网络。

再次回到我们的问题上，如果ADC前方的信号发生器旁边没有任何干扰，则获得-1 dBFS ADC信号所需功率为7.6 dBm的前提是正确的。可能需考虑巴伦。现在有其它因素（宽带巴伦、匹配网络、反冲控制等）会影响插入损耗，从而导致在-6.7 dBFS时产生衰减信号。因此，您可以放心的说“我的前端消耗了所有的dB”。如您所见，数学方程从不会错。

参考以下等公式：

$$dBFS = 20 \log \left(\frac{V_{IN}}{V_{FS}} \right)$$

其中 V_{IN} 是输入电压，而 V_{FS} 是满量程电压

$$V_{rms} = 0.3535 \times V_{p-p}$$

其中 V_{rms} 是rms电压，而 V_{p-p} 是峰峰值电压

$$P_{dBm} = 10 \log \left(\frac{V_{rms}^2}{R \times P_0} \right)$$

其中 P_{dBm} 是信号发生器功率（单位：dBm）， V_{rms} 是rms电压， R 是系统阻抗（本例中为50 Ω）， P_0 是1 mW

Umesh Jayamohan [umesh.jayamohan@analog.com] 是ADI公司高速转换器部门（位于北卡罗来纳州格林斯博罗）的应用工程师，于2010年加入ADI公司。Umesh于1998年获得印度喀拉拉大学电气工程学士学位，于2002年获得美国亚利桑那州立大学电气工程硕士学位。



Umesh Jayamohan

该作者的其它文章：

为GSPS或RF采样ADC
供电：开关和LDO
第50卷，第1期

非常见问题解答—第130期

器件失效的元凶是什么？

作者：James Bryant

共享    



问：

为什么未遭受压力的器件有时候会无缘无故地失效？

答：

有时候器件是“寿终正寝”，有时候是存在压力但不明显。

器件的“寿终正寝”是一种源于物理或化学变化的累积性衰退效应。大家都知道，电解电容和某些类型的薄膜电容“终有一死”，原因是在微量杂质（氧气等）和电压的共同作用下，其电介质会发生化学反应。集成电路结构遵循摩尔定律，变得越来越小，正常工作温度下的掺杂物迁移导致器件在数十年（而非原来的数百年）内失效的风险在提高。另外，磁致伸缩引发的疲劳会使电感发生机械疲劳，这是一种广为人知的效应。某些类型的电阻材料会在空气中缓慢氧化，当空气变得更为潮湿时，氧化速度会加快¹。同样，没有人会期望电池永远有效。

因此，在选择器件时，有必要了解其结构和可能的老化相关失效机制；即使在理想条件下使用器件，这些机制也可能发生影响。本栏目不会详细讨论失效机制，但多数声誉良好的制造商会关注其产品的老化现象，对工作寿命和潜在失效机制通常都很熟悉。许多

系统制造商针对其产品的安全工作寿命及其限制机制提供了相关资料²。

然而，在适当的工作条件下，大多数电子器件的预期寿命可达数十年，甚至更长，但有些仍会过早失效。原因常常是不被人注意的压力。

在这个“非常见问题解答”栏目中，我们不断地提醒读者：一个引用墨菲定律的有用说法是“物理定律不会仅仅因为你没注意它而不起作用”。许多压力机制被轻易地忽视。

任何设计海洋环境下使用的电子产品的人，都会考虑盐雾和湿度——这是理所应当的，因为它们太可怕了！其实，许多电子设备都可能遭遇不那么可怕，但仍可能造成伤害的化学挑战。人（和动物）的呼吸含有湿气，而且略呈酸性。厨房和其他家居环境包含各类轻度腐蚀性烟雾，如漂白剂、消毒剂、各类烹饪烟雾、油和酒精等，所有这些烟雾的危害都不是很大，但我们不应想当然地认为，我们的电路会在受到完好保护的条件下“安度终生”。设计人员务必要考虑电路会遇到的环境挑战，在经济可行的情况下，应当通过设计来将任何潜在危害降至最小。

静电损害(ESD)是一种压力机制，与此相关的警告是最常见的，但我们往往视而不见。PCB在生产时，工厂会采取充分措施来消除制造过程中的ESD，但交付后，许多PCB被用在对一般操作引起的ESD没有足够防护措施的系统。做好充足的防护并不难，只是会增加少许成本，因而常常遭到忽略。（可能是因为经济不景气）。在正常使用的最极端情况下评估系统电子器件需要何种ESD保护并考虑如何实现，应当成为所有设计的一部分。

另一个因素是过压。很少有人要求半导体或电容即使遭受重大过压也无恙，但大值电阻遇到远大于数据手册所列绝对最大值的电压是常见现象。问题在于：虽然其阻值足够高，不会变热，但内部可能产生微小电弧，导致其缓慢漂移而偏离规格，最终短路。大的绕线电阻通常具有数百伏的击穿电压，因此，过去这个问题并不常

见,但如今广泛使用小型表贴电阻,其击穿电压可能低于30 V,相当容易受过压影响。

大电流也会造成问题。大家都很熟悉普通保险丝——它是一段导线,如有过大电流流经其中,它就会变热并熔断,从而防止电源短路及其他类似问题。但是,若在非常小的导体中有极高的电流密度,导体可能不会变得非常热,不过最终仍可能失效。原因是所谓的电迁移³(有时也称为离子迁移)。即导电电子与扩散金属原子之间的动量传递导致导体中的离子逐渐运动,引起物质运输效应。这使得携带大直流电流的薄导体随着时间推移而变得越来越薄,最终失效。

但有些部分会像保险丝一样失效,即熔断,比如导线或半导体芯片上的导电走线。大电流造成这种现象的一个常见原因是电容充电电流太大。考虑一个ESR为1 Ω的1 μF电容,如果将它连接在110 V、60 Hz交流电源上,则有大约41 mA的交流电流流经其中。但如果在电压处于最大值($110\sqrt{2} = 155.6$ V)时连接到交流电源,则只有ESR会限流,峰值电流将达到155.6 A,尽管其持续时间不到1 μs,也足以损坏许多小信号半导体器件。重复发生浪涌可能会损坏电容本身,尤其是电解电容。在用于给小型电子设备充电的廉价低压开关电源(“壁式电源适配器”)中,这是特别常见的失效机制。如果在一个交流周期的错误时间插入,整流器和电容就会携带非常大的浪涌电流,这种情况若多次发生,最终可能会损坏器件。用一个小电阻与整流器串联,可以限制此浪涌电流,使问题最小化。

如果我们很幸运,ESD或过压/过流事件会立即损坏器件,这样很容易知道问题所在。但更常见的情况是,压力引起的损害导致器件失效,而最开始引发故障的压力早已消失。要诊断此类失效的原因是非常困难的,甚至是不可能的。

无论设计什么电路,都有必要考虑所用器件的工作寿命和失效机制,以及在容许的最极端使用条件下,是否有任何潜在问题或压力源会导致器件受损。任何此类问题都应当考虑,并尽可能在最终设计中予以最小化。

参考文献

- ¹ 参见Vishay应用笔记:“[可预测的器件:薄膜电阻的稳定性](#)。”
- ² 来自Emerson Corp的一些有用文章包括SL-24617:“[有技巧的定期预防性维护和远程监控对关键电源系统稳定性的影响](#),” SL-24628:“[不间断电源系统中关键器件的长寿秘诀](#),”; 以及SL-24630:“[电容会老化且‘终有一死’](#)。”
- ³ 请参见<https://en.wikipedia.org/wiki/electromigration>。
- ⁴ 对于低功率电源,适当的电阻不太可能消耗大量功率(例如在5 W/110 V电源中,一个33 Ω电阻会将浪涌保持在5 A以下,且功耗小于70 mW),但若此类电源较大,可能需要使用热敏电阻。

James Bryant [james@jbryant.eu]自1982年至2009年退休为止一直是ADI公司的欧洲应用经理,至今仍从事撰写和咨询工作。他拥有英国利兹大学的物理学和哲学学位,同时还是注册工程师(C.Eng.)、欧洲注册工程师(EurEng.)、电机工程师协会会员(MIET)以及对外广播新闻处(FBIS)会员。除了热情钻研工程学外,他还是一名无线电爱好者,他的呼叫代号是G4CLF。



James Bryant

该作者的其它文章:

[电流输出电路技术为您的模拟工具箱添加多样性](#)
第48卷, 第2期

非常见问题解答—第131期

并行传感器提高倾斜测量精度

作者: Ian Beavers

共享    



问:

我希望提高使用ADIS16209倾角计进行倾斜测量的精度和可重复性。我能否并行使用几个传感器来提升精度?

答:

是的,理论上可以,这种技术通过使用多个传感器产生的平均效应,帮助提高倾角计测量的精度性能。它具有潜在益处的原因是它能够对多个传感器的无关联错误来源和随机噪声进行平均计算。这样可以降低整合传感器数据的总噪底,使得聚合信号的功率相对于噪声更大。MEMS设计团队致力于设计世界一流的传感器,系统工程师将继续寻求进一步提升性能的可能性。但是,读者应该清楚认识到,我们上面所说的并非绝对情况,必须考虑到系统设计的某些方面。

使用微控制器内部的后端数字处理,可对两个倾角计传感器的输出求和,并且计算平均值。倾角计主要的重点规范是相对于水平面的传感器倾斜测量的相对精度。通过组合两个信号输出,噪声密度得以减小,类似于2倍过采样条件。同样,组合四个倾角计的信号输出,并对其进行平均值计算,可以实现4倍改进。理想

情况下,使用四个并行倾角计,0.1°的精度在理论上能够减小至0.025°。

倾角计之间的细微内部非线性失配将表现出独特的传递曲线。有些非线性由于架构原因非常相似,但另一些非线性会因器件间的差异而有所不同。这些特点表现为总噪声源以及一般随机传感器噪声。我们可将所有这些噪声统称为噪声。一般来说,多种噪声相互之间通常没有关联。使用多传感器系统方法的主要益处是通过求平均值方法来消除这种随机白噪声。相反,如果对相位和频率上相关的干扰信号进行求和,它们的幅度将会累加,对并行传感器方法没有益处。

对两个无关联的信号(例如白噪声)进行求和时,它们以“和的平方根”(RSS)形式进行数学上的组合。对于两个相等的幅度,这会导致幅度增加,增加的系数为 $\frac{\sqrt{1+1}}{2} = 0.707$ 。如果 V_{noise_rms} 是一个传感器输入上的噪声,则两个通道上的平均噪声应为:

$$\frac{\sqrt{V_{noise_1_rms}^2 + V_{noise_1_rms}^2}}{2} = \frac{\sqrt{2} V_{noise_rms}}{2} = 0.707 V_{noise_rms}$$

将相同关联信号的两个相同实例相加并计算平均值,功率几乎保持不变(相同信号2倍相加并除以2),而且随机噪声将减小信号功率的一半。理想情况下,整体平均信噪比(SNR)中的信号功率将会增加3 dB。任何互斥的非线性或仅有某一个并行传感器产生的噪声(另一个传感器未产生此噪声),都会使这种优势受到一些损害。

但是,并行传感器系统设计的某些细节,可能妨碍2倍或4倍减小精度的优势充分实现。第一,倾角计必须在设备的对比轴上受到相同信号的同等影响。印刷电路板上的空间差异可能导致每个倾角计产生不同的观测结果。由于系统级别的影响,例如印刷电路板厚度差异和焊锡量容差,可能存在独有的失调。第二,传感器之间的并行轴对齐应该是匹配的。一个电路板组装上的标准差异将产生放置容差和THETA容差,需要给予考虑。最后,器件之

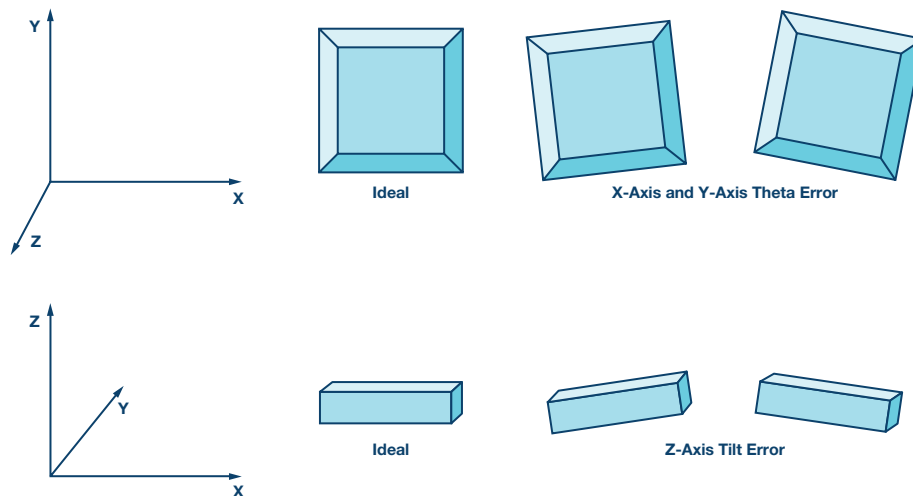


图1 对于ADIS16209等两轴倾角计，x轴和y轴对齐的相对放置角精度将影响多传感器并行均值系统充分实现优势。对于三轴加速度计系统，并行设备在x/y平面上的平坦度或倾斜度将影响多个传感器之间的z轴对齐。

间的轴对齐误差和非线性失配也会影响最佳的设计和组装。此标准可以确定x轴和y轴是否做到了呈90°垂直。传感器的数据表概括了这些规范。

当系统调试时，任何已知组装差异应该经过水平校准，以便充分实现并行传感器测量的优势。例如，各个倾角计的测量失调偏置误差可以调零，以引用已知位置。

ADIS16209信息的其他来源：

ADIS16209数据手册[高精度、双轴数字倾角计与加速度计](#)。

[ADIS16209评估工具概述](#)。

Ian Beavers [ian.beavers@analog.com]是ADI公司自动化能源和传感器部（美国北卡罗来纳州格林斯博罗）的产品工程经理。他于1999年加入ADI公司，拥有超过19年的半导体行业从业经验。Ian于美国北卡罗来纳州立大学获得电气工程学士学位并于格林斯博罗分校获得工商管理硕士学位。



Ian Beavers

该作者的其它文章：

[非常见问题解答——第127期，2016年3月适用于我的IMU的Kalman或FIR滤波器？](#)

非常见问题解答—第132期

如何选择精密运算放大器？相信“金发姑娘”

作者：Daniel Burton

共享    



问：

我正在为我的精密信号路径选择运算放大器。速度是不是越快越好？

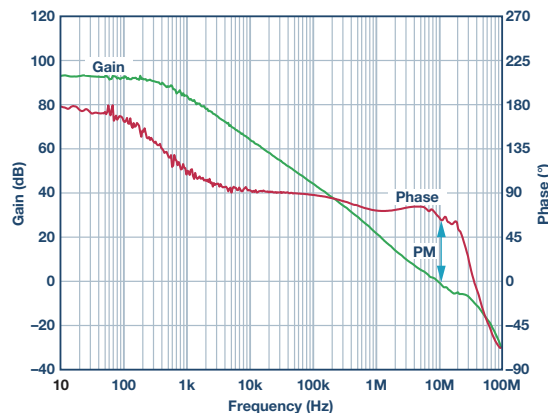
答：

为精密运算放大器应用选择合适的带宽非常像金发姑娘试图挑选三碗熊的麦片粥——一碗太热，一碗太冷，一碗正好。我们希望放大器的速度不太慢也不太快，刚好能为我们的信号提供保持稳定性和精确性所需的全部增益和速度。

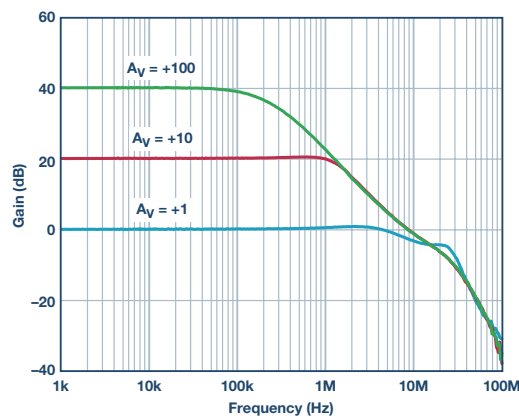
本应用中，电压反馈运算放大器的关键运算放大器规格是增益带宽积 (GBP) 和相位裕量 (PM)。图1显示了 **ADA4610** 开环增益和相位与频率的关系；该器件是一款广泛使用的运算放大器。曲线表明，运算放大器增益在低频时高于 30,000 (90 dB)，以 20 dB/十倍频程滚降，并在大约 10 MHz 处达到单位增益 (0 dB) —— 10 MHz 称为单位增益交越频率。运算放大器开环增益曲线让我们能够确定其 GBP，并以给定的闭环增益和带宽设计放大器电路 (如 GBP = 增益 × 带宽，如图2所示)。例如，注意闭环增益 (A_V) 经历了十倍频程下降，从 100 (或 40 dB) 下降至 10 (或 20 dB)；而带宽因此增加了十倍频程，从 163 kHz 上升至 1.63 MHz。

类似地，图1中的运算放大器相位曲线与信号通过运算放大器时其固有相位偏移有关。相位裕量可以通过读取放大器电路带宽处的相位偏移而近似得到。对于 ADA4610 来说，相位裕量大约为 67°，足以保持稳定性。如果系统设计导致放大器电路的相位裕量降低，输出端便可能产生剧烈振铃，甚至振荡等现象。

了稳定性，精度也受频率影响。在较低频率处，开环运算放大器增益 (A_{VOL}) 最高，有时称为直流增益。随着频率增加，增益降，增益误差更大。因此，频率无需增加多少，就能看到增益差过大，影响传感器信号精度。



1. 开环增益和相位与频率的关系



2. 闭环增益与频率的关系

环增益可以通过下式计算。其中， β 是反馈系数， $1/\beta$ 是理想环增益 (比如图2中的 100 V/V 绿线)， $A\beta$ 乘积称为环路增益。

$$A_V = \left(\frac{1}{\beta} \right) \left(\frac{1}{1 + 1/A\beta} \right)$$

在图形上，将环路增益 $A\beta$ 想象为图1中开环直流增益(同样可见于数据手册规格)与图2中闭环增益之差。例如，为运算放大器开环增益取一个100 dB的良好舍入值，并为闭环增益取一个40 dB的理想值，我们可以得到环路增益为60 dB(或者1000 V/V)。表1表明，增加环路增益会降低误差(精度更高)。

表1: 增加环路增益可降低误差

开环直流增益 (dB)	闭环增益 (dB)	环路增益 (dB)	环路增益 (Volts/Volt)	误差 (相比理想值的百分比)
100	40	60	1000	0.1
100	20	80	10,000	0.01

因此，如果带宽和环路增益越大越好，那为什么不使用一个比我们的信号增益和带宽高得多的运算放大器呢？原因有很多。运算放大器的宽带噪声会在放大器的带宽内累积。如果选择一个带宽大于所需的运算放大器，那么放大器电路就会积累过多的噪声，降低系统的信噪比。速度更高的运算放大器更容易受到系统寄生电容的影响，在反馈信号中引入延迟，并降低相位裕量，进而影响稳定性。最后，更快的运算放大器功耗更高，因为运算放大器输出级的空闲电流必须更高，才能以更高的频率驱动负载电容。

选择最快的运算放大器会降低功耗性能，影响信号质量。选择过慢的运算放大器会影响精度、稳定性和其它性能测量。正确的做法是，找到适合应用的运算放大器，实现速度、增益、精度和相位裕量的有效平衡。

参考文献

Castro, Gustavo。更快、更高、更强。《模拟对话》，非常见问题解答——第128期。ADI公司。

Jung, Walter G。运算放大器应用手册。ADI 公司，2002年。

教程MT-033。电压反馈型运算放大器的增益和带宽。ADI 公司，2009年。

教程MT-44。运算放大器开环增益和开环增益非线性。ADI 公司，2009年。

Daniel Burton [daniel.burton@analog.com] 是ADI公司的应用工程师。他拥有圣何塞州立大学的电气工程学士学位，其职业生涯大多从事检测和精密线性信号路径相关的职位。Dan于2010年加入ADI公司，并专注于精密放大器和基准电压源产品。



Daniel Burton

该作者的其它文章：
[运算放大器输入过压保护：箝位与集成](#)
第50卷，第2期

非常见问题解答—第133期

电流检测常识

作者: Gustavo Castro

共享    



问:

我需要测量电流，但不知道应使用哪一款放大器。我应该从何处着手？

答:

电流测量在很多应用中都是必要的，包括执行器控制、测试与测量、传感器信号调理以及电能计量(仅举数例)。根据不同的应用，设计工程师必须甄别检测和调理电流的最佳方法¹。当有多种选择的时候，问题就来了。例如，在精密电流测量中，可以使用分立式运算放大器来构建跨导放大器，或者从众多的集成式放大器中选择一款来使用；那么对于特定应用而言，哪个放大器最适合进行电流测量？

显然，测量电流时，电流应当与电路串联，并且不应成为电路的负担。小型分流器件(比如电阻)通常会产生小电压，需对其进行放大和/或电平转换。分流电阻相对较低，以便最大程度地减少其负担，并且在某些情况下使功耗最小化。无论何种情况，都面临着处理小电压的挑战。此外，分流器可能不会接地，这就意味着必须以差分方式测量电压，并将该电压进行电平转换。根据应用，电流的变化可能达到很多数量级，从阿安到数安(或更高)都有可能。为了简化选型过程，让我们回顾几种选择及其使用场景。

在电路上插入一个分流器(如图1a所示)，并使用运算放大器缓冲或放大可能是最直接的方法，但这种方法不提供任何电平转换。低端电流检测可以采用这种方法。只需降低分流值同时提高放大器增益(如图1b所示)，即可最小化负担电压；但通常会牺牲噪声和精度性能。将负担电压降为最低的一种更好方法——尤其是存在低电流时——是采用跨导放大器电路(TIA)，亦称为电流-电压转换器(或者I-V转换器)。图1c显示了使用TIA如何等效于在运算放大器周围摆放分流器，其目的在于将负担电压降低至接近于零²。只要电流低于运算放大器的输出限流(通常是mA级别)，它就能起作用。由于负担电压较低且不变，因此通常采用TIA来确保传感器(比如光电二极管)的电流输出具有极其精确的结果。TIA有时候可能无法实现，比如我们希望测量的电流不在负载的接地侧。高端电流检测或测量远程环路中的电流时便是这种情况。此时可使用仪表放大器，该器件便于使用且具备高精度(如图1d所示)。这些器件已成功用于很多高精度电流测量中，包括4 mA至20 mA环路接收器、电能计量和传感器接口(仅举数例)。

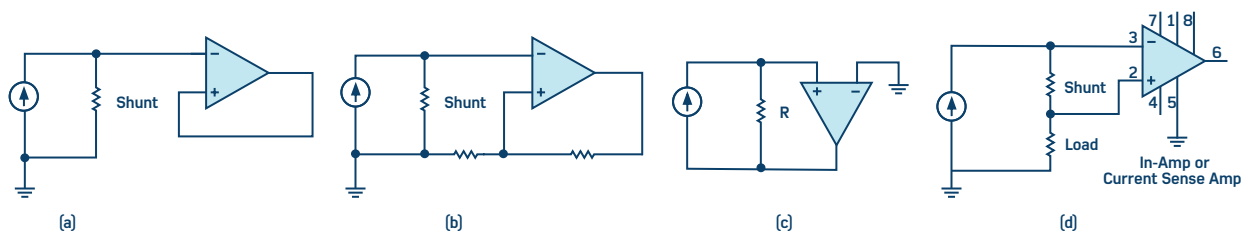


图1. 电流检测拓扑

在一些实例中，分流器叠加到共模电压摆幅上，导致超出传统放大器的电源范围，使系统过于昂贵(比如，需要进行隔离)。与仪表放大器不同，差动放大器和电流检测放大器IC可在较大的换向共模电压存在的情况下测量电流。它们是高性价比且鲁棒的选择，非常适合电机和执行器控制应用。

开始着手新的电流检测设计前，考虑上述选项，并尽可能了解一些在线设计工具，比如光电二极管向导和针对仪表放大器的钻石图工具。如果传感器或线缆电容已知，则光电二极管向导还能用来设计正确补偿型TIA，哪怕光电二极管并不真正需要用到。钻石图工具可以根据分流器工作范围而立即图形化显示仪表放大器的工作区域。或者，请访问EngineerZone®中文技术论坛，了解其他人是怎么做的。希望这些建议能帮助您找出对您的电流检测应用而言最佳的选择。

参考文献

¹ 关于漫画：在本杰明·富兰克林的时代，人们尚未认识到著名的风筝实验是多么的危险。圣彼得堡的一名教授在重复这个实验的时候，一个闪电球通过连杆击中了他的前额，令其当场死亡。
资料来源：Camenzind, Hans。 *Much Ado About Almost Nothing: Man's Encounter with the Electron*. Booklocker.com, 2007年。

² 或者几乎为零，因为放大器失调和折合到输入的误差无法消除。

- [电流检测放大器](#)。ADI公司。
- [EngineerZone®中文技术论坛](#)。ADI公司。
- [仪表放大器](#)。ADI公司。
- [仪表放大器钻石图工具](#)。ADI公司。
- [光电二极管电路设计向导](#)。ADI公司。

Gustavo Castro [gustavo.castro@analog.com] 是马萨诸塞州威明顿市线性和精密技术部门的应用工程师。其主要兴趣是精密信号调理和电子仪器的模拟与混合信号设计。2011年加入ADI公司之前，他在 National Instruments 从事高性能数字万用表和精密直流源设计工作达10年。Gustavo 拥有墨西哥蒙特利技术学院电子系统学士学位和美国东北大学微系统与材料硕士学位。他拥有三项专利。



Gustavo Castro

该作者的其它文章：
[非常见问题解答——第128期](#)，2016年4月

非常见问题解答—第134期 让欧姆先生告诉您问题所在…

作者：Umesh Jayahoman

共享    



问：

在我的系统中，ADC的SPI接口每次读取时都返回0xFF。可能是哪里出错了？

答：

新一代GSPS（每秒千兆采样）ADC（模数转换器）在系统实施中提供了业界领先的性能和可靠性。但是，如果SPI接口每次读取时都返回0xFF，肯定是存在故障。这很可能意味着ADC内部的某些器件没有正常工作。让我们找出故障所在。

新一代的GSPS ADC（例如AD9680）是基于深亚微米65 nm CMOS工艺设计的。为了满足必要的交流性能规范，设计必须适应多个电压域（1.25 V、2.5 V、3.3 V）。通常，具有多个电压域的任何硅器件都需要某种类型的电源时序控制。但是，ADI公司的设计人员内置了一些监控电路，从而让客户能更加轻松地在他们的系统中部署AD9680，而无需任何电源时序控制。

AD9680带有内置的上电复位（POR）保护电路，用于管理所有供电轨。除非此POR电路满足供电轨电平，否则器件将处于复位模式下。在复位模式下，如果SPIVDD的电压为1.8 V、2.5 V或3.3 V，则ADC将在每次读取时通过SPI端口发送0xFF。看起来我们好像快要找到问题的一个突破口了，这就是可靠的老式数字万用表（DMM）。它在检测故障方面可以发挥很大的作用。

首先，请使用DMM检查AD9680不同引脚上的电源电压。就POR电路而言，很可能是其中一个引脚的电压超出了范围。这让问题变得有

点复杂。请参见图1，它显示AD9680-1250的方框原理图，时钟频率为1.25 GHz。初看原理图似乎一切正常。其中没有显示去耦电容，也没有显示其他电源域。重点是1.25 V域，因为它是最小的电源电压。

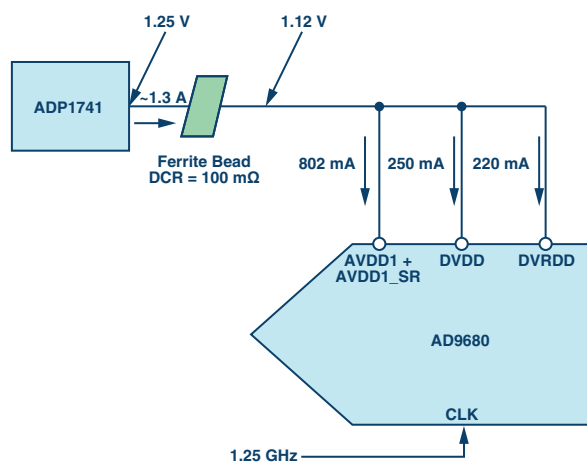


图1. 使用ADP1741 LDO驱动AD9680上的1.25 V域。

ADP1741应该有足够的空间，为连接到1.25 V电源的所有域供电。但是，导致此处问题的祸首既不是LDO，也不是ADC，而是被忽视的铁氧体磁珠。通常，铁氧体磁珠用于在电源网络中为进入特定设备的所有电源进行滤波。铁氧体磁珠的一个经常被忽略的参数是DCR（直流电阻）。而我们为什么必须关注DCR呢？因为这是一位名叫乔治·西蒙·欧姆的先生说的。

欧姆定律告诉我们，通过某段导体两点之间的电流跟这两点之间的电压成正比。因此，ADP1741 LDO输出的测量值可能为1.25 V，这一数值听起来没有问题。但是，如果您测量ADC引脚的电压或铁氧体磁珠另一端的电压，DMM的读数为1.12 V（假定标称电流）。这正是ADC SPI读取0xFF的真正原因。保护电路显然认为AD9680内部的电压异常。

那么有什么解决方法呢？有多个选项：

1. 选择不使用铁氧体磁珠。这样做可能会让设计更易受噪声干扰，也可能不会。
2. 上调LDO输出电压，以便将铁氧体磁珠两侧的IR压降纳入考量。但是，如果没有拉取适当大小的电流，则AD9680可能承受过大电压。

3. 选择具有相同阻抗和载流能力, 但DCR更低 (小于50 mΩ) 的铁氧体磁珠。
4. 将电压输出划分为相应的域 (AVDD1、AVDD1_SR、DVDD、DRVDD), 并使用具有较低DCR的铁氧体磁珠, 以确保适当的工作电压。

图2显示了以上讨论的选项2和选项4。选项4提供了最佳平衡。但是, 它会增加物料单 (BOM) 成本, 我们必须考虑到这一点。选项4提供 AVDD、DVDD和DRVDD域之间的滤波, 从而提供更高的抗扰度。

因此, 在您下一次插入ADC并为其提供时钟信号时, 如果发现它无法工作, SPI在每个读取周期都返回0xFF, 那么您也许应该感谢欧姆先生。在这种情况下, 您的首选工具应该是历史悠久的DMM, 而非示波器, 也无需求助于应用工程师。铁氧体磁珠当然能够为系统提供出色的抗扰度。但是, 如果没有正确进行选择, 又忽视了欧姆定律, 那么这个小器件可能导致严重的问题, 影响ADC性能在系统中的实现。

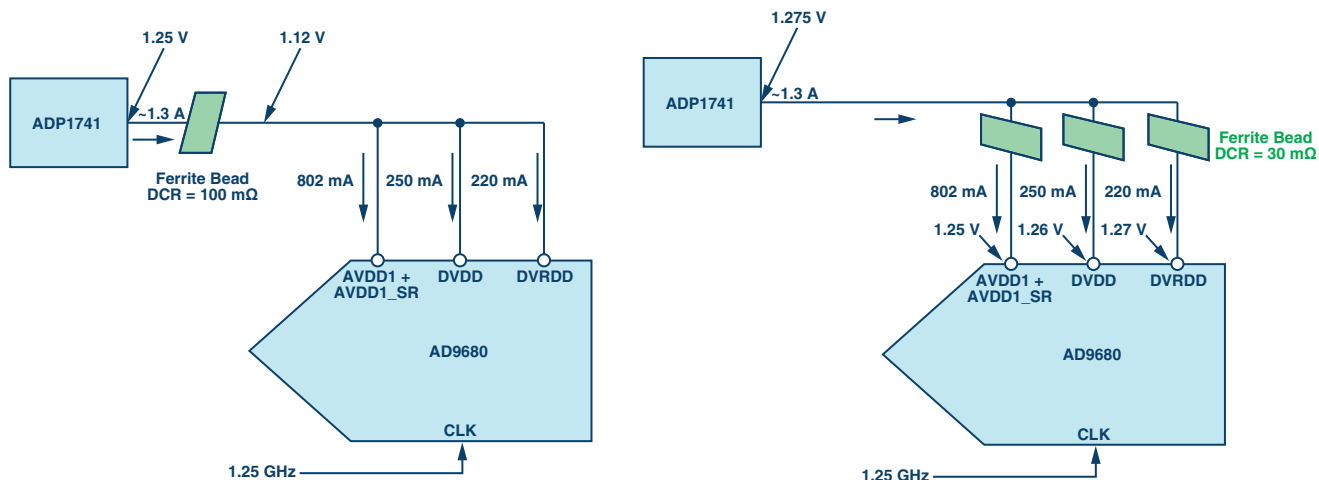


图2: 选择和使用铁氧体磁珠为AD9680供电的不同选项。

Umesh Jayamohan [umesh.jayamohan@analog.com] 是ADI公司高速转换器部 (位于北卡罗来纳州格林斯博罗) 的应用工程师, 于2010年加入ADI公司。Umesh于1998年获得印度喀拉拉大学电气工程学士学位, 于2002年获得美国亚利桑那州立大学电气工程硕士学位。



Umesh Jayamohan

该作者的其它文章:

非常见问题解答—
第129期, 2016年5月
谁消耗了我的dB?

非常见问题解答—第135期 放大器 R_F : 先斟酌, 再选择!

作者: Tina Collins

共享    



问:

我正在为我的精密信号路径选择运算放大器。速度是不是越快越好?

答:

为单端电压反馈型和全差分放大器选择反馈电阻(R_F)时, 需要考虑系统要求。选择 R_F 时应权衡考虑功耗、带宽和稳定性等因素。如果速度很关键, 正如非常见问题解答第122期“[关于电压反馈型电阻的真相](#)”中所讨论的结论, 建议采用数据手册中的 R_F 值。如果功耗很关键, 并且系统要求较高的增益, 则较大的 R_F 可能是正确的选择。

R_F 的选择随着增益的提高而增大。增益较高时, 放大器内部电容和反馈电阻之间的失稳效应减弱。当增益提高时, 放大器对增益峰化不太敏感。

图1的示例显示ADA4807-1归一化频率响应的实验室结果, ADA4807-1是具有低噪声、轨对轨输入和输出的电压反馈型放大器, 采用同相配置, R_F 为10 k Ω , 增益分别为11 V/V、21 V/V和31 V/V。

小信号频率响应中的峰化程度表示不稳定性。将增益从11 V/V提高到31 V/V会使峰化小于1 dB。这意味着 R_F 为10 k Ω 的放大器具有充足的相位裕量, 在较高增益下较稳定。

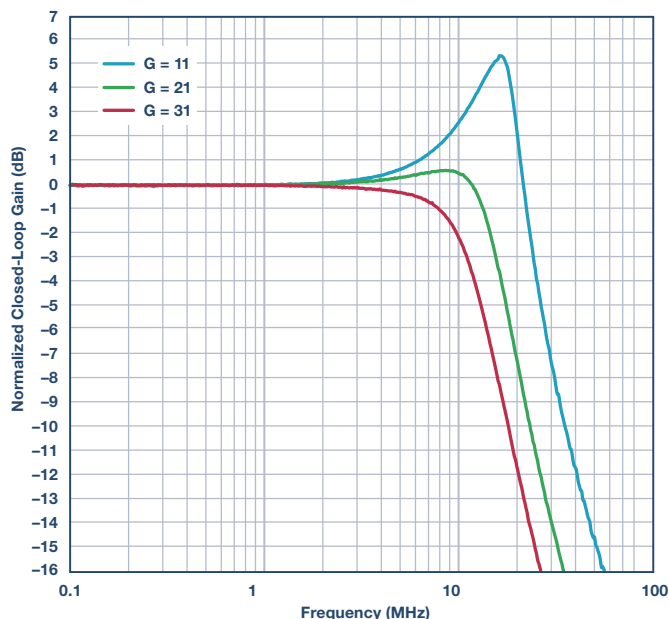


图1. $R_F = 10$ k Ω 时不同增益的实验室结果。 $V_S = \pm 5$ V, $R_{LOAD} = 1$ k Ω , 增益分别为11 V/V、21 V/V和31 V/V。

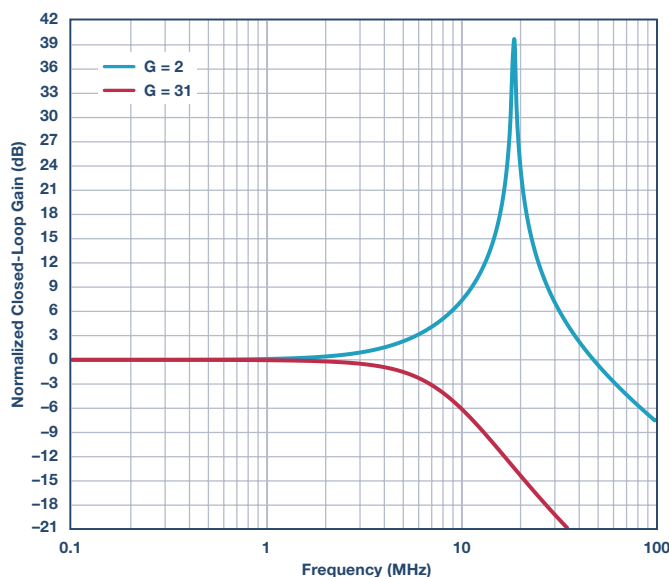


图2. 使用ADA4807 SPICE模型的仿真结果。 $R_F = 10$ k Ω , $V_S = \pm 5$ V, $R_{LOAD} = 1$ k Ω , 增益分别为2 V/V和31 V/V。

在实验室中验证电路不是检验潜在不稳定性的强制步骤。图2显示使用SPICE模型的模拟结果，增益分别2 V/V和31 V/V。其中显示使用大增益电阻（如增益为2 V/V的10 k Ω 电阻）的不稳定性，并对比具有相同 R_f 但增益为 31 V/V的情况。图3显示时域中增益为11 V/V、21 V/V和31 V/V的结果。

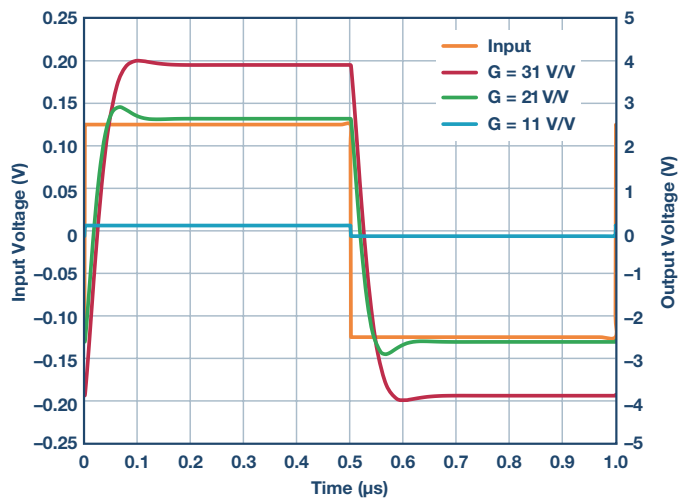


图3. 使用ADA4807 SPICE模型的脉冲响应仿真结果。 $V_s = \pm 5\text{ V}$, $R_f = 10\text{ k}\Omega$, $G = 11\text{ V/V}$, 21 V/V 和 31 V/V , $R_{LOAD} = 1\text{ k}\Omega$ 。

选择 R_f 时进行系统权衡考量。为了充分实现系统的性能，选择的 R_f 是否合适取决于稳定性、带宽和功耗等系统要求。

Tina Collins [Tina.Collins@analog.com]是马萨诸塞州威明顿市线性产品和技术部门的应用工程师。她的主要兴趣是高速放大器的模拟和混合信号设计。Tina于2001年加入ADI。2013年成为应用工程师前，她主要从事高速放大器的开发和测试工作。Tina于2001年获得佛罗里达大学电气工程学士学位，2010年获得东北大学电气工程硕士学位。

非常见问题解答—第136期 实现精密电流输出并非难事

作者: James Bryant

共享    

问:

要实现非线性负载电阻的精确电流输出,我该如何设计这样的电路?



答:

设计电流输出器件并不难。很多简单的电路都能将单极性恒电流送入可变负载或非线性负载。双极性电路方案则受到较多限制,但也很简单。

最近,我需要为某些LED灯设计电源。有一些工程师朋友认为我在设计允许LED调光的可变电流源时会遇到一些困难。事实上,我只是简单地改装了笔记本电脑的“黑砖头”电源(花几美分从跳蚤市场买的)就搞定了。¹

如果放大器的输入也是一个恒定电流源(即电流值不随负载而变化的电流),则通常只需要采用单芯片上(以确保温度匹配)两个匹配的双极结型晶体管(BJT)构成一个电流镜。电流施加在两个基极和一个集电极上,两个发射极接地,另一集电极则流过相等的电流—稍微复杂一些的安排可以改善性能,但是基本电路往往足矣。

匹配的NPN型BJT晶体管比匹配的PNP型晶体管更易获得,但后者也是可以买到的。对于从正电源流向接地源的电流,电流镜可以采用两个匹配的PNP型晶体管以获得流向接地负载的镜像电流,—但是,也有一些快速电流镜的动态范围达 10^6 (1,000,000:1),如ADL5315和ADL5317。²

对于电压输入,您只需要一个运算放大器、一个晶体管(FET或BJT)和一个电阻。输入信号施加到运算放大器的同相输入端,运算放大器驱动晶体管的栅极/基极,电阻一端接地,另一端连接运算放大器的反相输入端和源极/射极,输出电流从漏极/集电极流出。

这些电路通常都要进行接地处理,而其负载会连接到一个直流电源。需使用NPN/N通道还是PNP/P通道器件取决于电源极性。如果电流必须驱动一个接地负载,则可将电路连接到电源轨—但是信号输入需要进行电平转换。¹

如果需要双极性电流输出,则可使用标准电压放大器(可能是运算放大器)通过阻值较小的电流感应电阻驱动负载。放大器的负反馈信号来自跨接在这个电阻两端的电流感应放大器。电源电压必须足以在最差的负载偏置条件下将最大期望电流送入最大负载。

如果一个电路需在可变电压下得到固定的电流负载,则可采用一个耗尽型JFET,并在其源极和栅极之间连接一个电阻,从而构成一个非常简单的(但温度不是很稳定)两端恒流器件。—栅极和漏极即为器件的两个端(如采用N通道JFET,则漏极为正,如采用P通道JFET,则漏极为负)。其电流通过调节电阻来设置。

下面提到的短文详细介绍了上述电路,并附有图表,但精确型电流输出放大器的基本原理其实很简单。¹

当我刚开始写这篇文章时,我本打算描述如何使用一个运算放大器、一个精密参考电压源、三个电阻和一个电容来构建一个两端浮动电流源,但既然ADI公司和凌力尔特公司现已宣布合并,我将

推荐一个集成式解决方案。凌力尔特公司的产品目录中已含有两款现成的此类器件，一多年来我经常在个人项目中使用这些器件，但我从未在为ADI公司撰写的文章中提及此事，当然，我必须如此。而现在我很高兴有机会向大家介绍。

它们其实是三端器件——在负电源和参考引脚之间，以及负输出和负电源之间分别外接一个电阻，以此来决定电流。LT3092³的输出电流范围是500 μ A至200 mA，而LT3083⁴的输出电流范围是500 μ A至3 A。

参考文献

¹ James Bryant。“[电流输出电路技术为您的模拟工具箱添加多样性](#)。” *模拟对话*，2014年4月。ADI公司。

² [AD5315数据手册/AD5317数据手册](#)。ADI公司。

³ [LT3092数据手册](#)。凌力尔特公司。

⁴ [LT3083数据手册](#)。凌力尔特公司。

James Bryant [james@jbryant.eu] 自1982年起担任ADI公司的欧洲应用经理，直至2009年退休为止。至今仍从事撰写和咨询工作。他拥有英国利兹大学的物理学和哲学学位，同时还是注册工程师 (C.Eng.)、欧洲注册工程师 (EurEng)、电机工程师协会会员 (MIET) 以及对外广播新闻处 (FBIS) 会员。除了热情钻研工程学外，他还是一名无线电爱好者，他的呼叫代号是G4CLF。



James Bryant

该作者的其它文章：
[器件失效的元凶是什么？](#)
[第50卷第4期](#)

非常见问题解答—第137期 ADC也会精神错乱?

作者: David Buchanan

共享    

问:

我用你们的ADC做测试时,起初很顺利,但后来却突然得到一些奇怪的FFT结果。这是怎么回事呢?



答:

最近我收到客户的这个问题,并且很快将其解决。下面的FFT结果展示了这位设计工程师的问题:

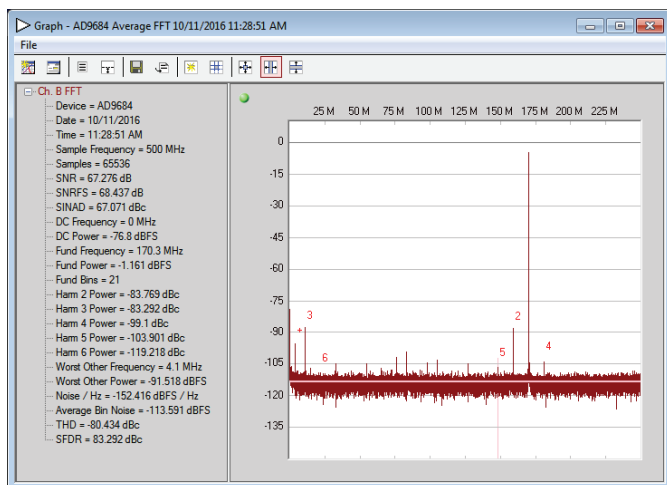
根据客户的报告,这些FFT结果不仅看起来很离奇,而且还很不一致。这种状态也符合我对该问题的最初猜测:因为时钟源被关闭或没有连接时钟源,转换器的输入采样时钟接收器自身发生振

荡。如果连接时钟的电缆不连续或信号路径中的元件不太可靠,也有可能出现该状态。我说过,这个问题很快就得到了解决,因为类似的结果我已见过许多次。在此工作条件下您还可能会见到其他FFT结果,如图2所示:

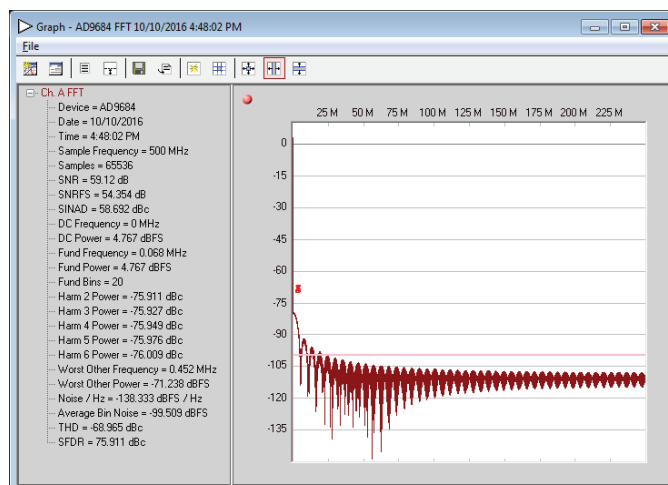
在几乎所有应用中,您都需要采样时钟输入为单频信号。观察频域部分可以发现,因相位或热噪声、频率不稳或无用频率成分而引起的任何变化,都会导致采样时钟和模拟输入信号之间的预期关系失常。关于微小的相位噪声或时钟调制如何导致输入信号在采样时失真的一些常见示例,请参阅应用笔记AN-756。

造成这种情况的罪魁祸首是什么呢?高速ADC的采样时钟输入通常是具有相同共模偏置的差分输入,并且接收器具有很高的增益。因此,若没有施加差分信号,则这些输入都处于相同的偏置电压下,任何非共模噪声都会导致采样时钟接收器发生振荡。在此情况下,产生的震荡将不是单纯的频率(如果是,则属于一种较理想的特性)。该频率将会随机变化。当采样时钟频率随机变化时,模拟输入的能量将分布于奈奎斯特带宽频域。

大多数情况下,您只需认识到这一点,并恢复预期时钟参考信号,即可继续测试。但是,如果您想要验证这个问题,请观察ADC的数据时钟输出(DC0)(注意该方法不适用于JESD204B的输出)。此信号通常是ADC采样时钟的一个延迟版,或采样时钟的分频版(如果你使用任何可以抽取数据率的数字特性)。对于图1中的正常和异常FFT结果,相应的数据时钟输出如图3所示。



(a)

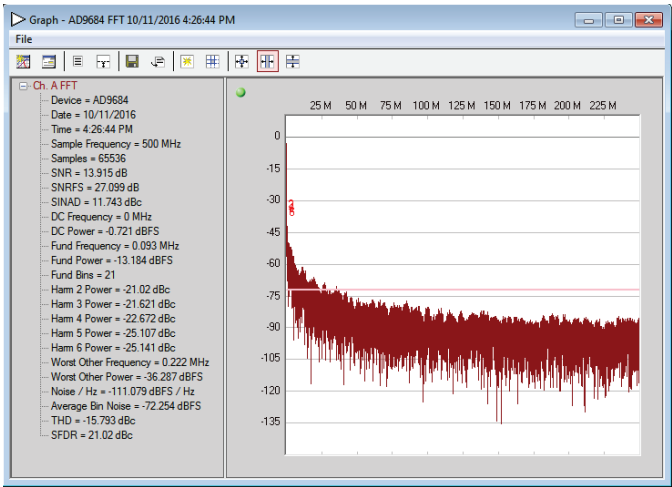


(b)

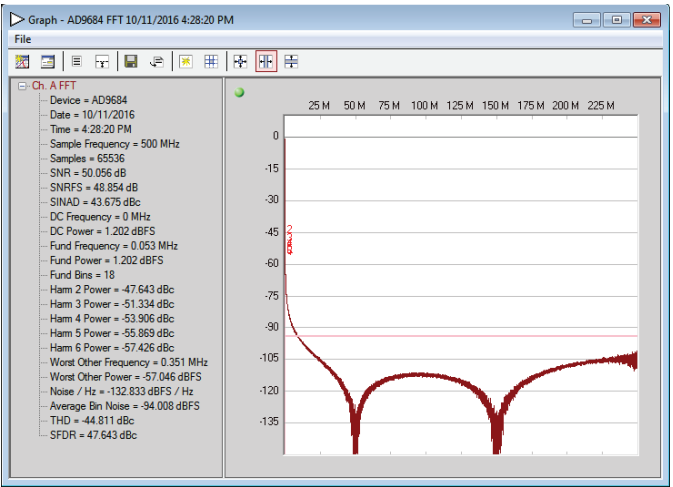
图1. AD9684 ADC采样的正常和异常FFT结果, 采样条件: 500 MSPS, 170.3 MHz, $A_{IN} = -1$ dBFS。

可以看到，其周期是变化的，这与我们预料的情况一致。当然，我明白为什么您在首次（甚至是最初几次）碰到这种问题时没有认识到此原因。因为从面板数值来看，试验台似乎是正常工作的，而

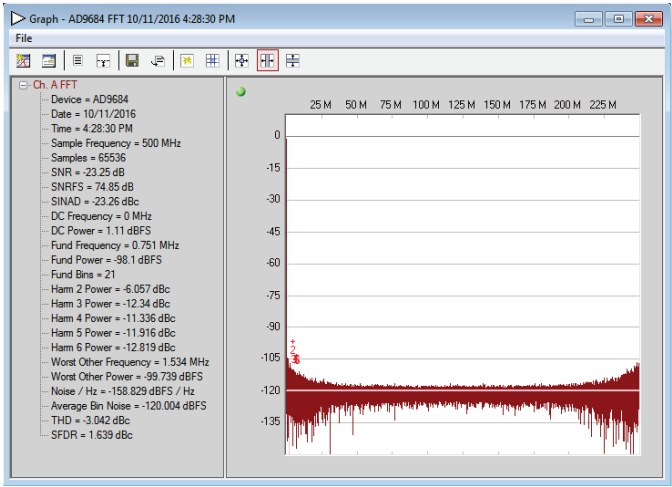
测试结果却突然混乱。是ADC坏了？是数据采集发生了混淆？是软件已损坏？都不是，只是因为缺少一个信号源而已。



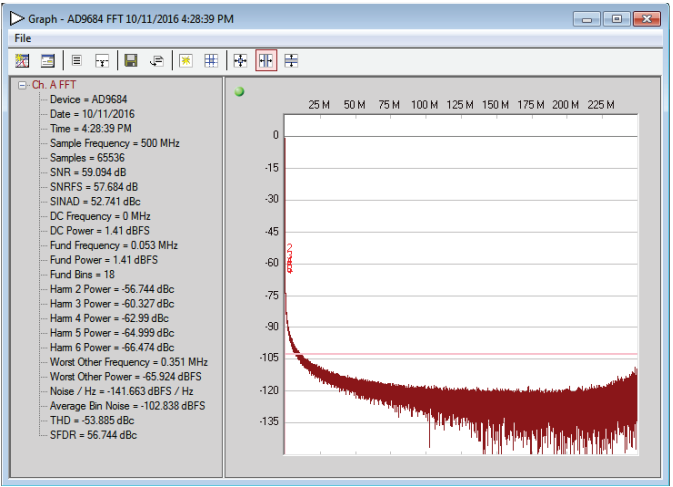
(a)



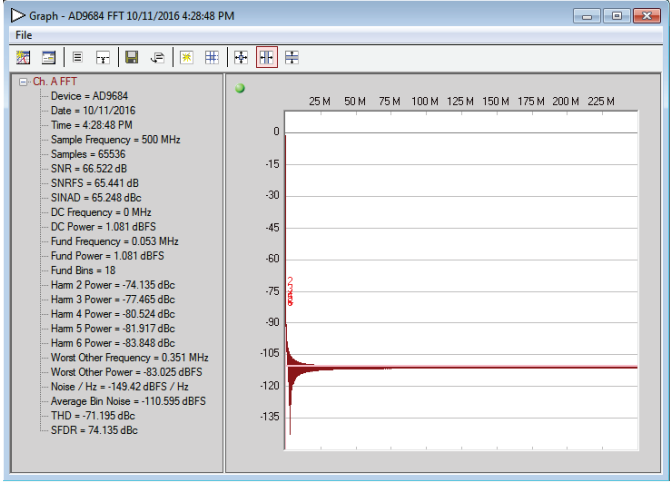
(b)



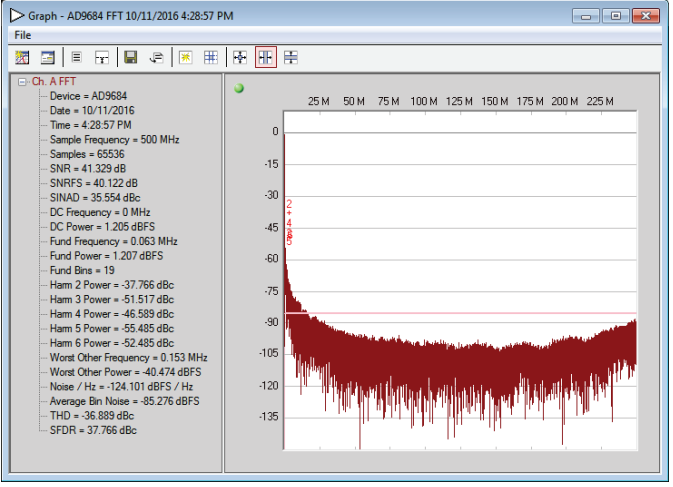
(c)



(d)

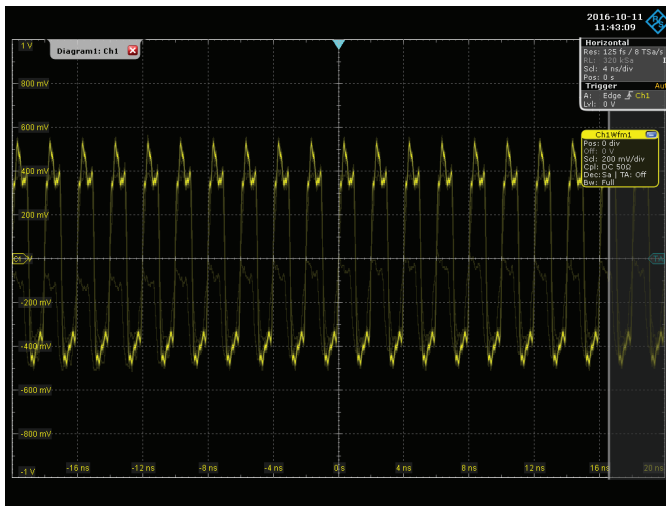


(e)

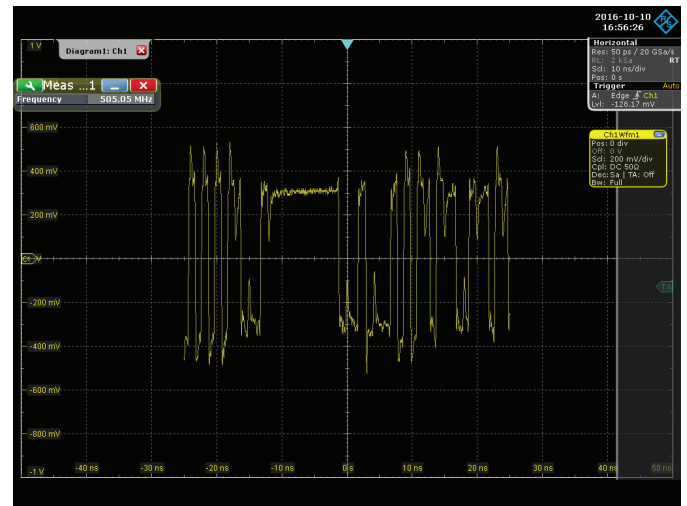


(f)

图2. 不稳定时钟振荡的采样FFT结果。



Output Clock for Good FFT Result



Output Clock for Bad FFT Results

图3. 图1所示两种FFT情况对应的ADC数据时钟输出。

David Buchanan [david.buchanan@analog.com]于1987年获得美国弗吉尼亚大学电子工程学士学位。他先后在STMicroelectronics、Adaptec和Analog Devices从事市场营销和应用工程工作,熟悉各种高性能模拟半导体产品。他目前是ADI公司高速转换器产品线(美国北卡罗来纳州格林斯博罗)的资深应用工程师。



David Buchanan

非常见问题解答—第138期

该噪声会让您夜不能眠

作者：Gustavo Castro

共享    

问：
我能测量的最小电压是多少？



答：
我作为工程师的第一个项目是测量生产中的6½位数字万用表的建立时间。这似乎没什么难度，我只需弄清最终建立值，然后反向求解可检测的最小变化是多少。一切准备妥当，我输入短路，开始增加孔径时间¹。同预期一样，噪声开始下降，达到一定程度后便停止下降，基线一直前进。我已经消除了外部噪声源、热电动势，甚至空调通风口的气流声。这些随机波动的噪声来自电路内部。但在消除了大部分宽带噪声之后，还有一种噪声残留不去。任何做过这种实验的人都会注意到这一限制。与常理相反的是，我们发现晚些停止下降的噪声比早些停止时还要高。发生这种现象时，我们便知道测量处于1/f噪声区域。

这种1/f噪声（或闪烁噪声）是精密测量最普遍的限制。之所以取这个名称，是因为其功率谱密度与频率成反比，如下式所示：

$$\text{噪声功率}(f) = \left(\frac{k}{f^\alpha}\right)$$

其中，k为幅度系数，α为大于0的指数，但在基本形式中，α = 1。该噪声最终会小于宽带噪声，产生一个转折频率，如图1所示。在电子电路之外的领域，比如地球转动、经济指标和生物系统等，也已发现此类噪声存在的证据。虽然最聪明的科学家也不知道其根本原因是什么，但若要进行低电平测量，我们必须懂得如何减轻其影响。

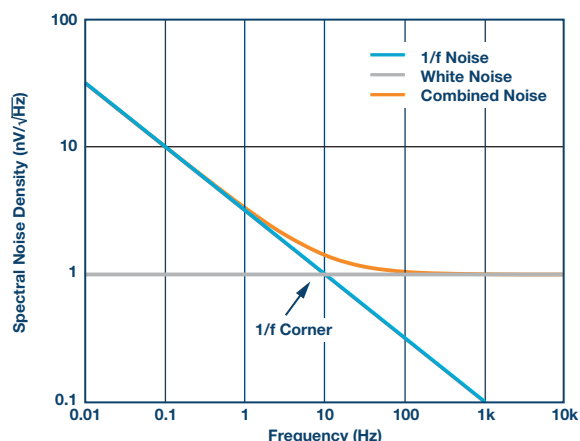


图1. 低噪声电子器件的典型噪声谱密度图

让我们从现成器件开始。现有最高灵敏度的ADC芯片是AD7177-2，其在5 SPS时的噪声为200 nV p-p。但是，在ADC之前添加一定的增益，便可实现更好的性能。我们需要一种既有低噪声特性又有低1/f转折频率的放大器。最简单的办法是查看数据手册上的0.1 Hz到10 Hz噪声规格，它相当于以10 Hz带宽记录测量结果10秒。

如果您留意的话，可能知道运算放大器AD797被用于人类首次探测引力波的LIGO实验。AD797在0.1 Hz到10 Hz范围的噪声规格为50 nV p-p (8 nV rms)。最低噪声仪表放大器AD8428只有40 nV p-p (7 nV rms)。这些放大器采用双极性工艺制造，如果配合较大源电阻（包括增益电阻）使用，其电流噪声可能相当大，而且电流噪声也有1/f转折频率！另外别忘了，电阻本身可能产生与电流相关的过量噪声，这是由其构造决定的。金属箔和线绕电阻的噪声系数往往是最低的。

避开1/f噪声的一个巧妙方法是将信号调制到没有1/f噪声的区域，然后进行解调。这一招被称为“斩波稳定”，已使用数十年，它把1/f噪声移动到其他频段，以便能够将其轻松滤除。诸如ADA4528-1和ADA4522-1之类的零漂移运算放大器利用这种技术（及其他方式），获得了大约100 nV p-p (16 nV rms)的0.1 Hz至10 Hz噪声，其中大部分是由白噪声引起的。一个更简单的办法是并联多个放大器以达到更低的噪声水平，因为这相当于对多个不相关的噪声源求均值。

基本要旨是您可以利用现成器件检测到比10 nV低一点的信号；如果并联多个放大器，检测精度可接近1 nV水平。要检测比这还小的信号，必须采用特殊技术（成本可能非常高）。但不管怎么做，1/f都会以某种方式重新出现。

那么,要是长时间记录多个测量结果,情况会怎样? $1/f$ 噪声是否会
让这成为不可能完成的任务? 这么说吧:即使从宇宙大爆炸那一
刻起开始记录AD797噪声,一直到大家读到这篇文章时为止ⁱⁱ,其结
果也只比最近10秒测得的结果大3倍ⁱⁱⁱ。因此,我可不会为此而失眠。

参考文献

ⁱ数字万用表的孔径时间是指信号求积分或均值的时间间隔。

ⁱⁱ假设自宇宙大爆炸以来已经过 4.32×10^{17} 秒。

ⁱⁱⁱ这只是假设,没有证据表明 $1/f$ 噪声在如此长的时间内会遵循该
曲线。当测量间隔延长时,老化和其他因素就会开始产生影响。

Gerstenhaber, Moshe, Rayal Johnson和Scott Hunt。“无烦恼,高增益:
构建具有纳伏级灵敏度的低噪声仪表放大器”。模拟对话,第49
卷,2015年5月。

Horowitz, Paul和Winfield Hill。《电子的艺术》。剑桥大学出版社,1989年。

Motchenbacher, C. D.和F. C. Fitchen。《低噪声电子设计》。John Wiley &
Sons, Inc., 1973年。

Seifert, Frank。“电阻电流噪声测量”。开放获取LIGO文档, LIGO-
T0900200。

“宇宙中传来的神秘嘈声”。ADI公司。

van der Ziel, Aldert。“电子器件 $1/f$ 噪声的统一表示:基波 $1/f$ 噪声源”。
IEEE论文集,第76卷第3期,1988年3月。

Weissman, M. B。“凝聚态物质中的 $1/f$ 噪声和其他慢速非指数式动
力学”。现代物理评论,1988年。

West, Bruce和Michael Shlesinger。“自然现象中的噪声”。美国科学家,
78(1), 1990年。

Gustavo Castro [gustavo.castro@analog.com] 是马萨诸塞州威明
顿市线性和精密技术部的应用工程师。其主要兴趣是精密信号调理
和电子仪器的模拟与混合信号设计。2011年加入ADI公司之前,他在
National Instruments从事高性能数字万用表和精密直流源设计工
作达10年。Gustavo拥有墨西哥蒙特利技术学院电子系统学士学位和
美国东北大学微系统与材料硕士学位。他拥有三项专利。



Gustavo Castro

该作者的其它文章:
[电流检测常识](#)
[第50卷第3期](#)

非常见问题解答—第139期

误入歧途的陀螺仪

作者：Ian Beavers

共享    



问：

我听说陀螺仪航向的漂移误差可能会随时间推移而累积。我的IMU会发生这种问题吗？

答：

测量角速率的MEMS陀螺仪有多个误差贡献因素，偏置不稳定性是其中之一。然而，与提供增强性能的分立器件相比，惯性测量单元(IMU)具有多方面优势。六自由度IMU由多个惯性MEMS传感器组成，这些传感器经过温度补偿和校准，对齐在正交轴上。内置三轴陀螺仪测量绕一个已知点的旋转，而三轴加速度计测量位移。后处理步骤利用数字信号处理器或微控制器执行，从而在内部实现传感器融合。

陀螺仪会受偏置不稳定性影响，由于器件固有的不足和噪声，陀螺仪的初始零点读数会随时间漂移。偏置可重复性可以在IMU的已知温度范围内进行校准。然而，恒定偏置不稳定性积分会引起角度误差。此类误差会随着陀螺仪旋转或角度估计的长期漂移而累积。漂移的不良后果是航向计算的误差会持续增加而不减退。加速度计则相反，其对振动和其他非重力加速度敏感。

引起陀螺仪漂移的主要原因是两个因素的结合：一个是慢速变化的接近DC的变量，称为偏置不稳定性；另一个是较高频率的噪声变量，称为角度随机游走(ARW)。这些参数的大小用每单位时间的旋转角度来衡量。偏航轴对此漂移最为敏感。俯仰（姿态）和滚动轴的相当一部分陀螺仪漂移可以在IMU内部予以消除，即利用加速度计的反馈结果监控相对于重力的位置。在IMU内部利用低通或卡尔曼滤波器对陀螺仪输出进行滤波，也是广泛采用的消除部分漂移误差的方法。

理想情况下，校正所有轴的陀螺仪漂移需要两个基准。九自由度IMU通常会提供额外的磁力计传感器——大约三轴。磁力计检测磁场相对于地磁北极的强度。此类传感器可以与加速度计数据一同使用，作为另一个外部基准，用来降低陀螺仪漂移误差对偏航轴的影响。然而，设计适当的空间磁力计可能不如加速度计可靠，因为有很多东西会产生与地磁大小差不多的磁场。

另一种更有效的长期漂移消除方法是对陀螺仪实施零角速度更新。只要知道器件处于完全静止状态，便可将相应轴的陀螺仪偏移归零。因具体应用不同，这样的机会有很大差异。但只要系统处于重复出现的安静状态，例如汽车怠速、自主机器人静止或人跨脚步之间的时间，就可以进行归零调整。

当然，一开始便在设计中使用偏置不稳定性最小的先进IMU，可以最直接地降低陀螺仪漂移。要测量陀螺仪的恒定偏置误差，可以在器件未旋转时，获取输出在较长时间内的平均值。IMU艾

伦方差曲线显示陀螺仪漂移（每小时旋转度数）与积分时间(τ)的关系。它一般是以对数-对数比例尺绘制的。ADIS16490是ADI高性能战术级IMU产品系列中的最新产品。ADIS16490的运动中偏置稳定度仅为每小时1.8°。参见图1所示的ADIS16490艾伦方差曲线，1小时点（3600秒）对应的误差为1.8°。

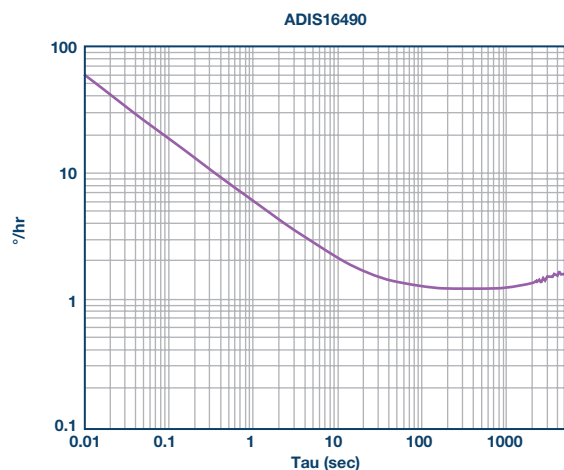


图1. ADIS16490陀螺仪艾伦方差根

Ian Beavers [ian.beavers@analog.com] 是ADI公司自动化、能源和传感器部（美国北卡罗来纳州格林斯博罗）的产品工程经理。他于1999年加入公司。Ian拥有超过19年的半导体行业工作经验。Ian于美国北卡罗来纳州立大学获得电气工程学士学位和格林斯博罗分校M.B.A.学位。



Ian Beavers

该作者的其它文章：
[并行传感器提高倾斜测量精度](#)
 第50卷, 第3期

非常见问题解答—第140期

说变就变！通过DDC魔法乘以ADC的虚拟通道数

作者：Umesh Jayamohan

共享    



问：

我购买了一个双通道ADC，并配置成数字下变频器。但现在有人说其实我有四个转换器!!!难道是我买数据转换器时没留神参加了“买一赠一”活动?

答：

自从第一枚单片式硅基模数转换器(ADC)诞生以来，ADC技术一直紧跟硅加工技术快速发展的步伐。这些年来，硅加工技术已发展到非常高的程度，现在已经能采用经济的方式设计具有很多强大数字处理功能的ADC。早先的ADC设计使用的数字电路非常少，主要用于纠错和数字驱动器。新一代GSPS(每秒千兆样本)转换器(也称为RF采样ADC)利用成熟的65 nm CMOS技术实现，可以集成许多数字处理功能来增强ADC的性能。

当采样速率(在GSPS范围内)较高时，庞大的数据负载(每秒比特数)也随之而来。就以AD9680为例，这是一款14位、1.25 GSPS/1 GSPS/820 MSPS/500 MSPS JESD204B双通道模数转换器。在达到最高采样速率1.25 GSPS时，ADC数据流为

$$14 \text{ bits} \times 2 \text{ converter channels} \times 1.25 \text{ Gbps} = 35 \text{ Gbps}$$

这样的数据量将需要使用大量的LVDS路由通道来提取数字数据。为便于实现如此庞大的吞吐量，JESD204B标准应运而

生。JESD204B是一种高速数据传输协议，采用8位/10位编码和加扰技术，旨在确保足够的信号完整性。针对JESD204B标准，总吞吐量变为

$$16 \text{ bits} \times 2 \text{ converter channels} \times \left(\frac{10}{8}\right) \times 1.25 \text{ Gbps} = 50 \text{ Gbps}$$

通过使用JESD204B标准，以每通道12.5 Gbps对四个高速串行通道上的数据吞吐量进行划分。将其与LVDS接口(其中线路速率电容约为1 Gbps/通道)比较，芯片可能需要超过28对!

快速查阅AD9680数据手册可以发现，就连设置链路都要面对一大堆字母组合。早先的LVDS ADC比较易于实现，而新一代JESD204B ADC则稍微复杂一些。如果考虑到内部数字下变频器(DDC)的设置，则会更加复杂。尽管如此，ADC设置主要取决于三个字母：

L = 每条JESD204B链路的通道数

M = 每条JESD204B链路的转换器数

F = 每条JESD204B链路中每帧数据的8位字节数

就以AD9250为例，这是一款14位、250 MSPS JESD204B双通道模数转换器。图1显示了AD9250采用默认设置的框图。

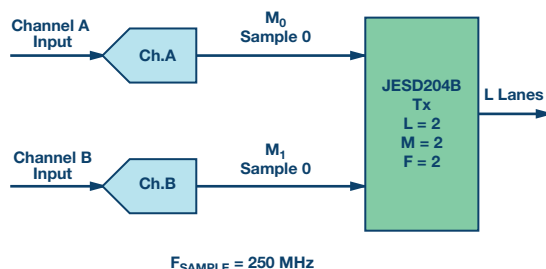


图1. 设置AD9250。

在此设置中，由于AD9250中没有其他数字处理任务，所以JESD204B链路(JESD204B发射器)一目了然。对于JESD204B链路来说，通道A为转换器“0”(M₀)，而通道B为转换器“1”(M₁)，这就意味着“M”的值为2。此设置的总线路速率为

$$\text{Line Rate} = \frac{M \times N' \times \left(\frac{10}{8}\right) \times F_{OUT}}{L} =$$

$$\frac{2 \times 16 \times 1.25 \times 250 M}{2} = 5 \text{ Gbps/lane}$$

将其与采样速率为1 GSPS的AD9680进行比较—在后面这种情况下，有两个数字下变频器(DDC)用于复数(I/Q)设置。图2显示AD9680使用数字下变频器(DDC)对1 GSPS采样数据进行4倍抽取。因此，输出采样速率(F_{OUT})为250 MSPS。

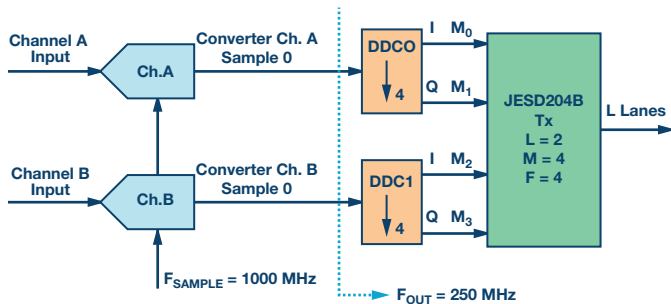


图2. 设置AD9860-1000, 两个DDC设为4倍抽取。

从图2中可以明显看出，AD9680可以通过内部数字下变频器(DDC)有效降低采样速率。由于每个DDC输出一个16位数据流，此时实际的(物理的)转换器位流已与JESD204B字母汤中的“M”参数互不相干。依照标准，M为每条链路的转换器数。

表2. AD9680 ADC的JESD204B输出接口配置选项

支持的虚拟转换器数	芯片工作模式	芯片Q忽略	虚拟转换器映射							
			0	1	2	3	4	5	6	7
1至2	全带宽模式	实数或复数	ADC A 样本	ADC B 样本	未用	未用	未用	未用	未用	未用
1	一个DDC模式	实数(仅I)	DDC 0 I 样本	未用	未用	未用	未用	未用	未用	未用
2	一个DDC模式	复数(I/Q)	DDC 0 I 样本	DDC 0 Q 样本	未用	未用	未用	未用	未用	未用
2	两个DDC模式	实数(仅I)	DDC 0 I 样本	DDC 1 I 样本	未用	未用	未用	未用	未用	未用
4	两个DDC模式	复数(I/Q)	DDC 0 I 样本	DDC 0 Q 样本	DDC 1 I 样本	DDC 1 Q 样本	未用	未用	未用	未用
4	四个DDC模式	实数(仅I)	DDC 0 I 样本	DDC 1 I 样本	DDC 2 I 样本	DDC 3 I 样本	未用	未用	未用	未用
8	四个DDC模式	复数(I/Q)	DDC 0 I 样本	DDC 0 Q 样本	DDC 1 I 样本	DDC 1 Q 样本	DDC 2 I 样本	DDC 2 Q 样本	DDC 3 I 样本	DDC 3 Q 样本

在修改后的情形中，“M”变成一个“虚拟”转换器的参数。虽然从物理上看AD9680只有两个ADC通道(A与B)，但是当DDC启用复数输出模式后，就会有四个不同的(16位)数据流通向JESD204B接口。对于JESD204B接口来说，这就相当于此时有四个转换器在发送位流。所以，“M = 4”或转换器乘法发挥了作用。在这种情况下，输出线路速率变为

$$\text{Line Rate} = \frac{M \times N' \times \left(\frac{10}{8}\right) \times F_{OUT}}{L} =$$

$$\frac{4 \times 16 \times 1.25 \times 250 M}{2} = 10 \text{ Gbps/lane}$$

这里可以明显看出AD9680 JESD204B接口的灵活性，因为它提供了两个可用选项，具体取决于接收逻辑(ASIC或FPGA)对线路速率的可接受性。表1列出了图2所示AD9680设置中JESD204B接口的可用选项。

表1. AD9680 ADC的JESD204B输出接口配置选项

# 虚拟转换器M	# 每链路的通道数L	# 每帧的8位字节数F	线路速率(Gbps/通道)
4	4	2	5
	2	4	10

对于双通道ADC(如集成四个DDC的AD9680)，表2显示了用于各种配置的虚拟转换器映射。

Umesh Jayamohan [umesh.jayamohan@analog.com]是ADI公司高速转换器部门(位于北卡罗来纳州格林斯博罗)的应用工程师，于2010年加入ADI公司。Umesh于1998年获得印度喀拉拉大学电气工程学士学位，于2002年获得美国亚利桑那州立大学电气工程硕士学位。



Umesh Jayamohan

该作者的其它文章：

[让欧姆先生告诉您问题所在...](#)

[第50卷第4期](#)

获取工学新动态，激发设计新思路！

通过订阅模拟对话，最先获取解决实际设计挑战所需的最新技术、应用和系统级见解。请务必告知您的朋友！

analog.com/cn/analogdialogue



EngineerZone®支持社区

与社区中的ADI技术专家互动，提出您棘手的设计问题，浏览我们丰富的知识库。

ezchina.analog.com



中国技术支持中心

电话: 4006 100 006

邮箱: china.support@analog.com

全球总部
One Technology Way
P.O. Box 9106, Norwood, MA
02062-9106 U.S.A.
Tel: (1 781) 329 4700
Fax: (1 781) 461 3113

大中华区总部
上海市浦东新区张江高科技园区
祖冲之路 2290 号展想广场 5 楼
邮编: 201203
电话: (86 21) 2320 8000
传真: (86 21) 2320 8222

深圳分公司
深圳市福田中心区
益田路与福华三路交汇处
深圳国际商会中心
4205-4210 室
邮编: 518048
电话: (86 755) 8202 3200
传真: (86 755) 8202 3222

北京分公司
北京市海淀区
西小口路 66 号
中关村东升科技园
B-6 号楼 A 座一层
邮编: 100191
电话: (86 10) 5987 1000
传真: (86 10) 6298 3574

武汉分公司
湖北省武汉市东湖高新区
珞瑜路 889 号光谷国际广场
写字楼 B 座 2403-2405 室
邮编: 430073
电话: (86 27) 8715 9968
传真: (86 27) 8715 9931

©2017 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners. Ahead of What's Possible is a trademark of Analog Devices. BRL10007sc-0-6/17

analog.com/cn

