

产品特性

工作频率范围：100 MHz至4,000 MHz
 两个独立的数字控制VGA
 单个串行接口控制两个通道
 6位、0.5 dB数字步进衰减器
 增益控制范围：30.8 dB；增益精度： ± 0.15 dB (2140 MHz)
 最小衰减时的增益：17.8 dB (2140 MHz)
 P1dB：19.2 dBm (2,140 MHz)
 OIP3：40.0 dBm (2,140 MHz)
 RF输入和RF输出内部匹配50 Ω
 通道间隔离：50 dB (2140 MHz)
 采用4.75 V至5.25 V单电源供电
 高效散热型7 mm \times 7 mm \times 1.0 mm、32引脚LGA封装
 同类产品ADL5240集成一个增益模块和DSA

应用

无线基础设施
 自动测试设备
 射频/中频增益控制

概述

ADRF6573是一款高性能数字控制双通道可变增益放大器(VGA)，工作频率范围为100 MHz至4000 MHz。每通道均包括6位数字步进衰减器(DSA)，以0.5 dB步长和 ± 0.25 dB增益精度提供31.5 dB增益控制范围。DSA的衰减可通过串行外设接口(SPI)进行控制。SPI是一个串行输入、并行输出移位寄存器，由透明锁存器进行缓冲。它受三个CMOS兼容信号控制：数据、时钟和锁存使能。每通道中的放大器均为宽带线性放大器，工作频率高达4000 MHz。

功能框图

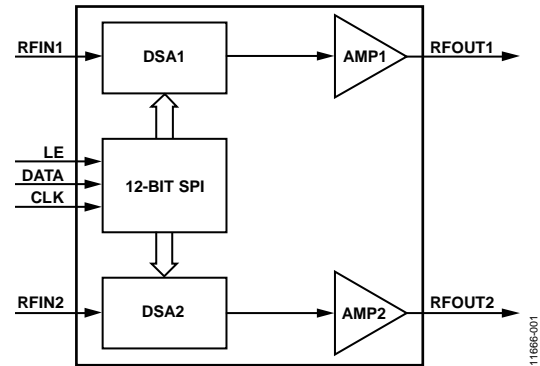


图1.

器件在输入和输出内部匹配50 Ω 电阻。只需配置输入/输出交流耦合电容和电源去耦电容便可工作。

ADRF6573每通道功耗为85 mA，采用4.75 V至5.25 V的单电源供电，额定温度范围为 -40°C 至 $+85^{\circ}\text{C}$ 。

ADRF6573提供32引脚7 mm \times 7 mm \times 1.0 mm基板栅格阵列(LGA)封装。

Rev. 0

[Document Feedback](#)

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
 Tel: 781.329.4700 ©2014 Analog Devices, Inc. All rights reserved.
[Technical Support](#) www.analog.com

ADI中文版数据手册是英文版数据手册的译文，敬请谅解翻译中可能存在的语言组织或翻译错误，ADI不对翻译中存在的差异或由此产生的错误负责。如需确认任何词语的准确性，请参考ADI提供的最新英文版数据手册。

目录

特性.....	1	典型性能参数.....	8
应用.....	1	应用信息.....	12
功能框图.....	1	基本布局连接.....	12
概述.....	1	SPI时序.....	13
修订历史.....	2	SPI时序序列.....	13
技术规格.....	3	散热考量.....	14
绝对最大额定值.....	6	评估板.....	15
热阻.....	6	外形尺寸.....	17
ESD警告.....	6	订购指南.....	17
引脚配置和功能描述.....	7		

修订历史

2014年7月—修订版0：初始版

技术规格

除非另有说明, $V_{DD} = 5\text{ V}$, $T_A = 25^\circ\text{C}$ 。

表1.

参数	测试条件/注释	最小值	典型值	最大值	单位
整体功能					
频率范围		100		4000	MHz
增益控制范围			31.5		dB
增益精度(步长误差)			± 0.25		dB
频率 = 100 MHz					
增益(最小衰减)	$\Delta f = 1\text{ MHz}$, 输出功率(POUT) = -5 dBm/信号音		14.5		dB
增益控制范围			27.0		dB
增益控制步长			0.5		dB
增益精度(步长误差)			± 0.27		dB
输出三阶交调截点(OIP3)			18.5		dBm
输出1dB压缩点(P1dB)			16.5		dBm
噪声系数(最小衰减)			4.8		dB
通道间隔离			70		dB
输入回损(S11)			-8.0		dB
输出回损(S22)			-7.0		dB
增益平坦度(带宽 = 100 MHz)			2.0		dB
频率 = 400 MHz					
增益(最小衰减)	$\Delta f = 1\text{ MHz}$, $P_{OUT} = -5\text{ dBm}$ /信号音		18.5		dB
增益控制范围			30.5		dB
增益控制步长			0.5		dB
增益精度(步长误差)			± 0.15		dB
输出三阶交调截点(OIP3)			36.0		dBm
输出1dB压缩点(P1dB)			21.0		dBm
噪声系数(最小衰减)			4.4		dB
通道间隔离			65		dB
输入回损(S11)			-15.0		dB
输出回损(S22)			-12.0		dB
增益平坦度(带宽 = 100 MHz)			0.3		dB
频率 = 900 MHz					
增益(最小衰减)	$\Delta f = 1\text{ MHz}$, $P_{OUT} = -5\text{ dBm}$ /信号音	17.0	18.7	20.5	dB
增益控制范围			30.8		dB
增益控制步长			0.5		dB
增益精度(步长误差)			± 0.15		dB
输出三阶交调截点(OIP3)			37.5		dBm
输出1dB压缩点(P1dB)		17.5	19.5		dBm
噪声系数(最小衰减)			4.6		dB
通道间隔离			57		dB
输入回损(S11)			-17.0		dB
输出回损(S22)			-16.0		dB
增益平坦度(带宽 = 100 MHz)			0.1		dB

ADRF6573

参数	测试条件/注释	最小值	典型值	最大值	单位
频率 = 1,900 MHz					
增益(最小衰减)			18.0		dB
增益控制范围			30.8		dB
增益控制步长			0.5		dB
增益精度(步长误差)			±0.15		dB
输出三阶交调截点(OIP3)	Δf = 1 MHz, P _{OUT} = -5 dBm/信号音		39.0		dBm
输出1dB压缩点(P1dB)			19.4		dBm
噪声系数(最小衰减)			5.4		dB
通道间隔离			57		dB
输入回损(S11)			-9.0		dB
输出回损(S22)			-10.0		dB
增益平坦度(带宽 = 100 MHz)			0.1		dB
频率 = 2,140 MHz					
增益(最小衰减)			17.8		dB
增益控制范围			30.8		dB
增益控制步长			0.5		dB
增益精度(步长误差)			±0.15		dB
输出三阶交调截点(OIP3)	Δf = 1 MHz, P _{OUT} = -5 dBm/信号音		40.0		dBm
输出1dB压缩点(P1dB)			19.2		dBm
噪声系数(最小衰减)			5.5		dB
通道间隔离			50		dB
输入回损(S11)			-9.0		dB
输出回损(S22)			-9.5		dB
增益平坦度(带宽 = 100 MHz)			0.1		dB
频率 = 2,600 MHz					
增益(最小衰减)		15.0	17.3	19.0	dB
增益控制范围			31.0		dB
增益控制步长			0.5		dB
增益精度(步长误差)			±0.20		dB
输出三阶交调截点(OIP3)	Δf = 1 MHz, P _{OUT} = -5 dBm/信号音		39.0		dBm
输出1dB压缩点(P1dB)		17.0	18.5		dBm
噪声系数(最小衰减)			5.6		dB
通道间隔离			50		dB
输入回损(S11)			-10.0		dB
输出回损(S22)			-9.5		dB
增益平坦度(带宽 = 100 MHz)			0.1		dB
频率 = 3,500 MHz					
增益(最小衰减)			17.3		dB
增益控制范围			31.8		dB
增益控制步长			0.5		dB
增益精度(步长误差)			±0.30		dB
输出三阶交调截点(OIP3)	Δf = 1 MHz, P _{OUT} = -5 dBm/信号音		33.5		dBm
输出1dB压缩点(P1dB)			17.9		dBm
噪声系数(最小衰减)			6.1		dB
通道间隔离			50		dB
输入回损(S11)			-11.0		dB
输出回损(S22)			-11.0		dB
增益平坦度(带宽 = 100 MHz)			0.1		dB

参数	测试条件/注释	最小值	典型值	最大值	单位
频率 = 4,000 MHz					
增益(最小衰减)		16.6			dB
增益控制范围		32.0			dB
增益控制步长		0.5			dB
增益精度(步长误差)		±0.40			dB
输出三阶交调截点(OIP3)	$\Delta f = 1 \text{ MHz}, P_{\text{OUT}} = -5 \text{ dBm/信号音}$	33.0			dBm
输出1dB压缩点(P1dB)		15.9			dBm
噪声系数(最小衰减)		6.8			dB
通道间隔离		42			dB
输入回损(S11)		-8.0			dB
输出回损(S22)		-8.0			dB
增益平坦度(带宽 = 100 MHz)		0.4			dB
数字步进衰减器增益设置					
最小衰减至最大衰减		54			ns
最大衰减至最小衰减		54			ns
逻辑输入	CLK, DATA, LE, PUP				
输入高电压 V_{INH}		2.5			V
输入低电压 V_{INL}			0.8		V
输入电流 $I_{\text{INH}}/I_{\text{INL}}$		0.1			μA
输入电容 C_{IN}		1.5			pF
电源					
电压	VCC1, VCC2, VDD	4.75	5.0	5.25	V
电源电流	每通道, VCC1或VCC2		85	110	mA
	VDD		0.5		mA

绝对最大额定值

表2.

参数	额定值
电源电压, VDD、VCC1、VCC2	6.5 V
L引脚温度(焊接, 60秒)	240°C
内部功耗	1.0 W
最高结温	150°C
工作温度范围	-40°C至+85°C
存储温度范围	-65°C至+150°C

注意, 等于或超出上述绝对最大额定值可能会导致产品永久性损坏。这只是额定最值, 并不能以这些条件或者在任何其它超出本技术规范操作章节中所示规格的条件下, 推断产品能否正常工作。长期在超出最大额定值条件下工作会影响产品的可靠性。

热阻

表3. 热阻

封装类型	$\theta_{JA}^{1,2}$	封装顶部的最大允许温度
32引脚LGA	36°C/W	138°C

¹ 有关多芯片封装的信息, 请参见JEDEC标准JESD51-31、JESD51-9和JESD51-5。

² θ_{JA} 是热阻最高情况下的芯片结至环境热阻。

更多信息参见“散热考量”部分

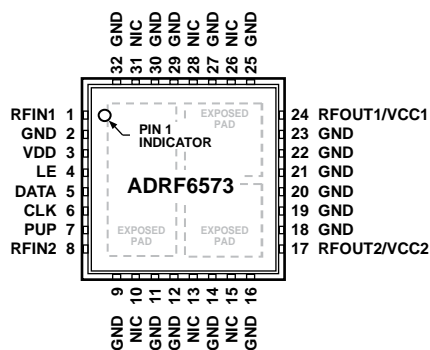
ESD警告



ESD(静电放电)敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路, 但在遇到高能量ESD时, 器件可能会损坏。因此, 应当采取适当的ESD防范措施, 以避免器件性能下降或功能丧失。

引脚配置和功能描述



NOTES

1. NIC = NO INTERNAL CONNECTION.
2. EXPOSED PADS. SOLDER THE EXPOSED PADS TO A LOW IMPEDANCE GROUND PLANE.

1166E-002

图2. 引脚配置

表4. 引脚功能描述

引脚编号	引脚名称	说明
1	RFIN1	内部DSA1的RF输入。
2, 9, 11, 12, 14, 16, 18 to 23, 25, 27, 29, 30, 32	GND	地。
3	VDD	DSA1和DS2的电源电压。将此引脚连接到5 V电源。
4	LE	内部DSA1和内部DSA2的SPI锁存使能信号。
5	DATA	内部DSA1和内部DSA2的SPI数据信号。
6	CLK	内部DSA1和内部DSA2的SPI时钟信号。
7	PUP	初始增益选择引脚。将此引脚与电源电压引脚相连以获得最大增益；将此引脚与地相连以获得最小增益。
8	RFIN2	内部DSA2的RF输入。
10, 13, 15, 26, 28, 31	NIC	无内部连接。
17	RFOUT2/VCC2	AMP2的RF输出/放大器2的电源电压。通过在此引脚上连接一个扼流电感对放大器进行偏置。
24	RFOUT1/VCC1	AMP1的RF输出/放大器1的电源电压。通过在此引脚上连接一个扼流电感对放大器进行偏置。
	EPAD	裸露焊盘。将裸露焊盘与低阻抗接地层相连。

典型性能参数

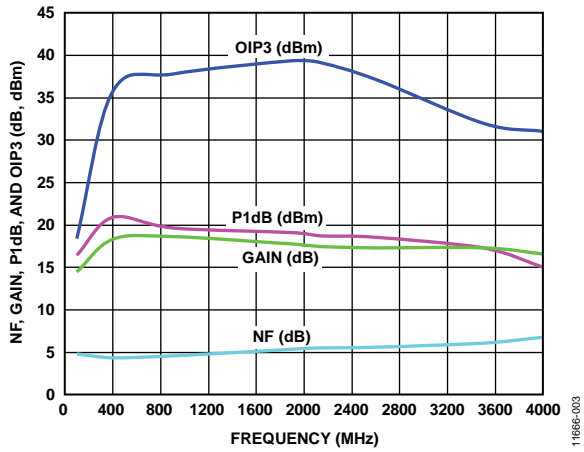


图3. $P_{OUT} = -5$ dBm/信号音时的噪声系数(NF)、增益、P1dB和OIP3与频率的关系(最小衰减状态)

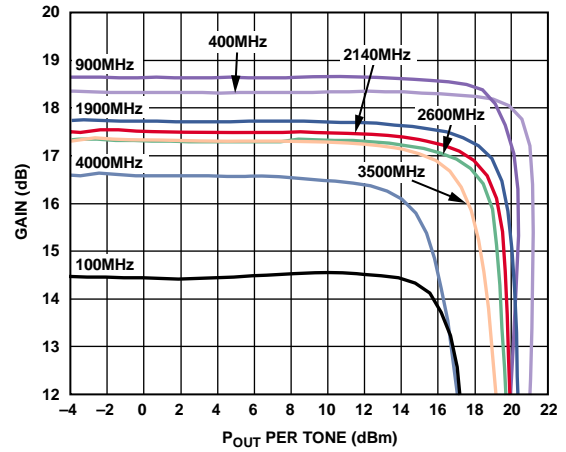


图6. 各种频率下的增益与 P_{OUT} /信号音的关系(最小衰减状态)

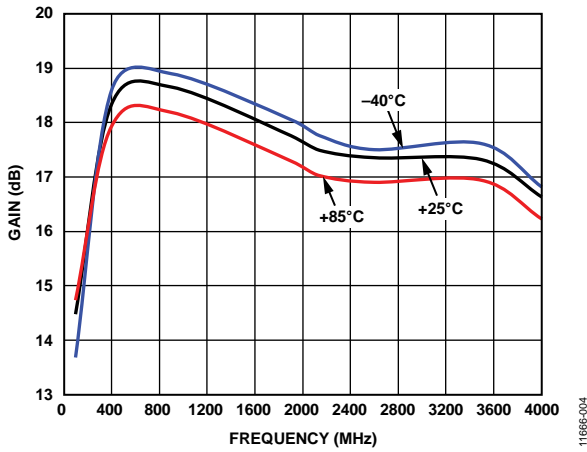


图4. 各温度下的增益与频率的关系(最小衰减状态)

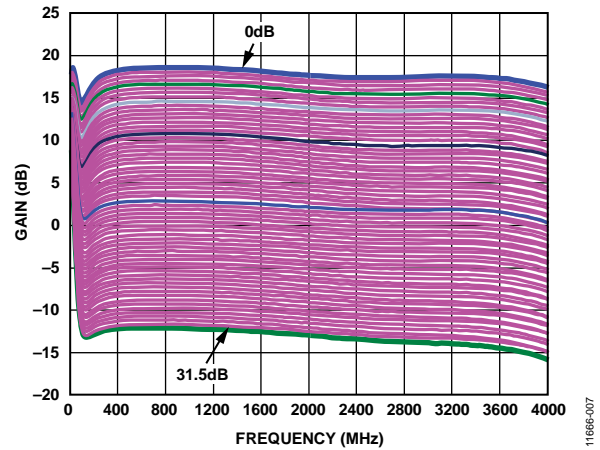


图7. 增益与频率的关系(所有衰减状态)

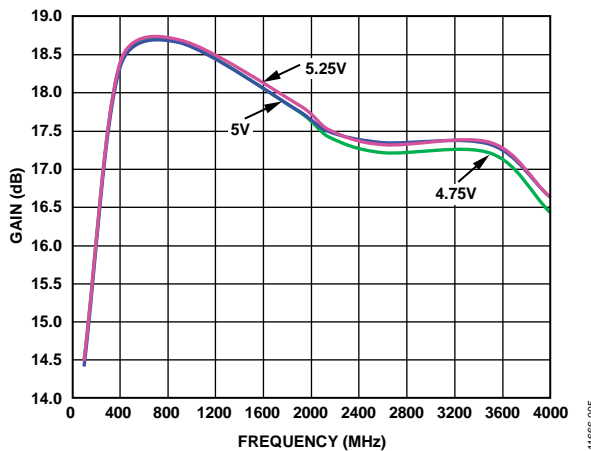


图5. 各种电源下的增益与频率的关系(最小衰减状态)

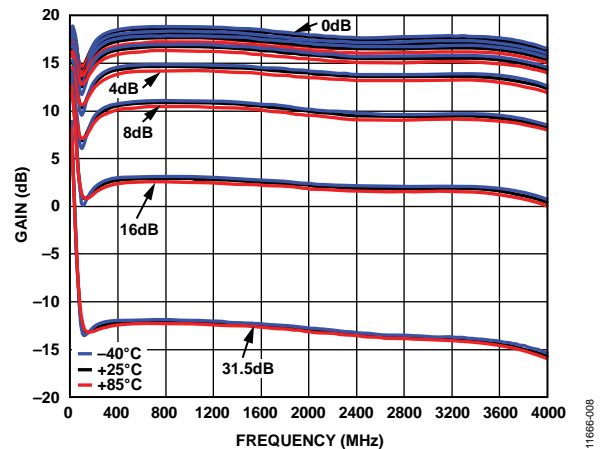


图8. 各温度下的增益与频率的关系(主要衰减状态)

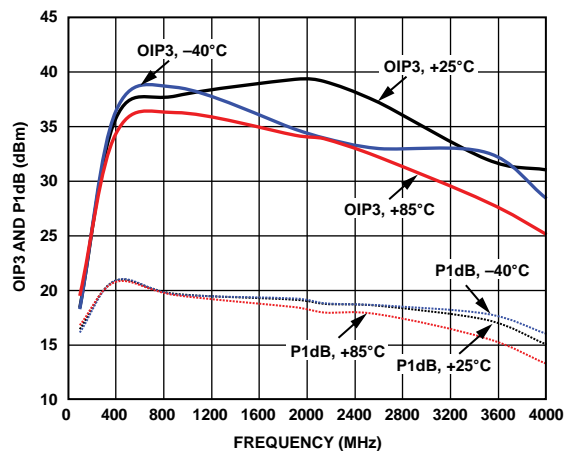


图9. 各温度下, $P_{OUT} = -5$ dBm/信号音时的OIP3和P1dB与频率的关系(最小衰减状态)

11666-009

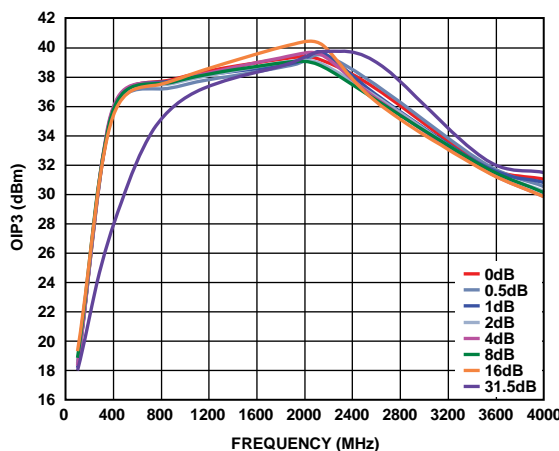


图12. $P_{OUT} = -5$ dBm/信号音时OIP3与频率的关系(主要衰减状态)

11666-012

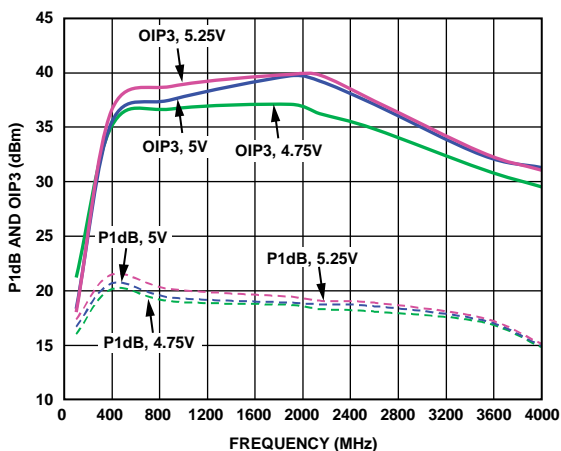


图10. 各电源下, $P_{OUT} = -5$ dBm/信号音时的P1dB和OIP3与频率的关系(最小衰减状态)

11666-010

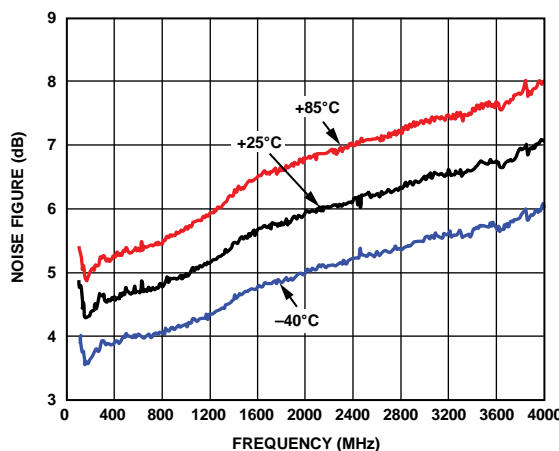


图13. 各温度下的噪声系数与频率的关系(最小衰减状态)

11666-013

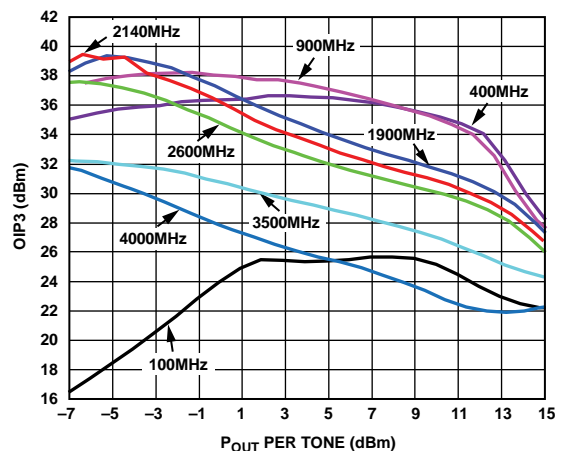


图11. 各种频率下的OIP3与 P_{OUT} /信号音的关系(最小衰减状态)

11666-011

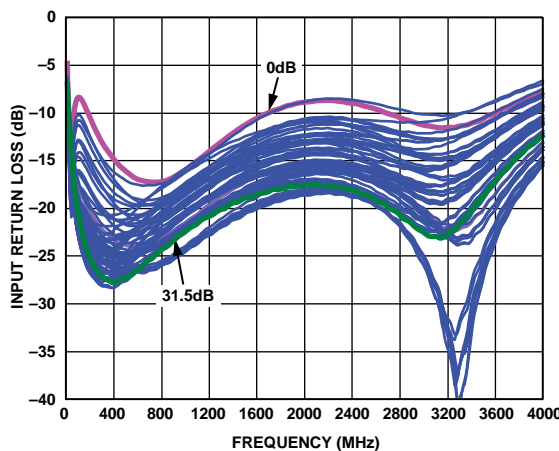


图14. 输入回损(S11)与频率的关系(所有衰减状态)

11666-014

ADRF6573

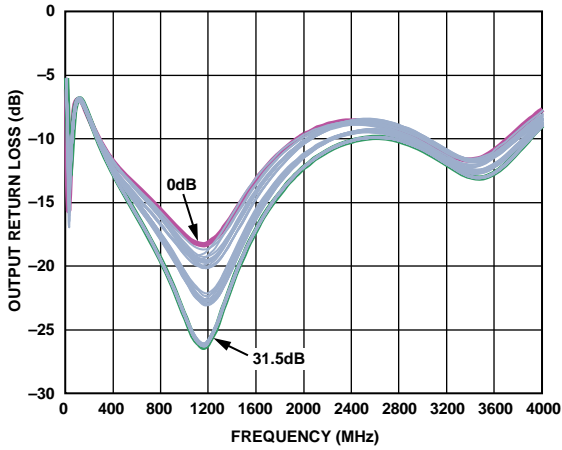


图15. 输出回损(S22)与频率的关系(所有衰减状态)

11666-015

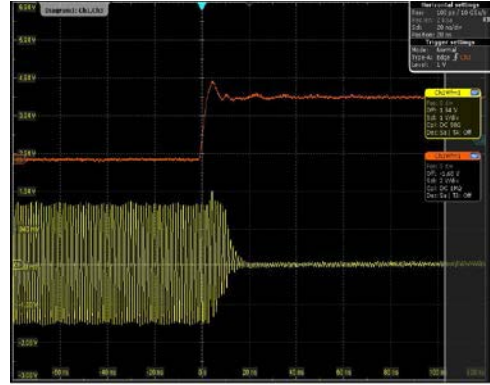


图18. 增益建立时间(0 dB至31.5 dB)

11666-118

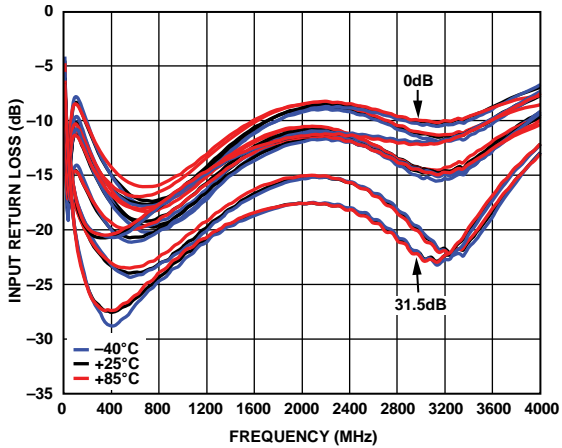


图16. 各温度下输入回损(S11)与频率的关系(主要衰减状态)

11666-016

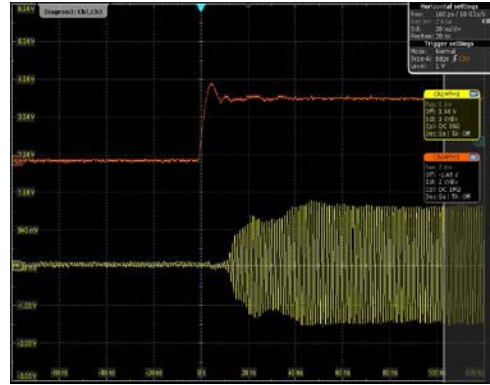


图19. 增益建立时间(31.5 dB至0 dB)

11666-119

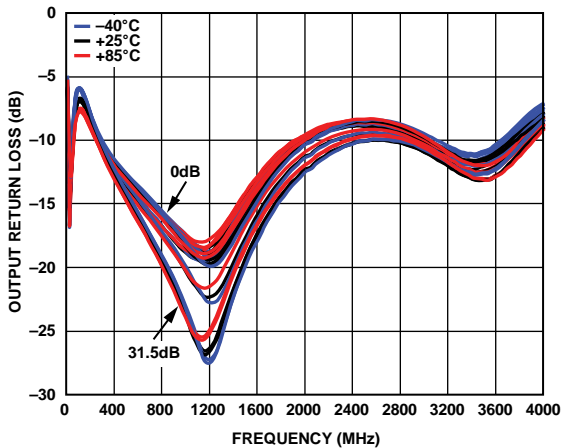


图17. 各温度下输出回损(S22)与频率的关系(主要衰减状态)

11666-017

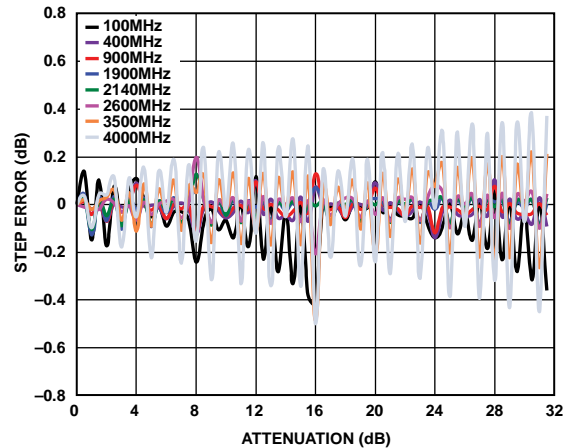


图20. 各频率下步长误差与衰减的关系

11666-020

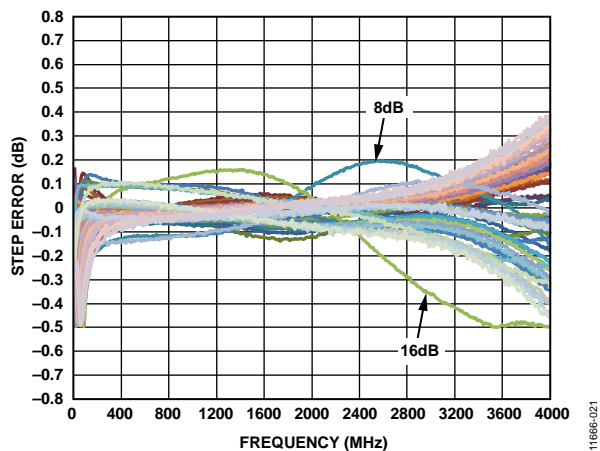


图21. 步长误差与频率的关系(所有衰减状态)

11666-021

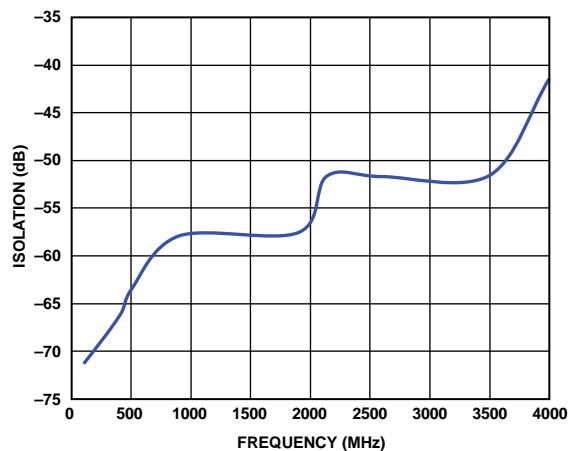


图24. 通道间隔离

11666-027

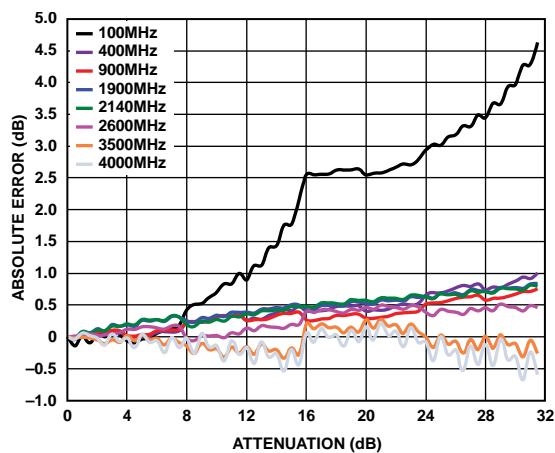


图22. 各频率下绝对误差与衰减的关系

11666-022

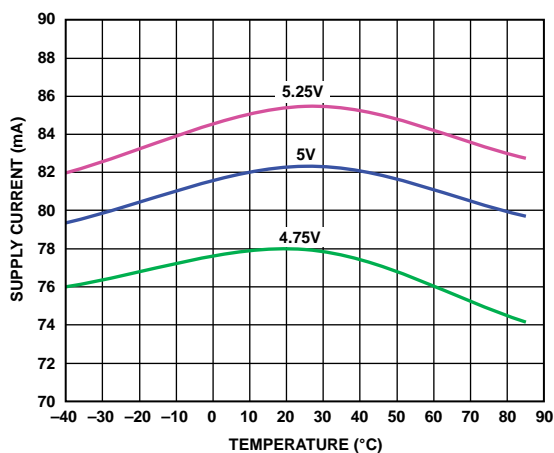


图25. 不同电源电压下电源电流与温度的关系

11666-028

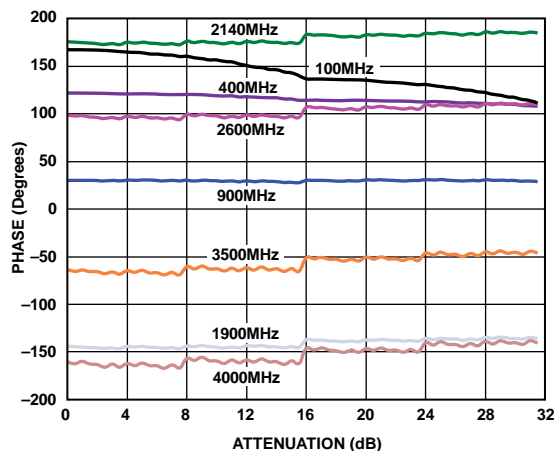


图23. 各频率下相位与衰减的关系

11666-023

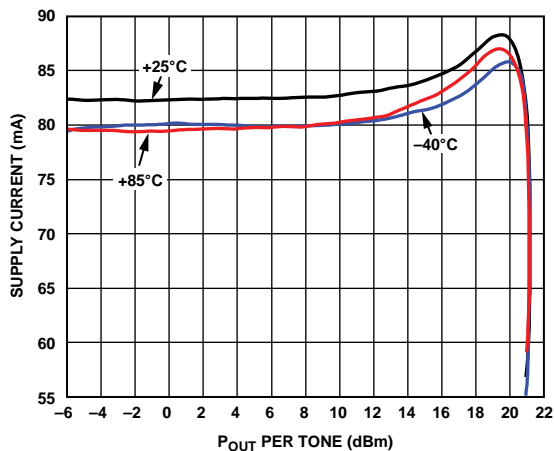


图26. 不同温度下电源电流与 P_{OUT} /信号音的关系

11666-029

应用信息

基本布局连接

使用ADRF6573的基本布局连接如图27所示。

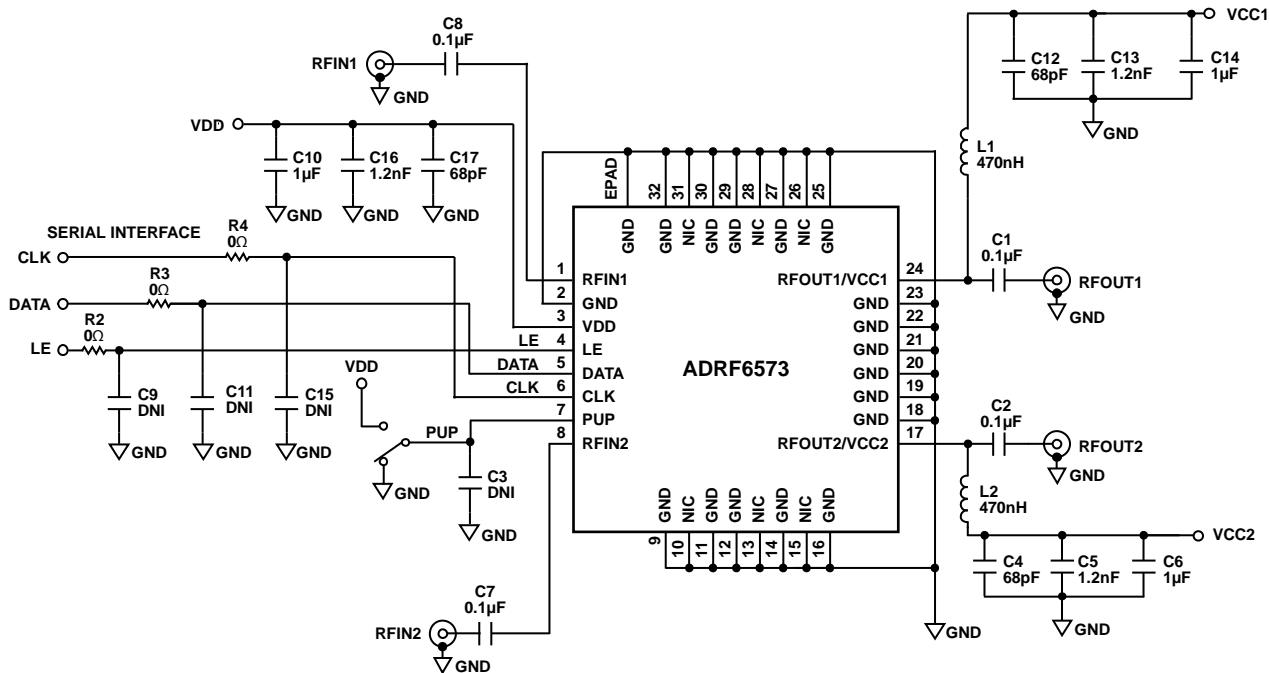


图27. 基本布局连接

RFOUTx偏置

ADRF6573中放大器RFOUT1和RFOUT2的直流偏置通过L1和L2电感提供，并连接RFOUT1和RFOUT2引脚。每个引脚的三个去耦电容用于防止RF信号传播到直流线路上。直流电源范围为4.75 V至5.25 V，并应连接到评估板上的VCC1和VCC2测试点。

数字步进衰减器(DSA)偏置

DSA的偏置由VDD引脚提供。建议在VDD走线上连接去耦电容。电压范围为4.75 V至5.25 V，并必须连接到评估板上的VDD测试点。DSA可以在直流电压低至2.5 V的情况下工作。

RF输入接口

RFIN1(引脚1)和RFIN2(引脚8)是ADRF6573上DSA的RF输入。在整个频率范围内，DSA的输入阻抗均接近50 Ω，因此无需任何外部元件。只需要隔直电容。

RF输出接口

RFOUT2(引脚17)和RFOUT1(引脚24)是ADRF6573上放大器的RF输出。放大器的输出端内部匹配至50 Ω阻抗，因此无需任何外部元件。只需要隔直电容。偏置由这些引脚通过扼流电感提供。

DSA SPI接口

ADRF6573中的DSA可以工作在串行模式下。引脚4为锁存使能(LE)，引脚5为数据(DATA)，引脚6为时钟(CLK)。为了防止噪声耦合到数字信号中，可以在各条数据线路上增加一个RC滤波器。

SPI时序

表5列出了SPI信号的时序特性，包括CLK、LE和DATA信号。图28给出了相应的SPI时序图。

SPI时序序列

图29所示为采用12位工作模式时SPI功能的时序序列。时钟频率最高为20 MHz。首先传输D11 (MSB)，最后传输D0 (LSB)。D6至D11控制通道1，D0至D5控制通道2(见表6)。

表5. SPI时序规格

参数	限值	单位	说明
f_{CLK}	10	MHz	串行时钟频率
t_1	25	ns(最小值)	逻辑高电平状态下的最小CLK周期
t_2	25	ns(最小值)	逻辑低电平状态下的最小CLK周期
t_3	10	ns(最小值)	数据与CLK上升沿之间的建立时间
t_4	10	ns(最小值)	数据与CLK上升沿之间的保持时间
t_5	10	ns(最小值)	时钟低电平至LE建立时间
t_6	30	ns(最小值)	LE脉冲宽度
t_7	10	ns(最小值)	LE下降沿与CLK之间的建立时间

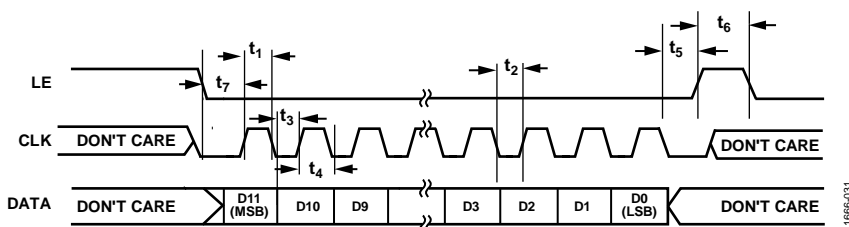


图28. SPI时序规格

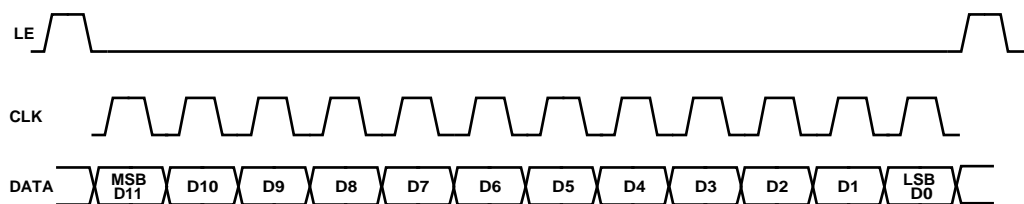


图29. SPI时序序列

表6. 通道1和通道2 DSA衰减真值表

相对于最大增益的通道1/通道2增益(dB)	通道1						通道2					
	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
0	1	1	1	1	1	1	1	1	1	1	1	1
-0.5	1	1	1	1	1	0	1	1	1	1	1	0
-1.0	1	1	1	1	0	1	1	1	1	1	0	1
-2.0	1	1	1	0	1	1	1	1	1	0	1	1
-4.0	1	1	0	1	1	1	1	1	0	1	1	1
-8.0	1	0	1	1	1	1	1	0	1	1	1	1
-16.0	0	1	1	1	1	1	0	1	1	1	1	1
-31.5	0	0	0	0	0	0	0	0	0	0	0	0

ADRF6573

表7. 初始增益选择

PUP	相对于最大增益(dB)
连接到地	-31.5
连接到电源电压引脚	0

当ADRF6573上电时，PUP引脚用来设置相对于最大增益的初始增益。在第一个LE脉冲后，PUP不再重要，取而代之的是SPI时序序列。

散热考虑

ADRF6573采用高效散热型7 mm × 7 mm × 1.0 mm LGA封装，具有5.3 mm × 5.3 mm中央裸露焊盘。表3中的热阻值取自标准JEDEC 2s2p测试板，其额定值由JESD51-9和JESD51-5标准定义，在32引脚LGA封装的裸露焊盘下方具有25个散热通孔。

采用5 V电源供电时，ADRF6573的功耗约为每通道85 mA。虽然器件功耗小于1 W，但为实现最佳散热性能，建议在LGA的裸露焊盘下添加尽可能多的散热通孔。图30所示为建议裸露焊盘下的散热通孔分布特写图。

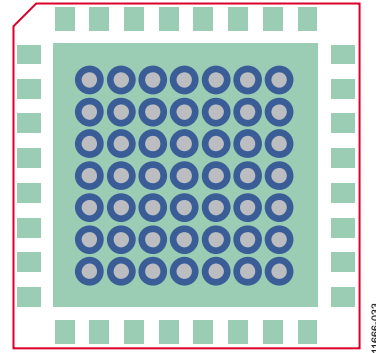


图30. 采用建议散热通孔分布的推荐印刷电路板(PCB)尺寸

评估板

ADRF6573评估板原理图如图34所示，评估板配置选项详见表8，ADRF6573评估板的布局如图32和图33所示。评估板上的所有RF走线都有50 Ω的特征阻抗，并采用RO3003[®]材料制造。此外，每条走线均为共面波导(CPWG)，宽度为25 mil、间距为20 mil且电介质厚度为10 mil。在RFOUTx引脚上连接一个扼流电感能为放大器提供偏置。建议在所有电源线上连接旁路电容，将RF耦合降至最低。DSA和放大器可以单独进行偏置或使用电阻R1、R5和R6连接到VDD层。

数字信号走线集成RC滤波器，以防潜在噪声耦合到信号上。在正常工作模式下，串联电阻为0 Ω，分流电阻和电容开路。

利用连接PC USB端口的USB适配器板可控制该评估板。可从ADRF6573产品页面下载基于USB的编程软件。图31显示编程软件窗口。强烈建议参考评估板布局，实现每个模块的最优与稳定性能，并增强散热效率。

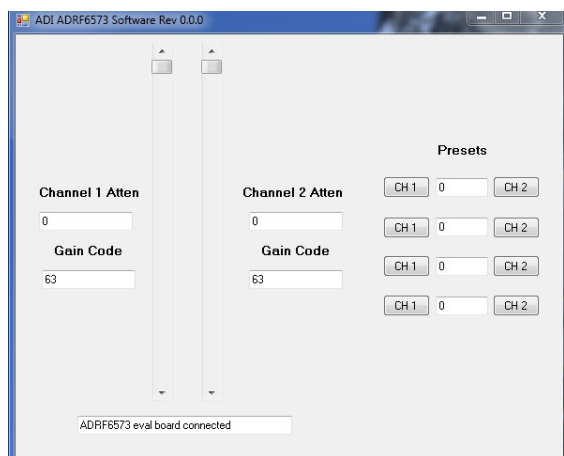


图31. 评估板控制软件

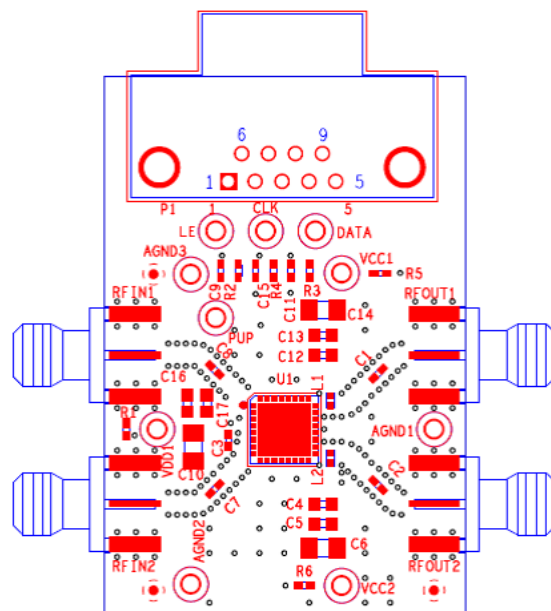


图32. 评估板布局(正面)

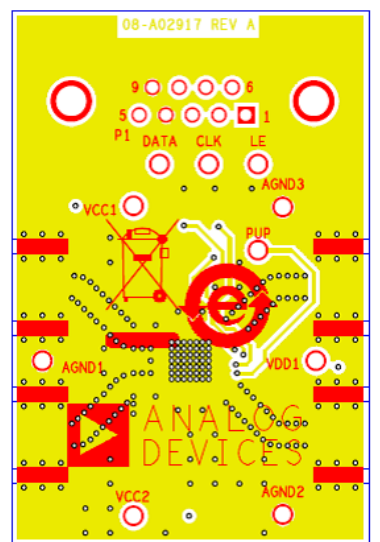


图33. 评估板布局(背面)

ADRF6573

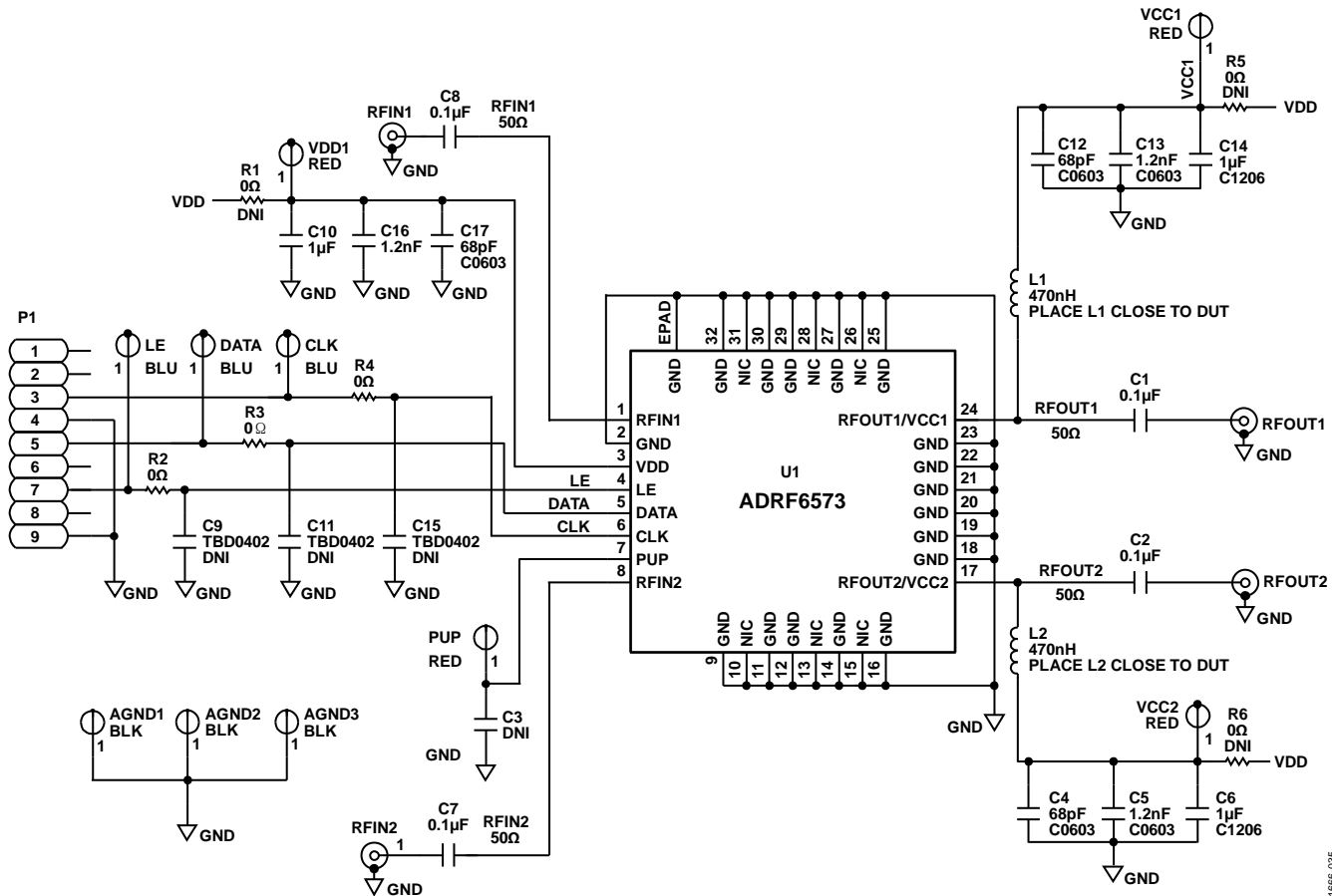


图34. ADRF6573评估板

表8. 评估板配置选项

元件	功能/注释	默认值
C1, C2	RFOUT1和RFOUT2的输出隔直电容。	C1, C2 = 0.1 μF
C7, C8	RFIN1和RFIN2的输入隔直电容。	C7, C8 = 0.1 μF
C4, C5, C6, C12, C13, C14	放大器的电源去耦。与RFOUTx引脚相关的偏置对噪声最为敏感，因为该偏置直接连接到输出端。最小电容(C4、C12)应尽可能靠近RFOUTx引脚放置。	C4, C12 = 68 pF, C5, C13 = 1.2 nF, C6, C14 = 1 μF
C10, C16, C17	DSA的电源去耦。	C10 = 1 μF, C16 = 1.2 nF, C17 = 68 pF
C3	PUP引脚的电源去耦。	C3 = open
L1, L2	当VCC1和VCC2连接到5 V电源时，放大器的偏置由L1和L2提供。L1和L2在工作频率下必须具有高阻抗，而对直流电流提供低电阻。	L1, L2 = 470 nH
R1, R5, R6	用于将放大器和DSA的电源连接到相同VDD层的电阻。	R1, R5, R6 = open
R2, R3, R4	对送至SPI芯片的数字信号进行滤波的RC滤波器的电阻。	R2, R3, R4 = 0 Ω
C9, C11, C15	对送至SPI芯片的数字信号进行滤波的RC滤波器的电容。	C9, C11, C15 = open

外形尺寸

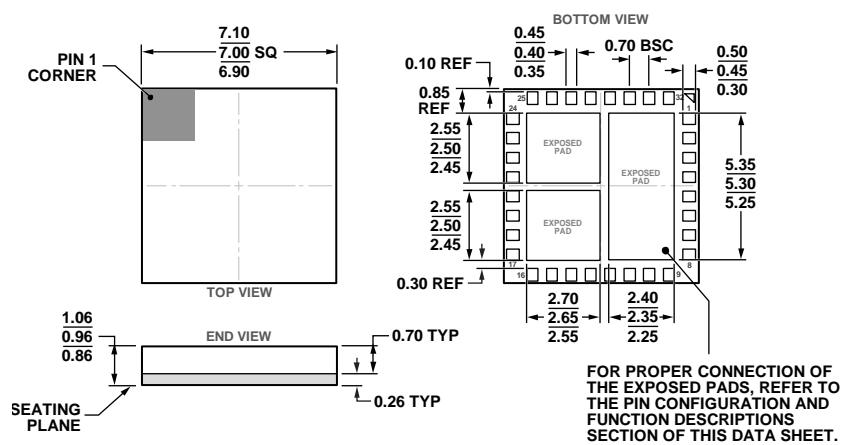


图35. 32引脚基板栅格阵列封装[LGA]
(CC-32-1)
尺寸单位: mm

00-16-2013-B

订购指南

型号 ¹	温度范围	封装描述	封装选项
ADRF6573ACCZ-R7	-40°C至+85°C	32引脚基板栅格阵列封装	CC-32-1
ADRF6573-EVALZ		评估板	

¹ Z = 符合RoHS标准的器件。