

# 具有 AC 断接功能的 四路 IEEE 802.3af 以太网 供电控制器

## 特点

- 可控制 4 个独立的 -48V 以太网端口
  - 每个端口包括：
    - 符合 IEEE 802<sup>®</sup>.3af 标准的 PD 检测和分级
    - 具折返功能的输出电流限制
    - 采用快速栅极电压下拉的短路保护
    - 采用 AC 或 DC 检测的 PD 断接
    - 电源良好指示
  - 可自主操作或在 I<sup>2</sup>C<sup>TM</sup> 串行接口的控制下进行操作
  - 4 位可编程数字地址实现了对多达 64 个端口的控制
  - 可编程 INT 引脚消除了软件巡检
  - 电流和占空比限值起到了保护外部 FET 的作用
  - 采用 36 引脚 SSOP 封装

## 应 用

- 符合 IEEE 802.3af 标准的端点和中间跨电源
  - IP 电话系统
  - DTE 功率分配

 LTC 和 LT 是凌特公司的注册商标。

Hot Swap 是凌特公司的商标。802 是电气和电子工程师协会的注册商标。

I<sup>2</sup>C 是 Philips Electronics N.V. 公司的商标。

## 描述

LTC<sup>®</sup>4259A 是一款四路 -48V 热插拔 (Hot Swap<sup>™</sup>) 控制器，专为在符合 IEEE 802.3af 标准的供电设备 (PSE) 中使用而设计。它包括 4 个独立的端口，每个端口都具有输出电流限制、短路保护、完整的受电设备 (PD) 检测和分级功能，以及采用 AC 或 DC 检测的可编程 PD 断接。如图 1 所示，当与功率 MOSFET 和无源元件一道使用时，LTC4259A 能够实现一个完整的、符合 IEEE 802.3af 标准的 PSE。

LTC4259A 可自主操作，也可在 I<sup>2</sup>C 串行接口的控制下进行操作。在同一根数据总线上最多可以连接 16 个 LTC4259A，因而能够在只采用两根数字线的情况下对多达 64 个受电以太网端口进行控制。可选择用 INT 引脚来通告故障条件，从而不再需要进行软件巡检。

外部功率MOSFET、电流检测电阻器和二极管的运用实现了电流和功耗电平的轻松调节，并提供了针对电压和电流尖峰以及ESD事件的保护。

LTC4259A 采用 36 引脚 SSOP 封装。

凌特公司还利用 LTC4257 和 LTC4257-1 这两款器件提供了面向 802.3af PD 应用的解决方案。

## 典型应用

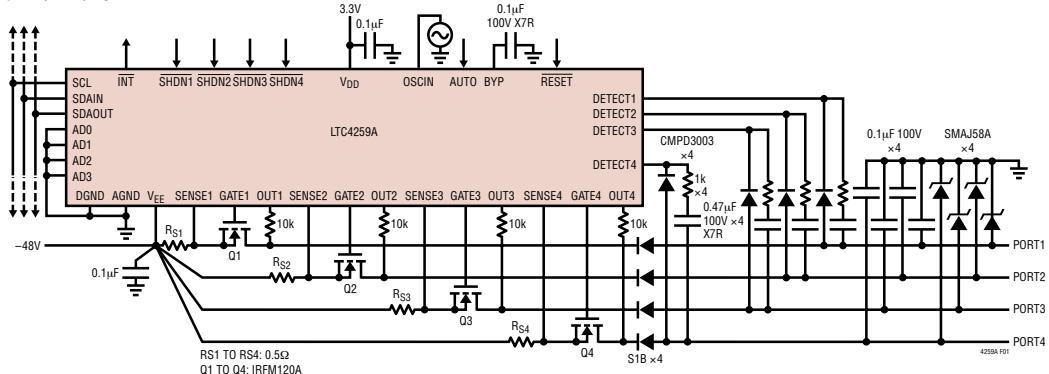


图1：完整的4端口受电以太网电源

## 绝对最大额定值 (注1)

## 封装/订购信息

## 电源电压

V<sub>DD</sub> 至 DGND ..... -0.3V 至 5VV<sub>EE</sub> 至 AGND ..... 0.3V 至 -70V

DGND 至 AGND (注2) ..... ±1V

## 数字引脚

SCL, SDAIN, SDAOUT, INT, AUTO, RESET

SHDN<sub>n</sub>, AD<sub>n</sub> ..... DGND -0.3V 至 DGND +5V

## 模拟引脚

GATE<sub>n</sub> (注3) ..... V<sub>EE</sub> -0.3V 至 V<sub>EE</sub> +12VDETECT<sub>n</sub> 峰值电流 (注4) ..... ±80mASENSE<sub>n</sub> ..... V<sub>EE</sub> -0.3V 至 V<sub>EE</sub> +1VOUT<sub>n</sub> ..... V<sub>EE</sub> -70V 至 V<sub>EE</sub> +70V

OSCIN ..... DGND -0.3V 至 DGND +5V

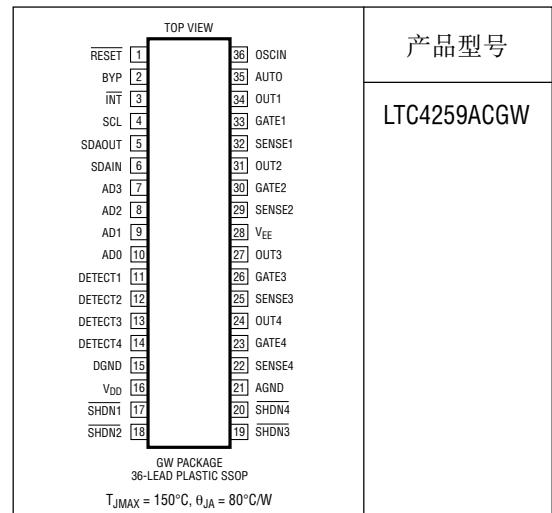
BYP 电流 ..... ±1mA

工作环境温度范围 ..... 0°C 至 70°C

结温 (注5) ..... 150°C

贮存温度范围 ..... -65°C 至 150°C

引脚温度 (焊接时间 10 秒) ..... 300°C



对于规定工作温度范围更宽的器件, 请咨询凌特公司。

**电特性** 凡标注●表示该指标适合整个工作温度范围, 否则仅指 T<sub>A</sub> = 25°C。AGND = DGND = 0V, V<sub>DD</sub> = 3.3V, V<sub>EE</sub> = -48V, 除非特别注明 (注6)。

符号	参数	条件	最小值	典型值	最大值	单位	
<b>电源</b>							
V <sub>DD</sub>	V <sub>DD</sub> 电源电压		●	3	3.3	V	
V <sub>EE</sub>	V <sub>EE</sub> 电源电压	用于保持符合 IEEE 标准的输出 (注7)	●	-48	-57	V	
I <sub>DD</sub>	V <sub>DD</sub> 电源电流		●	2.5	5	mA	
I <sub>EE</sub>	V <sub>EE</sub> 电源电流	正常操作 对短路进行分级 (V <sub>DETECTn</sub> = 0V) (注8)	●	-2	-5 100	mA mA	
V <sub>DDMIN</sub>	V <sub>DD</sub> UVLO 电压			2.7		V	
V <sub>EEMINON</sub>	V <sub>EE</sub> UVLO 电压 (接通)	V <sub>EE</sub> - AGND		-31		V	
V <sub>EEMINOFF</sub>	V <sub>EE</sub> UVLO 电压 (关断)	V <sub>EE</sub> - AGND		-28		V	
<b>检测</b>							
I <sub>DET</sub>	检测电流	第一个点, V <sub>DETECTn</sub> = -10V 第二个点, V <sub>DETECTn</sub> = -3.5V	● ●	235 145	300 190	μA μA	
V <sub>DET</sub>	检测电压顺应性	开路, 在 DETECT <sub>n</sub> 引脚上进行测量	●	-20	-23	V	
R <sub>DETMIN</sub>	最小有效特征电阻		●	15.2	17	kΩ	
R <sub>DETMAX</sub>	最大有效特征电阻		●	26.7	29	kΩ	
<b>分级</b>							
V <sub>CLASS</sub>	分级电压	0mA < I <sub>CLASS</sub> < 31mA	●	-16.4	-21	V	
I <sub>CLASS</sub>	分级电流顺应性	对短路进行分级 (V <sub>DETECT</sub> = 0V)	●	55	75	mA	
I <sub>TCLASS</sub>	分级门限电流	第 0 至 1 级 第 1 至 2 级 第 2 至 3 级 第 3 至 4 级 第 4 级至过流	● ● ● ● ●	5.5 13 21 31 45	6.5 14.5 23 33 48	7.5 16 25 35 51	mA mA mA mA mA

**电特性** 凡标注●表示该指标适合整个工作温度范围，否则仅指  $T_A = 25^\circ\text{C}$ 。AGND = DGND = 0V,  $V_{DD} = 3.3\text{V}$ ,  $V_{EE} = -48\text{V}$ ，除非特别注明(注 6)。

符号	参数	条件	最小值	典型值	最大值	单位
<b>栅极驱动器</b>						
$I_{GON}$	GATE 引脚电流	$V_{GATEn} = V_{EE}$	●	-20	-50	-70
$I_{GOFF}$	GATE 引脚电流	栅极关断, $V_{GATEn} = V_{EE} + 5\text{V}$	●	30	50	95
$I_{GPD}$	GATE 引脚短路下拉电流	$V_{GATEn} = V_{EE} + 5\text{V}$		100		mA
$\Delta V_{GATE}$	外部栅极电压 ( $V_{GATEn} - V_{EE}$ )	$I_{GATE} = -1\mu\text{A}$ (注 3)	●	10	13	15
<b>输出电压检测</b>						
$V_{PG}$	电源良好门限电压	$V_{OUTn} - V_{EE}$	●	1	2	3
$I_{VOUT}$	输出引脚偏置电流	$0\text{V} > V_{OUT} > -10\text{V}$ $-10\text{V} > V_{OUT} > -30\text{V}$ $V_{OUT} = -48\text{V}$	● ●		-6 -18	$\mu\text{A}$ $\mu\text{A}$ $\mu\text{A}$
<b>电流检测</b>						
$V_{CUT}$	过流检测读出电压	$V_{SENSEn} - V_{EE}$ , $V_{OUT} = V_{EE}$ (注 9)		166	187.5	199
$V_{LIM}$	电流限值检测电压	$V_{SENSEn} - V_{EE}$ , $V_{OUT} = V_{EE}$ $V_{SENSEn} - V_{EE}$ , $V_{OUT} = \text{AGND} - 30\text{V}$ $V_{SENSEn} - V_{EE}$ , $V_{OUT} = \text{AGND} - 10\text{V}$		201	212.5	224
$V_{MIN}$	DC 断接检测电压	$V_{SENSEn} - V_{EE}$		201	224	mV
$V_{SC}$	短路检测电压			30.2		mV
$I_{SENSE}$	SENSE 引脚偏置电流	$V_{SENSEn} = V_{EE}$			275	mV
<b>AC 断接(注 10)</b>						
$R_{OSCIN}$	OSCIN 引脚的输入阻抗	$0.1\text{V} < V_{OSCIN} < 3\text{V}$ , $f_{SINEIN} < 200\text{Hz}$	●	200	500	$\text{k}\Omega$
$A_{VACD}$	电压增益 OSCIN 至 DETECT 1, 2	端口受电, 不存在 PD	●	-2.7	-3	-3.3
	电压增益 OSCIN 至 DETECT 3, 4	端口受电, 不存在 PD	●	2.7	3	3.3
$I_{ACDMAX}$	AC 断接 DETECT $n$ 输出电流	端口受电, $-6\text{V} < V_{DETECTn} < 0\text{V}$	●		$\pm 600$	$\mu\text{A}$
$I_{ACDMIN}$	保持连接状态下的 DETECT 引脚电流	端口受电, $V_{DETECTn} = -3.4\text{V}$	●	150	200	260
<b>数字接口</b>						
$V_{OLD}$	数字输出低电压	$I_{SDAOUT} = 3\text{mA}$ , $I_{INT} = 3\text{mA}$ $I_{SDAOUT} = 5\text{mA}$ , $I_{INT} = 5\text{mA}$	● ●		0.4 0.7	V
$V_{ILD}$	数字输入低电压	SCL, SDAIN, $\bar{RESET}$ , $\bar{SHDN}n$ , AUTO	●		0.8	V
$V_{IHD}$	数字输入高电压	SCL, SDAIN, $\bar{RESET}$ , $\bar{SHDN}n$ , AUTO	●	2.4		V
$R_{PU}$	上拉电阻器至 $V_{DD}$	AD0 至 AD3, $\bar{RESET}$ , $\bar{SHDN}n$			50	$\text{k}\Omega$
$R_{PD}$	下拉电阻器至 DGND	AUTO			50	$\text{k}\Omega$
<b>AC 特性</b>						
$t_{DETDLY}$	检测延迟	从检测命令或 PD 施加至端口到检测结束	●	170	590	ms
$t_{DET}$	检测持续时间	测量 PD 特征电阻所需的时间(图 2)	●	170	230	ms
$t_{CLSDLY}$	分级延迟	从自动或半自动模式中的成功检测到分级结束 从手动模式中的分级命令	● ●	10.1 10.1	52 420	ms
$t_{CLASS}$	分级持续时间	(图 2)	●	10.1	13	ms
$t_{PON}$	接通延迟, 自动模式	在自动模式中从有效检测到端口接通(图 2) 从端口接通命令到 GATE 引脚电流 = $I_{GON}$ (注 10)	● ●		90 1	ms
$t_{START}$	端口启动期间的最大电流限值持续时间	$t_{START1} = 0$ , $t_{START0} = 0$ (图 3) $t_{START1} = 0$ , $t_{START0} = 1$ $t_{START1} = 1$ , $t_{START0} = 0$ $t_{START1} = 1$ , $t_{START0} = 1$	● ● ● ●	50 25 100 200	60 30 120 240	70 35 140 280

**电特性** 凡标注●表示该指标适合整个工作温度范围，否则仅指  $T_A = 25^\circ\text{C}$ 。AGND = DGND = 0V,  $V_{DD} = 3.3\text{V}$ ,  $V_{EE} = -48\text{V}$ ，除非特别注明(注 6)。

符号	参数	条件	最小值	典型值	最大值	单位
$t_{ICUT}$	端口启动之后的最大电流限值持续时间	$t_{ICUT1} = 0, t_{ICUTO} = 0$ (图 3) $t_{ICUT1} = 0, t_{ICUTO} = 1$ $t_{ICUT1} = 1, t_{ICUTO} = 0$ $t_{ICUT1} = 1, t_{ICUTO} = 1$	● 50 ● 25 ● 100 ● 200	60 30 120 240	70 35 140 280	ms ms ms ms
$DCCLMAX$	最大电流限制占空比	寄存器 $16h = 00h$	● 5.8	6.3	6.7	%
$t_{DIS}$	断接延迟	$t_{DIS1} = 0, t_{DIS0} = 0$ (图 4, 5) $t_{DIS1} = 0, t_{DIS0} = 1$ $t_{DIS1} = 1, t_{DIS0} = 0$ $t_{DIS1} = 1, t_{DIS0} = 1$	● 300 ● 75 ● 150 ● 600	360 90 180 720	400 100 200 800	ms ms ms ms
$t_{VMIN}$	DC 断接最小脉冲宽度灵敏度	$V_{SENSEn} - V_{EE} > 5\text{mV}$ , $V_{OUTn} = -48\text{V}$ (图 4) (注 11)	●	0.02	1	ms

#### I<sup>2</sup>C 定时

$f_{SCLK}$	时钟频率	(注 11)	●	400	kHz	
$t_1$	总线空闲时间	图 6 (注 11, 12)	●	1.3	$\mu\text{s}$	
$t_2$	起动保持时间	图 6 (注 11, 12)	●	600	ns	
$t_3$	SCL 为低电平的时间	图 6 (注 11, 12)	●	1.3	$\mu\text{s}$	
$t_4$	SCL 为高电平的时间	图 6 (注 11, 12)	●	600	ns	
$t_5$	数据保持时间	图 6 (注 11, 12)	●	150	ns	
$t_6$	数据建立时间	图 6 (注 11, 12)	●	200	ns	
$t_7$	起动建立时间	图 6 (注 11, 12)	●	600	ns	
$t_8$	停止建立时间	图 6 (注 11, 12)	●	600	ns	
$t_r$	SCL, SDAIN 上升时间	图 6 (注 11, 12)	●	20	300	ns
$t_f$	SCL, SDAIN 下降时间	图 6 (注 11, 12)	●	20	150	ns
$t_{FLTINT}$	故障出现至 INT 引脚低电平	(注 11, 12, 13)	●	20	150	ns
$t_{STOPINT}$	停止条件至 INT 引脚低电平	(注 11, 12, 13)	●	60	200	ns
$t_{RAINT}$	ARA 至 INT 引脚高电平时间	(注 11, 12)	●	20	300	ns

**注 1**：绝对最大额定值是指超出该值则器件的使用寿命有可能受损。

**注 2**：在正常操作状态下 DGND 和 AGND 应连接在一起。

**注 3**：一个内部箝位电路将 GATE 引脚电压的最小值限制在比  $V_{EE}$  高 12V 的电平上。将该引脚的电压驱动至箝位电压之上有可能损坏器件。

**注 4**：当一个端口通电或断电时，该端口上的瞬变电压会通过  $C_{DET}$  耦合到器件中(图 16)。LTC4259A 包含内部保护电路，可承受高达 80mA 的瞬变电流达 5ms。只要电流的绝对值保持在 80mA 以下，LTC4259A 就将把 DETECT<sub>n</sub> 引脚上的电压保持在绝对最大电压范围内。应选用一个具有合适阻值的  $R_{DET}$  来把电流限制在 60mA 以下。

**注 5**：该 IC 具有用于在短暂过载条件下对器件提供保护的过热保护功能。当过热保护功能生效时，结温将超过 125°C。连续工作于规定的最大工作结温以上有可能损害器件的可靠性。

**注 6**：所有流入器件引脚的电流均为正；所有流出器件引脚的电流均为负。所有的电压均以地 (AGND 和 DGND) 为基准，除非特别注明。

**注 7**：LTC4259A 专为维持一个 -46.6V 至 -57V 的端口电压而设计， $V_{EE}$  电源电压范围对二极管、MOSFET 和检测电阻器两端的压降进行了补偿。

**注 8**：在对一个短路进行分级时的  $V_{EE}$  电源电流是通过在对一个短路进行分级时实施 DETECT<sub>n</sub> 引脚电流测量来间接测得的。

**注 9**：LTC4259A 是按照 IEEE 802.3af 标准来执行过载电流检测的。最小过载电流 ( $I_{CUT}$ ) 取决于端口电压； $I_{CUT\_MIN} = 15.4\text{W}/V_{PORT\_MIN}$ 。一个采用 LTC4259A 且符合 IEEE 标准的系统应将端口电压维持在 -46.6V 以上。

**注 10**：除非特别注明，否则 AC 断接规格要求下列条件：DETECT 引脚如图 1 所示连接至端口，一个有效正弦波被加至 OSCIN 引脚，OSCFAIL 位被清零且 AC 断接使能位被设定。

**注 11**：由设计提供保证，未经测试。

**注 12**：在  $V_{ILD}$  和  $V_{IHD}$  条件下测得的数值。

**注 13**：如果在 I<sup>2</sup>C 事务处理过程中出现故障，则 INT 引脚将不会在 I<sup>2</sup>C 总线上出现停止条件之前被拉低。

## 测试定时

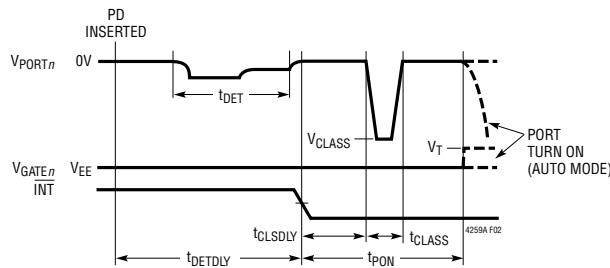


图 2：自动和半自动模式中的检测、分级和接通定时

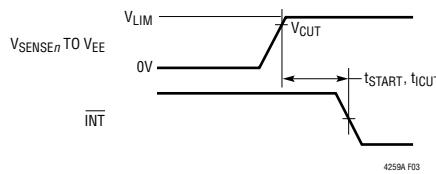


图 3：电流限制定时

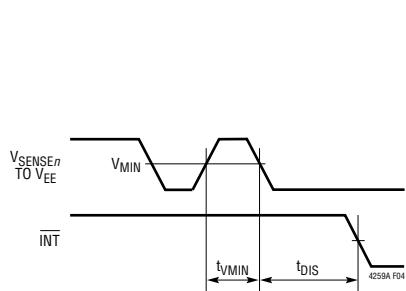


图 4：DC 断接定时

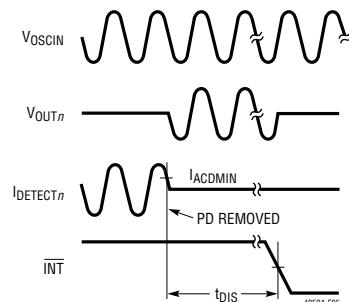
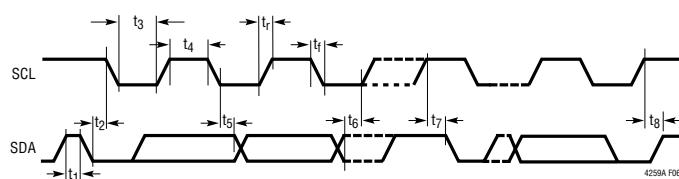


图 5：AC 断接定时

图 6：I<sup>2</sup>C 接口定时

## 时序图

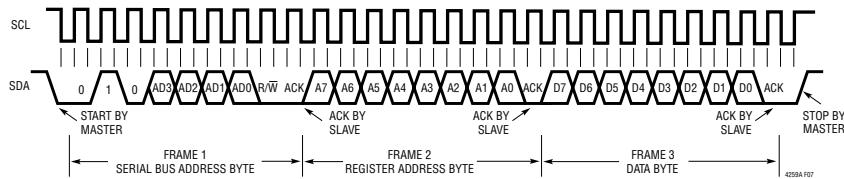


图7：向一个寄存器写入信息

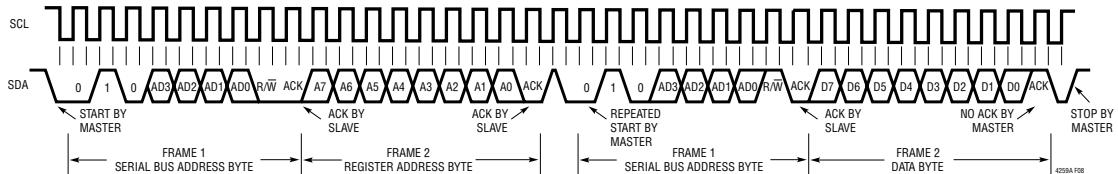


图8：从一个寄存器读取信息

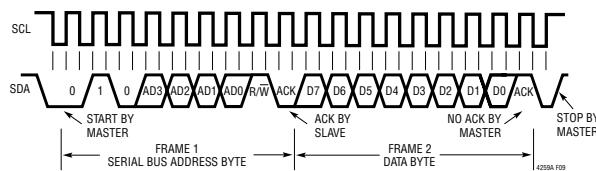


图9：对中断寄存器进行读操作(简易格式)

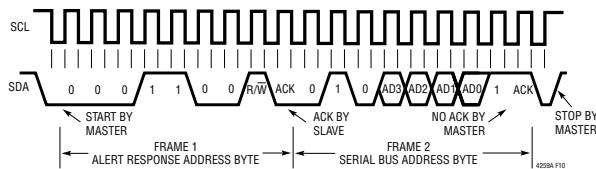


图10：从报警响应地址读取信息

## 引脚功能

**RESET (引脚 1)**：芯片复位，低电平有效。当 RESET 引脚为低电平时，LTC4259A 被保持在待用状态，所有的端口均被关断，而且所有的内部寄存器均被复位至其上电状态。当 RESET 引脚被拉至高电平时，LTC4259A 开始正常操作。可以把 RESET 引脚连接至一个外部电容器或 RC 网络，以提供一个电源接通延迟。RESET 引脚的内部滤波能够防止脉冲宽度小于  $1\mu\text{s}$  的干扰信号使 LTC4259A 复位。采用阻值  $\leq 10\text{k}$  的电阻器将 RESET 引脚拉至高电平，或将其连接至  $V_{DD}$ 。

**BYP (引脚 2)**：旁路输出。BYP 引脚被用于将内部生成的  $-20\text{V}$  电源连接至一个  $0.1\mu\text{F}$  的外部旁路电容器。应采用一个额定电压为  $100\text{V}$ 、电容值为  $0.1\mu\text{F}$  的 X7R 型电容器。不要将 BYP 引脚连接至任何其他外部电路。

**INT (引脚 3)**：中断输出，漏极开路。当 LTC4259A 中发生多种事件中的任何一种时，INT 将被拉至低电平。当复位 PB 寄存器 (1Ah) 中第 6 位和第 7 位被设定时，它将回复至高阻抗状态。INT 信号可被用来生成一个至主处理器的中断信号，从而免除了进行连续软件巡检的需要。可采用中断屏蔽寄存器 (01h) 来使单独的 INT 事件失效。请参见“寄存器功能”和“应用信息”部分以了解更多的相关信息。INT 引脚仅在  $\text{I}^2\text{C}$  事务处理之间被更新。

**SCL (引脚 4)**：串行时钟输入。用于  $\text{I}^2\text{C}$  串行接口总线的高阻抗时钟输入。SCL 引脚应直接与  $\text{I}^2\text{C}$  SCL 总线线路相连。

**SDAOUT (引脚 5)**：串行数据输出，用于  $\text{I}^2\text{C}$  串行接口总线的漏极开路数据输出。LTC4259A 采用两个引脚来实现双向 SDA 功能，以便简化  $\text{I}^2\text{C}$  总线的光隔离。如需实现一个标准的双向 SDA 引脚，则应将 SDAOUT 和 SDAIN 连接在一起。请参见“应用信息”部分以了解更多的相关信息。

**SDAIN (引脚 6)**：串行数据输入。用于  $\text{I}^2\text{C}$  串行接口总线的高阻抗数据输入。LTC4259A 采用两个引脚来实现双向 SDA 功能，以便简化  $\text{I}^2\text{C}$  总线的光隔离。

如需实现一个标准的双向 SDA 引脚，则应将 SDAOUT 和 SDAIN 连接在一起。请参见“应用信息”部分以了解更多的相关信息。

**AD3 (引脚 7)**：地址位 3。将地址引脚连接至高电平或低电平以设定与 LTC4259A 相对应的  $\text{I}^2\text{C}$  串行地址。该地址将是  $(010A_3A_2A_1A_0)_b$ 。采用阻值  $\leq 10\text{k}$  的电阻器将 AD3 引脚拉至高电平或低电平，或者将其连接至  $V_{DD}$  或 DGND。

**AD2 (引脚 8)**：地址位 2。见 AD3。

**AD1 (引脚 9)**：地址位 1。见 AD3。

**AD0 (引脚 10)**：地址位 0。见 AD3。

**DETECT1 (引脚 11)**：检测读出，端口 1。利用该引脚，LTC4259A 受电设备 (PD) 检测、分级和 AC 断接硬件可监视端口 1。通过一个与  $1\text{k}$  电阻器串联的  $0.47\mu\text{F}$   $100\text{V}$  X7R 电容器 (它们均与一个低漏泄二极管并联，见图 1) 将 DETECT1 引脚连接至输出端口。如果未采用 AC 断接，则可以去掉电阻器和电容器。

**DETECT2 (引脚 12)**：检测读出，端口 2。见 DETECT1。

**DETECT3 (引脚 13)**：检测读出，端口 3。见 DETECT1。

**DETECT4 (引脚 14)**：检测读出，端口 4。见 DETECT1。

**DGND (引脚 15)**：数字地。DGND 应被连接至  $3.3\text{V}$  电源引出的返回端。DGND 和 AGND 应连接在一起。

**$V_{DD}$  (引脚 16)**：逻辑电源。连接至一个  $3.3\text{V}$  (相对于 DGND) 电源。必须通过至少一个  $0.1\mu\text{F}$  电容器将  $V_{DD}$  旁路至靠近 LTC4259A 的 DGND。

**SHDN1 (引脚 17)**：停机端口 1，低电平有效。当被拉至低电平时，不管内部寄存器处于何种状态，SHDN1 引脚都将关断端口 1。将 SHDN1 引脚拉至低电平与设定复位按钮寄存器 (1Ah) 中的复位端口 1 位

## 引脚功能

是等效的。SHDN1引脚的内部滤波能够防止脉冲宽度小于1μs的干扰信号使 LTC4259A 复位。采用阻值不超过10k的电阻器将 SHDN1引脚拉至高电平，或将其连接至 V<sub>DD</sub>。

**SHDN2(引脚 18)**：停机端口 2，低态有效。见 SHDN1。

**SHDN3(引脚 19)**：停机端口 3，低态有效。见 SHDN1。

**SHDN4(引脚 20)**：停机端口 4，低态有效。见 SHDN1。

**AGND(引脚 21)**：模拟地。AGND 应被连接至从 -48V 电源的返回端。AGND 和 DGND 应连接在一起。

**SENSE4(引脚 22)**：端口 4 电流检测输入。SENSE4 通过一个连接在 SENSE4 和 V<sub>EE</sub> 之间的 0.5Ω 检测电阻器来监视外部 MOSFET 电流。每当检测电阻器两端的电压超过过流探测门限 V<sub>CUT</sub> 时，电流限制故障定时器便进行递增计数。如果检测电阻器两端的电压达到电流限制门限 V<sub>LIM</sub> (通常高于 25mV/50mA)，则 GATE4 引脚电压被降低，以使外部 MOSFET 中的电流保持恒定。请参阅“应用信息”部分以了解更多的细节信息。如果该端未被采用，则必须将 SENSE4 引脚连接至 V<sub>EE</sub>。

**GATE4(引脚 23)**：端口 4 栅极驱动。应将 GATE4 引脚连接至用于端口 4 的外部 MOSFET 的栅极。当 MOSFET 被接通时，一个 50μA 上拉电流源与该引脚相连。栅极电压被箝位在比 V<sub>EE</sub> 高 13V (典型值) 的电平上。在电流限制条件下，GATE4 引脚电压将被降低，以使流经外部 MOSFET 的电流保持恒定。如果故障定时器超时，则利用一个 50μA 电流源对 GATE4 进行下拉操作，从而关断 MOSFET 并记录一个 t<sub>CUT</sub> 或 t<sub>START</sub> 事件。如果该端口未被使用，则将 GATE4 引脚浮置或将其连接至 V<sub>EE</sub>。

**OUT4(引脚 24)**：端口 4 输出电压监控器。应通过一个 10k 串联电阻器将 OUT4 引脚连接至输出端口。当

端口电压处于 AGND 的 18V 以内时，电流限值折返电路通过降低电流限制门限来限制外部 MOSFET 中的功耗。当 OUT4 至 V<sub>EE</sub> 的电压降至 2V (典型值) 以下时，端口 4 电源良好位被设定。一个 2.5MΩ 电阻器在内部连接于 OUT4 至 AGND。如果该端口未被采用，则可将 OUT4 引脚连接至 AGND 或浮置。

**SENSE3(引脚 25)**：端口 3 电流检测输入。见 SENSE4。

**GATE3(引脚 26)**：端口 3 栅极驱动。见 GATE4。

**OUT3(引脚 27)**：端口 3 输出电压监控器。见 OUT4。

**V<sub>EE</sub>(引脚 28)**：-48V 电源输入。连接至一个电压范围为 -48V 至 -57V (相对于 AGND) 的电源。

**SENSE2(引脚 29)**：端口 2 电流检测输入。见 SENSE4。

**GATE2(引脚 30)**：端口 2 栅极驱动。见 GATE4。

**OUT2(引脚 31)**：端口 2 输出电压监控器。见 OUT4。

**SENSE1(引脚 32)**：端口 1 电流检测输入。见 SENSE4。

**GATE1(引脚 33)**：端口 1 栅极驱动。见 GATE4。

**OUT1(引脚 34)**：端口 1 输出电压监控器。见 OUT4。

**AUTO(引脚 35)**：自动模式输入。自动模式旨在使 LTC4259A 能够在即使 I<sup>2</sup>C 总线上没有主控制器的情况下也可对一个 PD 进行检测和上电操作。当 LTC4259A 被复位或退出 V<sub>DD</sub> UVLO 状态时，AUTO 引脚上的电压将决定内部寄存器的状态(见表1 中的寄存器图)。如果需要的话，随后还可通过 I<sup>2</sup>C 接口来改变这些寄存器位的状态。AUTO 引脚的实时状态可在引脚状态寄存器(11h) 中的第 0 位读取。采用阻值  $\leq 10k$  的电阻器将 AUTO 引脚拉至高电平或低电平，或者将其连接至 V<sub>DD</sub> 或 DGND。

**OSCIN(引脚 36)**：振荡器输入。连接至一个峰至峰幅度为 2V、负峰值高于 -0.3V、正峰值低于 2.5V、频率约为 100Hz 的振荡信号源(最好是一个正弦波)。当一个端口被供电且 AC 断接被使能时，该信号被放大并驱动至合适的 DETECT 引脚上，以确定 PD 的 AC 阻抗。

表1：寄存器图

ADDRESS REGISTER NAME	R/W	PORT	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0	RESET STATE	RESET STATE
<b>Interrupts</b>												
00h Interrupt	RO	Global	Supply Event	tSTART Fault	tCUT Fault	Class Complete	Disconnect	Pwr Good Event	Pwr Good Event	Auto Pin Low	1000,0000	1000,0000
01h Int Mask	R/W	Global	Mask 7	Mask 6	Mask 5	Mask 4	Mask 3	Mask 2	Mask 1	Mask 0	1000,0000	1110,0100
<b>Events</b>												
02h Power Event CoR	RO	t4321	Pwr Good	Pwr Good	Pwr Good	Pwr Good	Pwr Good	Pwr Enable	Pwr Enable	0000,0000	0000,0000	0000,0000
03h Power Event CoR	CoR	Change 4	Change 3	Change 2	Change 1	Change 4	Change 3	Change 2	Change 1	0000,0000	0000,0000	0000,0000
04h Detect Event CoR	RO	t4321	Class Complete 4	Class Complete 3	Class Complete 2	Class Complete 1	Class Complete 0	Detect Complete 4	Detect Complete 3	0000,0000	0000,0000	0000,0000
05h Detect Event CoR	CoR	CoR	CoR	CoR	CoR	CoR	CoR	CoR	CoR	0000,0000	0000,0000	0000,0000
06h Fault Event	RO	t4321	Disconnect 4	Disconnect 3	Disconnect 2	Disconnect 1	Disconnect	tCUT Fault 4	tCUT Fault 3	tCUT Fault 2	tCUT Fault 1	0000,0000
07h Fault Event Or CoR	CoR	CoR	CoR	CoR	CoR	CoR	CoR	CoR	CoR	CoR	CoR	0000,0000
08h tSTART Event	RO	t4321	Reserved	Reserved	Reserved	Reserved	Reserved	tSTART Fault 4	tSTART Fault 3	tSTART Fault 2	tSTART Fault 1	0000,0000
09h tSTART Event CoR	CoR	CoR	CoR	CoR	CoR	CoR	CoR	CoR	CoR	CoR	CoR	0000,0000
0Ah Supply Event	RO	t4321	Over Temp	Reserved	VDD UVLO	VDD UVLO	VDD UVLO	Reserved	Reserved	Osc Fail	Reserved	0011,0010**
0Bh Supply Event CoR	CoR	CoR	CoR	CoR	CoR	CoR	CoR	CoR	CoR	CoR	CoR	0011,0010**
<b>Status</b>												
0Ch Port 1 Status	RO	1	Reserved	Class Status 2	Class Status 1	Class Status 0	Class Status 0	Reserved	Class Status 2	Class Status 1	Class Status 0	0000,0000
0Dh Port 2 Status	RO	2	Reserved	Class Status 2	Class Status 1	Class Status 0	Class Status 0	Reserved	Class Status 2	Class Status 1	Class Status 0	0000,0000
0Eh Port 3 Status	RO	3	Reserved	Class Status 2	Class Status 1	Class Status 0	Class Status 0	Reserved	Class Status 2	Class Status 1	Class Status 0	0000,0000
0Fh Port 4 Status	RO	4	Reserved	Class Status 2	Class Status 1	Class Status 0	Class Status 0	Reserved	Class Status 2	Class Status 1	Class Status 0	0000,0000
10h Power Status	RO	t4321	Power Good 4	Power Good 3	Power Good 2	Power Good 1	Power Good 0	Power Enable 4	Power Enable 3	Power Enable 2	Power Enable 1	0000,0000
11h Pin Status	RO	Global	Reserved	Reserved	AD3 Pin Status	AD2 Pin Status	AD1 Pin Status	AD0 Pin Status	AD0 Pin Status	AD0 Pin Status	AD0 Pin Status	000A-A <sub>2</sub> -A <sub>1</sub> -A <sub>0</sub>
<b>Configuration</b>												
12h Operating Mode	R/W	t4321	Port 4 Mode 1	Port 4 Mode 0	Port 3 Mode 1	Port 3 Mode 0	Port 2 Mode 1	Port 2 Mode 0	Port 1 Mode 1	Port 1 Mode 0	0000,0000	1111,1111
13h Disconnect Enable	R/W	t4321	AC Disconnect En 4	AC Disconnect En 3	AC Disconnect En 2	AC Disconnect En 1	DC Disconnect En 4	DC Disconnect En 3	DC Disconnect En 2	DC Disconnect En 1	0000,0000	1111,0000
14h Detect/Class Enable	R/W	t4321	Class Enable 4	Class Enable 3	Class Enable 2	Class Enable 1	Class Stable 4	Class Stable 3	Class Stable 2	Class Stable 1	0000,0000	1111,1111
15h Reserved	R/W	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	0000,0000
16h Timing Config	R/W	Global	Interrupt Pin	Interrupt Pin	Interrupt Pin	Interrupt Pin	Interrupt Pin	tSTART	tSTART	tSTART	tSTART	0000,0000
17h Misc Config	R/W	Global	Enable	Enabled	Enabled	Enabled	Enabled	Osc Fail	Osc Fail	Osc Fail	Osc Fail	1010,0000
<b>Pushbuttons</b>												
18h Del/Class Restart PB	WO	t4321	Restart Class 4	Restart Class 3	Restart Class 2	Restart Class 1	Restart Detect 4	Restart Detect 3	Restart Detect 2	Restart Detect 1	0000,0000	0000,0000
19h Power Enable PB	WO	t4321	Power Off 4	Power Off 3	Power Off 2	Power Off 1	Power On 4	Power On 3	Power On 2	Power On 1	0000,0000	0000,0000
1Ah Reset PB	WO	Global	Clear All Interrupts	Clear All Interrupts	Clear All Interrupts	Clear All Interrupts	Reset All	0000,0000				
<b>Encoding</b>												
<b>CLASS STATUS</b>		<b>DEFECT STATUS</b>		<b>MODE BIT ENCODING</b>								
000	Class Status Unknown	000	Defect Status Unknown	00	Shutdown	Power Off	Detection and Class Off	Power On				
001	Class 1	001	Short Circuit (<V)	01	Manual	Will Not Advance Between States						
010	Class 2	010	Reserved	10	Semanio	Detector and Class But Wait to Turn On Power	Detector and Class But Wait to Turn On Power	Detector and Class But Wait to Turn On Power	Detector and Class But Wait to Turn On Power	Detector and Class But Wait to Turn On Power	Detector and Class But Wait to Turn On Power	Detector and Class But Wait to Turn On Power
011	Class 3	011	tLOW	11	Auto	Detector, Class and Power Automatically						
100	Class 4	100	Detector Good	100	Detector Good	Detector Good	Detector Good	Detector Good	Detector Good	Detector Good	Detector Good	Detector Good
101	Undefined—Read as Class 0	101	RHIGH	101	RHIGH	RHIGH	RHIGH	RHIGH	RHIGH	RHIGH	RHIGH	RHIGH
110	Class 0	110	Open Circuit	110	Open Circuit	Open Circuit	Open Circuit	Open Circuit	Open Circuit	Open Circuit	Open Circuit	Open Circuit
111	Overcurrent	111	Reserved	111	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved

\*\* = The start-up state of the VEE UVOL and Ds-Fail bits depend on the order in which the VDD and VEE supplies are brought up

Key:	RO = Read Only	R/W = Read/Write	CoR = Clear on Read	WI = Write Only
000	Class Status Unknown	000	Defect Status Unknown	00
001	Class 1	001	Short Circuit (<V)	01
010	Class 2	010	Reserved	10
011	Class 3	011	tLOW	11
100	Class 4	100	Detector Good	100
101	Undefined—Read as Class 0	101	RHIGH	101
110	Class 0	110	Open Circuit	110
111	Overcurrent	111	Reserved	111

## 寄存器功能

### 中断寄存器

**中断 (地址 00h)**：中断寄存器，只读型。当中断屏蔽寄存器中某位被置位，则该寄存器中相应位至逻辑 1 的跳变确立 INT 引脚(引脚 3)。每一位都是事件寄存器中对应位的逻辑“或”。中断寄存器是只读型的，其位不能被直接清零。如需将中断寄存器中的一个位清零，则可通过对合适的状态或事件寄存器中的对应位进行清零操作或设定复位按钮寄存器(1Ah)中的第 7 位来实现。

**中断屏蔽 (地址 01h)**：中断屏蔽，读/写型。中断屏蔽寄存器任何位中的一个逻辑 1 允许对应的中断寄存器位在其被置位的情况下确立 INT 引脚。中断屏蔽寄存器任何位中的一个逻辑 0 可防止对应的中断位影响 INT 引脚。实际中断寄存器位不受中断屏蔽寄存器状态的影响。

### 事件寄存器

**电源事件 (地址 02h)**：电源事件寄存器，只读型。该寄存器中低 4 位指示对应端口电源使能状态位已发生变化；这 4 个位的逻辑“或”在中断寄存器中以“电源使能事件”位的形式出现。上部的 4 个位指示对应端口电源良好状态位已发生变化；这 4 个位的逻辑在“或”在中断寄存器中以“电源良好事件”位的形式出现。电源事件位被锁定于高电平，并将维持在高电平上，直至其被来自地址 03h 的读数清零为止。

**电源事件 CoR (地址 03h)**：电源事件寄存器，读操作时清零。对该地址执行读操作以便对电源事件寄存器实施清零。地址 03h 和地址 02h 恢复相同的数据，而且，对地址 03h 的读操作将把两个地址处的所有位清零。

**检测事件 (地址 04h)**：检测事件寄存器，只读型。该寄存器中低 4 位指示至少有一个用于对应端口的检测周期已经结束；这 4 位的逻辑“或”在中断寄存器中以“检测结束”位的形式出现。高 4 位指示至少有一个用于对应端口的分级周期已经结束；这 4 位的逻辑“或”在中断寄存器中以“分级结束”位的形式出现。在手动模式中，该寄存器指示被请求的检测/分级周期已经结束且 LTC4259A 正在等待进一步的指令。在半自动模式或自动模式中，这些位指示在端

口状态寄存器中检测状态和分级状态位是有效的。检测事件位被锁定于高电平，并将维持在高电平上，直至其被来自地址 05h 的读数清零为止。

**检测事件 CoR (地址 05h)**：检测事件寄存器，读操作时清零。对该地址执行读操作以便对检测事件寄存器实施清零。地址 05h 和地址 04h 恢复相同的数据，而且，对地址 05h 的读操作将把两个地址处的所有位清零。

**故障事件 (地址 06h)**：故障事件寄存器，只读型。该寄存器中低 4 位指示在对应端口上出现了一个  $t_{ICUT}$  故障；这 4 位的逻辑“或”在中断寄存器中以“ $t_{ICUT}$  故障”位的形式出现。高 4 位指示在对应端口上出现了一个断接事件；这 4 位的逻辑“或”在中断寄存器中以“断接”位的形式出现。故障事件位被锁定于高电平，并将维持在高电平上，直至其被来自地址 07h 的读操作清零为止。

**故障事件 CoR (地址 07h)**：故障事件寄存器，读操作时清零。对该地址执行读操作以便对故障事件寄存器实施清零。地址 07h 和地址 06h 恢复相同的数据，而且，对地址 07h 的读操作将把两个地址处的所有位清零。

**$t_{START}$  事件 (地址 08h)**： $t_{START}$  事件寄存器，只读型。该寄存器中低 4 位指示在对应端口上出现了一个  $t_{START}$  故障；这 4 位的逻辑“或”在中断寄存器中以“ $t_{START}$  故障”位的形式出现。 $t_{START}$  事件位被锁定于高电平，并将维持在高电平上，直至其被来自地址 09h 的读数清零为止。该寄存器中高 4 位被保留，并将始终读作 0。

**$t_{START}$  事件 CoR (地址 09h)**： $t_{START}$  事件寄存器，读操作时清零。对该地址执行读操作以便对故障事件寄存器实施清零。地址 09h 和地址 08h 恢复相同的数据，而且，对地址 09h 的读操作将把两个地址处的所有位清零。

**电源事件 (地址 0Ah)**：电源事件寄存器，只读型。当引脚 36 (OSCIN) 上的信号不存在(或者不具有所要求的幅度)且 AC 断接电路不能正确操作时，第 1 位(振荡故障)被置位。“振荡故障”(OSC Fail) 位被锁定于高电平，并将维持在高电平上，直至其被 0Bh 地址上的读操作清零为止。除非  $V_{EE}$  电源不存在，否则

## 寄存器功能

振荡故障位将在上电或复位之后被置位。由于 AC 断接电路的使能不受振荡故障位状态无关，所以电源可以被从端口上拿掉。请参见“应用信息”部分中的“AC 断接”段落以了解更多的细节信息。第 4 位指示  $V_{EE}$  已降至  $V_{EE}$  UVLO 电平(通常为 -28V) 以下。第 5 位通告  $V_{DD}$  电源电压已降至  $V_{DD}$  UVLO 门限以下。第 7 位指示 LTC4259A 的片温度已超过其热停机限值(见“电特性”部分中的“注 5”)。第 1、4、5 和 7 位的逻辑“或”在中断寄存器中以“电源故障位”的形式出现。请参见“杂项配置”寄存器以了解更多有关对产生自电源故障中断的振荡故障位进行屏蔽的信息。寄存器中剩余的位被保留，并将始终读作“0”。电源事件位被锁定于高电平，并将维持在高电平上，直至其被来自地址 0Bh 的读清零为止。

**电源事件 Cor (地址 0Bh)**：电源事件寄存器，读操作时清零。对该地址执行读操作以实施故障事件寄存器清零。地址 0Bh 和地址 0Ah 恢复相同的数据，而且，对地址 0Bh 的读操作将把两个地址处的所有位清零。

### 状态寄存器

**端口 1 状态 (地址 0Ch)**：端口 1 状态寄存器，只读型。该寄存器负责通报端口 1 的最新检测和分级结果。第 0 至 2 位通报在该端口进行的最新检测尝试的状态，第 4 至 6 位通报在该端口上进行的最新分级尝试的状态。如果电源接通，则这些位将通告电源接通前瞬间出现的检测/分级状态。如果该端口上的电源由于任何原因而被切断，则该寄存器中的所有位都将被清零。检测和分级状态位编码方案见表 1。

**端口 2 状态 (地址 0Dh)**：端口 2 状态寄存器，只读型。见端口 1 状态。

**端口 3 状态 (地址 0Eh)**：端口 3 状态寄存器，只读型。见端口 1 状态。

**端口 4 状态 (地址 0Fh)**：端口 4 状态寄存器，只读型。见端口 1 状态。

**电源状态 (地址 10h)**：电源状态寄存器，只读型。该寄存器中低 4 位通告对应端口的接通/关断状态。高 4 位(电源良好位)指示对应端口的功率开关和检测电

阻器两端的压降低于 2V(典型值)，而且电源启动过程已经结束。电源良好位被锁定于高电平，并且只在一个端口被关断或 LTC4259A 被复位时才被清零。

**引脚状态 (地址 11h)**：外部引脚状态，只读型。该寄存器通告 AUTO(引脚 35) 和 AD0 至 AD3(引脚 7 至 10) 数字输入引脚的实时状态。AUTO 引脚的逻辑状态出现于第 0 位，AD0 至 AD3 引脚的逻辑状态出现于第 2 至 5 位。其余的位被保留并将读作“0”。AUTO 引脚会在器件启动时对某些 LTC4259A 配置寄存器的初始状态产生影响，但在启动之后则没有任何影响，并可在需要时被用作一个通用输入(只要保证其在启动时处于合适的状态之下)。

### 配置寄存器

**工作模式 (地址 12h)**：工作模式配置，读/写型。该寄存器包含用于 LTC4259A 中全部 4 个端口的模式位。模式位编码方案见表 1。上电时，该寄存器中的所有位将被置位至 AUTO 引脚(引脚 35) 的逻辑状态。请参见“应用信息”部分中的“工作模式”。

**断接使能 (地址 13h)**：断接使能寄存器，读/写型。该寄存器中低 4 位在对应端口上对 DC 断接检测电路进行使能或失效操作。如果 DC 断接使能位被置位，则端口电路会在该端口上的吸收电流降至  $I_{MIN}$  以下的持续时间超过  $t_{DIS}$  的情况下切断电源。 $I_{MIN}$  等于  $V_{MIN}/R_S$ ，其中， $R_S$  为检测电阻器，其阻值应为  $0.5\Omega$ ，以便与 IEEE 802.3af 标准相符。如果该位被置零，则此端口的电源将不会被拿掉，原因是电流很小。

高 4 位在对应端口上对 AC 断接进行使能或失效操作。当一个端口的 AC 断接位被置位时，LTC4259A 通过给该端口的 DETECT 引脚施加一个 AC 电压并测量 AC 电流来检测该端口的阻抗。如果 DETECT 引脚持续吸收小于  $I_{ACDMIN}$  电流的时间超过  $t_{DIS}$ ，则该端口将切断电源。如果此位被置零，则该端口的电源将不会被拿掉，原因是其具有高阻抗(AC 电流小于  $I_{ACDMIN}$ )。

使  $t_{DIS}$  复位的 DC 和 AC 断接信号一起进行“或”运算，而且，任一种检测方法(如果它们同时被使能)都将使该端口保持受电状态。当 PD 被移开时，一个

## 寄存器功能

DC 和 AC 断接均未被使能的端口将不会自动切断电源。

**检测/分级使能(地址 14h)**：检测和分级使能，读/写型。该寄存器中低 4 位使能对应端口上的检测电路(如果该端口处于自动或半自动模式)。高 4 位使能对应端口上的分级电路(如果该端口处于自动或半自动模式)。在手动模式中，设定该寄存器中的一个位将导致 LTC4259A 在对应的端口上执行一个分级或检测周期。对检测/分级再起动 PB 寄存器(18h)进行写操作具有相同的作用，且不会干扰用于其他端口的检测/分级使能位。

**定时配置(地址 16h)**：全局定时配置，读/写型。第 0 至 1 位设置  $t_{DIS}$ (即一个端口在 PD 被移开之后到其自动切断电源之前的持续时间)。可对 LTC4259A 进行设置以监视端口电流是否小于  $I_{MIN}$ (DC 断接)或端口是否呈高阻抗(AC 断接)。第 2 至 3 位设置  $t_{ICUT}$ (即一个端口的电流能够在其电源未被切断的情况下超过  $I_{CUT}$  的持续时间)。如果该电流在经过了  $t_{ICUT}$  之后仍然高于  $I_{CUT}$ ，则 LTC4259A 将指示发生了一个  $t_{ICUT}$  故障并切断该端口的电源。第 4 至 5 位设置  $t_{START}$ (即端口电源接通期间的一个过流条件被认为是一个  $t_{START}$  故障且端口电源被切断之前的持续时间)。请注意，采用不同于缺省值的  $t_{ICUT}$  和  $t_{START}$  时间不符合 IEEE 802.3af 标准，并有可能使得故障状态下的外部 MOSFET 的能耗增加一倍或三倍。第 6 至 7 位被保留并应读/写作“0”。请参见“电特性”部分以了解定时器位编码方案。另外请阅读“应用信息”中有关  $t_{START}$ 、 $t_{ICUT}$ 、DC 和 AC 断接的描述。

**杂项配置(地址 17h)**：杂项配置，读/写型。第 5 位为“振荡故障屏蔽”；它由系统缺省来设定。当振荡故障屏蔽位置零时，它能够防止 OSCIN 引脚上的一个故障去设定振荡故障位以及引起一个电源事件中断。设定第 7 位将使能 INT 引脚。如果该位被复位，则 LTC4259A 既不会拉低 INT 引脚电平(不管在何种条件下)，也不会对“报警响应地址”做出响应。该位由系统缺省设定。

### 按钮寄存器

**有关按钮寄存器的注意事项**：“按钮”寄存器是一种专用寄存器，当一个“1”被写入一个“位”中时，它

将触发一个事件；而当把一个“0”写入一个“位”中时，则其不执行任何操作。在标准的读/写寄存器中，设定一个位的过程包括对寄存器进行读操作(以确定其状态)、在软件中设定合适的位并对整个寄存器重新进行写操作，而按钮寄存器则与之不同，它允许在不了解或不影响寄存器中其他位的状态的情况下写入一个位。按钮寄存器是只写型的，如果进行读操作则其将返回 00h。

**检测/分级再起动 PB(地址 18h)**：检测/分级再起动按钮寄存器，只写型。在手动模式中，把一个“1”写入该寄存器中的任何位都将在对应端口上起动(或重新起动)单个检测或分级周期。它也可被用来设定用于自动或半自动模式端口的检测/分级使能寄存器(地址 14h)中的对应位。低 4 位影响每个端口上的检测，而高 4 位则影响分级。

**电源使能 PB(地址 19h)**：电源使能按钮寄存器，只写型。该寄存器中低 4 位用于设定对应的端口状态寄存器中的电源使能位；高 4 位则负责对应电源使能位的清零。通过该寄存器进行的电源使能位的设定和清零将在任何模式(停机模式除外)中接通或切断电源，这与检测或分级的状态无关。如果发生  $t_{ICUT}$ 、 $t_{START}$  和断接事件(若被使能)，则它们将切断电源。

如果该端口因为一个  $t_{ICUT}$  或  $t_{START}$  故障而被关断且  $t_{ICUT}$  定时器尚未回零，则不能设定电源使能位。请参见“应用信息”以了解更多有关  $t_{ICUT}$  定时的信息。

利用该寄存器来进行电源使能位清零同样也使受影响端口的检测和故障位、端口状态寄存器以及检测和分级使能位被置零。

**复位 PB(地址 1Ah)**：复位按钮，只写型。第 0 至 3 位使对应的端口复位，方法是对该端口的电源使能位、检测和故障事件位、状态寄存器以及检测和分级使能位进行清零。第 4 位使整个 LTC4259A 复位至上电复位状态；所有的端口均被关断，重新对 AUTO 引脚进行读操作，且全部寄存器均恢复至其上电缺省值( $V_{DD}$  UVLO 除外，它保持置零状态)。第 5 位被保留；对其进行设定没有任何作用。设定第 6 位将释放中断引脚(如果它被确定的话)，且不会影响事件寄存器或中断寄存器。当 INT 引脚被以这种方式释

## 寄存器功能

放时，则必须在 LTC4259A 能够再次拉低 INT 引脚之前消除导致 LTC4259A 对 INT 引脚进行下拉操作的条件。这可以通过对事件寄存器进行读取和清零操

作或将一个“1”写入该寄存器的第 7 位来完成。设定第 7 位将释放中断引脚、对所有的事件寄存器进行清零并把中断寄存器中的所有位置零。

## 应用信息

### 概述

多年以来，双扭线以太网已经成为了面向局域网的最常用方法。IEEE 802.3 工作组(以太网标准的发起者)在原标准的基础上做了进一步扩展，制订了 802.3af，该标准允许通过用于数据通信的电缆同时输送 DC 功率。这有望造就一类全新的以太网设备，包括 IP 电话、无线接入点和 PDA 充电站，它们无需额外的 AC 布线或外部电源变压器(也叫作“墙疣”)。利用约 13W 的可用功率，小型数据设备能够通过其以太网线路来供电，而无需采用壁装 AC 电源插座。精细的检测和功率监控技术可使老式的纯数据型设备免遭损坏，同时还能通过双扭线电缆向较为新颖的以太网供电设备输送功率。

输送功率的设备被称为供电设备(PSE)；从导线吸取功率的设备被称作受电设备(PD)。PSE 通常是以太网交换器、路由器、集线器或配线间(电缆汇集于此)中常见的其他网络交换设备。PD 的形式可以

有许多种：数字 IP 电话、无线网络接入点、PDA 或笔记本电脑坞站、蜂窝电话充电器以及 HVAC 自动调温器都是能够从网络吸取功率的设备实例。

如图 11 所示，PSE 被要求在信号线对之间或备用线对之间(但并非同时)提供一个 48V 的标称 DC 电压。功率被作为两个线对之间的一个电压来施加，一般是通过向隔离变压器(它被用于将差分数据信号耦合至导线)的中心抽头供电来实现的。由于以太网数据通过变压器在两端上进行耦合并且采用了差分发送方式，因此，发送线对和接收线对之间的一个电压差不会对数据产生影响。一个 10base-T/100base-TX 以太网连接只采用了电缆中 4 个线对中的两个。如图 11 所示，可对未用或备用线对直接供电，而不会影响数据。然而，1000base-T 采用了所有的 4 个线对，如果需要具备与 1000base-T 的兼容性，则电源必须与变压器的中心抽头相连。

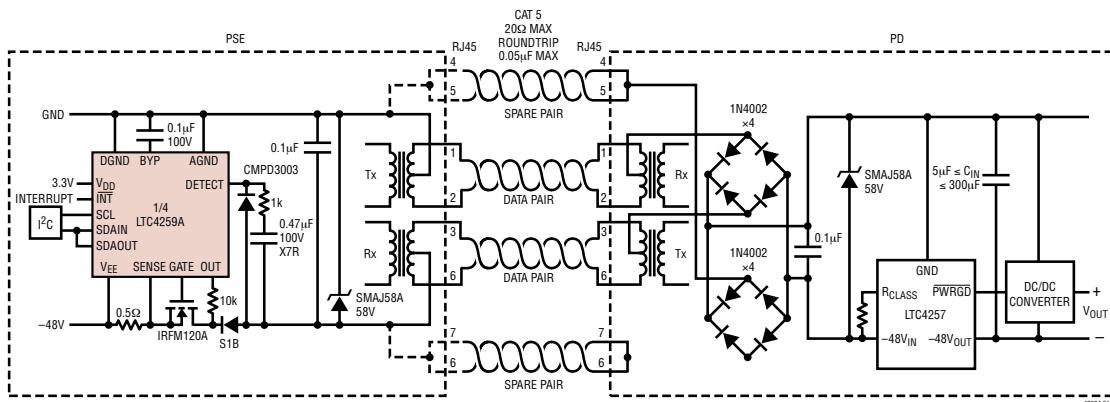


图 11：系统示意图

## 应用信息

LTC4259A 为一个符合 IEEE 802.3af 标准的系统中的 PD 设备提供了一套完整的检测和供电方案。LTC4259A 包括 4 个独立的端口，每个端口都具有对与其相连的 PD 进行检测、分级以及提供 -48V 隔离电源的能力。LTC4259A 利用符合 IEEE 802.3af 标准的 AC 或 DC 法来检测 PD 是否被移开，并在 PD 被移开时切断 -48V 电源。一个内部控制电路负责处理系统配置和定时，并采用一个 I<sup>2</sup>C 接口来实现与主机系统的通信。

### 工作模式

每个 LTC4259A 端口都可以有 4 种工作模式：即手动模式、半自动模式、自动模式或停机模式。一个端口的工作模式由“工作模式”寄存器中的合适位来设定。如果外部 AUTO 引脚被连接至低电平，则 LTC4259A 将在所有的端口均处于停机模式的条件下上电；如果 AUTO 引脚为高电平，则所有的端口将在自动模式中被唤醒。可通过 I<sup>2</sup>C 接口随时改变工作模式，而无需顾及 AUTO 引脚的状态。

- 在手动模式中，一个端口将在接收到来自主机系统的指令之后才进行动作。当接到指令时，它将执行单个检测或分级周期，并将在端口状态寄存器中通告结果。当主机系统决定该向一个端口供电或切断一个端口的电源时，它就能够通过设定电源使能 PB 寄存器中的合适通电/断电位来执行这一指令，而无需理会检测或分级的当前状态。
- 在半自动模式中，端口将反复尝试对一个与链路相连结的 PD 设备进行检测和分级。它将在其端口状态寄存器中通告此信息，并等待主机系统在向端口加电之前设定电源使能 PB 寄存器中的合适通电位。
- 在自动模式中，端口将对一个与其相连的 PD 进行检测和分级，如果检测成功(不管分级结果如何)，则随即接通电源。
- 在停机模式中，端口失效，将不会对 PD 进行检测和供电。而且，用于该端口的检测和故障事件位、状态位和使能位均被复位至零。

不管处于何种工作模式，对于任何发生 t<sub>START</sub> 或 t<sub>CUT</sub> 过流故障事件的端口，LTC4259A 都将自动拿掉其电源(见“t<sub>CUT</sub> 定时”和“t<sub>START</sub> 定时”部分)。如果断接使能寄存器中的合适断接使能位被设定，则对于任何发生断接事件的端口，它也将自动去除其电源。主控制器也可以通过设定电源使能 PB 寄存器中的合适断电位来随时拿掉电源。

### 通电复位

在接通电源或 LTC4259A 被复位(通过将 RESET 引脚拉至低电平或把信息写入全局“Reset All”位来完成)时，所有的端口关断且全部的内部寄存器变至一个预定状态，如表 1 所示。

视复位时 AUTO 引脚状态的不同，某些寄存器呈现出不同的状态。AUTO 引脚为高电平条件下的缺省状态允许 LTC4259A 在自动模式中对一个 PD 进行检测和加电，即使没有设备与 I<sup>2</sup>C 接口相连也是如此。

### 特征检测

IEEE 定义了一种特殊的线对间特征电阻，它可识别一部能够接受符合 802.3af 规范的以太网供电方式的设备。当端口电压低于 10V 时，一个符合 802.3af 标准的 PD 将具有一个 25k 的特征电阻。图 12 示出了 PD 特征电阻(白框，23.75k 至 26.25k)与所要求的、PSE 必须接受(白框)和拒绝(灰框)的电阻关系。根据 802.3af 规范，PSE 既可以接受也可以不接受 15k 至 19k 以及 26.5k 至 33k 这两个范围内的电阻。请注意，图 12 中的黑框代表老式 802.3 设备中所使用的 150Ω 线对间终端，比如不能接受功率的计算机的网络接口卡(NIC)。

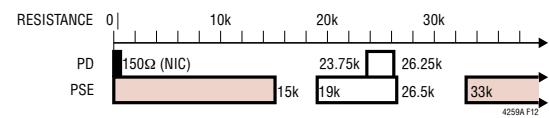


图 12 : IEEE 802.3af 特征电阻范围

## 应用信息

LTC4259A 通过在端口上依次施加两个测试电流(通过 DETECT $n$  引脚)并测量最终电压来检查特征电阻。然后, 它扣除两个 V-I 点以确定阻性斜率, 并同时消除由任何串联二极管所引起的电压偏移或由端口上的漏泄所导致的电流偏移(见图13)。LTC4259A 一般将把所有阻值在 17k 至 29k 之间的 PD 电阻作为有效 PD 来接受, 并在对应的端口状态寄存器的检测状态位(第 2 至 0 位)中通告“检测良好”(二进制 100)。超出该范围的电阻值(包括开路和短路)也在检测状态位中通告。请参阅表 1 以了解检测状态位的完整解码方案。

通过给端口施加一个测试电流、而后稍做等待(以使电压稳定下来)并测量最终的电压来获得第一个测试点。该结果被存储起来, 然后再给端口施加第二个测试电流, 等电压稳定之后再对其进行测量。每个点的测量时间需要 100ms, 一个完整的检测周期为 200ms。

如果 PD 所具有的与其特征电阻器并联的电容大

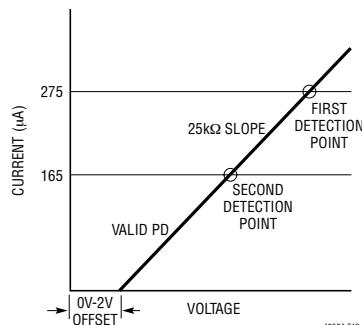


图 13 : PD 检测

表 2 : IEEE 802.3af 受电设备分级

IEEE 802.3af 分级	PSE 上的分级电流	最大 PD 功率	最小 PSE 功率	分级描述
0	0mA 至 5mA	12.95W	15.4W	PD 不执行分级, 未知功率
1	8mA 至 13mA	3.84W	4W	低功率 PD
2	16mA 至 21mA	6.49W	7W	中等功率 PD
3	25mA 至 31mA	12.95W	15.4W	高功率 PD 或满功率 PD
4	35mA 至 45mA	12.95W	15.4W	保留不用, 作为 0 级来供电

于  $5\mu\text{F}$ , 则 LTC4259A 将不会发出“检测良好”的通告。

端口的工作模式控制著 LTC4259A 是否以及何时运行一个检测周期。在手动模式中, 端口将保持在空闲状态, 直至其接收到一个“再起动检测”(寄存器 18h)命令为止。然后, 它将在所选的端口上运行一个完整的 200ms 检测周期、通告对应的端口状态寄存器中的检测状态位中的结果、并返回空闲状态, 直至其接收到另一个命令为止。在半自动模式中, LTC4259A 对与端口相连的有效 PD 进行自动测试, 但它将不会在接收到来自主控制器的加电指令之前执行加电操作。它每 320ms 对端口进行一次查询, 并在每个周期结束时对检测状态位进行更新。如果通告“检测良好”, 它将前进到分级阶段并在端口状态寄存器中通告该结果。LTC4259A 将继续在端口上反复执行检测操作, 直至其接收到执行其他操作的指令为止。自动模式中的动作与半自动模式中的动作相似; 但是, 在通告“检测良好”之后, LTC4259A 将先经历分级阶段, 然后在无需更多干预的情况下对端口进行上电操作。

当端口处于停机模式、上电状态或对应的检测使能位被清零时, 使特征检测电路失效。

### 分级

PD 具有向 PSE 提供一个“分级标识”的选项, 用于指示它将在上电时吸取多少功率。当 PSE 端口电压处于 15.5V 和 20.5V 之间时, 该标识包括一个特殊的恒定吸收电流, 并由电流电平来指示 PD 所属的功率级。按照 IEEE 802.3af 规范, LTC4259A 可识别 5 级 PD(列于表 2)。在分级过程中, LTC4259A 通过 DETECT $n$  引脚来控制和测量端口电压。请注意, 第

## 应用信息

4 级目前被 IEEE 指定预留给将来使用。图 14 示出了一种 PD 负载电压变化曲线，最初为 25k 特征电阻器的平缓斜坡（低于 10V），然后，在 14.5V 至 20.5V 之间吸收分级电流（在此场合为第 3 级）。LTC4259A 用于分级的负载电压也示于图 14。在达到 65mA（典型值）的电流限值之前，它具有低阻抗。

在半自动或自动模式中，LTC4259A 将在一个成功的检测周期之后立即对一个端口进行分级，而在手动模式中则是在接收到分级命令后立即执行该操作。它通过给端口施加 18V（典型值）电压并测量最终电流来测量 PD 分级特征电流。它在对应的端口状态寄存器的分级状态位中通告检测分级。请注意，在自动模式中，不管检测出的是什么分级，端口都将上电。

当端口处于停机模式、上电状态或对应的分级使能位被清零时，使分级电路失效。

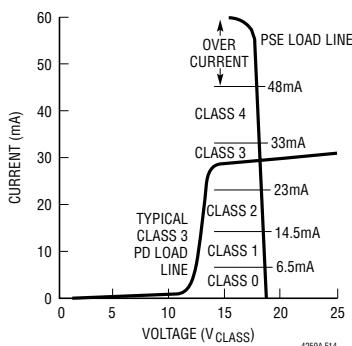


图 14: PD 分级

## 功率控制

LTC4259A 的主要功能是对至 PSE 端口的功率输送进行控制。它是通过控制一个外部功率 MOSFET 的栅极驱动电压并监视电流（利用一个检测电阻器）以及 OUT 引脚上的输出电压来实现该控制功能的。该电路的作用是以一种受控方式将原始的 -48V 隔离输入电源耦合至端口，从而在满足 PD 功率要求的同时最大限度地减小 -48V 背板上的扰动。

## 栅极电流

一旦决定向一个端口通电，LTC4259A 就会采用一个  $50\mu\text{A}$  电流源对 GATE 引脚进行上拉操作。在正常上电情况下，MOSFET 栅极将迅速充电至  $V_T$  (MOSFET 门限电压)，MOSFET 电流将快速升至电流限制电平，而且，GATE 引脚将被伺服以维持正确的  $I_{INRUSH}$  充电电流。当输出充电结束时，MOSFET 电流将下降且 GATE 引脚电压将被允许继续上升，以便充分强化 MOSFET 的性能并最大限度地减小其接通电阻。最终  $V_{GS}$  的标称值为 13V。当一个端口被关断时，一个  $50\mu\text{A}$  电流源对 GATE 引脚进行下拉操作，从而以一种受控方式来关断 MOSFET。

## 无外部电容器

在 GATE 引脚上无需使用外部电容器，以便实现现有源电流限制稳定性、减少元件数目和降低成本。在严重的过流条件下，这还实现了可能的最快关断速度，从而为 MOSFET、负载器件和电路板走线提供了最高的安全度和保护等级。将电容器连接至外部 MOSFET 的栅极会减弱 LTC4259A 对短路端口的响应能力。

## 涌入控制

802.3af 标准列举了两个单独的最大电流限值，即  $I_{LIM}$  和  $I_{INRUSH}$ 。由于它们数值相等，因此 LTC4259A 采用  $V_{LIM}$  将此二者作为一个电流限值来执行（见下文所述）。它们的功能是通过分别采用  $t_{ICUT}$  和  $t_{START}$  来加以区分的（请参见“ $t_{ICUT}$  定时”和“ $t_{START}$  定时”部分）。为了保持与 802.3af 标准的一致性，当表示一个初始  $t_{START}$  上电事件时采用了  $I_{INRUSH}$  项。

当 LTC4259A 给一个端口通电时，它通过上拉栅极电压来接通 MOSFET。LTC4259A 专为在电流限制条件下对端口进行上电操作而设计，从而将涌入电流限制为  $I_{INRUSH}$ 。

端口电压将迅速上升至一点，在该点上，PD 达到其输入接通门限，并开始吸收电流来对其旁路电容进行充电，从而减缓了端口电压的上升速率。

## 应用信息

### 双电平电流限值

PD 被允许连续吸取高达 15.4W 的功率以及在 50ms 的时间里持续吸收高达 400mA 的电流。LTC4259A 具有两个对应的电流限制门限，即  $I_{CUT}$  (典型值为 375mA) 和  $I_{LIM}$  (典型值为 425mA)。这些电流限制门限由下面的公式给出：

$$I_{CUT} = V_{OUT}/R_S, I_{LIM} = V_{LIM}/R_S$$

$R_S$  为检测电阻器且其阻值应为  $0.5\Omega$  (以便与 IEEE 802.3af 标准相符)。虽然 LTC4259A 允许端口电流在一段有限的时间里超过  $I_{CUT}$  (见下面的“ $t_{CUT}$  定时”)，但它并不允许电流超过  $I_{LIM}$ 。电流限制电路通过监视检测电阻器两端的电压来监测端口电流，并可根据需要降低 MOSFET 的栅极电压，以使电流不超过  $I_{LIM}$ 。当电流降至  $I_{LIM}$  以下时，栅极电压被恢复至全值，以便尽可能地减小 MOSFET 电阻。

### $t_{CUT}$ 定时

当流经一个端口的电流超过  $I_{CUT} = V_{CUT}/R_S$  时，该端口的检测电压高于  $V_{CUT}$  且  $t_{CUT}$  定时器递增计数。如果检测电压在  $t_{CUT}$  定时器超时后仍高于  $V_{CUT}$ ，则 LTC4259A 立即切断端口的电源并设定寄存器 06h/07h 中的合适  $t_{CUT}$  故障位。可利用寄存器 16h 的第 3 位和第 2 位来设置  $t_{CUT}$  定时器的持续时间 (表 1)。

$t_{CUT}$  定时器是一个双向计数器，它是专为保护外部 MOSFET 免遭因反复工作于电流限制状态所产生的热应力的损坏而设计的。当电流大于  $I_{CUT}$  时，该计数器递增计数；而在电流未超过  $I_{CUT}$  时则以 1/16 的速率递减计数。该计数器的最低点为零计数，以防止发生下溢。满计数表示  $t_{CUT}$  定时器已经超时且端口将被关断。

该递增计数/递减计数动作实现了占空比保护，可防止间歇式的电流限制故障导致 MOSFET 中的热应力累积。如果端口进入电流限制状态但在定时器超时之前退出，则计数将缓慢减小，使得  $I_{CUT}$  定时器能够在发生一个重复性故障时早些关断。如果过流占空比小于 6.3%，则  $t_{CUT}$  定时器将被完全复位。

如果  $t_{CUT}$  定时器超时并导致端口电源被切断，则该定时器将继续运行，以 1/16 的速率缓慢递减计数并防止端口被重新供电，直到计数回零为止。这可以保护 MOSFET 免遭有可能仍然具有一个有效标识的故障 PD (或者那些反复向通电位写入信息的错误软件) 的损坏。

端口将在  $t_{CUT}$  计数器回零之后才会重新通电。在手动和半自动模式中，在  $t_{CUT}$  计数器达到零之后必须接收电源使能命令。在自动模式中，LTC4259A 在  $t_{CUT}$  计数器达到零之后必须完成一个有效检测周期。

### $t_{START}$ 定时

为了把正常的接通电流限制动作和发生在上电操作结束之后的电流限制故障区别开来，当上电序列开始时，LTC4259A 起动一个定时器 ( $t_{START}$  定时器)。

$t_{START}$  定时器具有三项功能。第一项功能 (同时也是最重要的功能) 是：它使得用户能够在接通期间 (电流限制占空比保护电路保持有效状态) 规定一个不同的电流限制超时 (用  $t_{START}$  代替  $t_{CUT}$ )。第二项功能是：使 DC 断接定时器在此期间失效，并且仅在  $t_{START}$  定时器超时之后才开始递增计数。这两项功能共同作用使得 PD 能够吸收最大的  $I_{INRUSH}$  电流来对其输入电容进行充电、启动并在不引发  $t_{START}$  故障的情况下开始吸取功率。最后一项功能是：如果器件在整个  $t_{START}$  期间都处于电流限制状态，则将产生一个  $t_{START}$  故障 (而不是  $t_{CUT}$  故障)。这对于追踪电流故障的根源会很有用处。

只要 PD 在  $t_{START}$  结束时吸收的电流小于  $I_{CUT}$ ，并且在  $t_{START}$  运行结束之后开始在  $t_{DIS}$  的时间里吸收最小的电流 (如果 DC 断接被使能的话)，则不会指示有故障发生。

$t_{START}$  定时器也执行“ $t_{CUT}$  定时”段落中所描述的占空比保护，而且其持续时间可通过寄存器 16h 的第 5 位和第 4 位来设置 (表 1)。

## 应用信息

### 折返

折返是专为限制 MOSFET 在上电和短暂短路条件下的功耗而设计的。在低端口输出电压条件下，MOSFET 两端的电压很高，如果有大电流流过则其功耗将很大。折返电路监视端口输出电压，并使  $V_{LIM}$  电流限制电平从其 18V 端口电压条件下的全值(典型值为 212.5mV) 线性下降至 0V 端口电压条件下的约 1/7 全值(典型值为 30mV)。当采用 0.5Ω 的检测电阻器时，这将把短路电流限制为 60mA(典型值)，而不是满电流限值(典型值为 425mA)。当 LTC4259A 处于折返模式时， $t_{ICUT}$  定时器处于运行状态。

### 短路保护

如果一个端口被突然短路，则 MOSFET 的功耗会上升至非常高的水平，因而甚至会在正常的电流限制电路能够做出反应之前就危害到 MOSFET。一个单独的短路电流限制电路负责监测重大的过流事件( $V_{SENSE} > 275mV$ ，在采用一个 0.5Ω 检测电阻器的情况下电流  $> 550mA$ )，并在发生此类事件时立即将 GATE 引脚电压拉低，从而在不到 1μs 的时间内关断 MOSFET(在 GATE 引脚上未采用外部电容器)。大约 100μs 之后，GATE 引脚电压被允许回升且正常的电流限制电路随后将开始工作，从而允许  $I_{LIM}$  电流流过并使  $t_{ICUT}$  定时器递增计数。在短路期间，将利用折返功能来把  $I_{LIM}$  减小至标称值的 1/7。

### 外部 MOSFET 的选择

输送至端口的功率由外部功率 MOSFET 来调整。应按前文所述对这些 MOSFET 进行控制，以便满足 IEEE 802.3af 规范的要求。在正常操作状态下，一旦端口被供电且 PD 的旁路电容器被充电至端口电压，则外部 MOSFET 的功耗非常低。这暗示对于此项工作而言采用一个小 MOSFET 便足够了。不幸的是，IEEE 802.3af 标准的其他要求强制人们采用一个能够承受巨大功耗的 MOSFET。当对端口进行上电操作时，端口电压必须在 PD 接通之前达到 30V(或更

高)。然后，当 PD 的旁路电容器被充电时，端口电压可以降至 0V。根据 IEEE 标准，PD 能够将一个 180μF 电容器直接连接至端口，而且，PSE 必须以一个 400mA 至 450mA 的电流限值来对该电容器进行至少 50ms 的充电。

另一种更加极端的实例是一个非 802.3af 标准 PD 在检测期间提供了一个正确的标识，但随后的工作特性又类似一个与 1μF 电容器并联的低值电阻器(比如 50Ω)。当 PSE 将该非 802.3af 标准 PD 充电至 20V 时，该 50Ω 电阻器将吸收 400mA(IEEE 标准规定的最小  $I_{LIM}$  电流限值) 电流，从而在  $t_{START}$  的剩余时间里将端口电压保持在 20V。在 400mA 至 450mA 的电流条件下，外部 MOSFET 承受 24V 至 37V 的  $V_{DS}$ ，因而在 60ms(典型值) 时间里消耗 9.6W 至 16.7W 的功率。

当 MOSFET  $V_{DS}$  很高时，LTC4259A 执行折返功能以减小电流限值；请参见“折返”部分。如果未采用折返功能，则在短路或对一个电阻仅几个欧姆的非 802.3af 标准 PD 进行供电时，MOSFET 有可能在 60ms(典型值) 时间里承受高达 25.7W 的功耗。采用折返功能时，MOSFET 将在  $t_{START}$  的持续时间里承受 18W 的最大功耗。

LTC4259A 的占空比保护电路使关断时间比接通时间长 15 倍，从而可防止对一个故障 PD 进行的连续供电尝试损坏 MOSFET。系统软件可以要求更长的等待时间。当 LTC4259A 工作于半自动或手动模式时(详见“工作模式”)，它在接到来自主控制器的相关命令之前将不会给端口通电。通过始终监视  $t_{START}$  和  $t_{ICUT}$  故障，主控制器可在其中一个故障之后再次延迟端口的通电，即使当 LTC4259A 通告“检测良好”时也是如此。这样，主控制器将执行一个 MOSFET 冷却周期，可对该周期进行设置以防止较小的 MOSFET 反复经历热循环。LTC4259A 具有用于  $t_{ICUT}$  和  $t_{START}$  的内置占空比保护电路(见“ $t_{ICUT}$  定时”和“ $t_{START}$  定时”部分)，该电路足以对图 1 所示的 MOSFET 提供保护。

## 应用信息

当您在系统设计中使用一个 MOSFET 之前, 请仔细地对其安全工作区 (SOA) 与器件将要面对的最坏条件 (例如对一个故障 PD 进行上电操作) 加以比较。采用瞬变抑制器、聚合物熔断器以及延长 PD 断接之后的等待时间都是减小施加在外部 MOSFET 上的极限物理量的有效对策。

### 浪涌抑制器和电路保护

IEEE 802.3af 以太网供电是一种具有挑战性的热插拔型应用, 因为它必须要能够经得起大楼内任何人的误用(这种误用可能并不是故意的)。当网络或电信插件框架中的电路板热插拔由经过专门训练的技术人员或网络管理员来完成时, 大楼内的任何人都可以把设备接入网络。而且, 在一个插件框架中, 被供电的实际范围被限制在插件框架之内。借助以太网供电, PSE 最远可对距自身达 100 米的设备供电。形形色色的事件(包括承建人员在墙体上进行开挖操作或者有人不小心将螺丝起子戳入了不合适的地方等不一而足) 都有可能造成以太网电缆被切断、短接等等。因此, 必须设计适合以太网供电方式的供电设备 (PSE) 来处理这些事件。

这些事件中最引人关注的是受电端口的短路。PSE 所承受的电流大小取决于在其与短路点之间的 CAT-5 电缆的长度。如果短路发生在一根长电缆的远端, 则电缆电感将能够防止电缆中的电流迅速增加, 而且, LTC4259A 的内置短路保护电路将对这种情况加以控制, 并切断该端口的电源。有一些能量被存储于电缆当中, 但是, 当电缆电感导致端口电压在 MOSFET 被关断之后发生回扫时, 端口上的瞬变抑制器将对该电压起到箝位作用。由于电缆中只流过约 600mA 的电流, 因此采用一个 SMAJ58A 或同等规格的器件便可轻松控制回扫期间的端口电压。在没有连接任何电缆的情况下, 一个在 PSE 的 RJ-45 连接器处短路的受电端口会在其被关断之前达到很高的电流电平。由于没有贮存能量的电缆电感, 所以一旦端口被关断则局面处于受控状态之下。

当端口被短路时, 一根短的 (于是电感很低) CAT-5 电缆将不会限制电流的快速增加。尽管 LTC4259A 的短路停机动作很迅速, 但在 MOSFET 能够被关断之前仍然可能有好几安培的电流流经电缆。由于电流很大, 因此这根短电缆在回扫时会带来很大的能量且必须由瞬变抑制器来予以控制。应选择一个将只产生几伏正向电压并能通过 10A 以上电流的浪涌抑制器, 这一点很重要。一个正端口电压有可能给检测二极管 ( $D_{DET_n}$ ) 施加正向偏压, 从而使 LTC4259A 的  $DETECT_n$  引脚电压也变成正值, 并预定  $DETECT_n$  箝位电压。一般来说, 这将不会损坏 LTC4259A, 但在极端场合可能会导致 LTC4259A 复位。当复位时, LTC4259A 发出一个中断信号来提醒主控制器, 主控制器随后会使 LTC4259A 恢复至正常工作模式。

一个坚固的瞬变浪涌抑制器一般能够避免 LTC4259A 以及其余的 PSE 发生这些故障。在 RJ-45 连接器与 LTC4259A 及其关联电路之间布设一个聚合物熔断器能够提供额外的保护。为了满足安全性要求, 应将聚合物熔断器布设在 PSE 输出的接地支路上。

### DC 断接

DC 断接电路在通电的情况下监视检测电阻器电压, 以确定 PD 正在吸收规定的最小电流。当端口电流小于 7.5mA (典型值) 时, 断接定时器递增计数。如果  $t_{DIS}$  定时器运行结束, 则对应的端口将被关断且故障寄存器中的断接位将被设定。如果欠流条件在  $t_{DIS}$  定时器运行结束之前消失, 则定时器将复位。如果欠流条件再度出现, 则定时器将从头开始计数。欠流电路包括一个干扰滤波器, 用于滤除噪声。

通过将断接寄存器 (13h) 中的对应 DC 断接使能位置零可使 DC 断接功能失效。利用寄存器 16h 的第 1 位和第 0 位可设置  $t_{DIS}$  定时器的持续时间。

## 应用信息

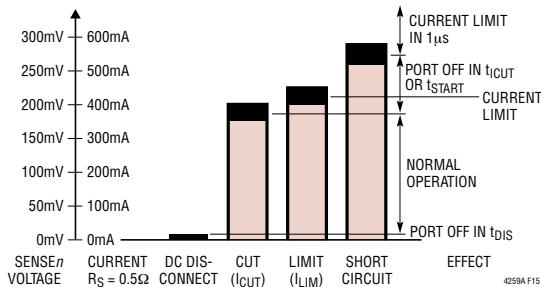


图 15 : LTC4259A 电流检测和限值

LTC4259A 执行多种电流检测和限制门限，以控制流经端口的电流。图 15 对这些门限以及当电流超过这些门限时 LTC4259A 所进行的动作进行了图示。

## AC 断接

AC 断接是通过监视端口阻抗来检测 PD 是否存在的一种替代方法。LTC4259A 使一个由 OSCIN 引脚放大的信号从 DETECT 引脚输出并进入以太网供电线路。它根据欧姆定律来计算线路阻抗，即  $Z_{PORT} = V_{AC}/I_{AC}$ 。与 DC 断接相似，AC 断接检测电路负责控制断接定时器。当线路阻抗因 PD 的移开而增加时 (AC 电流降至  $I_{ACDMIN}$  以下)，断接定时器递增计数。如果维持高阻抗 (AC 电流维持在  $I_{ACDMIN}$  以下)，则断接定时器计数至  $t_{DIS}$ ，端口被关断且故障寄存器中的端口断接位被置位。如果阻抗在断接定时器达到最大计数之前下降 (AC 电流升至  $I_{ACDMIN}$  以上)，则定时器复位且端口保持受电状态。

和 DC 断接一样，也可通过对断接寄存器 (13h) 中对应的 AC 断接使能位进行清零来使 AC 断接失效。在寄存器 16h 中设置的  $t_{DIS}$  持续时间也会对 AC 断接产生影响。

与 DC 断接不同，AC 断接没有至定时器的连续时间输出。相反，如果端口在一个 OSCIN 信号周期

( $1/f_{OSCIN}$ ) 中吸收的电流大于  $I_{ACDMIN}$ ，则 AC 断接将使定时器每个周期复位一次。由于该工作特性的缘故，在 PD 移开之后关断端口所需的时间  $t_{DIS}$  最多有可能与利用  $t_{DIS1}$  和  $t_{DIS0}$  位设置的延迟相差一个 OSCIN 周期 ( $1/f_{OSCIN}$ )。请注意，对  $t_{DIS}$  定时器进行复位操作的 AC 断接和 DC 断接信号具有“或”关系。于是，在一个这两种断接方式均被使能的端口上，任一种断接检测方法都能够使端口保持受电状态，即使在另一种断接检测方法通告没有 PD 与端口相连的情况下也是如此。

AC 断接电路利用 DETECT 引脚来检测端口和以太网供电线路。如图 16 所示，在端口的 DETECT 引脚与端口的输出之间连接一个  $0.47\mu F$  100V X7R 型电容器 ( $C_{DET}$ ) 和一个  $1k$  电阻器 ( $R_{DET}$ )。这提供了一条用于检测端口阻抗的 AC 通路。该  $1k$  电阻器  $R_{DET}$  负责对端口通电和断电期间流经该 AC 通路的电流加以限制。

对于确保 AC 断接功能的正确运行而言，电容器大小的选择是至关重要的。 $C_{PSE}$  (图 16) 控制 PSE 侧的线路阻抗。其电容必须保持得足够低，以使 AC 断接电路能够检测 PD。对于接近  $100Hz$  的工作频率，应采用一个电容值为  $0.1\mu F$  的  $C_{PSE}$ 。另一方面， $C_{DET}$  必须足够大，以使具有 OSCIN 频率的信号通过。当  $f_{OSCIN} \approx 100Hz$  时，应采用至少一个  $0.47\mu F$  100V X7R 型电容器。 $C_{PSE}$ 、 $C_{DET}$  和  $R_{DET}$  的大小以及频率  $f_{OSCIN}$  的选择应能创建一个成本经济、结构紧凑且功能稳固的系统。而且，完整的以太网供电 AC 断接系统 (PSE、变压器、电缆、PD 等) 是复杂的；建议您不要采用与推荐值存在偏差的  $C_{DET}$ 、 $R_{DET}$  和  $C_{PSE}$ 。请与凌特公司的应用部门联系以获得更多的支持。

在选择  $C_{DET}$  和  $C_{PSE}$  时，应仔细考虑电容器电压降额使用。采用 X7R 电介质制造的电容器在其额定电压条件下的电容值约为规定电容的  $60\%$ 。当工作于  $1/2$  额定电压条件下时，X7R 型电容器的电容值可达

## 应用信息

到其电容的 80% 以上。当采用 50V 和 100V 片式电容器常用的其他陶瓷电介质时，电容值随电压变化的下降幅度要剧烈得多。在其额定电压条件下，Y5V 或 Z5U 电容器的电容不足其零偏压电容的 30%。在高温条件下，陶瓷电容器的电容也会小得多。为了在工作偏压条件下产生期望的电容，LTC4259A 应配用 100V 或 250V X7R 型电容器。

如图 17 所示, PSE 和 PD 之间的以太网供电线路包括大量的电容。电缆电容尤其麻烦, 因为 CAT-3 和 CAT-5 线对间电容既未在 IEEE 802.3af 标准中进行严格的规定, 也没有得到电缆制造商的良好控制。考虑到在 PSE 和 PD 之间很可能放置了接插板、附加连接器和老的布线等, 线对间的电容量究

竟有多大很难弄清楚。因此，电缆对端口阻抗的影响(在用于 AC 断接的频率上)会是一个值得关注的问题。假设  $f_{OSCIN}$  为 100Hz,  $0.1\mu F$  的  $C_{PSE}$  加上  $0.05\mu F$  的电缆电容将在 100Hz 的频率条件下产生一个  $10k$  的端口阻抗。PD 的 AC 特征电阻约为  $25k$ 。连接一个具有  $26.25k$  最大允许电阻的 PD 将产生约  $8k$  的线路阻抗。接入一个 PD 仅使端口电阻下降 20%，因而要求 AC 断接电路具有相当高的灵敏度。当采用一个正弦波来驱动 OSCIN 引脚时，LTC4259A 能够区分以太网供电线路上的容性阻抗和阻性阻抗。AC 断接的可靠性能够在电缆电容高达  $0.2\mu F$ (这比采用长 CAT-3 或 CAT-5 电缆时的最坏情况几乎高了一个数量级)的条件下得到保证。

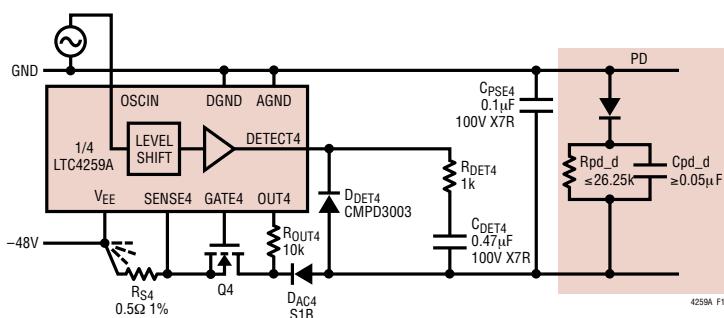


图 16: AC 断接单端口应用电路 (示出的是端口 4)

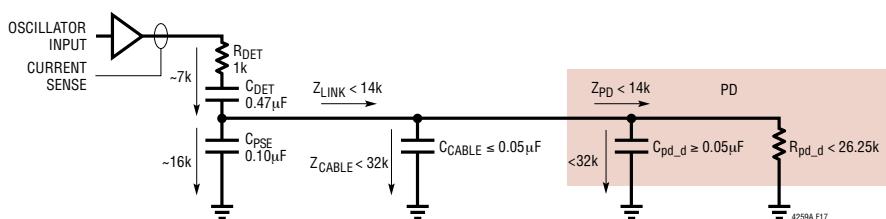


图17：带阻抗的简化 AC 断接电路 (100Hz 频率条件下)

## 应用信息

### OSCIN 输入和振荡器要求

AC 断接功能依赖于一个加在 OSCIN 引脚上的外部振荡器信号源。LTC4259A 通过把一个经过放大的 OSCIN 信号加至端口的 DETECT 引脚来测量端口阻抗(见图 16)。应对该振荡器进行精确控制,因为此信号中的误差将变成端口阻抗测量结果中的误差。如图 17 所示,AC 断接电路所检测的负载具有一个阻性分量和一个很大的电抗分量。流经 PD 特征电阻器的电流大小取决于 AC 信号的幅度,而流入电容器的电流大小则取决于转换速率:  $I = C \cdot dV/dt$ 。因此,LTC4259A 对 OSCIN 信号的幅度和转换速率很敏感,但对频率和偏移误差的耐受性较强。内部限值可防止 LTC4259A 遭受幅度过大的 OSCIN 信号的不良影响。

制作具有受控幅度和转换速率的振荡器有多种方法,尤其因为不必对振荡器的频率进行精确控制。请与凌特公司的应用部门联系以了解振荡器电路。

正如前文所提到的那样,AC 断接电路很复杂,如需针对不同的元件大小来重新设计将是一项困难的任务。为了获得最佳性能,应采用推荐的元件值并利用一个 100Hz 2V<sub>P-P</sub>、1.2V 偏移正弦波来驱动 OSCIN 引脚。请牢记,IEEE 802.3af 规范将转换速率的上限定为 100V/ms,而将端口上的 AC 信号频率上限定为 500Hz。OSCIN 至 DETECT<sub>n</sub> 的电压增益  $A_{VACD}$  使转换速率按该电压增益增加。由于  $A_{VACD}$  具有一个 3.3V/V(典型值为  $\pm 3V$ ) 的最大绝对值,因此 OSCIN 引脚上的转换速率必须低于 30V/ms。在 OSCIN 引脚上具有一个约 0.6V/ms 的转换速率将能够与推荐的  $C_{DET}$ 、 $R_{DET}$  和  $C_{PSE}$  值相匹配。

LTC4259A 的 OSCIN 输入放大器将接受 DGND - 0.3V 至  $V_{DD} + 0.5V$  的信号。该放大器的增益为 -1, 并以比 DGND 高 1.2V 的电位为基准。一个高于 2.2V

的 OSCIN 电压将导致放大器的输出对 DGND 进行限幅。限幅将不会影响 AC 断接电路的性能,除非限幅现像严重到连信号的中幅值段(受控转换速率出现于此)也被“钳”。将 OSCIN 信号的中幅值段或平均电压保持在 0.9V 至 1.5V 之间,以避免发生严重的限幅。建议不要采用低于 DGND 的 OSCIN 信号,因为这种 OSCIN 信号会干扰该引脚上的 ESD 保护电路。而且,能否满足 IEEE 802.3af 规范中有关 PD 刚刚移开之后端口上的最大 AC 幅度要求取决于 OSCIN 输入峰至峰幅度。利用 LTC4259A 的 OSCIN 输入电路来进行限幅一般将确保该规范得到遵守。请注意,在正常工作条件下,DETECT<sub>n</sub> 引脚上的 AC 断接输出将具有一个接近 6V 峰至峰的幅度。 $R_{DET}$ 、 $C_{DET}$  和  $C_{PSE}$  对信号进行衰减,于是,当端口被供电且 PD 刚刚被移开时,端口承受的电压幅度大约为该幅度的一半。当 PD 仍然与端口相连时,则端口上将几乎没有 AC 信号。

LTC4259A 通过监视引脚 36 来确定是否存在一个振荡信号。如果没有振荡信号且振荡故障屏蔽位被置位,则振荡故障位(电源事件寄存器的第 1 位)被置位,从而引发一个中断。由于 LTC4259A 的 AC 断接电路对 OSCIN 信号进行自我检查,因此,振荡故障位拟用作一个向主控制器发出报警信号的故障指示器。除了触发中断之外,振荡故障位没有什么作用。一个清除振荡故障位表示至少每 250ms OSCIN 信号变至 0.6V 以下和超过 1.8V 一次。不必保证 AC 断接电路将正确工作。然而,AC 断接本身是对 OSCIN 信号的一个更加彻底的测试。当 OSCIN 信号不存在或遭到损坏时,AC 断接被使能(DC 断接未被使能)的受电端口将自动断接。在 LTC4259A 被复位(利用加电、“Reset All”位或 RESET 引脚)之后,振荡故障位被置位。一旦振荡故障位被清零,它将只能由 OSCIN 引脚上的一个有效信号置位或由另一个来复位。

## 应用信息

### 串行数字接口

LTC4259A 采用一个标准的双线式接口(见 2.0 版 SMBus 规范, 可登录 <http://smbus.org> 网站下载) 来与主机(主控器)进行通信。SMBus 是 I<sup>2</sup>C 总线的扩展, LTC4259A 也与 I<sup>2</sup>C 总线标准兼容。时序图(图 6 至图 10) 给出了总线上信号的定时关系。当总线处于未用状态时, SDA 和 SCL 这两条总线线路必须为高电平。在这些总线线路上需要采用外部上拉电阻器或电流源(例如 LTC1694 SMBus 加速器)。如果 SDA 和 SCL 总线线路未采用上拉电阻器或电流源、或未连接至与 LTC4259A 的 V<sub>DD</sub> 引脚相同的正电源、或在 LTC4259A 加电时未被起动, 则 LTC4259A 有可能在 I<sup>2</sup>C 总线上承受一个 START 条件。中断引脚( INT )仅在 I<sup>2</sup>C 事务处理之间被更新。因此, 如果 LTC4259A 由于 SCL 和 SDA 总线线路被浮置的缘故而在其上电时承受一个 START 条件, 则其将不会确定一个中断(把 INT 引脚拉至低电平), 直到它在总线上承受一个 STOP 条件为止。在典型应用中, I<sup>2</sup>C 总线将立即拥有通信量且 LTC4259A 将在上电之后旋即承受一个 STOP 条件, 因而这种瞬间条件将不为人所察觉。

### 隔离串行数字接口

IEEE 802.3af 标准要求在网络分段和每个网络接口设备的底板之间进行电隔离。但是网络分段彼此之间无需隔离(前提是网络分段与位于一幢采用单一功率分配系统的大楼内的设备相连)。

对于简单的设备(例如小型受电以太网交换器), 可通过一个隔离电源来给整个设备供电以满足上述要求。这种实现方法只能在设备除了双扭线以太网之外没有其他导电端口的情况下使用。在这种场合, 可将 LTC4259A 的 SDAIN 和 SDAOUT 引脚连接

在一起, 以便用作一个标准的 I<sup>2</sup>C/SMBus SDA 引脚。

如果设备隶属于一个较大的系统, 包含串行端口, 或者由于其他某个原因而必须以保护地为基准, 则采用 LTC4259A 的以太网供电子系统必须与系统的其余部分进行电隔离。LTC4259A 包括用于双向数据传输线路的输入和输出功能的单独引脚( SDAIN 和 SDAOUT )。这使得能够轻易地采用光耦合器来对 LTC4259A 与系统控制器之间的数据通路进行隔离。图 18 示出了一种可行的隔离接口实现方案。LTC4259A 的 SDAOUT 引脚是专为直接驱动光耦合器的输入端而设计的, 但标准的 I<sup>2</sup>C 设备一般不具有这种能力。U1 被用于将 I<sup>2</sup>C 信号从系统控制器侧缓冲至光耦合器中。必须采用施密特触发器来防止在 SDA 和 SCL 的变换上产生多余的边沿。

### 地址总线和协议

LTC4259A 是一款读-写型受控器件。主控器可采用写字节、读字节和接收字节协议来与 LTC4259A 进行通信。LTC4259A 的原串行总线地址是(010A<sub>3</sub>A<sub>2</sub>A<sub>1</sub>A<sub>0</sub>)<sub>b</sub>, 由引脚 AD3 至 AD0 来指定。所有的 LTC4259A 还与地址(0110000)<sub>b</sub> 相对应, 使得主机能够在单个事务处理中将相同的命令写入一根总线上的所有 LTC4259A 中。如果 LTC4259A 确定(拉低) INT 引脚, 则它也将采用接收字节协议来确认报警响应地址(0001100)<sub>b</sub>。

### 起动 (START) 和停止 (STOP) 条件

当总线处于空闲状态时, SCL 和 SDA 均必须为高电平。一个总线主控器(通常为主控制器)通过传输一个 START 条件来通告与一个受控器(例如

## 应用信息

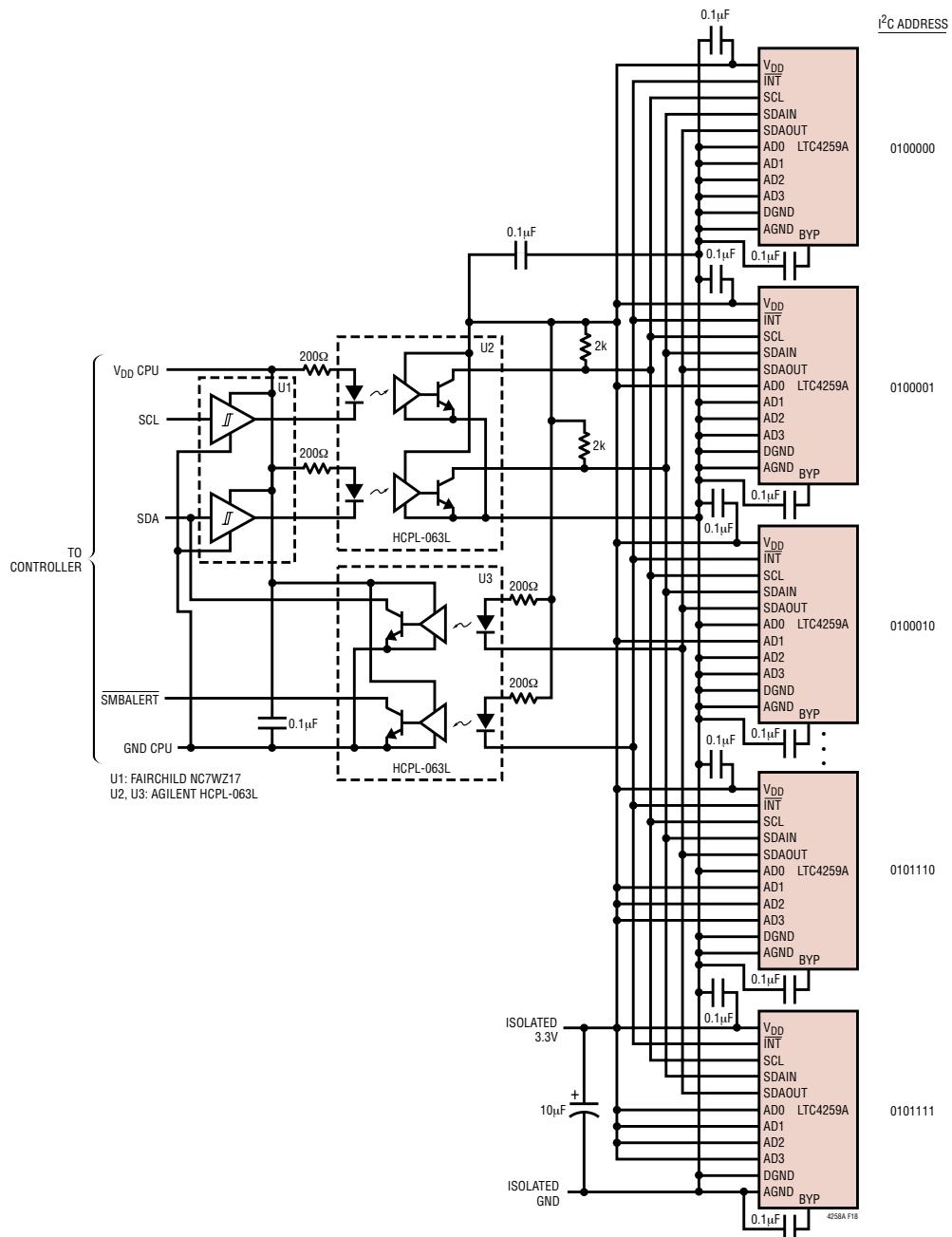


图 18 : 对 I<sup>2</sup> 总线进行光隔离

## 应用信息

LTC4259A) 的通信的开始。一个 START 条件是通过在 SCL 为高电平的情况下将 SDA 从高电平变换至低电平来生成的。当主控器完成了与受控器的通信时，它发出一个 STOP 条件。STOP 条件是通过在 SCL 为高电平的情况下将 SDA 从低电平变换至高电平来生成的。总线随后处于空闲状态，以便与另一个 SMBus 或 I<sup>2</sup>C 设备进行通信。

### 确认

确认信号用于主控器与受控器之间的信号交换。由受控器生成的一个确认信号 (低态有效) 使主控制器了解到最新的信息字节已被接收。对应的 SCL 时钟脉冲始终由主控器生成。主控器在确认时钟脉冲期间释放 SDA 总线线路 (高电平)。受控器必须在确认时钟脉冲期间拉低 SDA 总线线路电平，这样它就能在该时钟脉冲的高电平期间维持低态稳定。当主控器从受控器读取数据时，应由主控器负责在紧随其后的一位中确认收到数据字节，除非事务处理结束。在这种场合，主控器将拒绝确认并发出 STOP 条件以终止通信。

### 写字节协议

主控器利用一个 START 条件和一个其后为写入位 (Wr)=0 的 7 位总线地址来启动至 LTC4259A 的通信。如果 LTC4259A 识别出其自身的地址，则其发出确认信号，主控器将发送命令字节，从而表示出主控器希望向哪一个内部 LTC4259A 寄存器写入信息。LTC4259A 进行确认并把命令字节中低 5 位锁存于其“寄存器地址”寄存器中。LTC4259A 只检查命令字节中低 5 位；高 3 位被忽略。主控器随后传送数据字节。LTC4259A 再次进行确认，并将数据锁存于合适的控制寄存器中。最后，主控器利用一个 STOP 条件来终止通信。一接收到 STOP 条件，“寄存器地址”寄存器立即被清零 (见图 7)。

### 读字节协议

主控器利用一个 START 条件和其后为写入位 (Wr)=0 的相同 7 位总线地址来启动来自 LTC4259A 的通信。如果 LTC4259A 识别出其自身的地址，则其发出确认信号，主控器将发送命令字节，从而表示出它希望从哪一个内部 LTC4259A 寄存器读取信息。LTC4259A 进行确认并把命令字节中低 5 位锁存于其“寄存器地址”寄存器中。此时，主控器发送一个“重复起动”(REPEATED START) 条件以及其后为读取位 (Rd)=1 的相同 7 位总线地址。LTC4259A 进行确认并发送所需寄存器的内容。最后，主控器将拒绝确认并发出 STOP 条件以终止通信。一接收到 STOP 条件，“寄存器地址”寄存器立即被清零 (见图 8)。

### 接收字节协议

由于 LTC4259A 每次接收到 STOP 条件都对“寄存器地址”寄存器进行清零，因此可以采用接收字节协议和读字节协议来对中断寄存器(寄存器 0)进行读操作。在本协议中，主控器利用一个 START 条件和其后为读取位 (Rd)=1 的 7 位总线地址来启动与 LTC4259A 的通信。LTC4259A 进行确认并发送中断寄存器的内容。主控器随后拒绝确认并利用一个 STOP 条件来终止通信 (见图 9)。

### 报警响应地址和 INT 引脚

在多个 LTC4259A 共用一条 INT 线路的系统中，主控器可使用报警响应地址 (ARA) 来确定是哪个 LTC4259A 引发了中断。

主控器利用一个 START 条件和其后为读取位 (Rd)=1 的 7 位 ARA 总线地址 (0001100)<sub>b</sub> 来启动 ARA 程序。如果一个 LTC4259A 正在确立 INT 引脚，它将进行确认并发送其 7 位总线地址 (010A<sub>3</sub>A<sub>2</sub>A<sub>1</sub>A<sub>0</sub>)<sub>b</sub> 和一个“1”(见图 10)。

## 应用信息

在发送其地址的过程中，它将监视 SDAIN 引脚以判断与此同时是否有另一部设备正在采用标准的 I<sup>2</sup>C 总线仲裁来发送一个地址。如果 LTC4259A 在 SCL 的上升沿在 SDAIN 引脚上发送一个“1”并读取一个“0”，则其假定另一个具有较低地址的设备正在进行发送，LTC4259A 立即中断其传输并等待下一个 ARA 周期以进行重试。如果传输成功地完成，则 LTC4259A 将停止拉低 INT 引脚。如果 INT 引脚以这种方式被释放，或者一个“1”被写入置零中断引脚位(寄存器 1Ah 的第 6 位)，则在 LTC4259A 能够再次拉低 INT 引脚之前，必须消除掉导致 LTC4259A 拉低 INT 引脚电平的条件。这通过对事件寄存器进行读取和清零操作或者把一个“1”写入“清除所有中断”(Clear All Interrupt) 位(寄存器 1Ah 的第 7 位)来完成。INT 引脚的状态只能在 I<sup>2</sup>C 事务处理之间改变，于是，在一个事务处理结束之后到新的 I<sup>2</sup>C 总线通信开始之前会清除一个中断或产生新的中断。如果需要的话，可采用对报警响应地址进行周期性轮询来替代 INT 引脚。如果有任何设备确认报警响应地址，则 INT 线路(如果连接的话)有可能已经处于低电平。

### 系统软件策略

LTC4259A 控制的关键在于一项决策，即 LTC4259A 的工作模式。三种选择方案在“工作模式”部分已做过说明。在自动模式中，LTC4259A 可独立工作(无需接收来自主控制器的指示)。由于运行于自动模式的 LTC4259A 将对每个与之相连的有效 PD 供电，因此 PSE 必须具有 15.4W/端口的可用功率。为了降低 -48V 电源的功率要求，PSE 系统能够跟踪电源的使用情况，并只在拥有足够的可用功率时才接通端口。IEEE 标准将之描述为一种功率分配算法并设置了两个限制条件：在拥有对相应分级的 PD(见表 2)提供保证功率的能力之前，PSE 不得向该 PD 供电；

功率分配不能仅根据每个 PD 的功耗的记录。为了让 PSE 进行功率分配，PSE 的处理器/控制器必须对是否向端口供电加以控制——不能允许 LTC4259A 工作于自动模式。半自动模式是符合需要的，因为 LTC4259A 自动地对 PD 进行检测和分级，并随后将有关信息传递给主控制器，由主控制器来决定是否加电。以手动模式来运作 LTC4259A 也让控制器来决定是否向端口供电，但控制器同样必须对检测和分级加以控制。如果主控制器工作于其计算资源的极限值附近，则其有可能无法在 IEEE 标准要求的 950ms(最大值)时间内指导一个工作于手动模式的 LTC4259A 完成检测、分级和端口接通操作过程。

在一个典型的 PSE 中，LTC4259A 将工作于半自动模式中，因为这样做可使得控制器不承受过重负荷的情况下决定是否向一个端口供电。利用一个 F4h 中断屏蔽，LTC4259A 将在其成功地对一个 PD 进行了检测和分级之后通告主控器，主控器此时便可判定是否已经具有了足够的可用功率，并在具有了足够的可用功率的情况下命令 LTC4259A 接通该端口。同样地，LTC4259A 将在一个端口被断电时产生中断。通过对 LTC4259A 的中断寄存器进行读操作，主控器就能够确定端口的断电是由于过流(t<sub>START</sub> 或 t<sub>CUT</sub> 故障)引起的还是因为 PD 被移开(断接事件)所致。然后，主控器对可用功率总量进行更新，以反映断接 PD 不再消耗的功率。设定中断屏蔽的 MSB 将导致 LTC4259A 在 PSE 内部传播由中断所引起的故障条件，这样主控器就无需通过轮询来检查 LTC4259A 是否在正确操作。该中断驱动型系统架构可同时向控制器提供有关端口供电的最终指示，从而最大限度地降低了控制器的计算要求，因为只有当检测到 PD 或出现故障条件时才产生中断。

应用信息

LTC4259A 也可用于向不符合 IEEE 802.3af 标准并可采用其他方法来检测的老式受电以太网设备供电。尽管 LTC4259A 不会自动执行这些老式检测方法，但如果软件或外部电路能够检测非 IEEE 标准设备，则主控制器可以命令 LTC4259A 给端口供电，从而越过 IEEE 检测和分级，并向非 IEEE 802.3af 标准设备输送功率。

### 逻辑电平电源

除了用于给每个端口供电的 48V 电源之外，还需要采用一个逻辑电平电源，以便对 LTC4259A 的数字部分供电。为了简化设计并满足电压隔离要求，该逻辑电平电源可由 -48V 隔离电源生成。图 19 示出了一种采用 LT<sup>®</sup>1619 来控制 -48V 至 3.3V 电流模式电源的方法。该升压转换器拓扑结构采用 LT1619 电流模式控制器和一个将 3.3V 输出电压反射至 -48V

电源轨的电流镜，从而使得稳压容限较之更加传统的大电阻分压器有所改善。这种方法能够在采用无变压器型设计的情况下实现高准确度。

### 与 IEEE 802.3af 标准的一致性和外部元件的选择

LTC4259A 是专为在符合 IEEE 802.3af 标准的供电设备(PSE)中控制功率输送而设计的。由于 LTC4259A 的正确操作有可能取决于外部信号和电源(例如 -48V 电源  $V_{EE}$  或 OSCIN 振荡器信号源)、外部元件(例如检测电阻器  $R_S$ )以及运行于一个外部微处理器之上的软件,因此在一个 PSE 中采用 LTC4259A 并不能保证与 IEEE 802.3af 标准的一致性。采用一个 LTC4259A 的确能够让您最接近这一目标。本节将讨论其余元件以便与 LTC4259A 一起用来实现一个符合 802.3af 标准的 PSE。下面的每一个段落将阐述一个对实现 PSE 的 802.3af 标准一致性至关重要的元件,

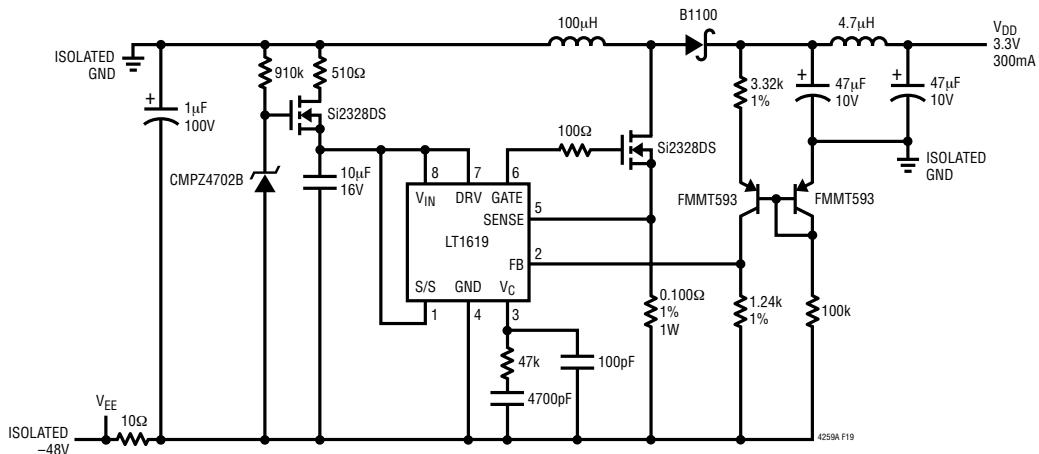


图 19 : -48V 至 3.3V 升压型转换器

## 应用信息

以及会导致一个 PSE 与标准不相符的潜在缺陷。如需获得更多的帮助，请与凌特公司的应用部门联系。

### 检测电阻器

LTC4259A 专为采用一个  $0.5\Omega$  检测电阻器  $R_S$  来监视流经每个端口的电流而设计。对检测电阻器的阻值进行了最小化以降低功耗，这样以来 LTC4259A 必须测量的电压就很小。每个端口可以吸收高达  $450\text{mA}$  的电流，该电流将流经检测电阻器和相关联的电路板印制线。为了防止电路板上的寄生电阻掩盖了检测电阻器两端的压降，LTC4259A 必须对电阻器电压进行开尔文 (Kelvin) 检测。实现开尔文检测的方法之一便是采用“星形”接地，如图 1 所示。另一种选择方案是采用一个  $-48\text{V}$  电源平面，用于将检测电阻器和 LTC4259A 的  $V_{EE}$  引脚连接起来。这两种方法都将防止产生于寄生电路板电阻两端的电压影响 LTC4259A 的电流测量精确度。检测电阻器的精度直接影响到 IEEE 参数  $I_{INRUSH}$ 、 $I_{LIM}$ 、 $I_{CUT}$  和  $I_{MIN}$  的测量。因此，为了保持与 IEEE 标准的一致性，应采用一个精度为  $0.5\%$  (或更高) 的电阻器。

### 功率 MOSFET

LTC4259A 通过控制功率 MOSFET 来达到调节流经以太网端口的电流的目的。在某些条件下这些 MOSFET 不得不耗散大量的功率。请参见“外部 MOSFET 的选择”部分以了解有关这些器件必须满足的要求的详细论述。

### 共模扼流圈

当在每个端口上采用一个共模扼流圈时，非受电以太网线路和受电以太网线路均可实现最佳性能

(对于数据传输、功率传输和 EMI)。有些设计出于降低成本的考虑而采取了由相邻的两个端口公用一个共模扼流圈的方法。即使对于非受电以太网，共用一个扼流圈的做法也是不可取的。当两个端口的电流通过这个共享的扼流圈时，它就不能够对任一个端口的共模电流加以限制，而是只能控制两个端口的共模电流之和。由于从端口引出的电缆通常连接至若干个最大间距达  $200\text{m}$  的不同设备，因此会形成一个电流环路。在这样一个环路中，共模电流流入一个端口并从另一个端口流出，扼流圈并不能防止此现像的发生，因为电流之和为零。关于成对端口间的这种相互影响的另一种看法是：扼流圈起一个变压器的作用，它把成对端口的共模电压耦合在一起。在非受电以太网中，共模电流产生自诸如接地环路等不理想性；它不是正常操作的一部分。但是，以太网供电输送功率，从而导致大电流流经端口；共模电流是正常操作的副产品。如“外部 MOSFET 的选择”部分以及下文中“电源”标题下的段落所述，当端口的电源被接通或切断时，会产生很大的瞬变。当一个受电端口被短路时(见“浪涌抑制器和电路保护”部分)，端口的共模电流可能会过大。两个端口公用一个共模扼流圈会把启动、断接和故障瞬变从一个端口耦合到另一个端口。最终结果可能是与  $802.3\text{af}$  标准的短暂不一致，或间歇式动作，甚至产生有可能损坏与端口相连的电路(在 PSE 和 PD 中)的过高电压。

### 检测、AC 隔离和瞬变抑制器二极管

在检测和分级期间，LTC4259A 通过图 16 中的检测二极管  $D_{DET}$  来检测端口电压。 $D_{DET}$  两端的压降过大将破坏 LTC4259A 的检测和分级结果。应选择一个正向压降小于  $0.7\text{V}$  (在  $0.4\text{mA}$  电流条件下) 和  $0.9\text{V}$

## 应用信息

(在 50mA 电流条件下) 的二极管  $D_{DET}$ 。

当端口被供电时，检测二极管加有反向偏压。通过检测二极管的任何漏泄都将妨碍 LTC4259A 对所有经由  $C_{DET}$  电容器耦合的电流进行检测。在高温条件下，当施加 70V 的反向偏压时，诸如 1N4148 等典型开关二极管有可能具有超过 50 $\mu$ A 的漏电流。这样的漏电流会干扰 AC 断接电路，因为它很接近 LTC4259A 的  $I_{ACDMIN}$  门限。应采用一个像 CMPD3003 这样的低漏电流检测二极管。

如果 AC 隔离二极管变得容易漏电，则其会干扰 AC 断接检测。如果 AC 隔离二极管 (图 16 中的  $D_{AC}$ ) 开始漏电，则其将对以太网端口阻抗产生影响，因而有可能使端口阻抗低至足以从 DETECT 引脚吸收  $I_{ACDMIN}$  电流，并将端口保持在受电状态。可能性更大的情况是，通过 AC 隔离二极管的漏电流将导致 AC 断接门限发生移动，这种移动的幅度并不大，不足以使 PSE 与 IEEE 802.3af 标准不符。一般来说，二极管漏电是由电压或温度应力引起的。在本应用中，额定电压为 100V (或更高) 并能够处理至少 0.5W 功耗的二极管应该是可以接受的。其他元件的漏电对 AC 断接有著相似的影响，而且在漏电现像变得严重的情况下甚至会影响到 DC 断接。瞬变浪涌抑制器便是其中需要提防的元件之一。图 1 所示器件的技术规格是针对 5 $\mu$ A 以下的漏电流 (在 58V 电压条件下) 而拟订的。不过，存在著由应力引起漏电的可能性，所以，当针对这些应用来选择二极管时，应采用很大的容限。

## 电容器

对于 LTC4259A 的 AC 断接检测电路的正确操作而言， $C_{DET}$  和  $C_{PSE}$  电容器的电容值选择均是至关重

要的。详见“AC 断接”部分。而且，对于一个受电端口的电压稳定性来说， $C_{PSE}$  可能也是很重要的。如果  $V_{EE}$  (-48V 电源) 被良好旁路，则端口电压的不稳定通常并不是一个问题。于上述两方面原因，应意识到许多陶瓷电介质具有惊人的 DC 电压和温度系数。当工作于 50VDC 或 100VDC 电压条件下时，一个 0.22 $\mu$ F 的陶瓷电容器的电容值常常与 0.22 $\mu$ F 相去甚远。 $C_{DET}$  和  $C_{PSE}$  应采用额定电压为 100V (或更高) 的 X7R 型电容器，因为这些电容器的电压相关性较低，且同时具有外形较小、价格较低的特点。

## 电源

LTC4259A 必须由 3.3V ( $V_{DD}$ ) 和 -48V ( $V_{EE}$ ) 电源来供电。任一个电源上的稳压不良都会导致与标准的不一致。IEEE 标准要求 PSE 的输出电压在 44V 至 57V 之间。当 LTC4259A 开始向一个以太网端口供电时，它将对流经该端口的电流进行控制，以最大限度地减轻  $V_{EE}$  上的扰动。然而，如果  $V_{EE}$  电源欠阻尼或者不稳定，则其电压将有可能超出 IEEE 标准所规定的极限值，从而导致 PSE 中的所有端口都与该标准不符。当一个 PD 被断电时，上述情况将愈发严重，原因是电流会立即下降至零。在这两种场合，端口电压必须始终处于 -44V 至 -57V 之间。此外，802.3af 规范为 PSE 设置了特殊的纹波、噪声和负载调节要求。另外， $V_{DD}$  或  $V_{EE}$  上的扰动还会对检测、分级和 AC 断接检测产生不良影响。 $V_{DD}$  和  $V_{EE}$  电源的正确旁路和稳定性是很重要的。

另一个可能对  $V_{EE}$  电源产生影响的问题是可用功率不足，这会导致电源电压降至规定范围以外。802.3af 规范规定：如果一个 PSE 给一个 PD 供电，

## 应用信息

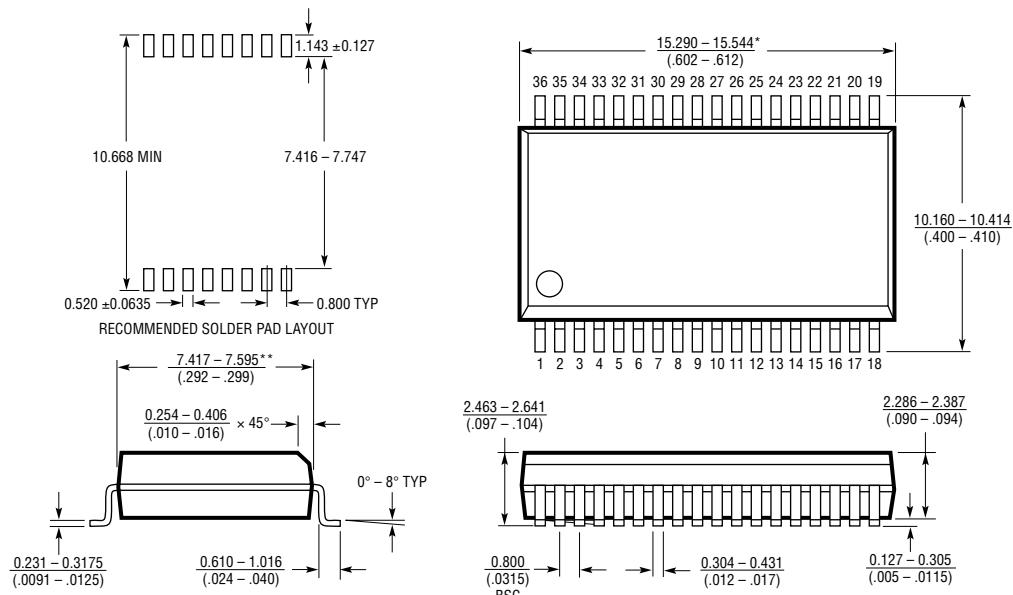
则其必须能够根据该 PD 的分级来提供它所要求的最大功率电平。该规范的确允许一个 PSE 在一个 PD 所要求的功率超过了其自身所能输送的剩余功率的情况下选择不向这个 PD 供电。如果 PSE 是采用一个输送功率低于  $15.4W \cdot (PSE \text{ 的以太网端口数})$  的  $V_{EE}$  电源构成的，则其必须执行一种功率分配算法，该算法能够防止端口在可用功率不足的情况下被加电。由于规范还要求 PSE 在高至 5% 的占空比条件下提供 400mA 电流，因此， $V_{EE}$  电源的供电能力应至少比 PSE 将向 PD 输送的总功率高几个百分点。最后，LTC4259A 从  $V_{EE}$  吸收电流。如果  $V_{DD}$  电源是由  $V_{EE}$  生成的，则在确定  $V_{EE}$  电源的供电能力时还需将开关电源的效率考虑在内。

### OSCIN 输入

AC 断接功能还依存于一个加在 OSCIN 引脚上的振荡信号。对该信号的要求请参见“OSCIN 输入和振荡器要求”部分。OSCIN 引脚上的带外噪声将破坏 LTC4259A 检测 PD 存在与否的能力。存在于 OSCIN 引脚上的任何噪声都会被 LTC4259A 所放大并被 (AC 断接电路处于使能状态的受电端口的) DETECT 引脚所驱动。由于连接至 DETECT 引脚的电容量的缘故，驱动该噪声所需的电流可能轻易地就会超过  $I_{ACDMIN}$ ，从而使 DETECT 引脚电流检测发生跳变并将端口保持在受电状态。在电路板的布局过程中，应使从振荡器至 OSCIN 引脚的布线远离诸如数字时钟和数据线路等噪声源。一个单级 RC 低通滤波器 (示于图 20) 将衰减带外噪声。

## 封装描述

**GW 封装**  
**36 引脚塑料 SSOP (宽式 .300 英寸)**  
 (参考 LTC DWG # 05-08-1642)



## 典型应用

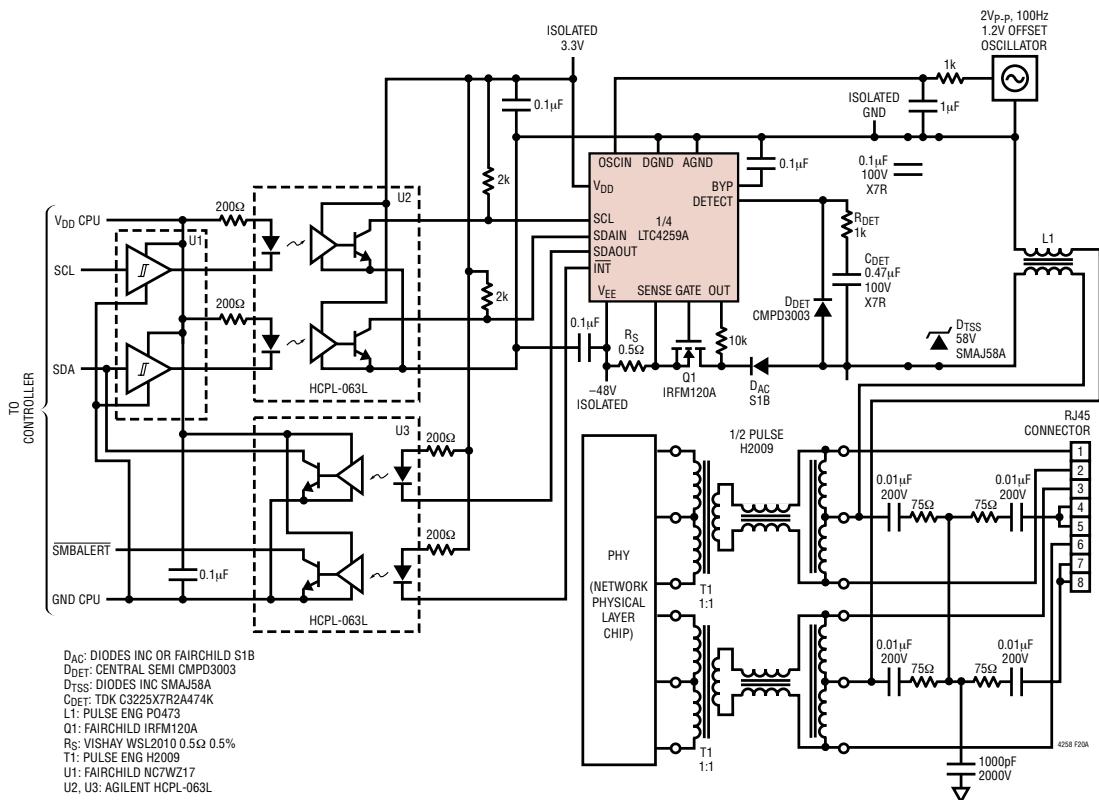


图 20：一个完整的隔离型受电以太网端口

## 相关器件

器件型号	描述	备注
LT1619	低电压模式 PWM 控制器	-48V 至 3.3V/300mA, MSOP 封装
LTC1694	SMBus/I <sup>2</sup> C 加速器	改良型 I <sup>2</sup> C 上升时间，确保了数据完整性
LTC4255	四路网络功率控制器	非 IEEE 802.3af 标准型电流电平
LTC4257	IEEE 802.3af PD 接口控制器	100V 400mA 内部开关，可设置分级
LTC4257-1	IEEE 802.3af PD 接口控制器	100V 400mA 双电流限值
LTC4258	四路 IEEE 802.3af 以太网供电控制器	仅具有 DC 断接功能