

使用Σ-Δ转换器—第二部分

这是上一期开始讨论的Σ-Δ转换器的续篇。我们在上篇中论述了抗混叠要求、空闲音和信号源的负载。

问：如果输入信号超过Σ-Δ转换器的输入范围，会发生什么情况？我听说转换器会变得不稳定？

答：如果驱动调制器的输入超出推荐的范围，可能会造成调制器暂时不稳定。不过，用户不会觉察到这种不稳定，因为抽取器的作用是对数字输出进行简单地限幅，并显示负或正的满量程，就像传统转换器一样。

问：Σ-Δ转换器的特性是假设在一定的输入时钟速率条件下，也就是特定的采样速率下给出的。如果时钟频率更高或更低，我还能安全地使用转换器吗？

答：虽然这些特性是在特定的采样频率下测得的，但我们通常会指定器件工作的输入时钟频率范围。这就相当于给出了可能的采样速率范围。如果您打算让转换器以远超出该范围的速率工作，性能将有所降低。如果采样速率高于额定值，内部开关电容电路可能无法在新时钟沿到来之前建立至所需的精度。采样速率过小时，电容泄漏会降低性能。

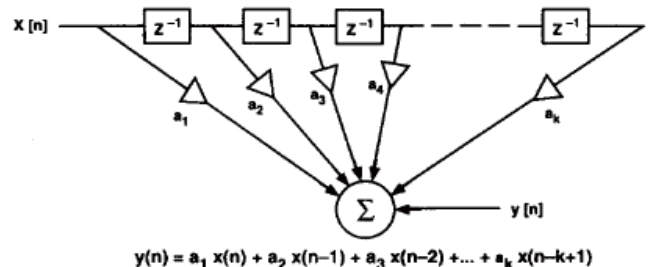
转换器的数字滤波器特性（群延迟、截止频率等）与采样速率成比例，输入阻抗（除非输入经过缓冲）和功耗同样如此。

问：我打算在Σ-Δ转换器的输入端使用一个多路复用器，从而实现多个信号的数字化处理。这样有问题吗？

答：虽然Σ-Δ转换器的一个优点是易于实现抗混叠，但并不适合交流信号多路复用应用。因为Σ-Δ转换器的输出不仅是最新的模拟输入信号的函数，而且还是先前的输入信号的函数。这主要是因为数字滤波器存储着先前的输入，另外调制器也会存储一些信息。在多路复用应用中，从一路输入切换到另一路输入之后，滤波器中关于旧输入的所有信息都需要清除，然后转换器才能输出代表新输入的码字。

因为FIR滤波器具有线性相位响应，所以大多数针对交流应用的Σ-Δ转换器中的抽取滤波器均为FIR滤波器。对于FIR滤波器，很容易计算清除旧输入所有信息所需的时间。下图所示为FIR滤波器的结构；清除所有旧数据点所需的时钟周期数（即滤波器建立时间）等于滤波器的抽头数 k 。在对应新输入的数据通过滤波器传播并取代先前数据的过程中，滤波器输出由旧数据与新数据的组合来计算。例如，18位音频ADC AD1879有一个4096抽头FIR滤波器，以3.072 MHz工作时，建立时间为1.33 ms。

在多路复用应用中，Σ-Δ转换器需要等待旧信号完全清除之后才能采集新输入的有效数据点，导致有效采样速率非常低。传统转换器则可以直接转换，或者在很少的级数中完成转换，因此更适合需要采集多个交流通道的应用。



在多通道直流应用中，如果通道切换之后有足够的等待时间，或者如果应用不需要频繁地切换通道，则使用Σ-Δ转换器将非常适宜。事实上，ADI公司在输入端配有多路复用器的16-24位转换器（AD771x系列）就专门针对此类应用。

问：这也可以解释为什么 Σ - Δ 转换器不适合某些控制应用吗？

答：是的。为确保控制环路的稳定性，必须尽量减小延迟，但在一些控制应用中， Σ - Δ 转换器会增加相对较长的时间延迟，因此不适合这类应用。不过，实际延迟是可以预测的；在信号相对较慢的应用中，转换器相位延迟可以忽略不计，因而对控制环路的极点和零点位置的影响也可以忽略不计。然而，即使如此，传统的非过采样转换器仍然可能是更佳的选择，因为为了达到相同的相位延迟， Σ - Δ 转换器工作所需的采样速率要比传统转换器快得多，这会无谓地增加模数转换数据处理电路的负担。

问：使用 Σ - Δ 转换器时还应注意哪些问题？

答：除了适用于所有转换器的关于接地、电源旁路等一般指导原则外，利用 Σ - Δ 转换器进行设计时还有几点值得注意。第一个问题与输入有关。如前所述，一些 Σ - Δ 转换器（例如AD1877）的输入配有缓冲器；另一些（例如AD1879）则没有缓冲器，会表现为开关电容负载，需要周期性瞬态电流来为输入电容充电。驱动转换器的电路必须尽可能靠近转换器，从而使外部电路与开关电容节点之间的引线电感最小，这可以缩短输入端的建立时间，并使输入端对电路板其余部分的辐射最小。

另一个问题是模数转换会受到来自时钟信号的干扰。如前所述，数字抽取滤波器无法对频率接近调制器采样速率若干倍的信号进行任何滤波处理。确切地说，通带为 $[kF_{ms} \pm f_b]$ ，其中k为整数， F_{ms} 为调制器采样速率， f_b 为抽取器截止频率。

除了上述抗混叠的影响之外，在选择与转换器同一个系统中工作器件的时钟频率时，抽取器截止频率也对其有影响。因为如果这些频带（即通带）内的任何信号进入调制器，将不会在滤波器中受到衰减，因而这些频带是转换器的“软肋”，最易受到干扰（感性或容性耦合、电源噪声等）。因此，明智的做法是避免使用这些频带内的时钟频率，将其干扰转换的可能性降至最低，除非时钟频率与转换器时钟同步。

关于转换器噪声的问题

问：我最近评估了一款双电源模数转换器，其中一项测试是将输入接地，查看一个LED寄存器的输出码。令我吃惊的是，我得到了一系列输出码，而不是我预想的单码输出。这是怎么回事？

答：因为有“电路噪声”。当直流输入位于两个输出码跃迁

处时，哪怕再精密的直流转换器，只要有一点电路噪声，就会导致输出端出现两个码。这是转换器领域客观存在的现象。许多时候，就像您所说的情况，内部噪声可能非常大，导致出现多个输出码。例如，考虑一个峰峰值噪声略高于2 LSB的转换器。当此转换器的输入接地时，或者将一个干净的直流源与输入相连时，我们总会看到三个码，有时甚至四个码出现在输出端。电路噪声使被采样电压无法限制在对应一个数字码的电压范围内。模数转换输入（包括高噪声信号）、电源或控制线路上的任何外部噪声都会增加内部电路噪声，并且可能会引起更多的跳变位。

问：当我对转换器施加直流信号时，有什么办法可以确定会出现多少个码吗？

答：理想情况下，如果知道噪声分布，那么一定直流输入所对应确切码型，以及一定码型对应的输入（两个码的中间、边缘等）将不难确定。但在现实中，您并不知道这些信息。不过，如果知道转换器的一些交流特性（信噪比、动态范围等），您可以估计一下。利用这些特性，您可以得知转换器均方根噪声相对于满量程的幅度。噪声很有可能具有高斯幅度分布，因此分布的标准差(sd)等于均方根值。这也意味着所出现的各个码的出现概率并不相同。根据高斯分布的99.7%出现在以均值为中心的 ± 3 倍标准差范围内，我们可以估计出峰峰值噪声电压约为标准差的六倍。如果 N_{rms} 为转换器噪声的均方根值， V_{LSB} 为以伏特表示的LSB大小($= V_{span}/2^b$)，则用LSB表示的峰峰值噪声 N_B 为：

$$N_B = \frac{6 \times N_{rms}}{V_{LSB}} = \frac{6 \times 2^b \times N_{rms}}{V_{span}}$$

一般而言，如果将转换器的信噪比表示为相对于满量程的噪声功率，则可以得到：

$$N_B = \frac{3}{\sqrt{2}} \times 2^b \times 10^{-SNR/20}$$

其中b为输出码字的位数。

输出端出现多少个码，取决于输入的均值，即直流输入值相对于码字跃迁的位置。如果均值靠近两个输出码之间的边界，而不是位于中间，则可能会出现更多的码。很容易证明，对于特定的 N_B 值，根据直流输入值的不同，出现的码个数 N_c 等于 $INT(N_B)+1$ 或 $INT(N_B)+2$ [$INT(N_B)$ 为 N_B 的整数部分]。而且，还会概率较低的情况是噪声幅度 $> \pm 3$ sd的，这会导致更多的码也不足为奇。

N_c 将导致多少位在输出端跳变呢？表示 N_c 个码所需的位数为

$$\text{INT} \left(\frac{\log N_c}{\log 2} + 0.5 \right)$$

不过，因为跳变的位数是转换器实际直流输入值的函数，所以我们可能会看到更多位反转。例如，转换器的二进制补码式输出码字从-1到0的单码跃迁会引起所有输出位的反转。

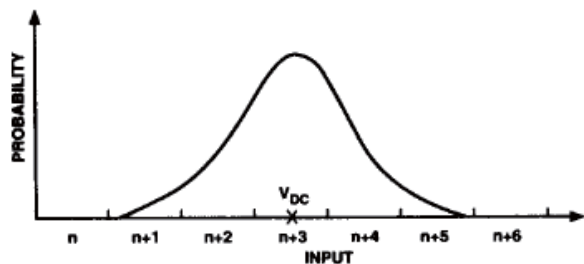
我们以18位 Σ - Δ 转换器AD1879为例来说明，其动态范围为103 dB。根据动态范围的定义可知

$$103 = 20 \log \frac{S}{N_{rms}}$$

在AD1879数据手册中，可以查到满量程输入信号S的均方根值为 $6\sqrt{2}V_{rms}$ 。由此可以求得 N_{rms} 为 $30\mu\text{V}$ 。接下来将满量程输入范围除以可能的输出码数，以计算LSB大小：

$$V_{LSB} = \frac{12}{2^{18}} = 45.8 \mu\text{V}$$

由此可知NB为3.9。因此，当输入接地时（地电压对应于AD1879的中间电平输入），我们可以预期有4或5个不同的码出现在AD1879输出端。

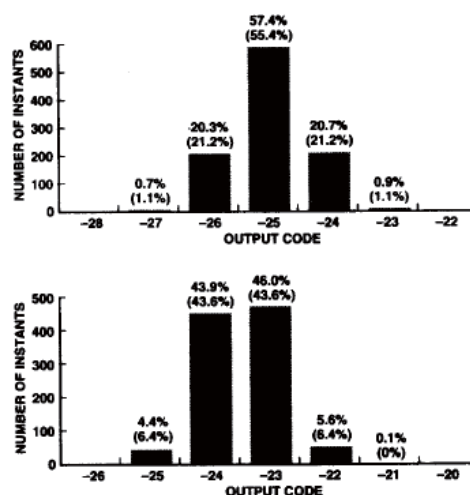


我们可以再进一步估计：如果已知高斯分布的标准差（均方根值）和平均值（本例中噪声的平均值为0），我们可以使用高斯分布的标准表，计算噪声处于对应特定输出码的电压区间的时间百分比。可以根据估算结果绘制直方图，显示输出码的分布情况。这一过程也可以反过来：对于给定的直流输出值，利用显示噪声码分布的直方图，可以估算转换器的信噪比。

我们继续以AD1879实例来说明。考虑两种情况：一种是输入位于两个输出码的中间，另一种是输入位于两个输出码的跃迁处。由上述计算可知，噪声（均方根值）的标准差(sd)为 $30\mu\text{V}$ 。以标准差为单位，一个LSB的大小可以表示为

$$\frac{45.78 \mu\text{V}}{30.0 \mu\text{V}} = 1.524$$

在直流输入位于码字跃迁中间的情况下，从下图可以清楚地看出，输入中-0.5 LSB至+0.5 LSB范围内的任何噪声都将导致ADC输出端出现正确的码，这相当于噪声被限制在平均值(0)的 (-0.5×1.524) sd至 $(+0.5 \times 1.524)$ sd范围内。由标准表可知，噪声在该范围内的时间百分比为55.4%。如果噪声在0.5 LSB至1.5 LSB范围内，输出将高出一个码。同样由标准表可知，这种情形的时间百分比为21.2%。按照这种方法计算下去，可以获得显示输出码分布状况的完整直方图。



上方图形显示实际测量结果，其中直流输入为-25 LSB，出现了-27到-23的五个输出码。总共进行1024次测量，各个码的分布百分比显示在各直方柱的上方，计算得到的分布百分比列在各直方柱上方的括号内。可以看出，实验结果与计算值吻合。下方图形显示直流输入接近两个码之间边界的情况。采用类似的方法，我们可以得到图中所示的直方图。同样，实验结果与计算值高度一致。请注意，实际施加的直流输入略高于两个码之间的边界，而计算则假定直流输入正好位于边界。

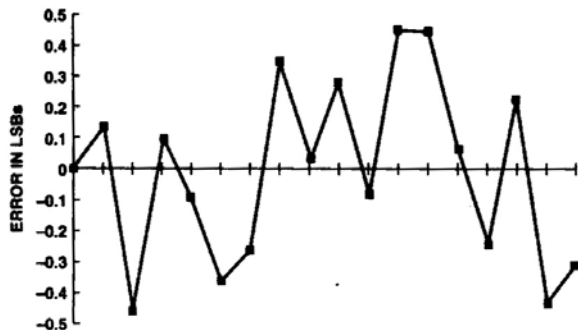
这种估算技术的最大弱点是在传统转换器中，码宽度（为了使数字输出提高一位，直流输入所必须提高的量）因码而异。这意味着，如果直流输入位于码较窄的区域，而不是码较宽的区域中，则可以预期有更多的位会跳变。这种方法还假设，无论所施加的信号是直流还是交流，转换器内的电路噪声均保持恒定。但许多情况下并非如此。

使用 Σ - Δ 转换器时，上述两个因素在此类转换器中均不是问题，因而这种估算可能更准确（“死区”除外）

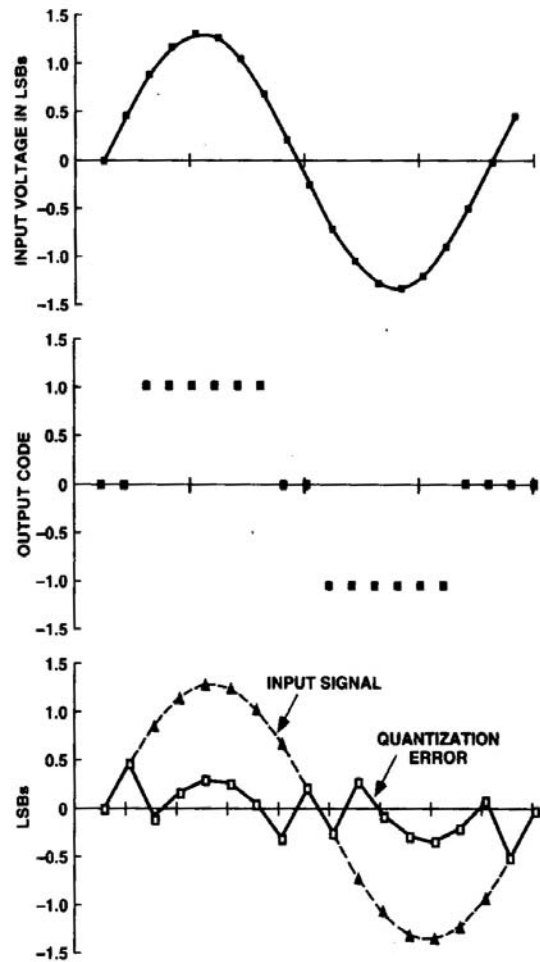
问：噢，现在我明白了输出端为什么会有多个码。但是，既然其它位实际上是不确定的，那么为什么不舍弃跳变的位，仅输出保持稳定的位呢？那不是转换器的实际分辨率吗？

答：许多转换器针对交流或动态应用而设计，其中THD（总谐波失真）和THD+N（总谐波失真+噪声）都是最重要的特性。因此，设计重点是尽可能降低高、电平输入信号的谐波失真，同时使噪声保持在可接受的水平。事实表明，这些要求与良好直流转换器的要求并不一致，后者需针对慢速变化信号的精密转换进行优化，谐波失真并不是问题。实际上，当输入信号电平很低的时候，最好有一些噪声（称为扰动）叠加在输入信号上，这样可以使失真最小。如果可以重复测量，也可以利用扰动来改善直流精度。

为了理解这一点，我们先看一下量化噪声。用来表示输入电压的位数是有限的，因此理想模数转换器的输出精度也是有限的。 2^n 个量中的每一个量，均用一个值表示在标称输入值-0.5 LSB至+0.5 LSB模拟范围内的所有值。因此，模数转换输出可以认为是模拟输入的离散形式加上一个误差信号（量化噪声）。将一个变化不定的较大输入信号（幅度为数十、数百或数千LSB）施加于转换器时，量化噪声与输入信号几乎不相关。换言之，量化噪声几乎是白噪声。下图显示理想模数转换器在不同时间点的量化噪声，其中输入信号是一个幅度约为100 LSB的正弦波。



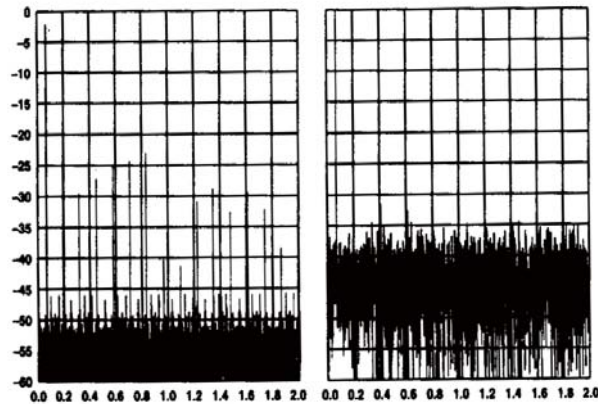
如果ADC输入的幅度非常低，在不同采样点之间的变化不足一个LSB，则这些采样点保持为同一个量，因此在数个采样周期内是恒定的。下图说明了这一情况，其中显示幅度仅为1.5 LSB的一个正弦输入信号、模数转换输出和量化噪声。请注意，当采样点保持恒定时，量化误差完全随输入波形而变化。采样点保持恒定的时间越长，量化噪声就越像输入波形，即输入信号与量化噪声之间的相关性越高。虽然量化误差的均方根可能并未改变，但量化误差将呈现为不均匀的频谱形状。事实上，相关量化噪声在ADC频谱中表现为谐波。



考察此现象的另一种方式则是考虑这种情况：（正弦）输入信号的大小仅为约1 LSB，则数字输出类似于方波。方波具有丰富的谐波！在许多转换器应用中，尤其是音频应用中，谐波（或噪声调制产物）非常令人讨厌。

为了解决这一问题，可以使用一种称为“扰动”的技术，将相关量化噪声变为白噪声，白噪声对人耳的刺激比相关噪声要小。可以利用电路元件将随机噪声“加”到输入信号中来实现扰动。虽然这会提高转换器总噪声，但增加的噪声会打破输出码的简单的方波图形。量化误差将不再是输入信号的函数，而是扰动噪声瞬时值的函数。因此，扰动可以消除量化噪声与输入信号之间的相关性。扰动信号的大小一般约为 $1/3$ LSB 均方根值（如果噪声为高斯型，则为 2 LSB峰峰值）。显然，这样转换器在输入端接地时，输出端将有两个以上的码。我们在上文以AD1879为例说明了这种现象，根据直流输入电平不同，其输出端会出现四个或五个码。

下图显示一个模数转换器采用未扰动低电平输入信号时的仿真输出。量化噪声是采样时刻输入信号幅度的函数。量化噪声与输入信号之间的这种相关性在ADC输出频谱中表现为一系列谐波。请注意，图中的幅度比例以输入信号（而不是满量程输入）为基准。



右边图形显示将一个高出量化噪声底4 dB的扰动信号加到输入后的模数转换输出。这种情况下，量化噪声取决于采样时刻扰动信号的幅度。由于扰动值并不取决于输入信号，因此量化噪声与输入没有相关性，ADC输出频谱中的谐波得以消除，但整体本底噪声会提高。

也可以不用真的在ADC输入中增加噪声，而是利用转换器的热噪声作为扰动信号，并计算足够多的输出位来确保量化噪声不相关，从而实现扰动目的。

虽然例子中使用的是模数转换器，但使用扰动的方法同样适用于数模转换器。将数字噪声发生器的输出加到送往DAC的数字码字上，即可对数模转换器施加扰动。

问：但在直流应用中，我希望每次都能精确测量，可能无法容忍特定测量存在若干LSB误差的不确定性。

答：如果每次转换都需要 n 位直流精度，但找不到合适的 n 位转换器，那么有两种选择。一种是使用 $(n+2)$ 位转换器，并且只需忽略两个LSB。然而，如果您的硬件有能力（和时间）做一些信号处理，那么可以增强高噪声（经过扰动的）直流转换器的分辨率。实际上，如果精度受噪声限制，可以从 n 位转换器获得 n 位以上的精度。

为了理解这一点，考虑一个理想的 n 位转换器。对于特定的直流输入值，将会在输出端得到一个数字码。但是，您并不知道输入在码量内的位置（即在中间或是接近跃迁的上边界，等等）。对于您的应用，这可能足够精确，但如果在转换器的输入中加上噪声（因此

在输出端可能出现多个码），您就会发现，利用码分布所含的信息可以得到直流输入值对应的更精确的位置。

在上文的AD 1879示例中，我们已经看到输入在码跃迁附近时的码字分布；两个最常出现的输出码位于跃迁两侧。因此，通过其平均值可以很好地估计输入所在位置。事实上，在输入保持不变时，对大量转换结果求平均值是增强转换器分辨率的极佳方式。处理转换器输出时必须注意，使得输出字长度可以增加，从而不会引入舍入误差，否则就会将干扰噪声（称为“重建量化噪声”）注入最终输出中。请注意，滤除噪声的作用仅限于此，它对转换器的其它误差源并无影响，如积分非线性和微分非线性等。

这种分辨率增强概念很有意义，而且并不局限于直流域。实际上，我们可以用分辨率交换交流域中的带宽，或者将多个转换器的输出合并，构成一个更精确的输出。基本原理为：信号（自相关）是以线性相加的，而随机噪声则以平方根相加。因此，如果采样点数提高为原来的四倍，信噪比将提高6 dB。将来我们可能会详细讨论这一原理的实际应用。

问：您在上文中提到转换器的多个交流特性。我对如何在ADC和DAC上测量信噪比、THD+N、THD、SITHD、S/THD+N和动态范围，以及这些特性之间的关系不是十分清楚。您能再解释一下吗？

答：您的困惑完全可以理解。遗憾的是，关于这些量的测量方法并没有精确的工业标准，因此关于其确切含义并没有统一的解释。有时，制造商会有意选择对其产品有利的定义。

数据手册一般会注明测试条件以及不同特性的计算方法。我能提供的最佳建议是仔细阅读这些内容。一般而言，通过简单的计算就可以将一个器件的某项指标转换为一个可以用来与其它器件的特性进行公平比较的数值。

大部分指标并不是以绝对单位表示，而是以相对测量结果或比值表示。例如，噪声特性并不是以均方根电压来表示，而是用信噪比(SNR)来表示，其含义是特定测试条件下信号功率与噪声功率的比值。这些比值通常用dB（分贝）表示，有时也用百分比(%)表示。功率比 x 用“贝尔”表示，定义为 $\log_{10}x$ ；如果用分贝（一贝尔的十分之一）表示，则乘以10，即 $10 \log_{10}x$ 。因此，信噪比(SNR)等于 $10 \log_{10}(\text{信号功率}/\text{噪声功率})$ dB。如果用均方根电压来评估，则 $\text{SNR} = 20 \log_{10}(V_{\text{signal}}/V_{\text{noise}})$ 。

我们以这一知识为基础来讨论上述几个指标（其中有几个指标是多余的）。这些指标试图描述转换器的非理想性会如何影响转换器所处理的交流信号的特征。对于直流应用，列出实际非理想性的幅度便足够，而这些只对交流性能给出大概的分析。例如，积分非线性是确定大信号失真（以及DAC的脉冲干扰能量）的主要因素，而微分非线性则决定小信号失真。对于ADC，为准确地测定交流性能，至少需要执行两类测试。这两类测试是：

满量程正弦测试(a)

将一个接近满量程的正弦信号施加于转换器。该信号足够大，因而转换器的非理想性会在输入信号频率的数倍频率下产生显著的谐波分量。这些谐波将与噪声一起出现在输出频谱中。常用的一个性能量度是谐波分量的相对幅度，通常以dB表示。相对于什么呢？有两种可能性：一是所施加的输入信号，一是转换器的满量程（大多数情况下，它与所施加的输入信号不同）。以满量程为基准而得到的谐波值将明显低于以实际输入信号的均方根值为基准而得到的谐波值，因而前者更有吸引力。因为对于各种性能量度并不存在公认的参考标准，所以评估动态特性时，参考基准问题造成了很大的困扰。我能提供的最佳建议是：不要做任何假设，仔细阅读制造商的数据手册。

数据手册有时会给出个别谐波的大小，但大多数情况下仅给出总谐波失真(THD)。THD测量谐波的总功率，它通过计算每个谐波的RSS和而求得。因此，以输入信号为基准时，THD的计算公式为：

$$20 \log_{10} \left[\frac{\sqrt{\sum_{i=2}^m H^2(i)_{rms}}}{S} \right] \text{ or } 10 \log_{10} \left[\frac{\sum_{i=2}^m H^2(i)_{rms}}{S^2} \right]$$

其中 $H(i)_{rms}$ 表示第 i 个谐波分量的均方根值， S 表示输入信号的均方根值。通常使用第二至第五个谐波便足够。请注意，第一个谐波为输入频率（或基波）分量。若要以满量程为基准来描述谐波，请在上述公式中增加 x dB，其中 x 为输入信号相对于满量程的大小。可以将这个简单的转换公式应用于其它指标，但须注意对数的正确符号。

如今，总谐波失真加噪声(THD+N)与总谐波失真(THD)之间通常有明显的区别。但并非总是如此。THD+N不仅包括转换过程中产生的谐波，而且包括噪声。以输入信号为基准时，THD+N的计算公式为：

$$20 \log_{10} \left[\frac{\sqrt{N^2_{rms} + \sum_{i=2}^m H^2(i)_{rms}}}{S} \right]$$

或

$$10 \log_{10} \left[\frac{N^2_{rms} + \sum_{i=2}^m H^2(i)_{rms}}{S^2} \right]$$

其中 N_{rms} 表示在测量指定的带宽内积分噪声的均方根值。

另一个常用指标是信号对噪声失真比 ($S/[N+D]$ 或 $S/[THD+N]$)，也称为信纳比。以输入信号为基准时，它实际上是THD+N的倒数；其dB值相同，但符号相反。

描述测试结果的另一个性能量度是信噪比 (S/N 或 SNR)，它是相对噪声功率的量度；不存在谐波的情况下，估计对小信号的响应时最有用。如果没有给出 S/N ，但提供了THD和THD+N（相对于输入信号），则可以从THD+N中减去THD（RSS减法），从而获得噪信比 $[= 1/(S/N)]$ 。如果所提供的数值用dB表示，则可以按照下式使用附录中对数的RSS减法公式：

$$SNR = -101 \log_{10} \left(10^{(THD+N)/10} - 10^{THD/10} \right)$$

从而求得用dB表示的相对于噪声功率的输入信号功率。

低电平正弦测试(b)

通常执行的第二项测试是将一个远低于满量程的正弦信号施加于转换器（通常为-60 dB）。在这种输入电平， Σ - Δ 转换器表现出的非线性度通常可忽略不计，因此只有噪声（无谐波分量）出现在频谱中。均以此电平为基准时， $S/N = S/N+D = -THD+N = -THD$ 。因此，用一个表示噪声电平的指标就足以描述此测试的结果。此特性称为动态范围（其倒数为动态范围失真）；它定义为将一个-60 dB输入信号施加于转换器时，在特定带宽内的积分噪声（及谐波，如果存在的话）相对于满量程的大小。

传统（非 Σ - Δ ）转换器，即使采用低电平输入信号，也会在其输出频谱中表现出谐波，因为并非所有码都具有相同的宽度（微分非线性）。这种情况下，采用-60 dB输入信号测得的信噪比（忽略谐波）与动态范围不同。

我们经常可以看到，针对同一转换器，同时给出了-60 dB时的THD+N以及动态范围特性。如上所述，这些指标只是所用的参考基准不同，所以实际上是多余的。对动态范围的唯一曲解就是规定音频转换器特性时，有时要求在转换器的输出端使用一个模拟人耳频率响应的滤波器。转换器输出的这种处理方式称为A加权（因为使用A加权滤波器）；它将有效降低本底噪声，因此如果噪声为白噪声，信噪比将会提高。

可能除信噪比之外，上述内容均适用于ADC和DAC。有时（尤其对于音频DAC），信噪比是对零（中间电平）码发送至转换器时DAC输出“安静”程度的量度。这种情况下，信噪比表示DAC输出端相对于满量程输出的模拟噪声功率值。

必须注意，上述性能量度受下列因素影响：测量带宽、采样频率和输入信号频率。为了公平比较两个转换器，必须确保二者的这些测试条件相似。

附加问题

问：我打算将ADI公司的AD1800系列音频DAC应用于数字音频回放。我知道，如果要消除DAC输出端的所有镜像，在DAC之前用一个插值器就能更加容易地实现对DAC输出的滤波。但是，只要采样速率大于40 kHz，那么所有镜像都在可听到的范围之外，因此真的有必要对输出进行滤波吗？

答：问得好。最终可能接收DAC输出的音频设备（音频放大器、均衡器、功率放大器等），通常用于处理20 Hz至20 kHz信号。这些设备并非用于响应远高于20 kHz的频率，而且实际上其本身起到滤波器的作用，因此可能没有足够的压摆率和增益，无法处理来自未滤波DAC输出的输入信号，输入信号中含有远高于20 kHz的较大能量。受其压摆率和增益限制，放大器被驱动至非线性区域，从而产生失真。这些失真产物并不限于高频，同样可能会影响20 Hz至20 kHz范围。因此，在DAC上对高频信号进行衰减会降低失真的可能性。CD播放器经常采用很陡的滤波器，足以将总带外能量降至满量程以下80 dB甚至更小。

附录

对数的RSS加法：两个均方根信号 S_1 和 S_2 的平方根之和为均方根值 $\sqrt{S_1^2 + S_2^2}$ 。我们经常需要计算相对于给定参考基准以dB表示的两个数值的RSS和。为此，我们必须求取反对数，执行RSS加法，然后将结果转换为dB。这三种运算可以合并为一个简单的公式。假设 D_1 和 D_2 均为以dB表示的比值，则以dB表示的二者之和为：

$$10 \log_{10} \left(10^{D_1/10} + 10^{D_2/10} \right)$$

类似地，求两个均方根量的差

$$\chi = \sqrt{S_2^2 - S_1^2}$$

以dB表示的结果 χ 为：

$$10 \log_{10} \left(10^{D_2/10} - 10^{D_1/10} \right)$$

参考文献：

- [1] *Oversampling Delta-Sigma Data Converters—Theory, Design, and Simulation*, edited by J.C. Candy and G.C. Temes, IEEE Press, Piscataway, NJ, 1991.
- [2] J. Vanderkooy and S.P. Lipshitz, "Resolution Below the Least Significant Bit in Digital Systems with Dither," *J. Audio Eng. Soc.*, vol. 32, pp. 106-113 (1984 Mar.); correction *ibid.*, p.889 (1984 Nov.).
- [3] A.H. Bowker and G.J. Lieberman, *Engineering Statistics*, Prentice Hall, Englewood Cliffs, NJ, 1972.