

IC放大器用户指南：去耦、接地及其他一些要点

作者：Paul Brokaw

“从前有只呼声如雷的狒狒，
呼吸时就像吹奏巴松管一样，
它说‘再过数亿年，我一定能呼上调’”
(亚瑟·爱丁顿爵士)

作为讨论多数人受其愚弄的问题的开场白，这句话似乎再适合不过。我们在为系统功耗、接地及信号回路找合适配置的时候，往往会引入一些干扰。然而严格的实验方法可以用来解决简单的问题，预见性通常也可以避免出现严重问题，并能在将来做一些补救措施。

这个是非常零散的话题，提出一个完全通用的解决办法实非本人力所能及。鉴于此，我将首先阐述一个一般准则，然后详细讨论与集成电路放大器相关的去耦及接地问题。

...原则：想想——电流流向何处。

表面看来，这是个显而易见的问题，但提到电流时，人们一般都会想到电流从某个地方“流出”，然后“流过”其他地方，却忽视了电流如何流回源点的问题。在实际操作中，人们似乎认为所有“接地”或“电源电压”点都是相等的，但忽略了一个事实：即这些点构成电流在其中流动并产生有限电压，它们是导体网络的一部分。

要进行前瞻性规划，必须考虑电流的起点及返回点，必须确定结果产生的电压降的作用。这又要求对去耦及接地电路的原理有一定的了解。但是在设计采用了集成电路时，这种信息可能无从获取或难以理解。

运算放大器是最常用的线性IC之一，幸运的是，就功率及接地问题而言，多数运算放大器都可归入少数类别。尽管

系统配置可能带来令人生畏的去耦及信号回路问题，但通过了解运算放大器，我们可以找到解决众多此类问题的基本方法。

运算放大器有四个引脚

大致浏览几乎任何一本运算放大器的课本之后，读者可能留下这样一种印象：理想的运算放大器有三个引脚：一对差分输入引脚和一个输出引脚，如图1所示。但是，在了解基本原理之后，可以看出事实并非如此。如果放大器有一个输出电压，则必须以某个点为参考进行测量：...即放大器的参考点。由于理想的运算放大器拥有无限的共模抑制性能，就排除了输入引脚作为参考点的可能，因此，肯定存在第四个放大器引脚。换个角度来看，如果放大器需要向负载提供输出电流，则该电流必须从某个地方进入放大器。理想情况下，输入电流不流动，其结论仍然是，需要第四个引脚。

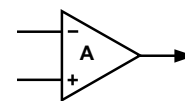


图1 常规“三端”运算放大器

一种常见的做法是在图中指出第四个引脚为“接地”端。无需讨论“接地”端为何物，我们可以看到，多数集成电路运算放大器(以及许多模块化运算放大器)并不存在“接地”端。对于这些电路，第四个引脚是电源引脚中的一个或两个。这种情况下，人们倾向于将两个电源电压与接地归在一起。电源线路确实会在放大器带宽范围内，在所有频率下产生较低的阻抗，从这个意义上来说，这样做是有一定道理的。然而，当阻抗要求未得到满足时，众多问题就会随之而来，包括噪声、瞬态响应差、振荡等问题。

差分至单端转换

简单运算放大器的基本要求之一是，输入端加载的全差分信号必须转换成单端输出信号。所谓单端，是相对于经常被忽视的第四个引脚而言的。这可能使问题复杂化，如图2所示。

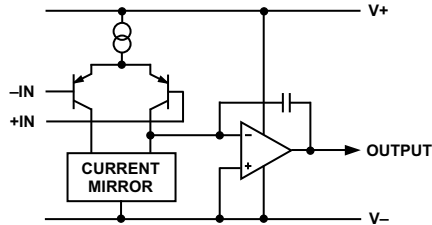


图2 简化版“真实”运算放大器

图2所示信号流用于多种流行的集成电路系列中。虽然细节不尽相同，但基本信号路径与101、741、748、777、4136、503、515等集成电路运算放大器大致相同。电路首先将差分输入电压转换成差分电流。该输入级函数在图2中表示为PNP晶体管。然后通过与负供电轨相连的电流镜，将电流从差分转换成单端形式。电流镜像输出驱动着一个电压放大器以及作为积分器连接的功率输出级。该积分器控制着开环频率响应，其电容既可外加(如101系列)，也可内置(如741系列)。关于这种简化型号的说明大多并未突出积分器拥有一个差分输入的事实。由几个基极发射极电压提供正偏置，同相积分器输入则以负电源作为参考。

显然，放大器输出与负电源之间的大部分电压差会出现在整个补偿电容中。如果负电源电压突然发生变化，积分器放大器将强制输出随之而变。当整个放大器处于闭环配置时，其输入端产生的误差信号将尝试恢复输出，但恢复程度受限于放大器的压摆率。结果，这类放大器可能拥有出色的低频电源抑制性能，但高频负电源抑制却存在较大限制。由于导致输出恢复的是流向输入端的反馈信号，因此，对于频率超过闭环带宽的信号，负电源抑制比将接近零。即是说，高速高电平电路可以通过负电源线的公共阻抗与低电平电路“通信”。

注意，此类放大器的问题与负电源端相关。虽然正电源抑制比也可能因频率增加而下降，但其影响程度较轻。一般而言，正电源上的小瞬变只会对信号输出产生轻微影响。

这些灵敏度之间的差异可能使放大器瞬态响应出现明显不对称现象。如果驱动放大器的目的是在其额定负载范围内产生正电压摆幅，则放大器将从正电源吸取电流脉冲。该脉冲可能导致电源电压瞬变，但正电源抑制将最大程度地降低对放大器输出信号的影响。在与此相对的情况下，负输出信号将从负电源中抽取电流。如果脉冲在总线上导致“毛刺”，则欠佳的负电源抑制性能将在放大器输出端带来类似的“毛刺”。虽然正脉冲测试可以得到放大器瞬态响应，但负脉冲测试实际上可以使您较好地了解电源负轨瞬态响应，而不是放大器响应！

记住，电源脉冲响应本身并不是放大器上可能出现的東西。30或40厘米的电线可以充当一个高Q电感，从而给阻尼通常过高的电源响应增加高频成分。在放大器附近安装一个去耦电容也不一定能解决问题，因为电源必须在某个地方去耦。如果去耦电流流过较长路径，仍有可能产生不良毛刺。

图3所示为负电源去耦的三种可能配置。在3a中，虚线表示通过去耦线路及接地线路的负信号电流路径。如果负载“接地”及去耦“接地”在电源处相接，则接地线路上的“毛刺”类似于负电源总线上的“毛刺”。根据反馈及信号源的“接地”方式，去耦电容导致的有效干扰可能大于电容的设计抗扰能力。图3b展示了如何利用去耦电容降低V形及接地总线的干扰。负载电流中的高频成分被限制在一个不含接地路径的环路中。如果电容的容量够大、质量符合要求，则可降低负电源上的毛刺而不干扰输入或输出信号路径。如果负载情况较为复杂(如图3c)，则需要进行更多的思考。如果放大器驱动的是流向虚拟地的负载，则实际负载电流不会返回接地。相反，该电流必须由形成虚拟地的放大器提供，如图所示。这种情况下，将第一放大器的负电源去耦至第二放大器的正电源，则会闭合快速信号电流环路，而不干扰接地路径或信号路径。当然，为了避免干扰输出基准电压源，必须为第二放大器提供从“接地”至V形总线的低阻抗路径。

理解去耦电路的关键在于认清实际负载和信号电流的去向。优化电路的关键是在接地等信号路径旁路这些电流。

注意，如图3a所示，对复杂问题而言，“单点接地”解决方案可能过于简单。

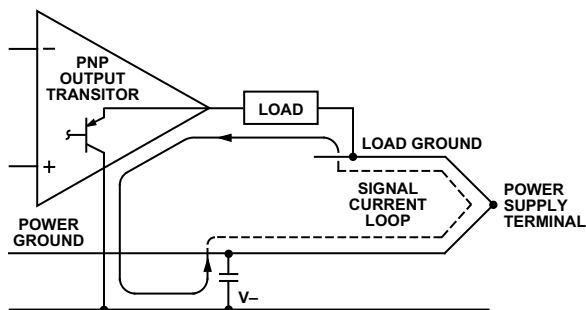


图3a 无效负电源去耦

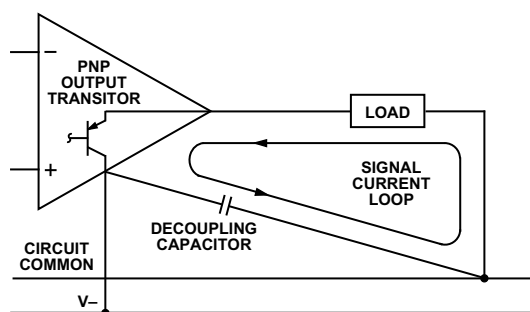


图3b 针对“接地”负载优化的去耦负电源

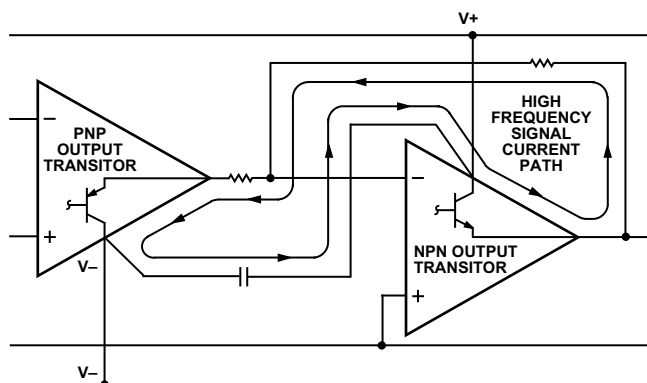


图3c 针对“虚拟地”负载优化的去耦负电源

出于说明需要，图3b和图3c经过简化。考虑整个电路时，通常会出现冲突。例如，多个放大器可能由同一电源驱动，而每个放大器又需要独立的去耦电容。总体而言，去耦电容全部呈并联状态。然而，事实上，互连电源的电感及接地线路会将这种看似无碍的配置转换成一个复杂的L-C网络，就像“雅芳促销员”敲门一样经常产生响铃振荡。在处理快速信号波阵面的电路中，通过数厘米线缆并联的去耦网络通常意味着麻烦。图4展示了通过小电阻来降低不良谐振电路Q值的方法。一般情况下，这些电阻是可以容许的，因为它们在运算放大器电源端将不良高频叮当声

转换成小阻尼信号。虽然剩余信号具有较多的低频成分，但可以通过运算放大器的电源抑制性能予以处理。

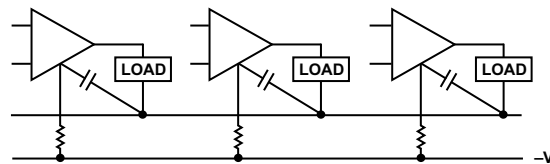


图4 并联去耦谐振阻尼

频率稳定性

当系统计划仅处理低频信号时，很可能会忘记负电源去耦。虽然处理低频信号确实不要求去耦，但为了维持运算放大器的稳定性，去耦仍然是有必要的。

图5是图2的详尽版，展示的是与积分器分离(此为常见配置模式)的IC的输出级，以及作为单个常数合二为一的负电源及导线阻抗。放大器作为一个单位增益跟随器连接。这就形成了一个从放大器输出通过差分输入到积分器输入的闭环路径。另有一个反馈路径，从输出PNP晶体管的集电极流回其他积分器输入。至积分器的净输入是通过这两个路径的信号之差。低频下，该值为负的反馈净值。高频反馈由负载电抗以及V-电源的电抗同时决定。

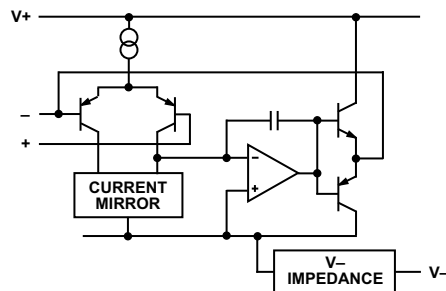


图5 导致不稳定性的原因可能是对去耦的忽视

当电源线的电抗呈感性时，有可能会使积分器变得不稳定。放大器上的容性负载会加重这种情况。尽管难以预测电路在什么样的情况下会变得不稳定，当V-形线或者负载及放大器输入信号源的公共回路中实际上有引线电感时，对负电源进行去耦不失明智之举。当然，如果要让去耦切实发挥作用，则必须以实际信号回路而不是以某个模糊的“接地”连接为参考。

正电源去耦

到现在，我们尚未考虑正电源线的去耦问题，因为在图2和图5所示典型放大器中，可能没有必要这样做。另一方面，有多种集成电路放大器将补偿积分器以正电源作为参

考。其中包括108、504和510系列。在使用这类电路的情况下，最需要注意的是正电源。前面所描述的关于图2所示电路的考虑因素和技术同样适用于第二个类别，只是需应用于正电源而非负电源。

前馈

前馈是一种常用于改善带宽的技术。一般地，前馈用于旁路高频响应较差的放大器或电平转换器级。其应用方式如图6所示。图中的各个放大器在整个放大器中，其实是一个子电路，通常为单级。图中，输入级将差分输入信号转换成单端信号。该信号驱动一个带宽有限的低频增益中间级(实际上一般包括电平转换器电路)。该级的输出驱动着一个积分放大器和输出级。总补偿电容前馈回第二级的输入端，并将其纳入积分器环路之中。中间级中获得增益和电平转换所需要的折衷通常会限制其带宽，并减缓现有积分器响应。前馈电容允许高频信号绕开该级。结果，整体放大器将来自三个级的低频增益与来自2级放大器的改进频率响应相结合。前馈电容同时馈回中间级的同相输入端。请注意，第二级并非看起来的那样是个积分器，实际上它有一个正反馈连接。设计前馈放大器时必须谨慎，以避免该连接引起内部振荡。去耦不当可能影响该计划并使环路发生振荡。

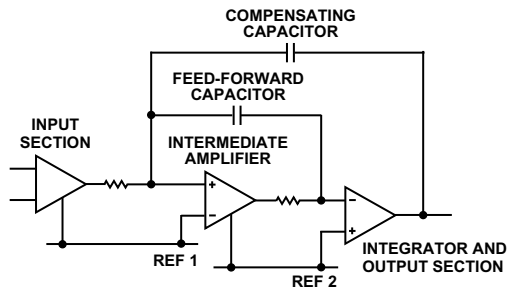


图6 快速前馈放大器

注意，图中所示内部输入级以独立的基准点为参考。理想情况下，对于信号而言，这些都是相同的基准点，尽管其偏置电平可能存在差异。实际上，情况可能并非如此。AD518和AD707就是前馈放大器的例子。此类放大器中，信号基准点1为正电源，信号基准点2则为负电源。正负电

源端之间出现的信号实际上插入了积分器环路之内！

显然，虽然前馈是高速放大器设计师的良好工具，但在应用中会带来特殊问题。需要采用经过仔细思考的去耦模式，以最大限度地提高带宽，减少噪声、误差和振荡可能性。

有些前馈放大器采用其他设计，将“接地”端只纳入反相放大器之中。然而，几乎毫无例外的是，某些电源端之间的信号会进入放大器“内部”。其中涉及到的电源端须在高频下具有相同的低阻抗，这对正常运行至关重要。许多高速模块式放大器将相应的电容去耦机制置于放大器中，但对IC运算放大器来说，这是不可能的。用户必须小心，应为前馈放大器提供一个去耦完全的电源。图7所示去耦方法可用于AD518以及118等快速前馈放大器。用一个电容在高频下在电源端间提供一个低阻抗路径。V+引线中的电阻可确保电源线上的噪声得到抑制，并避免与其他去耦电路形成共振。第二电容将积分器的低端去耦至负载。

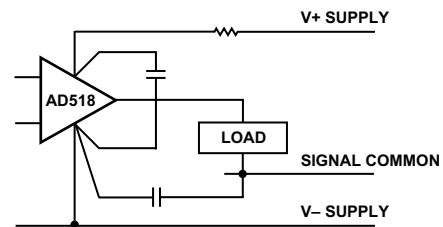


图7 前馈放大器去耦方法

替代方案包括，在两个电源引线中同时采用一个电阻和/或从V+去耦至负载。原则上，正电源和负电源就与信号回路一起捆成“紧节”。由于这种方法行不通，同时鉴于结隔离式IC中用到的PNP晶体管存在高频限制，因此偏向负电源具有微弱优势。

其他补偿方案

虽然多数集成电路放大器都使用上述三种补偿方案中的一种，但仍有少量使用某种其他方案。725类放大器结合了一个以V-作为参考的积分器网络，制造商建议把信号地接至积分器的输入端。这样可使电路极其可靠地拾取V-与接地端之间的噪声。在许多情况下，更为明智的做法是将外部补偿器件连接至负电源，而不是连接到信号地。

另一类典型的放大器为Analog Devices AD507和AD509。在这些电路中，可通过一个单电容感应主极点响应，无需采用积分器。放大器的高频响应将以补偿电容的“接地”端为基准显现。在此类放大器中， $V+$ 与补偿点之间连接着一个小的内部电容。单位增益补偿可并联添加，经过优化的引脚排列有助于简化该过程。补偿电容的另外一端既可连接到 $V-$ ，也可接至信号公共地。非常重要的一点是，信号公共地与补偿端必须直连或通过一个低阻抗去耦相连。

虽然这些放大器的主信号路径可采用多种补偿方式，但必须谨慎为上，以确保内部结构的稳定性。在去耦宽带放大器时，应始终保持谨慎，以避免输出级和其他子电路出现与图5所示的主积分器类似的问题。图8所示为AD509的有效补偿及去耦电路。其设计与图7类似，这两种电路都适用于多种带宽放大器。根据配电结构，可以在两个电源引线中使用一个小(1052至5052)电阻，以减少电源引线共振以及共用电源电路内外的干扰。

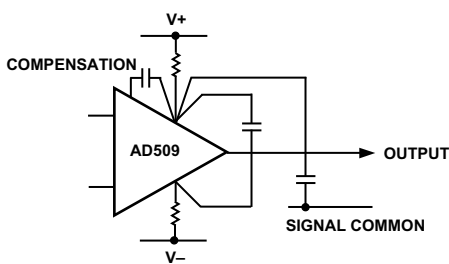


图8 宽带放大器去耦

接地误差

多数电子设备中的接地端实际上并不接大地，而是信号及电源所参考的公共端。一般而言，接地端实际上是否接大地对设备的功能并无大碍。我们在设计工程中，一定要仔细检查并好好思考如何接地。

重要的是了解接地电路中的电流。让这些电流与低电平信号共用路径可能会导致问题。如图9所示，设计不当的接地可能降低简单放大器的性能。该放大器驱动着一个负载。负载电流来自电源，由放大器在放大输入信号的同时进行控制。该电流必须通过某个路径流回电源，假设A点和B点为可选电源“接地”连接。如果图中所示为正确的拓扑结构或“接地”总线沿线的正确连接顺序，在A点连接电源会使负载电流与输入信号连接共用一段线缆。在该路径中，15厘米22号线会给负载电流带来约8 mΩ的电阻。当负载为2k时，10v的输出信号会在标记为“ ΔV ”的点之间产生约40mv的信号。该信号将与同相输入发生串联作用，可能导致严重误差。例如，AD510放大器的典型增益为800万，因此，仅需1/4 μV 的输入信号即可产生10v的输出。40 μV 接地误差信号将使电路增益误差增加32倍！在高增益精密应用中，这可能是最严重的误差。另外，误差代表着正反馈，即是说，在大闭环增益中，当 R_f/R_i 大于250k左右时，电路将闭锁或振荡。

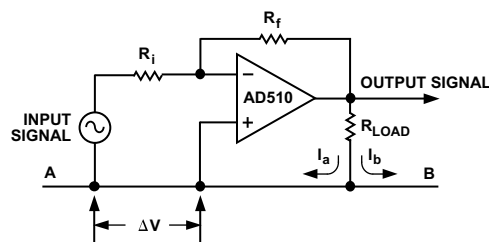


图9 正确选择电源连接有助于减少问题

将电源重新连接至B点，可以排除公共阻抗反馈连接，从而纠正问题。在真实系统中，问题可能更加复杂。输入信号源(图9中表示为浮点)也可能产生必须回到电源的电流。当电源位于B点时，其他负载(R_j 之外)中流动的任何电流都可能干扰所示放大器的工作。图10显示了级联放大器并同时驱动辅助负载而无需公共阻抗耦合的方法。输出电流流经辅助负载，并通过电源公共地流回电源。输入及反馈电阻中的电流由电源通过放大器(如图3c所示)提供。信号公共地中流动的唯一电流为放大器的输入电流，其影响可以忽略不计。

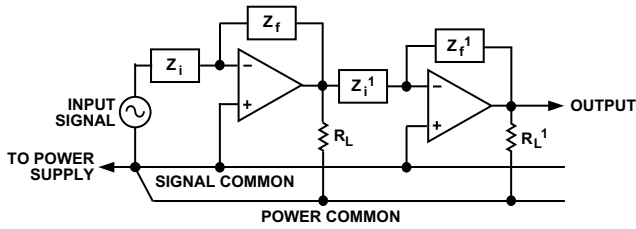


图10 减少公共阻抗耦合

前面讨论的例子是简单的“接地误差”及其解决方案，接下来，我将回到正题，根据接地就是接地的假设，指出接地误差源于疏忽。任何互连路径中都会存在一定的阻抗，其影响应在系统的总体设计中予以考虑。在特殊应用中，量化模式是非常有用的。在快速TTL及ECL逻辑电路中，互连的特性阻抗是受控的，因此，连接正确即可减少问题发生。在RF电路中，阻抗是不可避免的，在电路设计中予以考虑并纳入其中。然而，对于运算放大器电路，阻抗电平本身并不符合传输线理论，因此，电源及接地阻抗就变得难以控制和分析。由于无法进行复杂、严格的量化分析，因此最简便的方法似乎是以特定方式安排这些不可避免的阻抗，将其作用降至最低限度，同时对电路进行设计，避免此类效用。图9和图10即显示了可大幅减少实际接地问题的简单方法。图11显示了如何利用电路来减少无法通过拓扑技术予以纠正的接地问题。

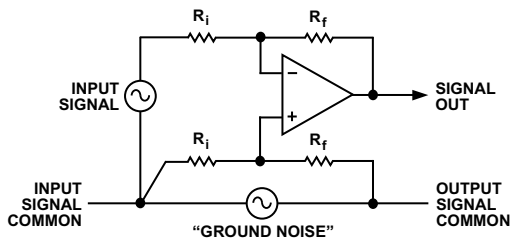


图11 减法器放大器抑制共模噪声

解决问题

在图11中，利用一个减法器电路来放大正常模式输入信号，并抑制输入信号两端相同的接地噪声信号。这种方案利用放大器的共模抑制性能来减少噪声成分，同时放大所需信号。该方案的一个重要方面是，也是经常被忽视的方面，放大器的驱动应以输出信号公共地为基准。如果电源引脚面对输入公共地的高频噪声，补偿电容将直接把噪声

引导至输出，从而抵消减法器的作用。正是因为此类效用，才必须在接地和去耦中加倍小心。如果放大器本身去耦不当，减法器或动态电桥(如图11)对纠正接地问题是无效的。一般而言，运算放大器应去耦至其输出信号的测量或使用基准点。在“单端”系统中，还应去耦至输入信号回路。在不可能同时满足这两种要求的情况下，很可能发生噪声问题和振荡问题或两者之一。这种情况通常可以通过一个减法器(如图11)来解决，在该减法器中，像单端反馈网络(无需同为阻性)一样的网络将输入及输出信号基准点连接起来，为放大器的同相输入提供一个“干净”的基准点。

减法器存在的一个问题是，它采用一个平衡电桥来抑制输入与输出基准点之间的共模信号。该网络的两侧必须保持平衡，因为如果它们不匹配，无用信号将被放大。虽然匹配不良的网络也可能消除振荡问题，噪声抑制性能将根据失配的比例降低。一种更简单的大“接地噪声”信号抑制方法是使用真正的仪表放大器。

仪表放大器

真正的仪表放大器有一个清楚可见的“第四引脚”。输出信号以明确定义的基准点为参考而形成，该基准点通常是“自由”引脚，可以连接至输出信号公共地。仪表放大器与运算放大器之间的区别还在于，其增益是固定、明确定义的，但不存在耦合输入及输出电路的反馈网络。如图12所示，仪表放大器可以用于将信号在“地基准点”之间相互转换。正常模式输入信号以一个基准点为参考而形成，该基准点可能是信号产生电路所共用的。该信号将被系统利用，该系统本身的共用信号及信号源之间存在干扰信号。仪表放大器具有一个所需信号作用于其上的高阻抗差分输

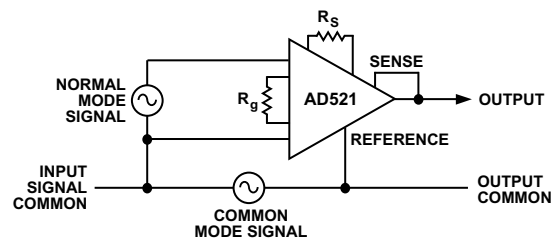


图12 应用仪表放大器

入引脚。其较高的共模抑制性能可消除无用信号，并将所需信号转换成输出基准点。与动态电桥电路不同，其增益及共模抑制性能并不依赖于连接着输入和输出电路的网络。如图12所示，增益由连接于放大器内部的一对电阻之比来确定。该放大器具有极高的输入阻抗，因此，源阻抗变化或失衡不会对增益和共模抑制造成重大影响。

由于仪表放大器具有一个基准或“接地”引脚，因此具有不受运算放大器电源灵敏度影响的潜力。然而，实际上，多数仪表放大器拥有以电源作为参考的内部频率补偿机制。对于AD521而言，补偿积分器以负电源作为参考。对该引脚进行去耦尤其重要，而且应以输出基准端为参考进行去耦，实际上应去耦至该引脚的基准点。

“其他”输入端

多数IC运算放大器及仪表放大器含有失调电压拉升引脚。这些引脚本身的电压一般较小，通过在它们上加电压，可以调节放大器失调电压。尽管其阻抗电平远低于正常输入，但零点校准引脚可以充当放大器的另一个差分输入端。虽然零点校准引脚一般不会被当作输入端，但多数放大器对此处加载的信号十分敏感。例如，在741系列放大器中，来自零点校准引脚的输出电压增益大于正常输入端的增益！

图13所示为“另一个”输入端可能出现的问题类型。该图是一个运算放大器电路，显示了部分失调零点校准详情。

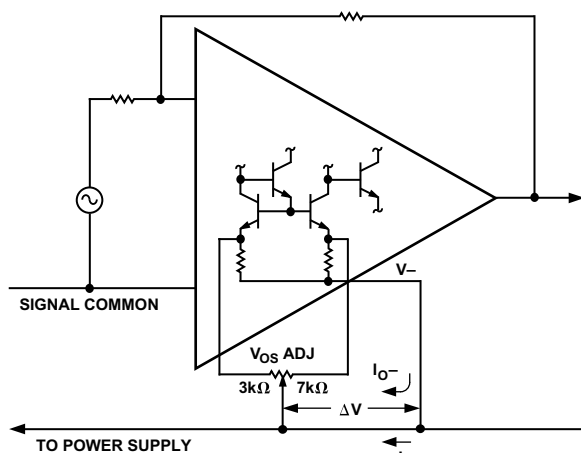


图13 V_{OS} 零点校准详情——“另一”输入

如图所示， V_{OS} 零值电位计游标连接至 $V-$ 线上的一个点，该线缆同时将来自放大器的回流电流以及来自其他电路的电流送回电源。这些电流会沿放大器 $V-$ 引脚与零值电位计

游标之间的导体产生小电压 ΔV 。如果零值电位计居中设置，则两个相等的半圆将与放大器中的电阻一起形成一个平衡电桥。沿线产生的电压的效应在 V_{OS} 引脚处进行平衡，对放大器输出的影响较小。另一方面，为纠正放大器失调，如果使零值电位计失衡，电桥将不再平衡。这种情况下， $V-$ 沿线形成的电压会在 V_{OS} 引脚处导致差分电压。例如，假定，当一个10k零值电位计设置为3k及7k分流时，该电位计会平衡掉运算放大器失调。在741中，内部电阻约为1k，因此 V_{OS} 引脚处的差动信号将为 $1/8 \Delta V$ 左右。来自这些引脚的增益约为正常输入端的两倍，结果，这种干扰就会表现为约等于 $1/4 \Delta V$ 的输入信号。基于与图9相同的假设，电流 i_{O-} 会导致10mv的输入误差信号。然而，在这种情况下，只有当放大器负载电流来自负电源时才会出现误差。当负载由正电源驱动时，误差会消失。结果， V_{OS} 输入信号将导致失真而不是简单的增益误差！

另一个问题是 I_f 造成的，这是从其他电路流回电源的电流。来自其他电路的电流一般与运算放大器信号无关，其所形成的电压将表现为噪声。零点校准引脚处的信号很容易即可成为系统中的主要噪声。数毫安的 $V-$ 电流流过数厘米的线缆也可导致比放大器本身的输入噪声大数个数量级的干扰。补救办法是把零值电位计游标直接连至放大器的 $V-$ 引脚，如图14所示。有些放大器(如AD504和AD510)失调零点校准引脚以 $V+$ 作为参考。显然，电位计游标应连接至此类放大器的 $V+$ 引脚。为了减少运算放大器电流与零值电位计连接所共用的阻抗，必须将线路直接连至运算放大器引脚。

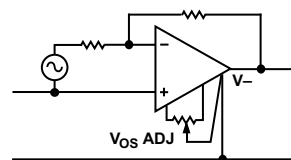


图14 无故障运行零值电位计的连接

针对运算放大器零值电位计的考虑因素同样适用于几乎各类集成电路上的类似调整器。例如，放大器零点校准引脚中的AD521相对于输出的增益约为30。虽然这比多数运算放大器要小得多，但仍然必须小心控制零值电位计游标回路。表I列出了Analog Devices生产的各种集成电路，包括部分流行的替代系列，同时指出了差分至单端内部是如何转换的。即是说，信号以所列引脚为参考。

表 I

	所用内部积分器的参考点	备注	所用内部积分器的参考点	备注
AD OP 07/27/37	V+, V-	内部前馈电容V+至V-及积分器V-至输出	AD667	V-, 公共地 输出放大器, 以V-为参考; 基准放大器, 以公共地为参考
AD380	V+		AD668	V+ 基准放大器
AD390	V-	输出及基准放大器	AD688	V- 输出放大器
AD394/AD395	V-	输出放大器	AD689	V- 输出放大器
AD396	V-	输出放大器	AD704/AD705/AD706	V+ 输出放大器
AD507	-	外部电容至信号公共地或V+	AD707/AD708	V+, V- 内部前馈电容V+至V-及积分器V-至输出
AD508	-	外部电容至信号公共地或V+	AD711/AD712/AD713	V- 输出放大器
AD510	V+		AD736/AD737	V-, 公共地 外部积分器至V-、内部前馈V-至公共地
AD517	V+		AD741	V- 输出放大器
AD518	V+, V-	内部前馈电容V+至V-及积分器V-至输出	AD744/AD746	V- 输出放大器
AD521	V-	输出放大器积分器	AD766	V- 输出及基准放大器
AD524	V-	输出放大器积分器	AD767	V-, 公共地 输出放大器, 以V-为参考; 基准放大器, 以公共地作为参考
AD526	V-	输出放大器积分器	AD840/AD841/AD842	V+, V- 输出放大器
AD532/AD533	V+	乘法器输出放大器积分器	AD843	V+, V- 输出放大器
AD534/AD535	V-	输出放大器	AD844/AD846	V+, V- 输出放大器
AD536A	V-, V+ 公共地	外部积分器至V+、内部前馈V-至公共地	AD845	V+ 输出放大器
AD538	V-	内部放大器	AD847/AD848/AD849	V+, V- 输出放大器
AD542/AD642	V-		AD1856/AD1860	V- 输出及基准放大器
AD544/AD644	V-		AD1864	V- 输出及基准放大器
AD545A	V-		AD2700/AD2710	公共地 输出放大器
AD546	V-		AD2701	V- 输出放大器
AD547/AD647	V-		AD2702/AD2712	V-, 公共地 输出放大器
AD548/AD648	V-		AD7224/AD7225	V- 输出放大器
AD549	V-		AD7226/AD7228	V- 输出放大器
AD557/AD558	公共地	输入放大器及DAC控制环路积分器, 以公共地为参考	AD7237/AD7247	V+, 公共地 基准放大器至公共地; 输出放大器至V+及公共地
AD561	V-, 公共地	DAC控制环路积分器及基准放大器, 以公共地为参考, 及基准偏置放大器以V-为参考	AD7245/AD7248	V+, 公共地 基准放大器至V+; 输出放大器至V+及公共地
AD565A/AD566A	V-	DAC控制环路积分器, 以-V为参考。基准电压输入公共地至与DAC输出公共地相隔离的控制环路	AD7569/AD7669	V- 所有放大器
AD568	V+	基准放大器	AD7769	公共地 所有放大器
AD580	V-	输出放大器	AD7770	公共地 所有放大器
AD581	V-	输出放大器	AD7837/AD7847	V+ 所有放大器
AD582	V-	输出放大器	AD7840	V+ 公共地 输出放大器至V+; 基准放大器至公共地
AD584	V-	输出放大器	AD7845	V+ 所有放大器
AD586/AD58	V-	输出放大器	AD7846	V+ 所有放大器
AD588	V-	输出放大器	AD7848	V+, 公共地 输出放大器至V+; 基准放大器至公共地
AD624/AD625	V-	输出放大器积分器		
AD636	V-, V+ 公共地	外部积分器至V+、内部前馈V-至公共地		
AD637	V-, 公共地	内部前馈V-至公共地		
AD645	V-			
AD650/AD652	V+	内部放大器		
AD662	公共地	DAC控制环路积分器和基准放大器, 以公共地为参考		
AD664	V-	输出放大器		

本文所示例子不可能解决所有可能出现的接地问题。我希望, 本文有助于大家了解如何避免部分问题, 有助于大家了解IC的内部工作原理, 以便各位用于实际应用中。不存在可以避免所有可能问题的通用接地方法。唯一的通用规则是注重细节。