

## 将宽带互补DAC输出转换为单端信号的高CMRR电路， 无需精密电阻

### 电路功能与优势

将宽带DAC互补电流输出转换为单端信号的传统方法是使用中心抽头变压器，或者在差分转单端配置中使用一个单通道运算放大器。然而，变压器的低频非线性可能会限制其在DC附近使用；运算放大器方法则要求电阻严格匹配，以提供直流共模抑制、负载阻抗和互补DAC输出之间的增益匹配。如果匹配有误差，则最终输出也会产生误差。本电路利用差分接收放大器AD8130实现简单的差分转单端功能，无需使用昂贵的精密电阻，从而以更少的元件提供更高的精度。

AD8130还有一个优势，即具有业界领先的交流共模抑制性能(10 MHz时为70 dB)。可以利用这一特性抑制DAC数字地层与接收器模拟地层之间的噪声，这是此类混合信号应用的一个常见问题。

### 电路描述

表1. 连接/参考器件

产品	说明
AD8130	差分接收放大器
AD9117	双通道、低功耗、14位、125 MSPS DAC

本电路采用20 mA互补电流输出、低功耗、14位、125 MSPS、双通道TxDAC®数模转换器AD9117和低成本、270 MHz差分接收放大器AD8130。

通过改变FSADJI或FSADJQ与地之间的电阻值，可以在4 mA至20 mA范围内调整AD9117的满量程输出电流。本例使能了内部电阻选项，并将其设置为1.6 kΩ，以提供20 mA的最大输出电流。该配置要求将0b10100000写入AD9117的寄存器IRSET和QRSET。互补电流输出端采用外部49.9 Ω电阻端

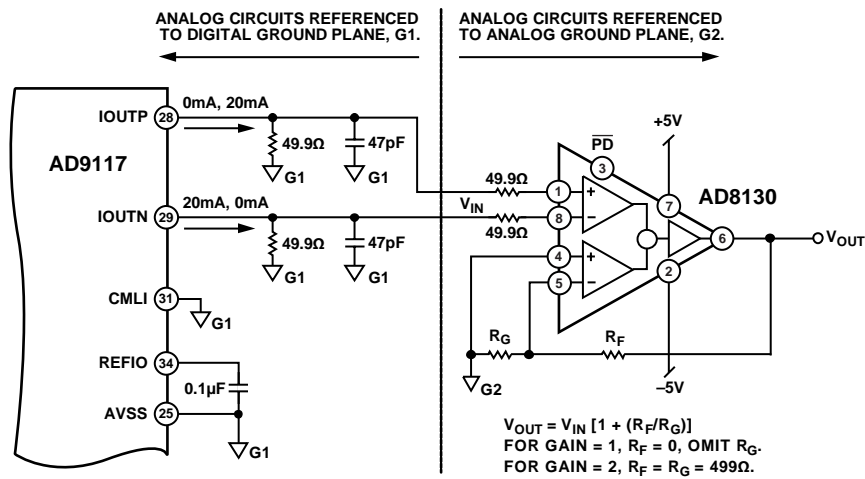


图1. 用接收器AD8130实现高速TxDAC差分转单端(原理示意图，未显示所有连接和去耦)

# AN-1214

接,从而创建差分电压。采用满量程数字输入摆幅时,这些电阻上产生的电压彼此相差 $180^\circ$ ,可在 $0\text{ V}$ 至 $1\text{ V}$ 之间变化,因此能够提供 $2\text{ V}$ 的峰峰差分输出电压。一个 $47\text{ pF}$ 电容与这些负载电阻并联,构成一个 $68\text{ MHz}$ 一阶重构滤波器,并衰减奈奎斯特带宽之外的镜像。与AD8130输入引脚串联的两个 $49.9\ \Omega$ 电阻可改善电路的整体失真性能。共模输出引脚CMLI和CMLQ可以用来提供附加偏移,但本例中未使用,而是将其接地。

AD8130是一款理想的互补产品,因为它有较大的平衡输入阻抗,可以将差分输入轻松转换为单端格式,并具有出色的交流共模抑制性能,如图2所示。

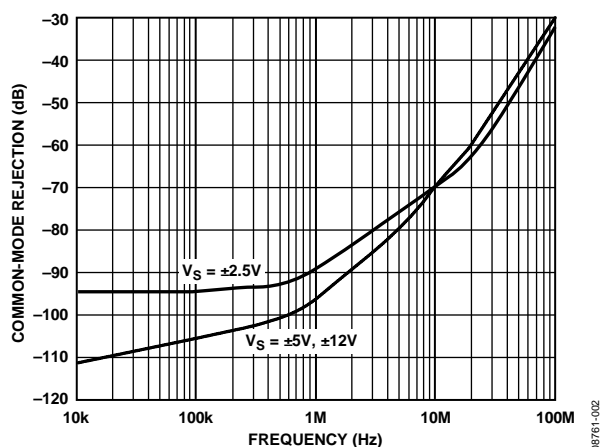


图2. AD8130共模抑制

AD8130带宽为 $270\text{ MHz}$ ,支持AD9117在最大更新速率 $125\text{ MSPS}$ 时产生的最高达约 $40\text{ MHz}$ 的DAC输出频率。

本例中,AD8130的增益设置为 $1(R_F = 0, \text{省去} R_G)$ 。不过,只需改变 $R_F/R_G$ 比,就能调整增益。电源设置为 $\pm 5\text{ V}$ ,但如果输出端需要更大摆幅,可以将其提高至最大 $\pm 12\text{ V}$ 。

为使本电路正常工作,必须考虑与DAC和运算放大器相关的裕量问题。DAC输出电压需保持在其规格范围内,防止内部电路引入失真。当DAC  $V_{DD} = 3.3\text{ V}$ 且 $V_{CM} = 0\text{ V}$ 时,AD9117输出必须小于 $\pm 1\text{ V}$ ,拥有 $49.9\ \Omega$ 的负载电阻和 $20\text{ mA}$ 的满量程电流即可实现这一点。当放大器输出端负载为 $1\text{ k}\Omega$ 时,AD8130需要 $1\text{ V}$ 的电源电压裕量;因此,在 $\pm 5\text{ V}$ 的电源电压条件下,输出摆幅不能高于 $\pm 4\text{ V}$ 。

谐波失真是本设计的重要标准。图3和图4分别显示了整个电路(AD9117 + AD8130)的二次和三次谐波失真测量结果,以及AD9117本身的谐波失真。测量在AD8130的增益设置为 $1(R_F = 0, \text{省去} R_G)$ 的条件下进行。

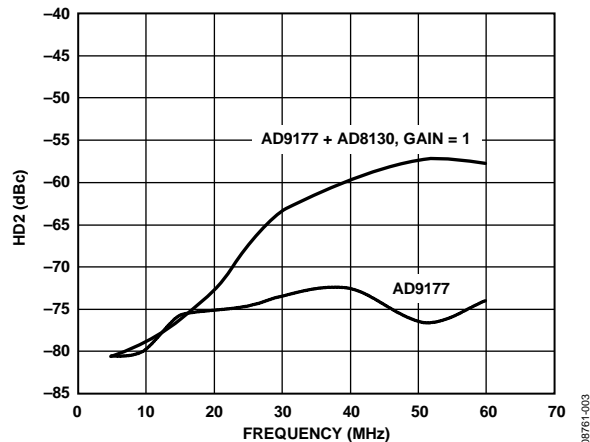


图3. 电路的二次谐波失真(增益 = 1)

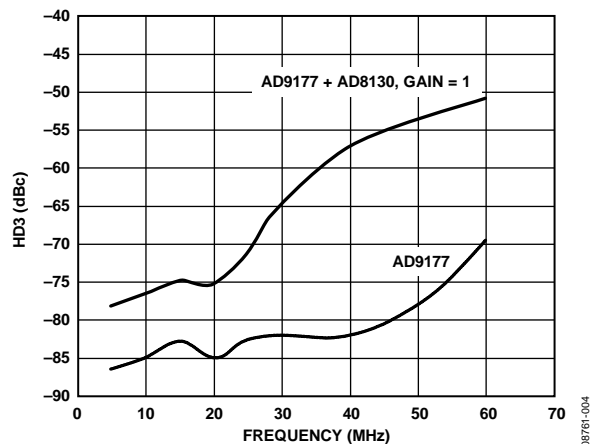


图4. 电路的三次谐波失真(增益 = 1)

如果时域应用需要更快的上升/下降时间,可以通过减小电容值来提高重构滤波器的截止频率。不过,与AD9117 DAC的内在性能相比,AD8130的 $270\text{ MHz}$ 带宽会限制上升/下降时间和建立时间。该电路仍然可以在3次DAC更新( $125\text{ MSPS}$ )的时间内建立。

$0.1\ \mu\text{F}$ 电容对AD9117内部干扰进行去耦。应该将一个低电感 $0.1\ \mu\text{F}$ 陶瓷去耦电容(图1中未显示)连接到 $V_{DD}$ ,并且非常靠近AD9117。

将AD8130的引脚4和 $R_G$ (图中显示为G2)连接到一个失调电压( $V_{OFF}$ )，可以独立于放大器增益来调整AD8130的输出电压失调，使其值不为0 V。该配置中， $V_{OFF}$ 出现在单位增益输出端，而AD8130的增益仍然为 $1+R_F/R_G$ 。

为了使本文所讨论的电路达到理想的性能，必须采用出色的布线、接地和去耦技术。至少应采用四层PCB：一层为接地层，一层为电源层，另两层为信号层。

所有IC电源引脚都必须采用0.01  $\mu$ F至0.1  $\mu$ F的低电感多层陶瓷电容(MLCC)去耦至接地层(为了简单起见，图中没有显示这一点)。并应遵循各IC数据手册和指南MT-101的相关建议。

### 常见变化

只要将输出频率保持在AD8130的带宽范围内，就可以在本配置中使用其它TxDAC IC，例如AD9707、AD9717、AD9767或AD9744。

### 了解详情

[MT-031 Tutorial, Grounding Data Converters and Solving the Mystery of "AGND" and "DGND," Analog Devices.](#)

[MT-101 Tutorial, Decoupling Techniques, Analog Devices.](#)

### 数据手册和评估板

[AD8130 Data Sheet](#)

[AD8130 Evaluation Board](#)

[AD9117 Data Sheet](#)

[AD9117 Evaluation Board](#)

### 修订历史

**2013年4月—修订版0至修订版A**

文档标题从CN-0142更改为AN-1214..... 通篇

**2010年1月—修订版0：初始版**