



AD7276高速数据转换器与ADSP-BF535 Blackfin®处理器的接口

Aseem Vasudev Prabhugaonkar供稿

第一版 -- 2004年10月4日

简介

本应用指南是介绍AD7276高速数据转换器与Blackfin®处理器是如何接口的。本应用指南也提供了实例代码，演示了如何对Blackfin处理器的串行端口(SPI和SPORT)编程，来在内核访问及DMA访问模式中接收来自AD7276设备的数据。还介绍了DMA模式中AD7276 ADC变换之间的断电机制。整个参考设计是基于ADSP-BF535 EZ-KIT Lite™板实现的。

关于AD7276/7277/7278 ADC

AD7276/AD7277/AD7278设备分别是12、10和8位高速、低功率、连续逼近ADC。该芯片的工作电源是2.35 V – 3.6 V单个电源，每秒吞吐量高达3百万个采样点 (MSPS)。

使用/CS信号和串行时钟来控制转换过程和数据采集，允许设备与多种微处理器或DSP互联。在/CS的上升沿对输入信号进行取样，转换也在该时刻开始。该器件没有流水线延时。

AD7276/AD7277/AD7278 ADC使用先进的设计技术，可以在很高的吞吐速率下实现很低的功耗。

本产品的参考来自VDD内部。这可以得到ADC的最宽动态输入范围。因此，本产品的模拟输入范围是0 V – VDD。变换率由串行时钟SCLK决定。

AD7276/7277/7278产品聚焦

- 6引线TSOT封装内的3 MSPS ADC
- 与AD7476/7477/7478和AD7476A/7477A/7478A产品管脚兼容
- 高吞吐量和低功耗
- 灵活的功率/串行时钟速率管理

转换速率由串行时钟决定。提高串行时钟的速率，可以减少转换时间。在断电模式时（即不变换时）减少了平均功耗。本产品具有断电模式的特性，可以在较低的吞吐速率下，使功效最大化。断电模式下的最大电流消耗是1 μA。

- 参考来自电源
- 无流水线延迟

本产品具有标准连续逼近ADC，通过/CS信号和一次停止转换控制可以准确控制采样值。

AD7276/7277/7278 A/D应用

AD7276/7277/7278的应用包括：

- 电池供电系统
- 个人数字助理
- 医疗器械
- 移动通信

- 仪器和控制系统
- 数据采集系统
- 高速调制解调器
- 光学传感器

关于ADSP-BF535处理器

ADSP-BF535处理器是Blackfin系列的第一个成员，Blackfin系列是ADI最新的高性能处理器系列，基于微信号架构(MSA)。ADSP-BF535产品具有双MAC、高时钟速率和动态功率管理特性，使系统性能和功耗最优。另外，通过清晰、正交RISC指令集的优势，ADSP-BF535处理器非常适用于高级语言，如C/C++编程，可以产生极高密度的执行代码。

Blackfin处理器的应用

Blackfin处理器的目标应用包括：

- 汽车
- 宽带家庭网关
- 交换局/网络交换
- 数字成像和打印
- 全球定位系统
- 家庭网络
- 因特网设备
- 调制解调器解决方案
- 个人数字助理
- 视频会议
- VoIP电话解决方案
- PDA和其它便携式/手持式设备

AD7276与ADSP-BF535接口

本应用指南重点介绍与AD7276高速数据转换器的接口。AD7277和AD8278转换器接口是一样的。ADC具有用于DSP和微控制器的串行接口，用于传输12位数字化数据。ADC支持SPI(串行外设接口)和SPORT(DSP串行端口)接口协议。可以通过Blackfin处理器的SPI或SPORT接口，与AD7276连接。

AD7276的串行接口包括三种信号：

- **/CS** 芯片选择，是低有效输入信号。这个信号初始化A/D转换，进行串行数据传输。
- **SDATA** AD7276将变换结果送到这个管脚上。在串行时钟的下降沿，数据位被送出。
- **SCLK** 串行时钟，是ADC的一个输入。转换器在串行时钟的下降沿将数据位送出。

/CS的下降沿使跟踪和保持处于保持模式，并开始转换。为了与SPI支持的16字长兼容，ADC输出16位。第一个两位（零）后面是12个有效的数据位，在串行数据流的末尾是两个零。虽然ADC数据是12位的，每个字作为16位字传送。这确保了与SPI标准的兼容，在Blackfin设备上可以配置为8或16位字长。与SPORT模块接口时，串行字长可以配置为14位，因此，最后两位可以被忽略。在SCLK的第14个上升沿，转换器逻辑变回跟踪模式。

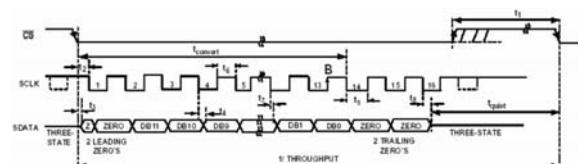


图1 AD7276串行接口的时序图

了解时序指标的详细信息，请参照AD7276技术

资料。

SPI接口详情

这部分介绍ADSP-BF535 EZ-KIT Lite与AD7276基于SPI的连接。

ADSP-BF535 Blackfin处理器具有两个独立的串行外设接口(SPI)端口(SPI0和SPI1)，可以为包括编解码器、数据转换器和取样率转换器在内的多种SPI兼容外设提供I/O接口。每个SPI端口有一组控制寄存器和数据缓冲器。

ADSP-BF535处理器的SPI模块是的业界标准同步串行链接，支持与多种SPI兼容设备的通信。SPI外设是一个同步、4线接口，包括两个数据管脚(MOSI和MISO)、一个设备选择管脚(/SPISS)和一个门控时钟管脚(SCK)。ADSP-BF535 SPI支持下面的特性：

- 全双工操作
- 主控-伺服模式多主控环境
- 漏开路输出
- 可编程位速率、时钟极性和相位
- 与另一个主控SPI设备进行伺服操作

ADSP-BF535处理器是用于这种接口的SPI主控者，为AD7276 ADC提供串行位时钟和芯片选择/CS。处理器在其MISO管脚上接收数据。了解接口详细信息，请参照图2。

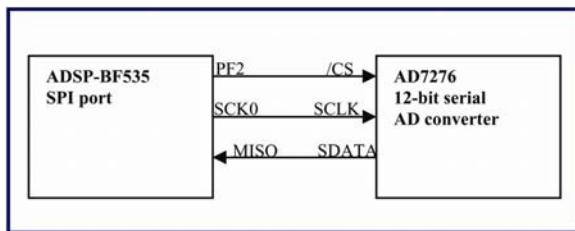


图2 . ADSP-BF535 SPI与AD7276的接口

ADSP-BF535 SPI 和 AD7276 接口可以使用

CPHASE=0、CPOL=1和CPHASE=1、CPOL=1模式实现。已经使用约为6 MHz的串行时钟频率对这些模式进行了测试。CPHASE=0模式比CPHASE=1模式有优势的地方是，CPHASE=0模式可以和DMA操作模式一起使用。对CPHASE=1模式，必须手动才能声明和取消伺服设备选择(PFx)。对CPHASE=0模式，伺服设备选择(AD7276用/CS)由Blackfin处理器的SPI硬件来控制，因此它是自动的。与应用指南一起提供的代码包括核心和DMA SPI模式操作。

在SPI操作的内核访问及DMA访问模式中，通过在SPI0_CTL寄存器中设置SPI_SIZE位，SPI被配置为16位字长。

CPHASE=0, CPOL=1 SPI 模式

CPHASE=0时可以使用内核访问及DMA访问SPI模式操作。了解时序详情，请参照图3。

在CPHASE=0, CPOL=1模式下，在存储到内部存储器之前，接收到的字必须右移两位，因为最后两位是零。在串行时钟的上升沿驱动数据。在串行时钟的下降沿，ADSPBF535 SPI对数据进行取样。AD7276转换器的数据保持时间特性来实现这个方案。了解跟保持时间有关的时序信息，请参照图4。



图3 内核访问模式时CPHASE=0, CPOL=1



图4 CPHASE=0, CPOL=1内核访问模式—AD7276的保持时间

CPHASE=1, CPOL=1 SPI模式

CPHASE=1时，由于必须手动控制设备芯片，所以只有内核访问模式是可能的。了解时序信息，请参照图5。

在CPHASE=1, CPOL=1模式中，在存储到内部寄存器之前，接收到的字必须右移3位。由于SPI在串行时钟的上升沿对串行数据进行取样，锁存的第二位不是ADC驱动的第二个零。它是转换器驱动的第一个有效的MSB。



图5 CPHASE=1, CPOL=1内核访问模式

AD7276断电模式

AD7276/7277/7278转换器具有断电模式，用于功率敏感的设计。这可以在转换间节约功率。为了进入断电模式，必须通过取消SCLK的第二

个下降沿和SCLK的第10个上升沿之间的/CS，使转换过程中断。在提供的代码中，演示了这个特性，说明了操作的DMA模式。在DMA完全中断中，SPI被配置为8位数据字长。进行一个虚拟写操作，确保在第10个SCLK之前，/CS是高电平。这使得ADC进入断电模式。



图6 AD7276断电模式

SPORT接口详情

ADSP-BF535处理器具有两个相同的同步串行端口(SPORT)，支持一系列串行数据特性协议，可以在多处理器系统的处理器间提供直接连接。

每个SPORT都是全双工设备，可以在两个方向同时传送数据。每个SPORT都有一组管脚（数据、时钟和帧同步）用于传输操作，和另一组管脚用于接收操作。接收和传输功能是分别编程的。通过写入存储器映射的寄存器，可以对SPORT的位速率、帧同步和每字的位数进行编程。

AD7276 ADC可以和ADSPBF53x处理器的串行端口接口。接口可以在早和晚帧同步模式下工作。串行端口为内部帧同步和内部串行端口时钟配置。将串行端口配置为14位字长。由于不用在12位字的末尾添加两个尾随零，提高了A/D转换器的吞吐量。由于SPORT配置为14位字长，与SPI的情况不同，不需要移位。

了解接口详情，请参照图7。

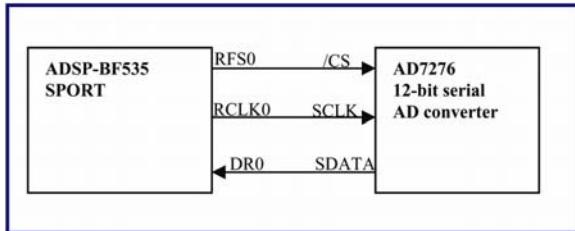


图7 SPORT与AD7276 ADC的接口

与本应用指南一起提供的代码包括早帧同步和晚帧同步选项。

早帧同步选项

为早帧同步编程时，将帧同步配置为有效的高帧同步。可以在串行时钟的上升或下降沿进行数据取样。

了解时序详情，请参照图8。



图8 SPORT前帧同步选项,上升时钟沿取样 - 核心模式

后帧同步选项

为后帧同步编程时，将帧同步配置为有效的低帧同步。可以在串行时钟的上升或下降沿进行数据取样。

了解时序详情，请参照图9。



图9 SPORT后帧同步选项,上升时钟沿取样 - 核心模式

总结

从本应用指南中可见，可以将AD7276/7277/7278 ADC和ADSPBF535 Blackfin处理器进行无缝互连，可以使用多种接口方法和模式。

附录

了解各种操作模式，请参照附录的ZIP文件中的代码。

参考文献

- [1] ADSP-BF535 Blackfin Processor Hardware Reference Manual. Rev 2.0, April 2003. Analog Devices, Inc.
- [2] AD7276 Preliminary Technical Data Sheet. Rev PrF, June 2004. Analog Devices, Inc.
- [3] ADSP-BF535 EZ-KIT Lite Evaluation System Manual. Rev 2.1, April 2003. Analog Devices, Inc.

文件历史

版本	描述
第一版 - 2004年10月4日 <i>Aseem Vasudev Prabhugaonkar供稿</i>	第一版