

Analog Dialogue

《模拟对话》合订本2013-2014



第45卷第1期



第45卷第2期



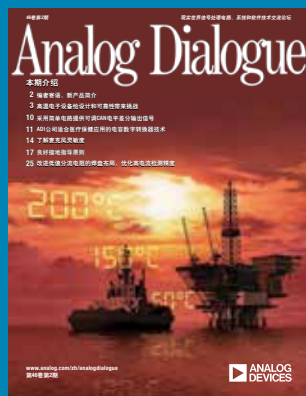
第45卷第3期



第45卷第4期



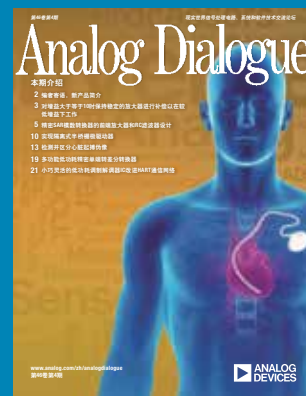
第46卷第1期



第46卷第2期



第46卷第3期



第46卷第4期

《模拟对话》(Analog Dialogue)是ADI公司的技术杂志，
主要讨论关于模拟、数字和混合信号处理的产品、应用、技术及技巧。

目录

Analog Dialogue 第45卷第1期.....3

Analog Dialogue 第45卷第2期.....19

Analog Dialogue 第45卷第3期.....42

Analog Dialogue 第45卷第4期.....64

Analog Dialogue 第46卷第1期.....87

Analog Dialogue 第46卷第2期.....110

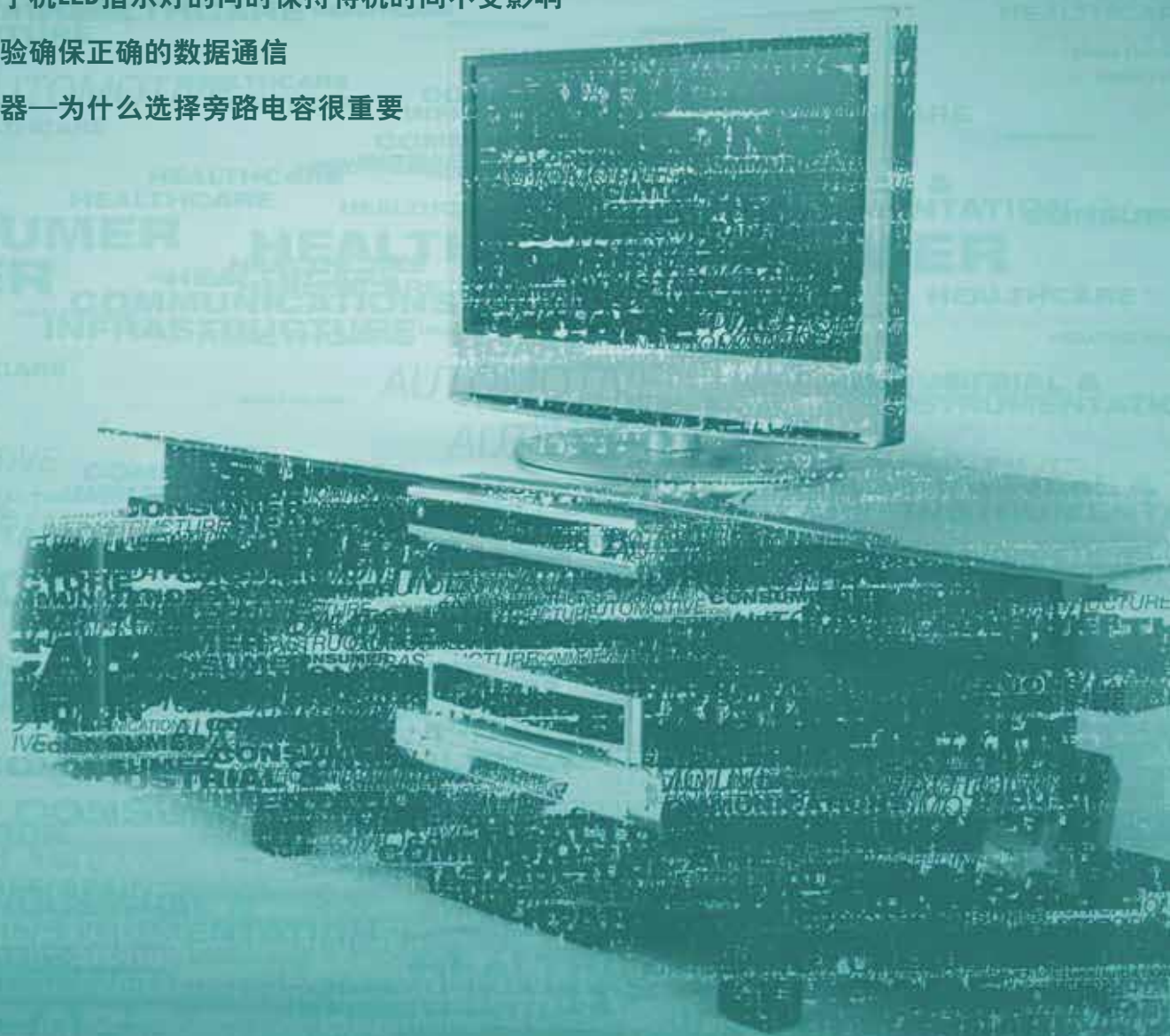
Analog Dialogue 第46卷第3期.....137

Analog Dialogue 第46卷第4期.....160

Analog Dialogue

本期介绍

- 2 编者寄语：新产品简介
- 3 电磁干扰滤波减少精密模拟应用中的误差
- 5 HDMI收发器简化家庭影院系统设计
- 9 利用SigmaDSP减小车载音响系统的噪音和功耗
- 11 如何在激活手机LED指示灯的同时保持待机时间不受影响
- 13 循环冗余校验确保正确的数据通信
- 14 低压差调节器——为什么选择旁路电容很重要



本期介绍

电磁干扰滤波减少精密模拟应用中的误差

在医疗、汽车电子和工业应用中，采用应变计、传感器接口和电流监控器的设备常常忽略来自外部信号的高频干扰问题。通过对放大器输入级中的RF信号进行非对称整流，这种电磁干扰(EMI)可能会给精密模拟电路造成较大的直流失调。详情见第3页。

HDMI收发器简化家庭影院系统设计

大屏幕HDTV(高清电视)已获得消费者的广泛认可，人们开始添置SOUNDBAR音箱和AVR等，以完善他们的家庭影院系统，提供更加出色的音频体验并令视频性能更臻完善。家庭影院系统现在能够提供高清多媒体接口(HDMI®)的所有最新特性(与设备无缝集成)。详情见第5页。

利用SigmaDSP减小车载音响系统的噪音和功耗

数字信号处理器(DSP)将家庭影院的优势带进汽车中，用多媒体系统取代了收音机和CD播放器，采用DSP可以实现更出色的音效和高度灵活性，为乘客提供丰富多彩的多媒体体验。本文介绍一种新方法，利用SigmaDSP®处理器和SigmaStudio™图形开发工具来减小车载音响系统的噪音和功耗。详情见第9页。

如何在激活手机LED指示灯的同时保持待机时间不受影响

人们日益强烈地要求手机制造商为手机提供状态LED，以便在待机的同时提醒用户注意有未读消息、即将到来的约会安排或者其它通知。与此同时，用户要求电池使用时间能够更长。这两个相互冲突的问题使手机制造商陷入了两难境地：如何在为通知LED供电的同时，保持较低的待机功耗？详情见第11页。

循环冗余校验确保正确的数据通信

电子系统常常必须面对极端的温度、噪声或其它恶劣条件。为确保正常工作，许多DAC实施循环冗余校验(CRC)方案，即随24位数据发送一个8位校验和。如果接收的校验和与数据不一致，输出引脚会发回错误指示。控制器清除错误并重新发送数据。详情见第13页。

低压差调节器——为什么选择旁路电容很重要

电容被广泛视为解决噪声问题的灵丹妙药，值得予以高度重视。设计人员认为增加电容就会消除噪声问题，但对电容和电压额定值以外的参数却考虑甚少。电容并非完美无缺，也有寄生电阻和电感，电容会随着温度和电压而变化，而且电容对机械效应敏感。详情见第14页。

Dan Sheingold [dan.sheingold@analog.com]

Scott Wayne [scott.wayne@analog.com]

所有ADI产品数据手册都可在www.analog.com/zh网站查到，只需在搜索框中输入产品型号即可。

1月

薄型、三轴、±3 g加速度计 ADXL337
225 MHz、双端口、HDMI接收器 ADV7612
165 MHz、低功耗、HDMI接收器 ADV7611
750 MHz、8 × 8模拟交叉点开关 ADV3228/ADV3229
750 MHz、16 × 8模拟交叉点开关 ADV3224/ADV3225

2月

±1.5-g/±3-g/±6-g/±12-g三轴数字加速度计 ADXL312
双路/两相同步降压控制器 ADP1850
Blackfin®处理器 ADSP-BF504
余量微调控制、故障记录超级时序控制器 ADM1166

3月

双通道、微功耗、轨到轨输入输出运算放大器 AD8546
双通道、精密、轨到轨输入输出运算放大器 AD8657
超低噪声、零漂移运算放大器 ADA4528-1
双通道、8位、250 MSPS、交错式模数转换器 AD9286
双通道、8位、250 MSPS、同步模数转换器 AD9284
8通道、12位、内置温度传感器的模数转换器 AD7291
16位、4 mA至20 mA环路供电型数模转换器 AD5421
3 MHz、800 mA同步降压转换器 ADP2138/ADP2139
750 MHz至1150 MHz正交解调器 ADRF6801
双通道4 A隔离栅极驱动器 ADuM3221
高抗振性数字输出陀螺仪 ADXRS450
超高抗振性数字输出陀螺仪 ADXRS453
12位I/O精密模拟ARM7TDMI微控制器 ADuC7121
集成800 mA降压转换器和两个300 mA
LDO的微型电源管理单元 ADP5042
零漂移、双向电流检测器 AD8218
零漂移、单向电流检测器 AD8219
4 GHz至18 GHz、2分频预分频器 ADF5000
SHARC®处理器 ADSP-2148x
三通道、差分、电缆均衡接收器 AD8124
薄型6自由度惯性传感器 ADIS16334
150 MHz低功耗HDMI发射器 ADV7526

Analog Dialogue

模拟对话杂志(www.analog.com/analogdialogue)是ADI公司于1967年创办的技术杂志，至今已经连续出版45年，主要讨论有关模拟信号、数字信号和混合信号处理产品、应用、技术和技巧。模拟对话杂志提供两种版本：在线版每月发行一期；印刷版每年发行四期，印刷版和电子版作为对在线版中技术文章的定期回顾和汇集。在线版的内容包括：技术文章；近期应用笔记、新产品简介、预发布产品、在线研讨会和教程、已发表文章等及时信息；以及“集锦”栏目，其中包括从ADI网站(www.analog.com)获得重要相关信息的通用链接网址。感兴趣的读者也可以至Analog Dialogue档案库www.analog.com/library/analogdialogue/archives.html查阅自1967年第1卷第1期创刊至今的每期存档，包括三期纪念特刊。如需订阅，请访问www.analog.com/library/analogdialogue/subscribe.html。欢迎提出您的宝贵意见：Facebook: www.facebook.com/analogdialogue；模拟对话: analogdiablog.blogspot.com；电子邮件: dialogue.editor@analog.com、编辑Dan Sheingold, [dan.sheingold@analog.com]或出版人兼总编辑Scott Wayne, [scott.wayne@analog.com]。

电磁干扰(EMI)滤波减少精密模拟应用中的误差

作者: Henri Sino

在医疗设备、汽车仪器仪表和工业控制等科技领域中,当设备设计涉及应变计、传感器接口和电流监控时,通常需要采用精密模拟前端放大器,以便提取并放大非常微弱的真实信号,并抑制共模电压和噪声等无用信号。首先,设计人员将集中精力确保器件级噪声、失调、增益和温度稳定性等精度参数符合应用要求。

然后,设计人员根据上述特性,选择符合总误差预算要求的前端模拟器件。不过,此类应用中存在一个经常被忽视的问题,即外部信号导致的高频干扰,也就是通常所说的“电磁干扰(EMI)”。EMI可以通过多种方式发生,主要受最终应用影响。例如,与直流电机接口的控制板中可能会用到仪表放大器,而电机的电流环路包含电源引线、电刷、换向器和线圈,通常就像天线一样可以发射高频信号,因而可能会干扰仪表放大器输入端的微小电压。

另一个例子是汽车电磁阀控制中的电流检测。电磁阀由车辆电池通过长导线来供电,这些导线就像天线一样。该导线路径中连接着一个串联分流电阻,然后通过电流检测放大器来测量该电阻上的电压。该线路中可能存在高频共模信号,而该放大器的输入端容易受到这类外部信号的影响。一旦受到外部高频干扰影响,就可能导致模拟器件的精度下降,甚至可能无法控制电磁阀电路。这种状态在放大器中的表现就是放大器输出精度超过误差预算和数据手册中的容差,甚至在某些情况下可能会达到限值,从而导致控制环路关断。

EMI是如何造成较大的直流偏差呢?可能是以下一种情形:根据设计,很多仪表放大器可以在最高数十千赫的频率范围内表现出极佳的共模抑制性能。但是,非屏蔽的放大器接触到数十或数百“兆赫”的RF辐射时,就可能会出现这个问题。此时放大器的输入级可能会出现非对称整流,从而产生直流失调,进一步放大后,会非常明显,再加上放大器的增益,甚至达到其输出或部分外部电路的上限。

关于高频信号如何影响模拟器件的示例

本例将详细介绍一种典型的高端电流检测应用。图1所示为汽车应用中用于监控电磁阀或其它感性负载的常见配置。

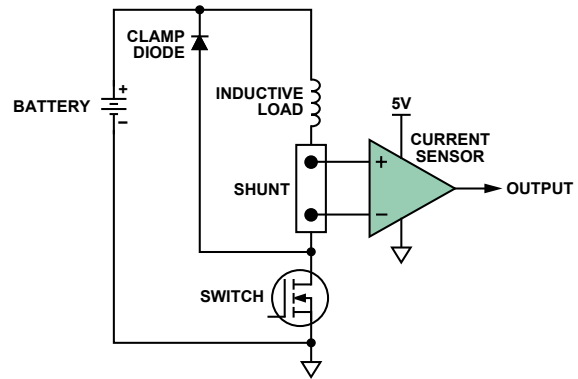


图1. 高端电流监控

我们采用两个具有类似设计的电流检测放大器配置,研究了高频干扰的影响。这两个器件的功能和引脚排列完全相同;不过,其中一个内置EMI滤波器电路,而另一个则没有。

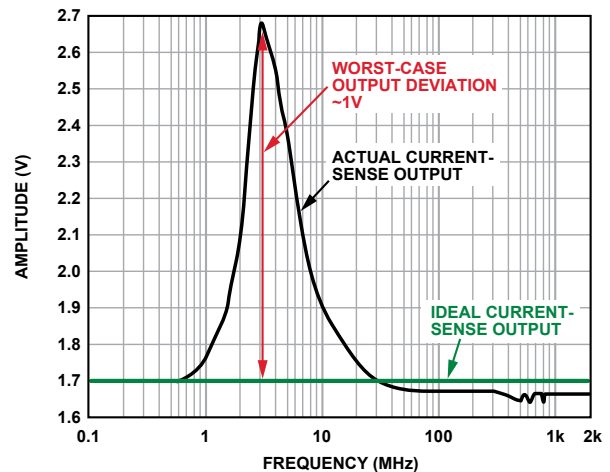


图2. 电流传感器输出
(无内置EMI滤波器, 前向功率 = 12 dBm, 100 mV/分频, 3 MHz时直流输出达到峰值)

图2所示为输入在较宽频率范围内变化时电流传感器的直流输出与其理想值的偏差情况。从图中可以看出,在1 MHz至20 MHz的频率范围内,偏差最为显著(>0.1 V),且3 MHz时直流误差达到最大值(1 V),这在放大器0 V至5 V的输出电压范围中占据很大比例。

图3所示为采用另一种引脚兼容电流传感器时相同实验和配置的测试结果,其中电流传感器具有与之前示例相同的电路架构和类似的直流规格,但是内置输入EMI滤波电路。注意,电压范围扩大了20倍。

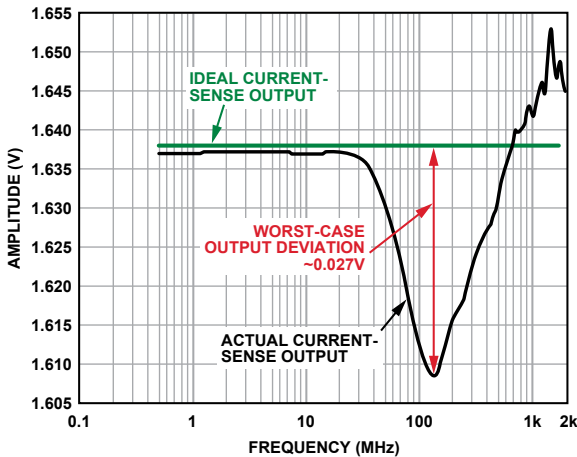


图3. 电流传感器输出
(内置EMI滤波器, 前向功率 = 12 dBm, 5 mV/分频,
>100 MHz时直流输出达到峰值)

这种情况下, 40 MHz时误差仅为3 mV左右, 且峰值误差(大于100 MHz时)小于30 mV, 性能提高35倍。这点清楚地表明, 内置EMI滤波电路有助于显著提高电流传感器防护性能, 使其免受输入端存在的高频信号影响。在实际应用中, 尽管并不清楚EMI的严重程度, 但是如果使用内置EMI滤波功能的电流传感器, 实际上控制环路将会保持在其容差范围内。

这两种器件都在完全相同的条件下进行测试。唯一不同就是AD8208(参见“附录”)在输入引脚和电源引脚上都配有内部低通RF输入滤波器。在芯片上增添这样的部件似乎微不足道, 但是由于应用通常由PWM进行控制, 这种情况下电流检测放大器必须能够承受最高45 V的连续开关共模电压。因此, 要保持精确的高增益和共模抑制性能, 输入滤波器必须严格匹配。

设计和测试时为何以及如何保证EMI兼容性

汽车应用对EMI事件尤其敏感, 而在由中央电池、捆绑线束、各种感性负载、天线以及与汽车相关的外部干扰构成的嘈杂电气环境中, 后者却是无法避免的。由于安全气囊配置、巡航控制、刹车和悬架等多种关键功能控制都涉及到电子设备, 因此必须保证EMI兼容性, 绝不容许因外部干扰而出现误报或误触发。早先, EMI兼容性测试是汽车应用中的最后一项测试。如果出现差错, 设计人员就必须在仓促之间找出解决方案, 而这往往涉及到改变电路板布局、额外添加滤波器, 甚至是更换器件。

这种不确定性极大提高了设计成本, 并给工程师造成了很多麻烦。一直以来, 汽车行业都在采取切实措施来改善EMI兼容性。由于设备必须符合EMI标准, 汽车OEM厂商现在要求半导体制造商(如ADI公司)必须在器件级执行EMI测试, 然后才会考虑采用其生产的器件。现在, 这一流程已经普及, 所有IC制造商都使用标准规格来测试器件的EMI兼容性。

如欲了解各类型集成电路的标准EMI测试要求, 请向国际电工委员会(IEC)购买获取相关文档。通过IEC 62132和IEC 61967等文档则可以了解EMI和EMC, 其中非常详细地描述了如何使用业界公认的标准来测试特定集成电路。上述各种测试都是根据这些指南说明进行的。

具体而言, 这些测试都采用“直接功率注入法”完成, 这是一种通过电容将RF信号耦合至特定器件引脚的方法。根据待测IC的类型, 针对不同的RF信号功率水平和频率范围, 测试器件的每路输入。图4显示了在特定引脚上执行直接功率注入测试的原理示意图。

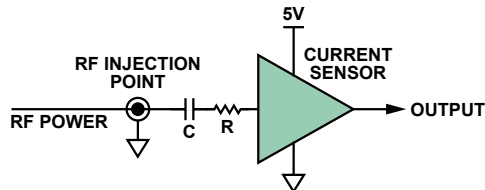


图4. 直接功率注入

这些标准中包含电路配置、布局方法和监控技术方面的大量必要信息, 有助于正确理解器件测试成功与否。更为完整的IEC标准原理图如图5所示。

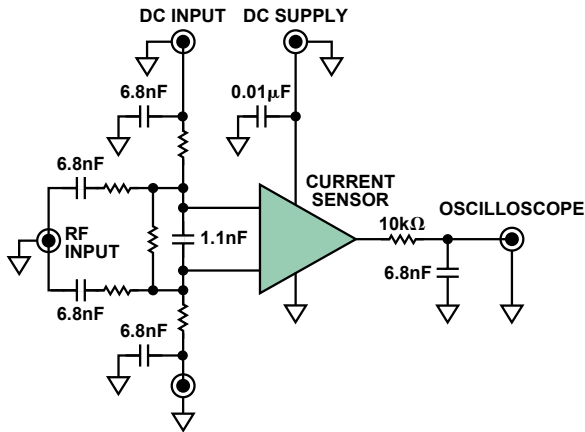


图5. EMI耐受性测试原理图

总结

集成电路的EMI兼容性是电子设计能否成功的关键所在。本文仅从放大器是否内置EMI滤波器出发, 介绍了两款非常类似的放大器执行直流测量时, 在RF环境中的直流性能有何显著差别。在汽车应用中, 考虑到安全性和可靠性时, EMI是一个非常重要的方面。如今, 在设计和测试针对关键应用的器件时, IC制造商(如ADI公司)日益重视EMI耐受性方面的考虑因素。IEC标准非常详细地说明了有用的相关指导原则。对于汽车应用市场, AD8207、AD8208和AD8209等电流检测器件都通过了EMI测试。锂离子电池安全监控器AD8280和数字式可编程传感器信号放大器AD8556等新款器件经过专门设计和测试, 符合EMI相关要求。Appendix

(continued on Page 8)

HDMI收发器简化家庭影院系统设计

作者: Ian Beavers, Joe Triggs, Lie Dou

简介

今天, 大屏幕HDTV(高清电视)已获得消费者的广泛认可, 人们都在添置各种电子设备, 完善他们的家庭影院系统。单机家庭影院(HTiB)、SOUNDBAR音箱和影音接收机(AVR)能为用户提供更加出色的音频体验并令HDTV视频性能更臻完善。提取和处理高保真音频信号的能力是目前市场上甄选硬件的一大关键。家庭影院系统现在能够提供高清多媒体接口(HDMI®)的所有最新特性(与设备无缝集成)。

对于HTiB、SOUNDBAR音箱和AVR的系统设计人员而言, 提高家庭影院的用户体验就意味着不断克服各种实施挑战。最新版HDMI标准中又增添了新特性, 如音频回传通道(ARC)、3D显示格式以及对消费电子控制(CEC)协议的改进。当然, 消费者都希望他们新买的家庭影院设备能具备所有这些HDMI新特性, 并且物美价廉、操控简易。因此, 家庭影院设备的设计人员必须适应新标准, 同时还要缩减物料成本、开发成本和上市时间。为了帮助设计人员应对此类挑战, ADI公司推出了集成这些新特性的HDMI收发器产品。

以ADV7623为例, 这款HDMI收发器集成了4:1 HDMI输入多路复用器(mux)、HDMI接收器、屏幕显示(OSD)引擎和HDMI发射器。就个体而言, 上述每种功能应该都需要彼此独立的IC及五花八门的固件, 但一个收发器就可以将全部功能组合到一个综合解决方案中, 节省了板载面积、降低了固件复杂程度、缩减了物料成本, 为家庭影院系统设计人员带来了极大方便。

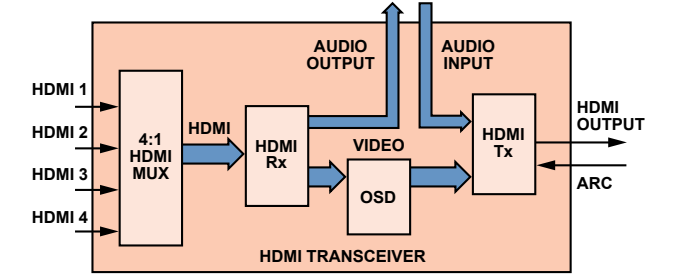


图1 HDMI收发器功能框图

单机家庭影院

HTiB属于完整的视频播放系统, 一般采用多通道音频放大器和环绕声音响系统来播放音频。此外, 该系统通常还包括一个DVD或Blu-ray™视频播放机。HTiB简化了视频播放机、放大器和扬声器的安装和功率匹配, 它主要处理音频, 视频则通过HDMI接口传送给电视机。图2所示为一个典型的HTiB系统。

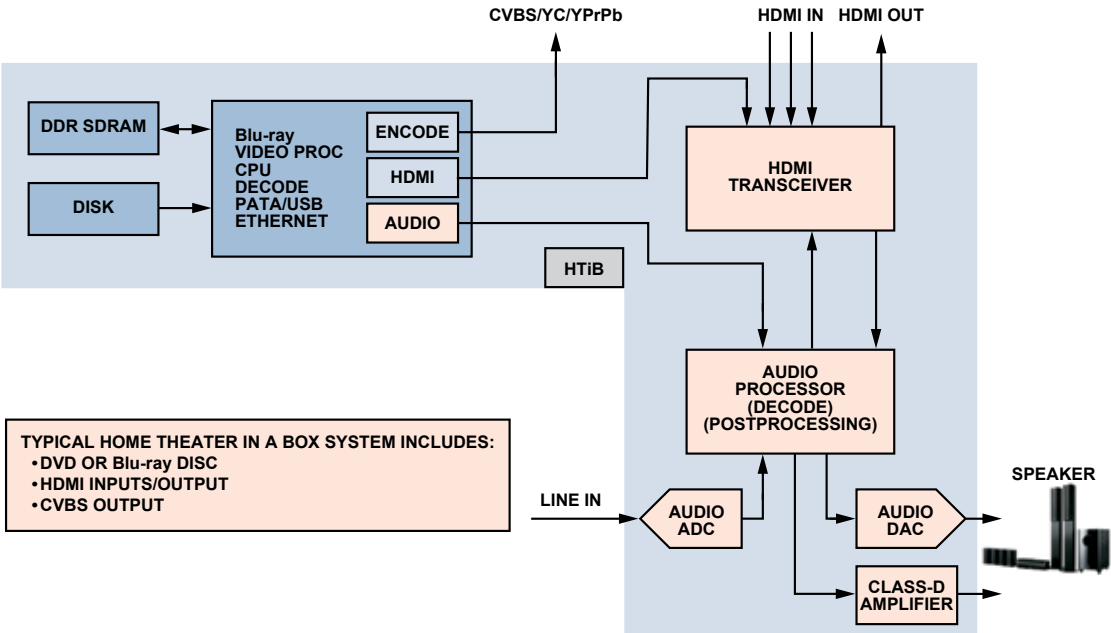


图2. 典型HTiB系统框图

SOUNDBAR音箱

随着超薄大屏幕平板电视的日益普及,新兴的SOUNDBAR音箱成为一种补充性的影音系统。这种音响系统结构紧凑、安装方便,音质远远高于电视扬声器。大部分HTiB和SOUNDBAR音箱都与大屏幕HDTV配套使用,因此其音频和视频连接主要采用HDMI接口。SOUNDBAR音箱一般都拥有多个HDMI输入端用于各种信号源,拥有一个HDMI输出端用于连接电视,同时内置音频处理系统和扬声器。图3所示为典型的SOUNDBAR音箱系统。

高级SOUNDBAR音箱装有多扬声器和放大器,具备环绕声解码能力,其电子和声学设计特性可以产生环绕声效果,而无需在后面安置单独的扬声器。中高端SOUNDBAR音箱系统包含DVD或蓝光播放机,从而形成与HTiB相似的系统架构。

音频回传通道(ARC)

作为HDMI规范中的新特性,音频回传通道(ARC)让HTiB得以处理来自下游器件的音频。如果要在没有ARC的情况下收听电视音频,你需要一条单独电缆(S/PDIF光纤或同轴电缆)将电视或调谐器的音频送回至HTiB。有了ARC, HDMI电缆就可以将2通道S/PDIF或多通道音频从电视回传到HTiB, 无需使用额外的音频电缆。HDMI收发器在HDMI输出端口提供一个ARC接收器。

在电视、机顶盒或其他下游HDMI接收器件使用调谐器接收新媒体内容的情况下, ARC就显得意义重大。用户如果不想再听性能一般的电视机扬声器声音,可以轻松采用高保真的HTiB系统输出。回传的音频数据通过HDMI电缆从电视传递至HTiB(方向与传统的视频数据路径相反), 不用担心对HTiB的视频输出在电缆上是否处于有效状态。

扩展显示识别数据(EDID)复制

HDMI收发器具有EDID复制功能,让多个HDMI端口共享一个位置存储器(即使HTiB处于省电模式)。该功能可以缩短系统启动时间,因为所有上游HDMI源器件都可以在HTiB上电之前合理配置其视频输出。EDID复制功能只需+5 V/55 mA的电源供电,通过HDMI电缆提供。

3D视频

作为3D内容来源(如游戏机、蓝光播放机和3D电视等)之间的连接

桥梁, HTiB制造商必须时刻站在技术前沿,不断设计出能够提供新特性的源器件和接收器件,让顾客从中享受全部功能的长期利益。HDMI收发器采用了最新的HDMI技术,可为家庭影院系统增添3D视频体验。HDMI标准的这一新特性显著提升了用户体验,成为刺激电视销售的关键。

该规范定义了家庭播放3D视频的基础设施,支持一系列强制性和可选视频格式。在实际应用中, HTiB必须向连接源提交其支持的3D格式清单——从连接的电视读取并针对其本身的3D格式支持清单进行分析,然后,连接源在发送3D内容时会通过HDMI协议命令告知HTiB, HTiB接着会提取并输出高级音频格式,如Dolby TrueHD®或DTS-HD Master Audio®, 这些格式通过HDMI链路发送,除非电视可能不具备支持功能。

屏幕显示(OSD)

HTiB具有许多用户控制功能,比如在多个输入之间选择、选择所需音频和视频格式以及高级音频处理选项配置等。用户可使用屏幕显示(OSD)功能直观方便地控制这些复杂特性。OSD一般通过专用器件实现,但现在HDMI收发器集成了OSD引擎,将所需的屏幕显示信息融合到输出视频上——为HTiB制造商节省了可观的外部解决方案成本。另外,还节省了器件成本和物料成本,同时减轻了将OSD软件集成到系统固件中的设计工作。

消费电子控制(CEC)扩展

消费电子控制(CEC)通道属于单线通信接口,可实现家庭娱乐系统联网操作。例如,单用一个遥控按钮即可同时开关娱乐系统中的所有设备。HDMI标准已经扩展支持ARC和HDMI以太网通道(HEC)等新特性, HDMI收发器内的CEC命令库也随之扩展提供支持。对于HTiB设计人员而言,支持最新的HDMI特性就要同时支持最新的CEC特性。HDMI收发器目前可以处理单线网络上ARC和HEC会话的发现、协商、启动和终止。

音频插入和提取

HDMI收发器在HTiB内的另一用途是提取HDMI音频,并用数字信号处理(DSP)芯片进行处理。这样,音频可重新插入HDMI流送往电视。由于很多电视无法处理多通道音频格式,而DSP芯片可以将音频下采样为立体声,然后将音频重新插入HDMI链路中送往电视。

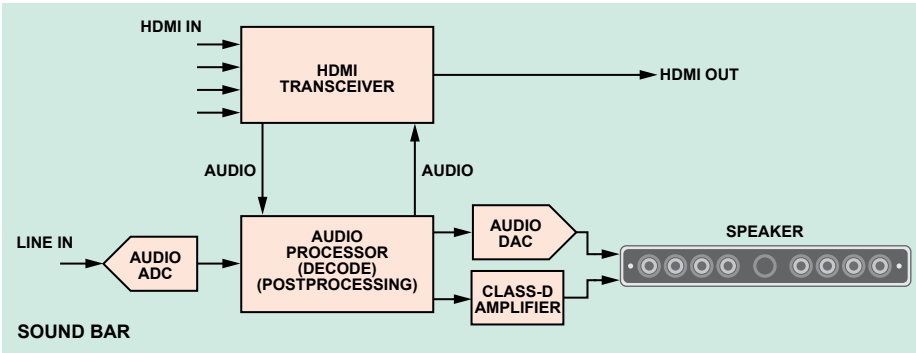


图3. 带HDMI集线器的典型SOUNDBAR音箱框图

或者,输入音频可由HTiB源的新数据流完全取代并嵌入HDMI信号中送往电视。这种情况下,只用音频插入特性即可。一个此类应用的例子是将iPod®接入HtiB,将其音频与独立的视频流混合在一起。

在家庭影院配置中,HTiB系统可用作HDMI中继器,接受HDMI输入然后作为HDMI输出发送。例如,蓝光播放器可用作输入HTiB的源器件。要利用远高于电视扬声器的HTiB音质,就必须在HTiB内从HDMI信号中提取音频。最理想的情况是,音响发烧友一定希望HTiB能输出完全8通道I²S音频,不过HDMI链路也能提供2通道I²S或S/PDIF.视频继续传送至电视或显示器,完成系统路径。只有HDMI/HDCP(高带宽数字内容保护)中继器或收发器型器件才能处理这种音频提取。

固件/中继器支持

HTiB和SOUNDBAR音箱设计中的一个最大挑战是实现HDCP中继器功能。HTiB实现的中继器功能是内容保护、EDID管理和影音静音的综合。HDMI收发器将整个中继器过程集成到单一器件和固件中,降低了系统开发的复杂性。

随着影音处理器件的复杂程度日益增加,优质可靠的硬件抽象化软件库和应用程序编程接口(API)成为设计人员的重大优势——缩短上市时间并可从构建良好的HDMI和HDCP兼容平台起步。如果从一开始便采用芯片厂商的共享编码基数,可进一步节约成本:在中高端HTiB中使用同一厂商的分立接收器和发射器,在后来的升级中可以获得将收发器编码集成到中高端HTiB中的好处。

节约成本的2层电路板设计

新的HDMI收发器采用四方扁平封装(QFP)技术,提供高效的电

路板布局和走线方案。与较为复杂的球栅阵列(BGA)封装相比,薄型LQFP封装可节约制造成本、降低复杂性并能简化成品检查。LQFP很大程度上简化了布局方面的问题,封装实际上可以布置在2层板上,从而实现低成本,同时还能满足所有必需的HDMI物理层兼容测试阻抗测量。

2层板的设计难点包括:管理收发器的电源路由并充分解耦;提供最佳热传导;对最小化传输差分信号(TMDS)差分对输入和输出所需的走线阻抗进行布线。不过,通过使用表面贴装分立器件,采用良好的布局原则以及同印刷电路板(PCB)和芯片厂商密切合作,完全能够出色地实现性能不打折扣的成功布局。

结论

HDMI收发器能够帮助系统设计人员降低家庭影院系统的设计成本和难度,并提供最新HDMI特性满足消费者的视听体验需求。使用此类收发器可以实现ARC和3D视频等HDMI特性。HDMI信号路径上集成了屏幕显示(OSD)引擎,降低了HTiB和SOUNDBAR音箱设计的成本和复杂程度。在HDMI流内提取、处理和插入音频这一功能提升了消费系统设计中的家庭影院体验。在HTiB和SOUNDBAR系统用作HDMI中继器的情况下,新收发器的设计和固件可以实现系统无缝对接。HDMI收发器布线可以在2层板上成功实现,从而降低物料成本

图4所示为使用ADI公司ADV7623的典型HDMI收发器系统该系统将4路输入HDMI接收器(Rx)和具有音频提取功能的HDMI发射器(Tx)集成在一起。HDMI信号解码后,由SHARC音频DSP提取并处理音频内容。然后,将处理后的音频发送到放大器和扬声器或重新插入HDMI信号路径中。这款收发器还集成了OSD,可以省

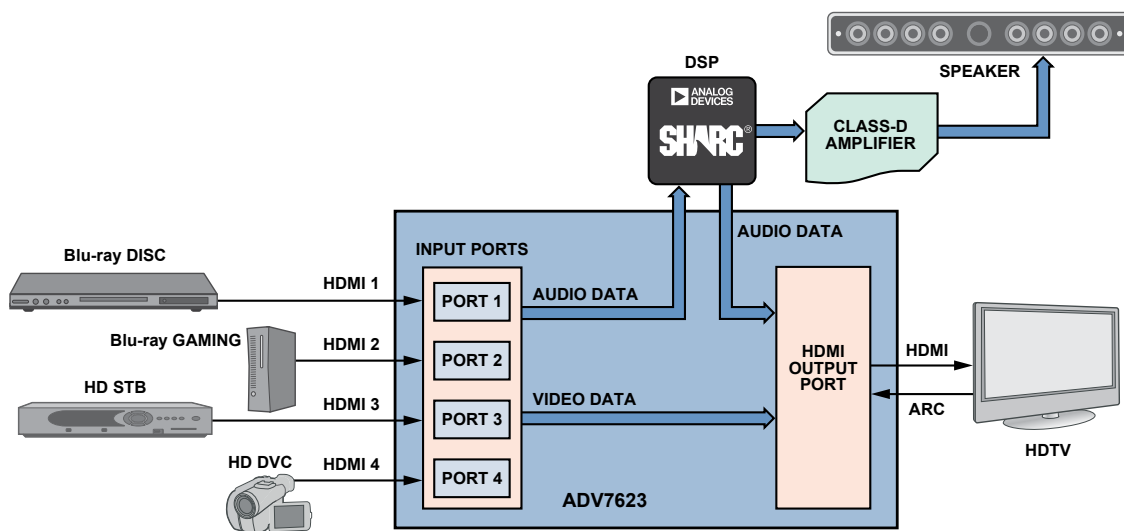


图4. 采用ADV7623 HDMI收发器的HTiB系统

去分立OSD引擎的成本,在SOUNDBAR音箱系统设计中非常实用。ADV7623提供EDID复制、HDCP中继器支持和ARC功能,支持强制性3D视频格式。ADV7623现已面市,采用144引脚LQFP封装,便于2层PCB设计。

HDMI收发器将多路输入HDMI接收器和HDMI发射器集成在单一芯片上,可灵活提取和插入音频。将HDMI收发器用于HDMI A/V中继器设计中(包括AVR、HTiB和SOUNDBAR音箱)将:

- (1) 降低系统的物料成本——元件更少、PCB面积更小、PCB层更少。
- (2) 大大减轻硬件和HDMI中继器系统软件设计工作,从而大幅缩减上市时间。

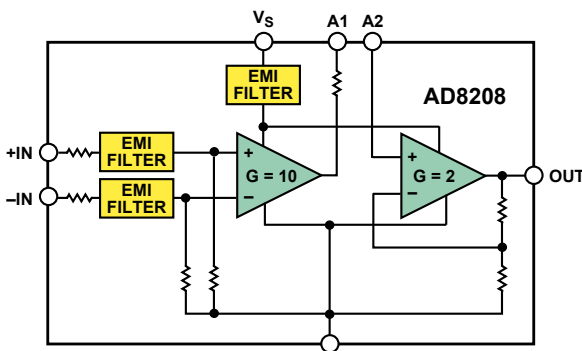
这些优势使HDMI收发器成为低成本、高性能家庭视听系统设计的绝佳选择。

HDMI、HDMI商标和High-Definition Multimedia Interface是HDMI Licensing LLC公司在美国及其他国家的商标或注册商标。

(continued from Page 4)

附录

AD8208的更多详情: AD8203(图A)是一款单电源差动放大器,非常适合在大共模电压情况下放大和低通滤波小差分电压。采用+5 V单电源供电时,输入共模电压范围为-2 V至+45 V。该款放大器提供增强的输入过压和ESD保护,并内置EMI滤波功能。



图A. AD8208差动放大器

关于作者

Ian Beavers [ian.beavers@analog.com] ADI公司数字视频处理部(位于北卡罗来纳州格林斯博罗)资深工程师, HDMI及其他视频接口产品组主管。1999年进入ADI公司,拥有15年半导体行业工作经验。他拥有美国北卡罗来纳州立大学电气工程学士学位和格林斯博罗分校MBA学位



Joe Triggs [joe.triggs@analog.com] ADI公司数字视频处理部(位于爱尔兰利默里克)资深应用工程师, 2007年进入公司,负责HDMI接收器、发射器和收发器产品。他于2002年获得国立科克大学工学学士学位,之后继续深造,2004年获得利默里克大学工学硕士学位。



Lie Dou [lie.dou@analog.com] ADI公司数字视频产品部产品营销经理。他于2003年进入ADI公司,从事视频和显示器产品营销工作。Lie拥有中国复旦大学理学学士学位和韦恩州立大学物理学博士学位。



AD8208具有出色的交流和直流性能,且通过相关认证,适合要求采用稳定可靠的精密器件来改善系统控制的汽车应用。失调和增益漂移典型值分别小于 $5 \mu\text{V}/^\circ\text{C}$ 和 $10 \text{ ppm}/^\circ\text{C}$ 。该器件提供SOIC和MSOP两种封装,在DC至10 kHz范围内共模抑制比(CMR)最小值为80 dB。

另外提供一个外部可用的100k Ω 电阻,可用来进行低通滤波以及建立20以外的增益。

参考文献:

(Information on all ADI components can be found at www.analog.com.)

¹<http://webstore.iec.ch>.

关于作者

Henri Sino [henri.sino@analog.com] 是ADI公司马萨诸塞州威尔明顿市集成放大器产品(IAP)部门的一名应用工程师。他拥有伍斯特理工学院电气工程学士(BSEE)学位,毕业后就加入ADI公司,迄今已工作了六年。在此期间,Henri主要负责为汽车和通信应用市场方面的产品和客户提供支持



利用SigmaDSP减小车载音响系统的噪音和功耗

作者：王一兵

如今，随着多媒体技术逐渐被车载电子设备所采用，数字信号处理器(DSP)也获得了越来越广泛的应用，用以对音频信号进行数字化处理。例如，车载多媒体系统取代传统的汽车收音机和CD系统，在此多媒体系统中采用DSP，例如ADI的ADAU1401 SigmaDSP，可以实现更出色的音效和高度灵活性，为乘客提供丰富多彩的多媒体体验。此外这些DSP还提供了一个有用的工具，可实现减小系统噪音和功耗的功能，这对于关注噪音和功耗问题的系统工程师来说很有用。本文介绍了这种新方法，利用SigmaDSP处理器和SigmaStudio™图形开发工具来减小车载音响系统的噪音和功耗。

ADAU1401是一款完整的单芯片音频系统，包括完全可编程的28/56位音频DSP、模数转换器(ADC)、数模转换器(DAC)及类似微控制器的控制接口。信号处理包括均衡、低音增强、多频段动态处理、延迟补偿、扬声器补偿和立体声声场加宽。这种处理技术可与高端演播室设备的效果相媲美，能够弥补由于扬声器、功放和听音环境的实际限制所引起的失真，从而明显改善音质。

借助方便易用的SigmaStudio开发工具，用户可以使用不同的功能模块以图形化的方式配置信号处理流程，例如双二阶滤波器、动态处理器、电平控制和GPIO接口控制等模块。

噪底

与便携式设备不同，车载音响系统配有高功率放大器，每个功放能够提供高达40 W-50 W功率，每辆汽车至少有四个扬声器。由于功率较大，噪底很容易被放大，使得人耳在安静的环境下就能感受到。例如，假设扬声器灵敏度约为90 dB/W，则4 Ω扬声器中的1 mV rms噪声可以产生大约24 dB的声压级(SPL)，这一水平噪声人耳在安静环境下就能够感受到。可能的噪声源有很多，如图1所示，主要噪声源包括电源噪声(V_G)、滤波器/缓冲器噪声(V_F)以及电源接地布局不当引起的噪声 V_E 。 V_O 是来自处理器的音频信号， V_{IN} 是扬声器功率放大器的音频输入信号。

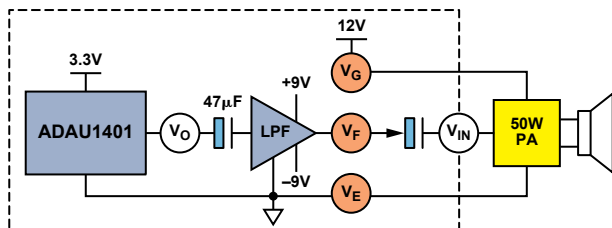


图1. 车载音响系统的噪声源示例

电源开关期间的爆音：车载音频功率放大器一般采用12 V单电源供电，而DSP则需要使用低压电源(例如3.3 V)，滤波器/缓冲器可能采用双电源供电(例如±9 V)。在以不同的电源电压工作的各部分电路

之间，必须使用耦合电容来提供信号隔离。在电源开/关期间，电容以极快的速度充电/放电，产生的电压跳变沿着信号链传播，最终导致扬声器发出爆音。图2显示了这一过程。

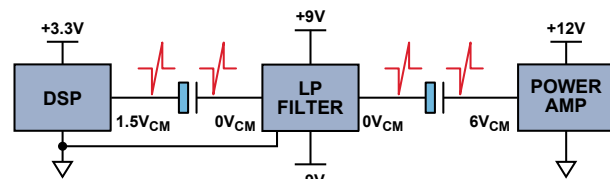


图2. 扬声器产生爆音的原理

虽然知道噪底和爆音的来源，而且也努力采用良好的电路设计和布局布线技术，以及选择噪声更低的优良器件来降低信号源处的噪声，但在设计过程中仍然可能出现许多不确定性。汽车多媒体系统的设计人员必须处理许多复杂问题，因此必须具备高水平的模拟/混合信号设计技能。即便如此，原型产品的性能仍有可能与原来的预期不符。例如，1 mV rms的噪声水平会带来巨大挑战。至于爆音，现有解决方案使用MCU来控制电源开关期间功率放大器的操作顺序，但当MCU距离功率放大器较远时，布局布线和电磁干扰(EMI)会构成潜在问题。

功耗

随着车载电子设备越来越多，功耗问题变得日趋严重。例如，如果音频功率放大器的静态电流达到200 mA，则采用12 V电源时，静态功耗就高达2.4 W。如果有一种方法能检测到没有输入信号或信号足够小，进而关闭功率放大器，那么在已开机但不需要扬声器发出声音的时候，就可以节省不少功耗。

将车载音响系统的噪声和功耗降至最低

利用SigmaDSP技术，就可以提供这样一种方法，可以减小系统噪声和功耗，同时不增加硬件成本。图3是一个4扬声器车载音响系统的框图，其中ADAU1401 SigmaDSP处理器用作音频后处理器。除了采样、转换、音频信号数字处理和生成额外的扬声器通道以外，SigmaDSP处理器还具有通用输入/输出(GPIO)引脚可用于外部控制。微控制器(MCU)通过I²C接口与SigmaDSP处理器进行通信，模拟输出驱动一个采用精密运算放大器ADA4075-2的低通滤波器/缓冲器级。

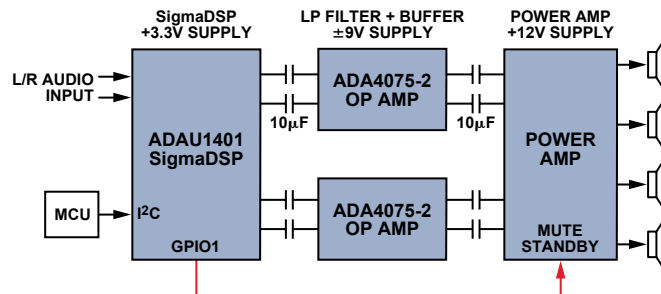


图3. 四扬声器车载音响系统

SigmaDSP处理器与功率放大器之间的红色信号线控制功率放大器的静音/待机引脚。在正常默认工作模式下, 开集GPIO1引脚通过10 k Ω 上拉电阻设置为高电平(图中未标注)。ADAU1401具有均方根信号检测功能, 可确定是否存在输入信号。当没有输入信号时, GPIO1变为低电平, 功率放大器置于静音/待机模式, 因而扬声器没有噪声输出, 同时功放的待机功耗也很低。当检测到高于预定阈值(例如-45 dB)的输入信号时, GPIO1变为高电平, 功率放大器正常工作。这时虽然噪底仍然存在, 但由于信号的高信噪比(SNR)将其屏蔽, 使它不易被人耳感知到。

电源开关期间, SigmaDSP处理器(而不是MCU)通过响应MCU的命令直接控制功率放大器的静音/待机。例如, 在电源接通期间, 来自MCU的控制信号通过I²C接口设置SigmaDSP处理器的GPIO1, 使之保持低电平(静音), 直到预定的电容充电过程完成, 然后MCU将GPIO1设置为高电平, 由此消除启动瞬变所引起的爆音。关闭电源时, GPIO立即变为低电平, 使功率放大器处于静音/待机状态, 从而消除电源切断时产生的爆音。将功率放大器置于SigmaDSP处理器而不是MCU的直接控制之下的原因是SigmaDSP处理器通常距离功率放大器更近, 因此布局布线和EMI控制也更容易实现。

如上所述, 利用SigmaStudio软件算法可以测量输入信号的均方根电平。使用SigmaStudio图形开发工具, 很容易设置均方根检测模块, 并用它来控制GPIO状态, 如图4的范例所示。

均方根检测功能利用均方根算法单元和逻辑单元实现。信号阈值必须具有迟滞功能, 用以消除静音功能响应小变化而产生的震颤。例如RMS1阈值设置为-45 dB, RMS2阈值设置为-69 dB。当输入信号高于-45 dB时, GPIO1为高电平。当输入信号低于-69 dB时, GPIO1为低电平。当输入信号位于这两个阈值之间时, GPIO1输出信号保持先前所处的状态(参见图5)。

图4还显示了用以进一步降低输出噪声的压限器功能。例如, 当输入信号低于-75 dB时, 扬声器系统的输出信号将会衰减到-100 dB, 从而也降低了系统噪底。

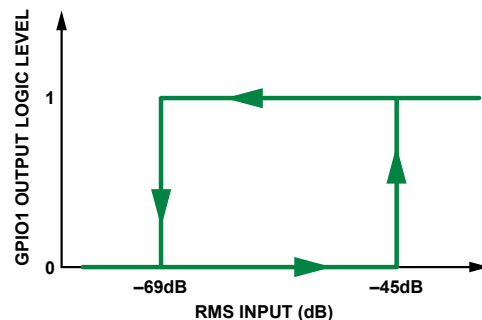


图5. RMS阈值设置以及输入与输出之间的关系

总结

噪声和功耗是车载音响系统设计面临的巨大挑战。ADI公司的SigmaDSP处理器已广泛应用于车载音响系统的数字音频后处理, 若利用其均方根检测和GPIO控制功能来显著降低噪声和功耗, 则能进一步发挥更大作用。SigmaStudio图形化开发工具支持以图形方式设置各种功能, 而不需要编写代码, 令设计工作倍加简单。此外, 由于功率放大器模块通常离SigmaDSP处理器比离MCU更近, 因此用SigmaDSP处理器来控制静音功能, 可以简化布局布线工作并提高EMI抗扰度。

参考文献

(Information on all ADI components can be found at www.analog.com.)

¹www.analog.com/en/embedded-processing-dsp/sigmadsp/processors/index.html.

²www.analog.com/en/embedded-processing-dsp/sigmadsp/processors/CU_over_SigmaStudio_graphical_dev_tool_overview/fca.html.

关于作者

王一兵 [ben.wang@analog.com] 是ADI公司中国深圳的现场应用工程师(FAE), 毕业于湖南大学。他于2009年6月加入ADI公司, 此前在National Semiconductor工作过六年。

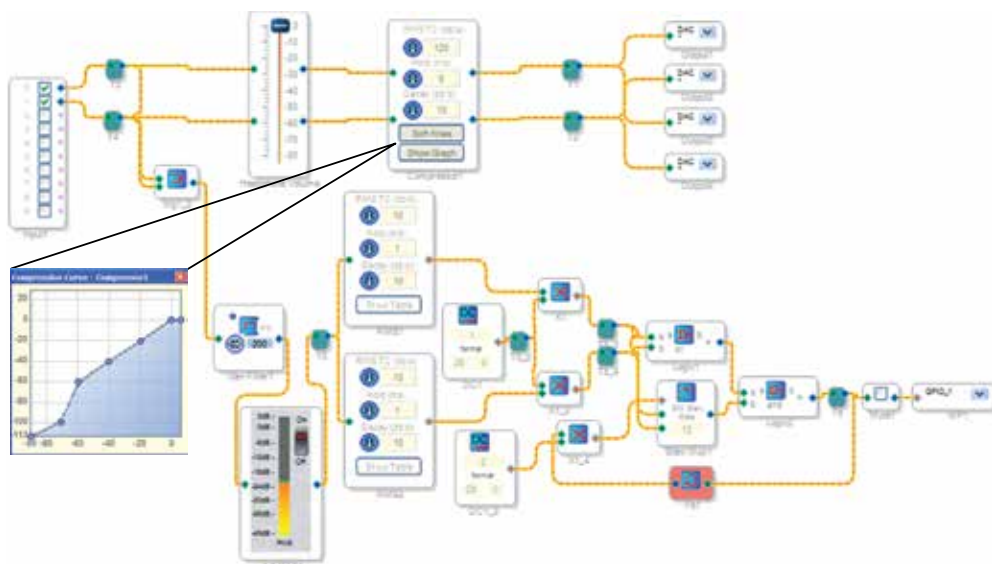


图4. SigmaStudio均方根检测、GPIO控制和压限器电路图

如何在激活手机LED指示灯的同时保持待机时间不受影响

作者: Jon Kraft

随着用户对手机功能的要求日益增长,一项新的需求进入手机制造商的考虑中,即手机可以有提供状态的LED提示,以便在待机的同时,提醒用户注意有未读消息、即将到来的约会安排或者其它通知。最近发布的几款手机甚至因为没有提供LED提示而受到差评。与此同时,用户希望手机的待机时间能够更长。这两个看似简单的问题使手机制造商陷入了意想不到的两难境地:如何在为LED提示供电的同时,保持较低的总待机功耗?

LED指示灯通常由电源管理IC (PMIC)或其它小型处理器供电。当手机处于唤醒状态时,这没有问题,但该处理器必须持续掌握时序,即使在休眠模式下,也要自动使能和禁用各LED。为了实现此功能,在为整个PMIC上电时会增加数毫安的待机电流。表1中的数据 and 计算示例显示,平均功耗主要由指示灯熄灭期间的静态电流决定。

表1. 闪烁模式(7.5 s熄灭/300 ms亮起)下的电流和功耗(10mA LED 电流和3.7 V输入)

电源管理	Iq, 熄灭	Iq, 点亮	Iq, 平均	功耗
标准PMIC	5 mA	15 mA	5.39 mA	19.9 mW
ADP8866	300 μ A	11 mA	710 μ A	2.6 mW
无损	0 μ A	10 mA	385 μ A	1.4 mW

LED驱动器ADP8866采用独特的配置,专门应对这一挑战,它能够轻松地对四个LED指示灯执行自主照明程序,各LED的熄灭时间可以在100 ms到25.2 s的范围内进行设置。当自主照明程序执行并且这些LED熄灭时, IC总电流降至300 μ A以下。此外,由于所有时序都由ADP8866控制,因此这些LED仍能保持完全同步,即便是在复杂或持续时间较长的闪烁模式下。下面以两个例子来说明。

示例1: 彩色LED指示灯

手机需要7个LED用于背光显示,两个LED用于指示。由于成本和机

械要求,手机制造商使用红/绿(RG)LED来有效实现三种状况的待机通知: 未读消息、电池电量低和约会安排。对于每种状况,LED会发出不同颜色的光: 红光、绿光或黄光(红光+绿光)。

ADP8866针对这种常见情形提供了理想的解决方案,如图1所示。它共有9个LED通道,其中7个用于照亮显示屏, RGLED的红光和绿光信号由剩下的两个通道控制,产生图2所示的闪烁模式。

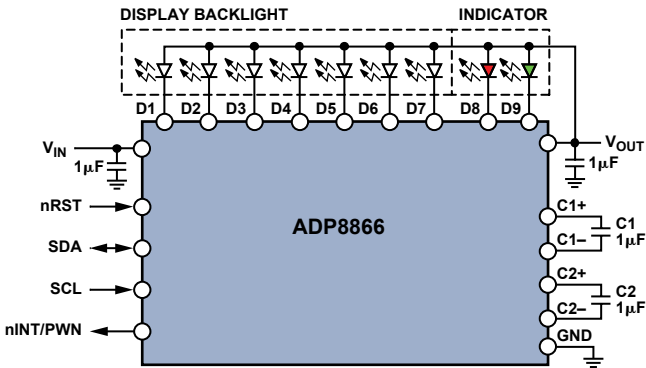


图1. ADP8866控制背光照明和LED指示灯的设置

ADP8866的评估板包括一个图形编程实用程序,如图3所示;其I²C寄存器设置为执行指示灯闪烁功能。

图3所示的寄存器设置首先会产生一个250 ms的10 mA红光(Sink 8)脉冲,待其熄灭500 ms后再产生一个250 ms的绿光脉冲。第二个红光脉冲与绿光脉冲混合以生成黄光,因此只消耗一半的电流(5 mA),便可提供相同的亮度。绿光LED (Sink 9)具有相似的设置,但其第一个脉冲会延迟。当第二个绿光脉冲熄灭时,系统会等待12秒,然后再重复。使能这一序列时,所有三种颜色都会相继重复闪烁,如图2所示。如果需要红光或绿光指示灯,仅需使能第一个或第三个脉冲。如果只需要产生红光和黄光通知,则红光LED应在第一个和第二个脉冲使能,而绿光LED只应在第二个脉冲使能。

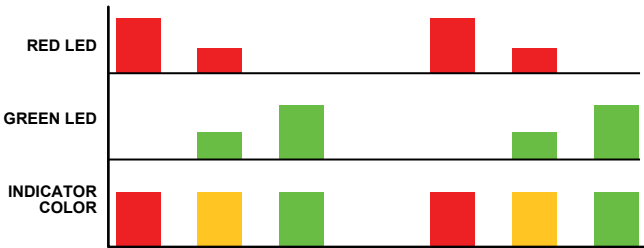


图2. 红光和绿光闪烁脉冲序列及其所产生的颜色

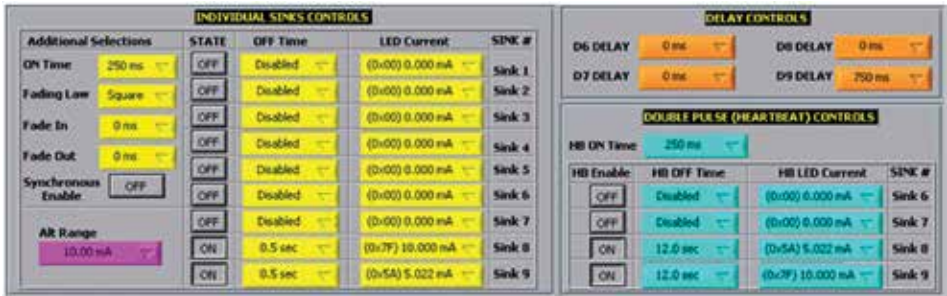


图3. ADP8866用于LED指示灯编程的图形用户界面

当红光和绿光重叠时,其电流降低,因此所有三种颜色指示灯的亮度相同。此外,也可以改变红光和绿光电流,以便产生RG光谱中的其它颜色。脉冲的宽度、关闭时间和幅度是完全可定制的,因此各种各样的灯效都有可能。

示例2：高可见度动态指示灯显示

便携式电子设备要求通知指示灯具有动态特性和高可见度,能够在其它背景干扰下醒目地显现出来。对此,ADP8866同样是理想的解决方案,它最多能用4个LED通道(Sink 6至Sink 9)来驱动复杂的照明序列。其余5个LED通道可以用于背光或键盘照明。本例中, Sink 6至Sink 9设置为点亮4个LED,先从右至左,再从左至右,经过10秒延迟后再重复。该模式如图4所示。

渐亮时间、渐暗时间和渐变设置(平方或立方)同时针对第一个HB(心跳)脉冲而设置。DELAY参数可在0秒至1.270秒范围内以10 ms的增量进行调整。本例中, DELAY设置为渐亮时间的一半,但可以使用其它延迟设置以获得不同的效果。第一个脉冲与HB脉冲之间的关闭时间由第一个脉冲的OFF Time(关闭时间)变量控制。为保持对称,这些时间均设置为延迟时间的倍数。HB OFF Time设置该序列重复之前的延迟时间。本例中,等待时间为10秒,因此Sink 6 HB OFF Time为10秒。其它三个HB OFF Time等于10秒加上DELAY时间的倍数。该序列对应的寄存器状态如图5所示。

也可以使用同样的编程方法来产生趣味灯光闪烁、手机铃声通知和其它模式。自动渐亮和渐暗特性能够增强指示灯的视觉魅力,但额外的渐变时间会导致平均功耗略有增加。任何情况下,当所有LED都熄灭时,ADP8866会自动返回休眠状态,需要时会及时唤醒,以启动下一个LED序列。

ADP8866集背光LED电荷泵驱动器与自动闪烁功能于一体,支持对9个LED驱动器进行独立编程,最大功耗为25 mA。电流水平、渐变时间和闪烁速率可以一次编程并自主执行,背光LED可以设置独立的渐亮和渐暗时间。采用2.5 V至5.5 V电源供电时,双电容电荷泵最多可提供240 mA的电流。设计中还集成软启动、短路保护、过压保护及过温保护功能,因而稳定可靠。样片采用20引脚4-mm × 4-mm LFCSP (QFN)封装,另可提供评估板、图形编程程序和技术文档。

参考文献

(Information on all ADI components can be found at www.analog.com.)

关于作者

Jon Kraft [jon.kraft@analog.com] 于2007年加入ADI公司,在美国科罗拉多州朗蒙特的电源管理设计中心担任应用工程师。他拥有罗斯豪曼理工学院电子工程学士学位和亚利桑那州立大学电子工程硕士学位;已获三项专利。

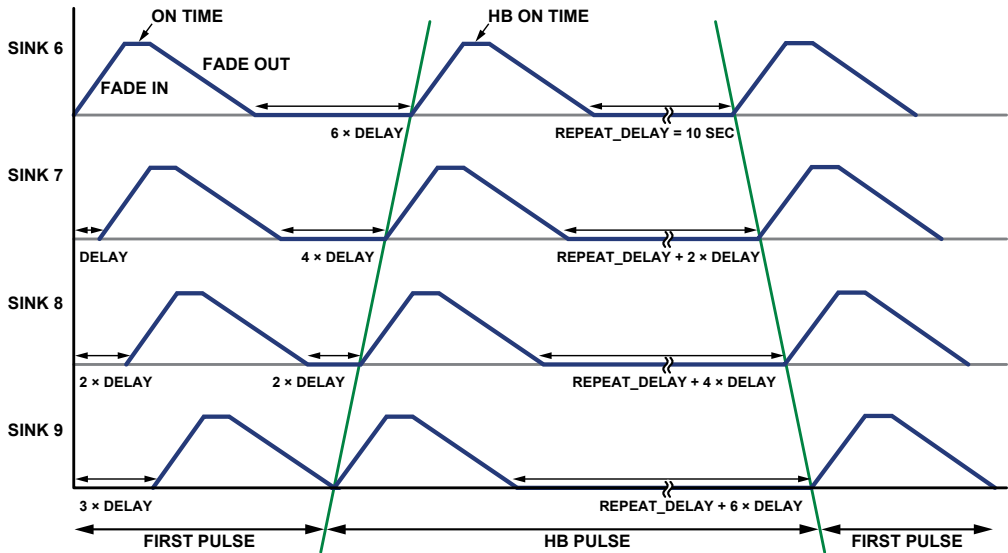


图4. 四通道动态指示灯显示

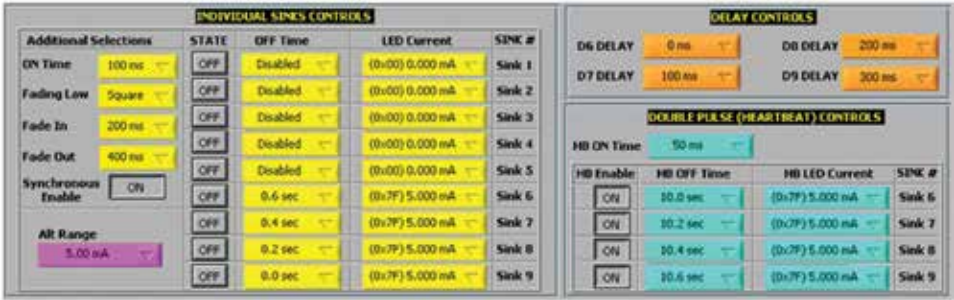


图5. ADP8866用于动态指示灯编程的图形用户界面

循环冗余校验确保正确的数据通信

作者：Ken Kavanagh

在工业环境中，电子系统通常工作在极端的温度条件下，或处于电子噪声环境，或是其它恶劣条件，而系统在这种条件下能否正常工作至关重要。举例来说，如果发送给控制机器臂位置的DAC的数据遭到破坏，机器臂就会按非预期的方向移动，这不仅危险，而且代价巨大。试想一下，机器臂如果碰到生产线上的新车，或者更糟，碰到生产工人，后果会怎样？

有几种方法可以确保收到正确数据后才执行动作。最简单的方式就是控制器回读所发送的数据。如果接收的数据与发送的数据不匹配，则说明其中一者已受到破坏，必须发送新数据并进行验证。这种方法的确可靠，但产生的开销也很大，每段数据都必须经过验证，传输的数据量要翻一倍。

另一种替代方法是循环冗余校验(CRC)，即随每个数据包发送一个校验和(checksum)，接收器就会指示是否存在问题，所以控制器无需验证接收。校验和一般通过向数据应用一个多项式方程式来生成。应用于一个24位字时，CRC-8可产生一个8位校验和。将校验和与数据组合在一起，全部32位都发送到能够分析该组合的器件，并指示是否出错——这种方法虽然不是无可挑剔解决方案，但却比读写方法更加高效。

ADI公司的众多DAC都采用了分组差错校验(PEC)的形式来实现CRC。不需要PEC功能时，则写入24位数据。要添加PEC功能，24位数据需增加相应的8位校验和。如果接收的校验和与数据不一致，输出引脚被拉低，指示存在错误。控制器清除错误，使引脚返回高电平，并重新发送数据。图1所示为如何用SPI接口应用数据的示例。表1列出了能够采用分组差错校验的ADI器件示例。

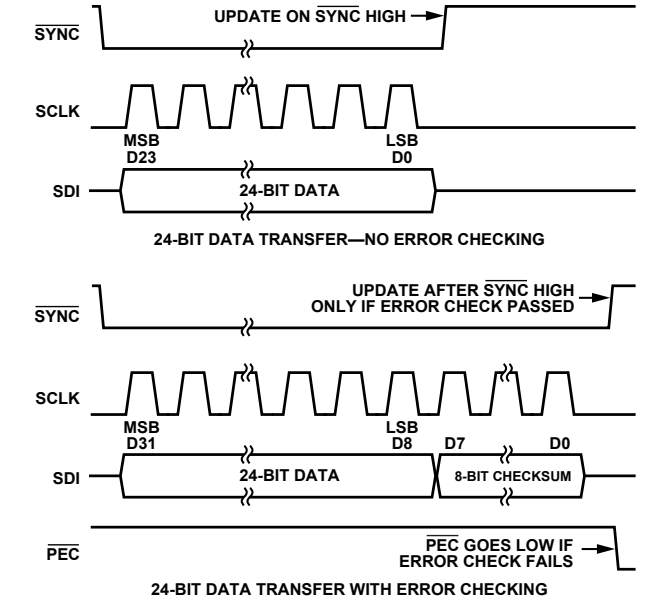


图1. 采用和不采用分组差错校验的SPI写入

表1. 采用分组差错校验的ADI器件示例

产品型号	描述
AD5360/AD5361	16通道、16位/14位、±10 V DAC
AD5362/AD5363	8通道、16位/14位、±10 V DAC
AD5748	电流/电压输出驱动器，适合工业应用
AD5749	电流输出驱动器，适合工业应用
AD5750/ AD5750-1	电流/电压输出驱动器，输出范围可编程，适合工业应用
AD5751	电流/电压输出驱动器，适合工业应用
AD5755/AD5735	4通道、16位、4 mA至20 mA电流和电压输出DAC
AD5757/AD5737	4通道、16位、4 mA至20 mA电流输出DAC
ADT7470	温度传感器集线器和风扇控制器

生成分组差错校验和

CRC-8算法采用多项式 $C(x) = x^8 + x^2 + x^1 + 1$ 。 $x = 2$ 时，此式等于二进制值10000111。要生成校验和，需将24位数据左移8位，产生一个后8位为逻辑0的32位数。对齐CRC多项式，使其MSB与该32位数据最左侧的逻辑1对齐。对该数据施加一个异或(XOR)函数，以产生一个新(更短)的数字。(数字匹配得到逻辑0，不匹配得到逻辑1。)再次对齐CRC多项式，使其MSB与第一个结果最左侧的逻辑1对齐，重复上述步骤。最后，原始数据将减少至小于CRC多项式的值。此值即是8位校验和。图2演示了推演校验和的方法。

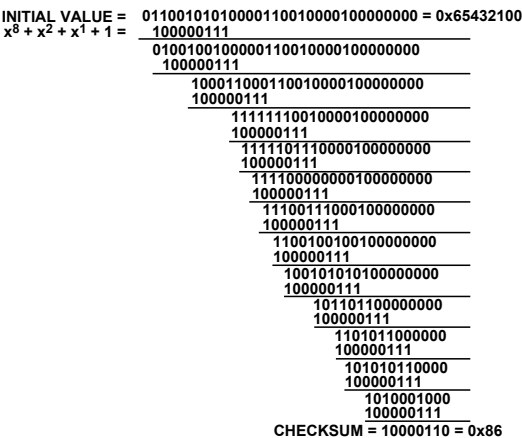


图2. 生成24位数(0x654321)的校验和

结论

图2中的示例采用(十六进制)值0x654321作为24位数据字。对该数据应用CRC-8多项式可生成校验和0x86。数据和校验和发送至兼容的ADI公司产品时，只有两段数据都正确到达，该数据才会被接收。此方法提高了数据传输的可靠性，并可确保遭破坏的数据几乎永远不会被接收。

关于作者

Ken Kavanagh [ken.kavanagh@analog.com] 是ADI公司精密DAC部的应用工程师。Ken自1994年起一直在应用部门工作，目前负责为nanoDAC®和denseDAC™产品系列提供应用支持。他1999年毕业于利默里克大学，获得工学学士学位。



低压差调节器——为什么选择旁路电容很重要

作者: Glenn Morita

虽然人们普遍认为电容是解决噪声相关问题的灵丹妙药,但是电容的价值并不仅限于此。设计人员常常只想到添加几个电容就可以解决大多数噪声问题,但却很少去考虑电容和电压额定值之外的参数。然而,与所有电子器件一样,电容并不是十全十美的,相反,电容会带来寄生等效串联电阻(ESR)和电感(ESL)的问题,其电容值会随温度和电压而变化,而且电容对机械效应也非常敏感。

设计人员在选择旁路电容时,以及电容用于滤波器、积分器、时序电路和实际电容值非常重要的其它应用时,都必须考虑这些因素。若选择不当,则可能导致电路不稳定、噪声和功耗过大、产品生命周期缩短,以及产生不可预测的电路行为。

电容技术

电容具有各种尺寸、额定电压和其它特性,能够满足不同应用的具体要求。常用电介质材料包括油、纸、玻璃、空气、云母、聚合物薄膜和金属氧化物。每种电介质均具有特定属性,决定其是否适合特定的应用。

在电压调节器中,以下三大类电容通常用作电压输入和输出旁路电容:多层陶瓷电容、固态钽电解电容和铝电解电容。“附录”部分对这三类电容进行了比较。

多层陶瓷电容

多层陶瓷电容(MLCC)不仅尺寸小,而且将低ESR、低ESL和宽工作温度范围特性融于一体,可以说是旁路电容的首选。不过,这类电容也并非完美无缺。根据电介质材料不同,电容值会随着温度、直流偏置和交流信号电压动态变化。另外,电介质材料的压电特性可将振动或机械冲击转换为交流噪声电压。大多数情况下,此类噪声往往以微伏计,但在极端情况下,机械力可以产生毫伏级噪声。

电压控制振荡器(VCO)、锁相环(PLL)、RF功率放大器(PA)和其它模拟电路都对供电轨上的噪声非常敏感。在VCO和PLL中,此类噪声表现为相位噪声;在RF PA中,表现为幅度调制;而在超声、CT扫描以及处理低电平模拟信号的其它应用中,则表现为显示伪像。尽管陶瓷电容存在上述缺陷,但由于尺寸小且成本低,因此几乎在每种电子器件中都会用到。不过,当调节器用在对噪声敏感的应用中时,设计人员必须仔细评估这些副作用。

固态钽电解电容

与陶瓷电容相比,固态钽电容对温度、偏置和振动效应的敏感度相对较低。新兴一种固态钽电容采用导电聚合物电解质,而非常见的二氧化锰电解质,其浪涌电流能力有所提高,而且无需电流限制电阻。此项技术的另一好处是ESR更低。固态钽电容的电容值可以相对于温度和偏置电压保持稳定,因此选择标准仅包括容差、工作温度范围内的降压情况以及最大ESR。

导电聚合物钽电容具有低ESR特性,成本高于陶瓷电容而且体积也略大,但对于不能忍受压电效应噪声的应用而言可能是唯一选择。不过,钽电容的漏电流要远远大于等值陶瓷电容,因此不适合一些低电流应用。

固态聚合物电解质技术的缺点是此类钽电容对无铅焊接过程中的高温更为敏感,因此制造商通常会规定电容在焊接时不得超过三个焊接周期。组装过程中若忽视此项要求,则可能导致长期稳定性问题。

铝电解电容

传统的铝电解电容往往体积较大、ESR和ESL较高、漏电流相对较高且使用寿命有限(以数千小时计)。而OS-CON电容则采用有机半导体电解质和铝箔阴极,以实现较低的ESR。这类电容虽然与固态聚合物钽电容相关,但实际上要比钽电容早10年或更久。由于不存在液态电解质逐渐变干的问题,OS-CON型电容的使用寿命要比传统的铝电解电容长。大多数电容的工作温度上限为105°C,但现在OS-CON型电容可以在最高125°C的温度范围内工作。

虽然OS-CON型电容的性能要优于传统的铝电解电容,但是与陶瓷电容或固态聚合物钽电容相比,往往体积更大且ESR更高。与固态聚合物钽电容一样,这类电容不受压电效应影响,因此适合低噪声应用。

为LDO电路选择电容

输出电容

ADI公司的**低压差调节器**(LDO)可以与节省空间的小型陶瓷电容配合使用,但前提是这些电容具有低等效串联电阻(ESR);输出电容的ESR会影响LDO控制环路的稳定性。为确保稳定性,建议采用至少1 μ F且ESR最大为1 Ω 的电容。

输出电容还会影响调节器对负载电流变化的响应。控制环路的大信号带宽有限,因此输出电容必须提供快速瞬变所需的大多数负载电流。当负载电流以500 mA/ μ s的速率从1 mA变为200 mA时,1 μ F电容无法提供足够的电流,因而产生大约80 mV的负载瞬态,如图1所示。当电容增加到10 μ F时,负载瞬态会降至约70 mV,如图2所示。当输出

电容再次增加并达到20 μF时, 调节器控制环路可进行跟踪, 主动降低负载瞬态, 如图3所示。这些示例都采用线性调节器ADP151, 其输入和输出电压分别为5 V和3.3 V。

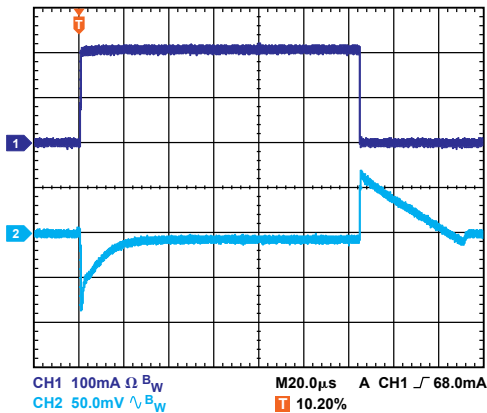


图1. 瞬态响应(C_{OUT} = 1 μF)

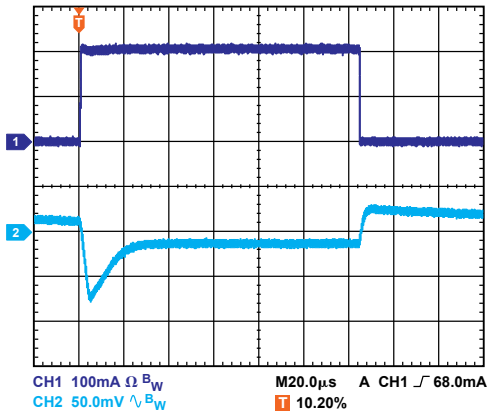


图2. 瞬态响应(C_{OUT} = 10 μF)

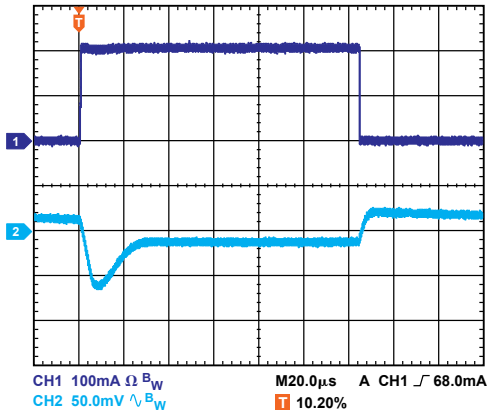


图3. 瞬态响应(C_{OUT} = 20 μF)

输入旁路电容

在V_{IN}和GND之间连接一个1 μF电容可以降低电路对PCB布局的敏感性, 特别是在长输入走线或高信号源阻抗的情况下。如果输出端上要求使用1 μF以上的电容, 则应增加输入电容, 使之与输出电容匹配。

输入和输出电容特性

输入和输出电容必须满足预期工作温度和工作电压下的最小电容要求。陶瓷电容可采用各种各样的电介质制造, 温度和电压不同, 其特性也不相同。对于5 V应用, 建议采用电压额定值为6.3 V至10 V的X5R或X7R电介质。Y5V和Z5U电介质的温度和直流偏置特性不佳, 因此不适合与LDO一起使用。

图4所示为采用0402封装的1 μF、10 V X5R电容与偏置电压之间的关系。电容的封装尺寸和电压额定值对其电压稳定性影响极大。一般而言, 封装尺寸越大或电压额定值越高, 电压稳定性也就越好。X5R电介质的温度变化率在-40至+85°C温度范围内为±15%, 与封装或电压额定值没有函数关系。

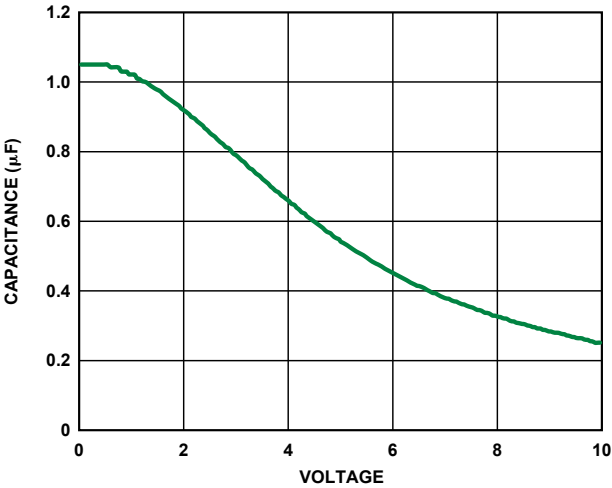


图4. 电容与电压的特性关系

要确定温度、元件容差和电压范围内的最差情况下电容, 可用温度变化率和容差来调整标称电容, 如公式1所示:

C_{EFF} = C_{BIAS} × (1 - TVAR) × (1 - TOL) (1)

其中, C_{BIAS}是工作电压下的标称电容; TVAR是温度范围内最差情况下的电容变化率(百分率); TOL是最差情况下的元件容差(百分率)。

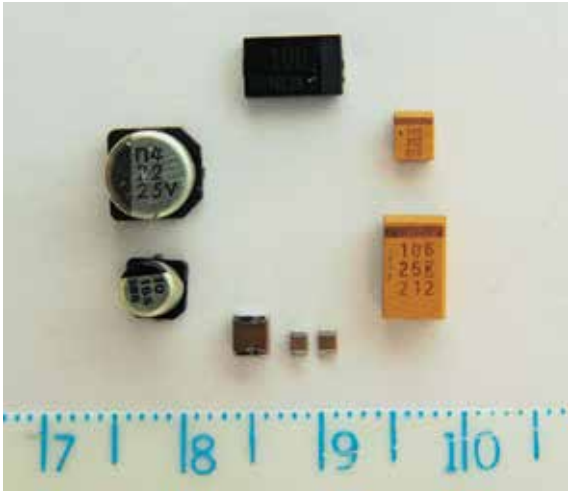
本例中, X5R电介质在-40°C至+85°C范围内的TVAR为15%; TOL为10%; C_{BIAS}在1.8 V时为0.94 μF, 如图4所示。将这些值代入公式1, 即可得出:

C_{EFF} = 0.94 μF × (1 - 0.15) × (1 - 0.1) = 0.719 μF

在工作电压和温度范围内, ADP151的最小输出旁路电容额定值为0.70 μF, 因此电容符合该项要求。

总结

为保证LDO的性能, 必须正确认识并严格评估旁路电容的直流偏置、温度变化率和容差。在要求低噪声、低漂移或高信号完整性的应用中, 也必须考虑电容技术。所有电容都存在一些不够理想的行为效应, 因此所选的电容技术必须与应用需求相适应。



图A. 用于电源旁路的常用电容

从顶部开始沿顺时针方向依次为(刻度为毫米):

- 100 μ F/6.3 V聚合物固态铝电容
- 1 μ F/35 V和10 μ F/25 V固态钽电容
- 1 μ F/25 V、4.7 μ F/16 V和10 μ F/25 V多层陶瓷电容
- 10 μ F/16 V和22 μ F/25 V铝电解电容

进一步阅读

AN-1099应用笔记: ADI公司LDO的电容选择指南

参考文献

(Information on all ADI components can be found at www.analog.com.)

¹www.analog.com/en/power-management/linear-regulators/products/index.html.

关于作者

Glenn Morita [glenn.morita@analog.com] 于1976年获得华盛顿州立大学电气工程学士(BSEE)学位。毕业后加入Texas Instruments公司, 期间参与研制旅行者号太空探测用红外分光仪。之后, Glenn一直从事仪器仪表、军用和航空航天以及医疗行业的装置设计工作。2007年, 他加入ADI公司, 成为华盛顿州贝尔维尤电源管理产品团队的一名应用工程师。他拥有25年以上的线性和开关模式电源设计经验, 所设计电源的功率范围从微瓦到千瓦不等。Glenn拥有两项利用体热能量给植入式心脏除颤器供电方面的专利。闲暇时, 他喜欢收集矿石、雕琢宝石、摄影和逛国家公园。



不同电容技术的关键参数比较

电容技术	等效串联电阻	等效串联电感	电压稳定性	温度稳定性	振动敏感度	电容值/单位体积
铝电解电容	最高	最高	好	最低	低	低
固态钽电容	中等	中等	最佳	好	低	高
聚合物固态铝电容	低	低	最佳	好	低	高
多层陶瓷电容	最低	最低	差	好	高	中等

Analog Dialogue

本期介绍

- 2 编者寄语，新产品简介
- 3 在系统中成功运用DC-DC降压调节器
- 7 AD7879控制器支持在阻性触摸屏上实现手势识别
- 12 利用低功耗、单位增益差动放大器实现低成本电流源
- 13 不利环境下的开关和多路复用器设计考虑
(应用工程师问答—40)
- 20 高分辨率温度测量
- 21 运算放大器的简易测量

本期介绍

在系统中成功运用DC-DC降压调节器

典型的低功耗系统采用输出电压为4.2 V至3 V的锂离子电池工作, IC需要0.8 V、1.8 V、2.5 V和2.8 V电压。采用LDO是降低电压的一种简单方法, 不过, 当 V_{IN} 远高于 V_{OUT} 时, 未输送到负载的功率会以热量形式损失, 导致LDO效率低下。开关转换器可在磁场中存储能量, 实现高效调节。详情见第3页。

AD7879控制器支持在阻性触摸屏上实现手势识别

阻性触摸屏一般仅限于下列应用场合: 只需要单点触控时, 极其精确的空间分辨率至关重要时, 利用触控笔来实现特定功能时, 或者用户必须戴手套的场合。本文提出了一个创新的两点触摸概念, 它利用阻性触摸屏控制器AD7879在廉价的阻性触摸屏上检测最常见的双指手势(缩放、捏合和旋转)。详情见第7页。

利用低功耗、单位增益差动放大器实现低成本电流源

刊登于2009年9月《模拟对话》杂志的“差动放大器构成精密电流源的核心”一文描述了如何利用单位增益差动放大器AD8276和微功耗运算放大器AD8603来实现精密电流源。本文说明如何简化该电路以便用于低成本、低电流应用, 在-40°C至+85°C温度范围内实现 $\pm 1.5\%$ 的精度。详情见第12页。

恶劣环境下的开关和多路复用器设计考虑

(应用工程师问答—40)

本文探讨工程师在设计不利环境下使用的开关和多路复用器时所面临的挑战, 并提供了一些建议解决方案, 可供电路设计人员用来保护易受影响的电路部分。本文还介绍了一些新型集成开关和多路复用器, 它们具备增强的过压保护、防回锁和故障保护功能, 能够应对常见的不利状况。详情见第13页。

高分辨率温度测量

热电偶放大器AD8494内置一个温度传感器, 一般用于冷结补偿。将热电偶输入端接地, 该器件便可用作一个独立的摄氏温度计。在这种配置中, 仪表放大器的输出引脚与参考引脚之间产生5 mV/°C的输出电压。本文提出了两种方法来调整并放大此输出电压, 从而支持高分辨率温度测量。详情见第20页。

运算放大器的简易测量

测试运算放大器时, 其高开环增益使它很难避免拾取、杂散电流或塞贝克效应所引起的小电压误差。通过使用伺服环路, 可以简化测量过程, 强制输入调零, 使得放大器能够测量自身的误差。本文介绍一个多功能电路, 它利用一个辅助运放作为积分器来建立一个具有极高直流开环增益的稳定环路, 并且讨论了大约8种易于开展的测试。详情见第21页。

Dan Sheingold [dan.sheingold@analog.com]

Scott Wayne [scott.wayne@analog.com]

产品目录: 第45卷·第2期

所有ADI产品数据手册都可在www.analog.com/zh网站查到, 只需在搜索框中输入产品型号即可。

4月

低噪声、210°C仪表放大器 AD8229
14位、2.5 GSPS、电流输出DAC AD9739A
单相多功能电能表 ADE7953
具有振动抑制特性的 $\pm 20,000^\circ/\text{s}$
偏航角速度陀螺仪 ADXRS649
I/O扩展器/键盘控制器 ADP5589
2.2 GHz至2.7 GHz双平衡混频器 ADL5354
低功耗、零中频、2.4 GHz收发器 ADF7241

5月

8位500 MSPS流水线式ADC AD9484
12位370 MSPS/500 MSPS流水线式ADC AD9434
快速、低噪声、同步降压控制器 ADP1874/ADP1875
正交、1200 MHz至2400 MHz调制器 ADRF6702
250 MHz失真观测接收机 AD6641
8电源故障记录超级时序控制器 ADM1168
逻辑电平控制高端电源开关 ADP197

6月

18位、8通道同步采样ADC AD7608
单声道2.5W D类音频放大器 SSM2377
1-nV/ $\sqrt{\text{Hz}}$ 输入噪声仪表放大器 AD8429
锂离子电池监控器 AD7280
热插拔、数字电源/监控器控制器 ADM1276
双通道、16位、1230 MSPS TxDAC+ DAC AD9146
4通道、16位、电流输出HART DAC AD5757
4通道、16位电压/电流输出HART DAC AD5755-1
低功耗、最高8 MHz输出完整DDS AD9838
9通道电荷泵LED驱动器、带光照效果 ADP8866
低功耗可编程波形发生器 AD9837
具有振动抑制特性的 $\pm 250^\circ/\text{s}$ 偏航角速度陀螺仪 ADXRS642
精密三轴倾角计/加速度计 ADIS16210
集成800 mA降压调节器和300 mA
LDO的微型电源管理单元 ADP5043
600 MHz双通道集成DCL, 执行PPMU的
引脚电子功能 ADATE318
SHARC®处理器 ADSP-21478/ADSP-21479
Blackfin®处理器 ADSP-BF592
双通道、300 mA、低压差调节器 ADP223
10自由度惯性传感器 ADIS16407
\余量微调控制、故障记录超级时序控制器 ADM1169
高压防回锁型四通道SPST开关 ADG5212/ADG5213
低功耗ISM频段FSK收发器 ADF7023-J

Analog Dialogue

模拟对话杂志(www.analog.com/zh/analogdialogue)是ADI公司于1967年创办的技术杂志, 至今已经连续出版45年, 主要讨论有关模拟信号、数字信号和混合信号处理产品、应用、技术和技巧。模拟对话杂志提供两种版本: 在线版每月发行一期; 印刷版每年发行四期, 印刷版和电子版作为对在线版中技术文章的定期回顾和汇集。在线版的内容包括: 技术文章; 近期应用笔记、新产品简介、预发布产品、在线研讨会和教程、已发表文章等及时信息; 以及“集锦”栏目, 其中包括从ADI网站(www.analog.com/zh)获得重要相关信息的通用链接网址。感兴趣的读者也可以至Analog Dialogue档案库www.analog.com/library/analogdialogue/archives.html查阅自1967年第1卷第1期创刊至今的每期存档, 包括三期纪念特刊。如需订阅, 请访问www.analog.com/library/analogdialogue/subscribe.html。欢迎提出您的宝贵意见: Facebook: www.facebook.com/analogdialogue; 模拟对话: analogdiablog.blogspot.com; 电子邮件: dialogue.editor@analog.com; 编辑Dan Sheingold, [dan.sheingold@analog.com]或出版人兼总编辑Scott Wayne, [scott.wayne@analog.com]。

在系统中成功运用DC-DC降压调节器

作者：Ken Marasco

智能手机、平板电脑、数码相机、导航系统、医疗设备和其它低功耗便携式设备常常包含多个采用不同半导体工艺制造的集成电路。这些设备通常需要多个独立的电源电压，各电源电压一般不同于电池或外部AC/DC电源提供的电压。

图1显示了一个采用锂离子电池供电的典型低功耗系统。电池的可用输出范围是3 V到4.2V，而IC需要0.8 V、1.8 V、2.5 V和2.8 V电压。为将电池电压降至较低的直流电压，一种简单的方法是运用**低压差调节器**(LDO)。不过，当 V_{IN} 远高于 V_{OUT} 时，未输送到负载的功率会以热量形式损失，导致LDO效率低下。一种常见的替代方案是采用开关转换器，它将能量交替存储在电感的磁场中，然后以不同的电压释放给负载。这种方案的损耗较低，是一种更好的选择，可实现高效率运行。

本文介绍降压型转换器，它提供较低的输出电压。升压型转换器将另文介绍，它提供较高的输出电压。内置FET作为开关的开关转换器称为**开关调节器**，需要外部FET的开关转换器则称为**开关控制器**。多数低功耗系统同时运用LDO和开关转换器来实现成本和性能目标。

BUCK，即降压调节器包括2个开关、2个电容和1个电感，如图2所示。非交叠开关驱动机制确保任一时间只有一个开关导通，避免发生不良的电流“直通”现象。在第1阶段，开关B断开，开关A闭合。电感连接到 V_{IN} ，因此电流从 V_{IN} 流到负载。由于电感两端为正电压，因此电流增大。在第2阶段，开关A断开，开关B闭合。电感连接到地，因此电流从地流到负载。由于电感两端为负电压，因此电流减小，电感中存储的能量释放到负载中。

注意，开关调节器既可以连续工作，也可以断续工作。以连续导通模式(CCM)工作时，电感电流不会降至0；以断续导通模式(DCM)工作时，电感电流可以降至0。低功耗降压转换器很少在断续导通模式下工作。设计的电流纹波(如图2中的 ΔI_L 所示)通常为标称负载电流的20%到50%。

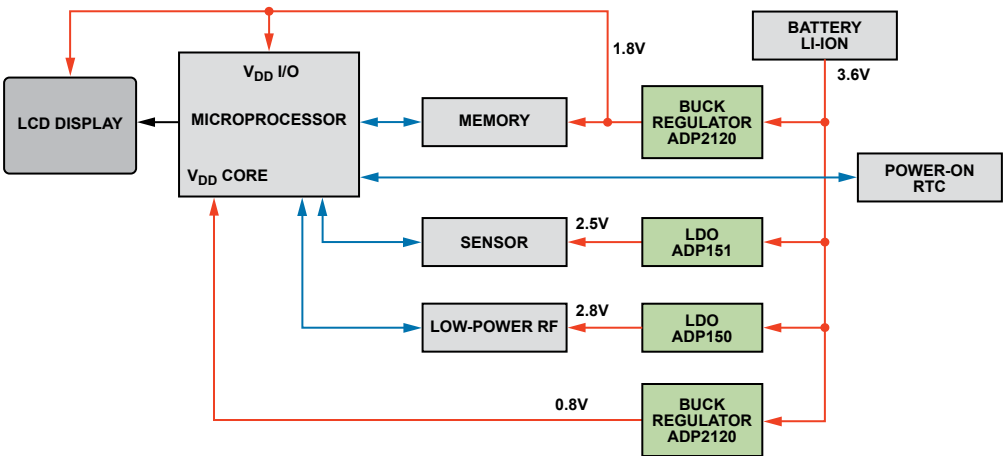


图1. 典型低功耗便携式系统

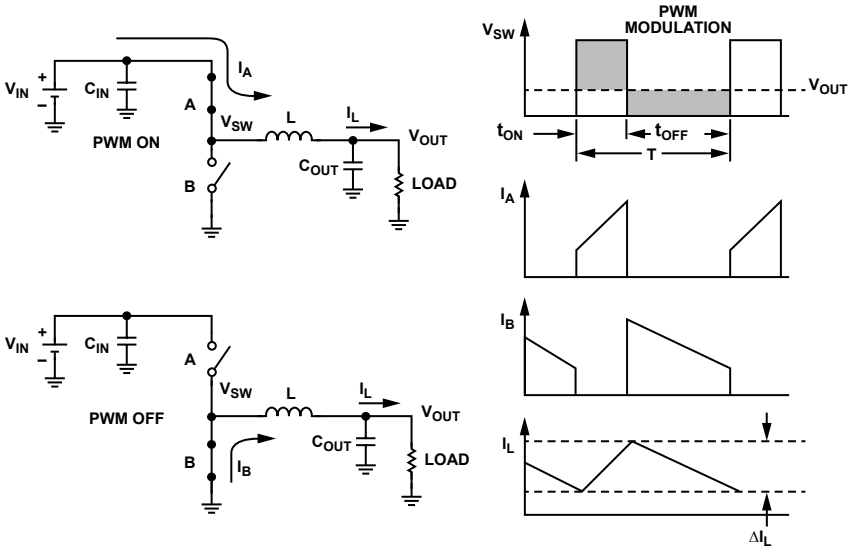


图2. 降压转换器拓扑结构和工作波形

在图3中, 开关A和开关B分别利用PFET和NFET开关实现, 构成一个同步降压调节器。“同步”一词表示将一个FET用作低端开关。用肖特基二极管代替低端开关的降压调节器称为“异步”(或非同步)型。处理低功率时, 同步降压调节器更有效, 因为FET的压降低于肖特基二极管。然而, 当电感电流达到0时, 如果底部FET未释放, 同步转换器的轻载效率会降低, 而且额外的控制电路会提高IC的复杂性和成本。

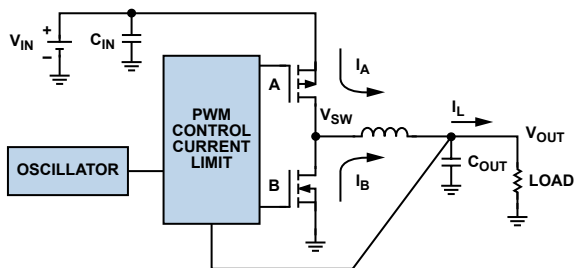


图3. 降压调节器集成振荡器、PWM控制环路和开关FET

目前的低功耗同步降压调节器以脉宽调制(PWM)为主要工作模式。PWM保持频率不变, 通过改变脉冲宽度(t_{ON})来调整输出电压。输送的平均功率与占空比 D 成正比, 因此这是一种向负载提供功率的有效方式。

$$D = \frac{t_{ON}}{t_{ON} + t_{OFF}} \approx \frac{V_{OUT}}{V_{IN}}$$

FET开关由脉宽控制器控制, 后者响应负载变化, 利用控制环路中的电压或电流反馈来调节输出电压。低功耗降压转换器的工作频率范围一般是1 MHz到6 MHz。开关频率较高时, 所用的电感可以更小, 但开关频率每增加一倍, 效率就会降低大约2%。

在轻载下, PWM工作模式并不总是能够提高系统效率。以图形卡电源电路为例, 视频内容改变时, 驱动图形处理器的降压转换器的负载电流也会改变。连续PWM工作模式可以处理宽范围的负载电流, 但在轻载下, 调节器所需的功率会占去输送给负载的总功率的较大比例, 导致系统效率迅速降低。针对便携应用, 降压调节器集成了其它省电技术, 如脉冲频率调制(PFM)、脉冲跳跃或这两者的结合等。

ADI公司将高效率轻载工作模式定义为“省电模式”(PSM)。进入省电模式时, PWM调节电平会产生偏移, 导致输出电压上升, 直至它达到比PWM调节电平高约1.5%的电平, 此时PWM工作模式关闭, 两个功率开关均断开, 器件进入空闲模式。 C_{OUT} 可以放电, 直到 V_{OUT} 降至PWM调节电压。然后, 器件驱动电感, 导致 V_{OUT} 再次上升到阈值上限。只要负载电流低于省电模式电流阈值, 此过程就会重复进行。

ADP2138是一款紧凑型800 mA、3 MHz、降压DC-DC转换器。图4所示为典型应用电路。图5显示了强制PWM工作模式下和自动PWM/PSM工作模式下的效率改善情况。由于频率存在变化, PSM干扰可能难以滤除, 因此许多降压调节器提供一个MODE引脚(如图4所示), 用户可以通过该引脚强制器件以连续PWM模式工作, 或者允许器件以自动PWM/PSM模式工作。MODE引脚既可以通过硬连线来设置任一工作模式, 也可以根据需要而动态切换, 以达到省电目的。

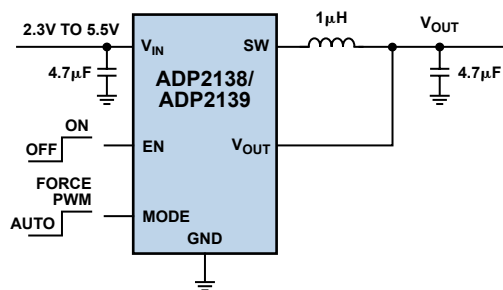


图4. ADP2138/ADP2139典型应用电路

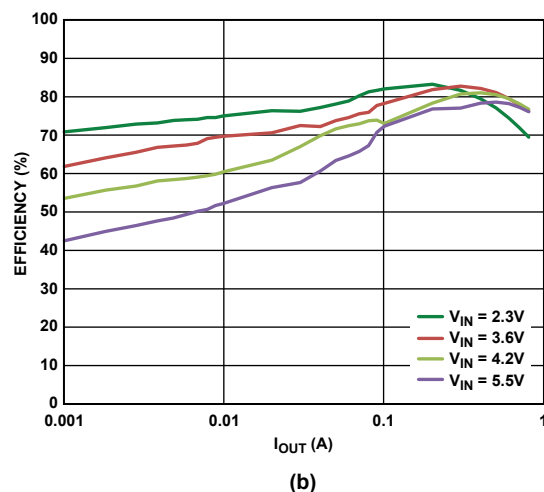
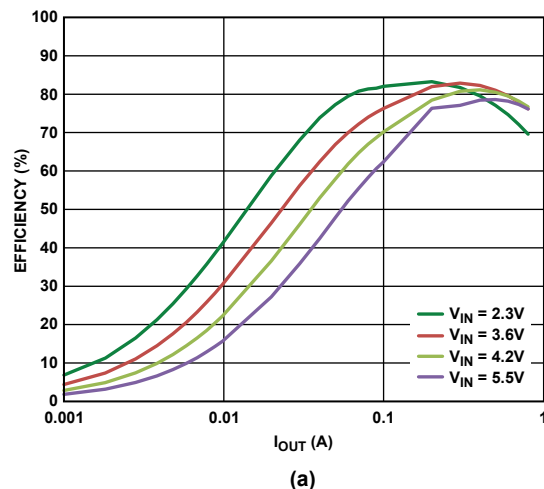


图5. ADP2138的效率：(a) 连续PWM模式；(b) PSM模式

降压调节器提高效率

电池的续航时间是新型便携式设备设计高度关注的一个特性。提高系统效率可以延长电池工作时间, 降低更换或充电的频率。例如, 一个锂离子充电电池可以使用ADP125 LDO以0.8 V电压驱动一个500 mA负载, 如图6所示。该LDO的效率只有19% ($V_{OUT}/V_{IN} \times 100\% = 0.8/4.2 \times 100\%$)。LDO无法存储未使用的能量, 因此剩余的81%的功率(1.7 W)只能以热量形式在LDO内部耗散掉, 这可能会导致手持式设备的温度迅速上升。如果使用ADP2138开关调节器, 在4.2 V输入和0.8 V输出下, 工作效率将是82%, 比前一方案的效率高出4倍多, 便携式设备的温度升幅将大大减小。这些系统效率的大幅改善使得开关调节器大量运用于便携式设备。

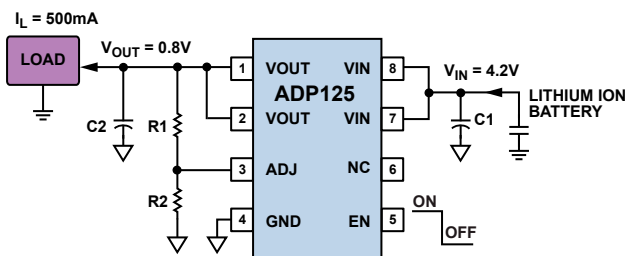


图6. 低压差调节器ADP125可以驱动500 mA负载

降压转换器关键规格和定义

输入电压范围: 降压转换器的输入电压范围决定了最低的可用输入电源电压。规格可能提供很宽的输入电压范围，但 V_{IN} 必须高于 V_{OUT} 才能实现高效率工作。例如，要获得稳定的3.3 V输出电压，输入电压必须高于3.8 V。

地电流或静态电流: I_Q 是未输送给负载的直流偏置电流。器件的 I_Q 越低，则效率越高。然而， I_Q 可以针对许多条件进行规定，包括关断、零负载、PFM工作模式或PWM工作模式。因此，为了确定某个应用的最佳降压调节器，最好查看特定工作电压和负载电流下的实际工作效率数据。

关断电流: 这是使能引脚禁用时器件消耗的输入电流，对低功耗降压调节器来说通常远低于1 μA 。这一指标对于便携式设备处于睡眠模式时电池能否具有长待机时间很重要。

输出电压精度: ADI公司的降压转换器具有很高的输出电压精度，固定输出器件在工厂制造时就被精确调整到 $\pm 2\%$ 之内(25°C)。输出电压精度在工作温度、输入电压和负载电流范围条件下加以规定，最差情况下的不精确性规定为 $\pm x\%$ 。

线路调整率: 线路调整率是指额定负载下输出电压随输入电压变化而发生的变化率。

负载调整率: 负载调整率是指输出电压随输出电流变化而发生的变化率。对于缓慢变化的负载电流，大多数降压调节器都能保持输出电压基本上恒定不变。

负载瞬变: 如果负载电流从较低水平快速变化到较高水平，导致工作模式在PFM与PWM之间切换，或者从PWM切换到PFM，就可能产生瞬态误差。并非所有数据手册都会规定负载瞬变，但大多数数据手册都会提供不同工作条件下的负载瞬态响应曲线。

限流: ADP2138等降压调节器内置保护电路，限制流经PFET开关和同步整流器的正向电流。正电流控制限制可从输入端流向输出端的电流。负电流限值防止电感电流反向并流出负载。

软启动: 内部软启动功能对于降压调节器非常重要，它在启动时控制输出电压缓升，从而限制浪涌电流。这样，当电池或高阻抗电源连接到转换器输入端时，可以防止输入电压下降。器件使能后，内部电路开始上电周期。

启动时间: 启动时间是指使能信号的上升沿至 V_{OUT} 达到其标称值的90%的时间。这个测试通常是在施加 V_{IN} 、使能引脚从断开切换到接通的条件下进行。在使能引脚连接到 V_{IN} 的情况下，当 V_{IN} 从关断切换

到开启时，启动时间可能会大幅增加，因为控制环路需要一定的稳定时间。在调节器需要频繁启动和关闭以节省功耗的便携式系统中，调节器的启动时间是一个重要的考虑因素。

热关断(TSD): 当结点温度超过规定的限值时，热关断电路就会关闭调节器。极端的结温可能由工作电流高、电路板冷却不佳或环境温度高等原因引起。保护电路包括一定的迟滞，防止器件在芯片温度降至预设限值以下之前返回正常工作状态。

100%占空比工作: 随着 V_{IN} 下降或 I_{LOAD} 上升，降压调节器会达到一个限值：即使PFET开关以100%占空比导通， V_{OUT} 仍低于预期的输出电压。此时，ADP2138平滑过渡到可使PFET开关保持100%占空比导通的模式。当输入条件改变时，器件立即重新启动PWM调节， V_{OUT} 不会过冲。

放电开关: 在某些系统中，如果负载非常小，降压调节器的输出可能会在系统进入睡眠模式后的一定时间内仍然保持较高水平。然而，如果系统在输出电压放电之前启动上电序列，系统可能会发生闩锁，或者导致器件受损。当使能引脚变为低电平或器件进入欠压闭锁/热关断状态时，ADP2139降压调节器通过集成的开关电阻(典型值100 Ω)给输出放电。

欠压闭锁: 欠压闭锁(UVLO)可以确保只有在系统输入电压高于规定阈值时才向负载输出电压。UVLO很重要，因为它只在输入电压达到或超过器件稳定工作要求的电压时才让器件上电。

结束语

低功耗降压调节器使开关DC-DC转换器设计不再神秘。ADI公司提供一系列高集成度、坚固耐用、易于使用、高性价比的降压调节器，只需极少的外部元件就能实现高效率。系统设计师可以使用数据手册应用部分提供的设计计算，或者使用ADIsimPower™设计工具。欲查看有关ADI公司降压调节器的选型指南、数据手册和应用笔记，请访问：www.analog.com/zh/power-management/products/index.html。欲了解更多信息，请联系ADI公司应用工程师。

参考文献

(Information on all ADI components can be found at www.analog.com.)

¹ www.analog.com/en/power-management/linear-regulators/products/index.html.

² www.analog.com/en/power-management/switching-regulators-integrated-fet-switches/products/index.html.

³ www.analog.com/en/power-management/switching-controllers-external-switches/products/index.html.

⁴ <http://designtools.analog.com/dtPowerWeb/dtPowerMain.aspx>

Lenk, John D. *Simplified Design of Switching Power Supplies*. Elsevier. 1996. ISBN 13: 978-0-7506-9821-4.

Marasco, K. "How to Apply Low-Dropout Regulators Successfully." *Analog Dialogue*. Volume 43, Number 3. 2009. pp. 14-17.

作者简介

Ken Marasco [ken.marasco@analog.com] 是ADI公司系统应用经理,负责便携式电源产品的技术支持,在ADI公司便携式应用小组已经工作了三年。他毕业于NYIT,持有应用物理专业学士学位,在系统和元件设计方面拥有35年的丰富经验。

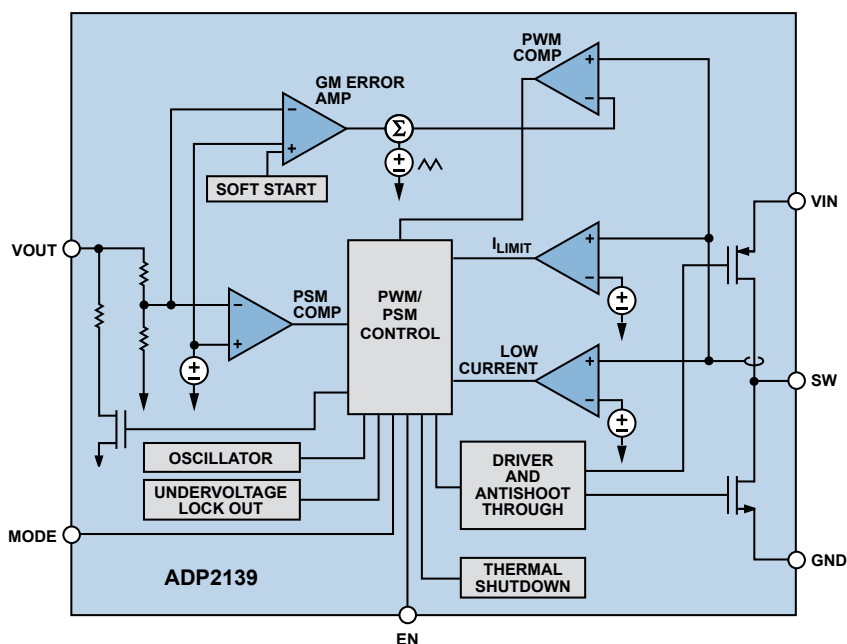


池、碱性电池和镍氢电池。提供0.8 V至3.3 V范围内的多个固定输出电压选项,负载能力为800 mA,精度为2%。内置功率开关和同步整流器可提高效率并减少外置器件数量。ADP2139(如图A所示)另外增加了一个内部放电开关。ADP2138和ADP2139采用紧凑型1 mm × 1.5 mm、6引脚WLCSP封装,额定温度范围为-40°C至+125°C,千片订量报价为0.90美元/片。

附录

3 MHz同步降压DC-DC转换器驱动800 mA负载

ADP2138和ADP2139降压DC-DC转换器针对无线手机、个人媒体播放器、数码相机和其它便携式设备应用进行了优化。二者既可以在强制脉冲宽度(PWM)模式下工作,以获得最低的纹波,也可以在PWM模式与省电模式之间自动切换,以便在轻负载下获得最高效率。2.3 V至5.5 V输入范围支持使用标准电源,包括锂电



图A. ADP2139功能框图

AD7879控制器支持在阻性触摸屏上实现手势识别

作者: Javier Calpe, Italo Medina, Alberto Carbajo, María José Martínez

对于各种消费、医疗、汽车和工业设备, 增强的低成本触控式用户界面是一个极具价值的特性。在许多消费电子应用中, 设计师偏向使用容性触摸屏, 而不愿使用阻性触摸技术, 原因是前者可以跟踪手指, 似乎能够提供更友好的用户交互体验。目前, 低成本阻性技术的应用市场包括: 只需要单点触控、至关重要的极其精确的空间分辨率、利用触控笔来实现特定功能(如亚洲语言符号识别等), 或者用户必须戴手套的场合。

虽然阻性技术传统上是用来检测屏幕上“单点触摸”的位置, 但本文提出了一个创新的“两点触摸”概念, 它利用阻性触摸屏控制器AD7879在廉价的阻性触摸屏上检测最常见的双指手势(缩放、捏合和旋转)。

阻性触摸屏的经典方法

典型的阻性触摸屏包括两个平行的氧化铟锡(ITO)导电层, 中间的间隙将两层分开(图1)。上层(Y)的边缘电极相对于下层(X)的边缘电极旋转90°。当对屏幕的一个小区域施加压力, 使这两层发生电气接触时, 就发生了“触摸”现象。如果在上层的两个电极之间施加一个直流电压, 而下层悬空, 则触摸将使下层获得与触摸点相同的电压。判断上层方向触摸坐标的方法是测量下层的电压, 以便确定触摸点处的电阻占总电阻的比值。然后交换两层的电气连接, 获得触摸点在另一个轴上的坐标。

连接直流电压的层称为“有源”层, 电流与其阻抗成反比。测量电压的层称为“无源”层, 无相关电流流经该层。发生单点触摸时, 在有源层中形成一个分压器, 无源层电压测量通过一个模数转换器读取与触摸点和负电极之间的距离成比例的电压¹。

由于成本低廉, 传统的4线阻性触摸屏深受单点触控应用的欢迎。实现阻性多点触控的技术有多种, 其中总是会用到一个矩阵布局屏幕, 但屏幕制造成本高得吓人。此外, 控制器需要许多输入和输出来测量和驱动各个屏幕带, 导致控制器成本和测量时间增加。

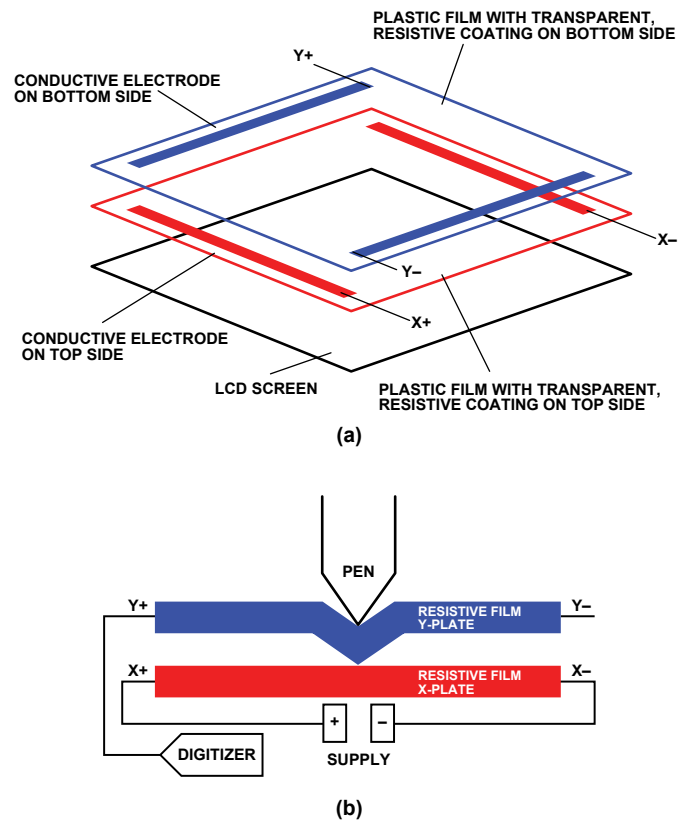


图1. (a) 阻性触摸屏的结构;
(b) 用户触摸屏幕时的电气接触

超越单点触控

虽然如此, 但通过理解并模拟该过程背后的物理原理, 我们可以从阻性触摸屏提取更多信息。当发生两点触摸时, 无源屏幕中的一段电阻加上触点的电阻与有源屏幕的导电段并联, 因此电源的负载阻抗减小, 电流增大。阻性控制器的经典方法是假设有源层中的电流恒定不变, 无源层为等电位。两点触摸时, 这些假设不再成立, 为了提取所需的信息, 需要进行更多测量。

阻性屏幕中的两点触摸检测模型如图2所示。R_{touch}为层间的接触电阻; 在现有的大多数屏幕中, 其数量级一般与两层的电阻相同。如果有一个恒定的电流I流经有源层的两端, 则有源层上的电压为:

$$V_+ - V_- = I(R_u + R_d + R_a \parallel (2R_{touch} + R_p))$$

$$= I \left(R_u + R_d + \frac{R_a (2R_{touch} + R_p)}{R_a + 2R_{touch} + R_p} \right)$$

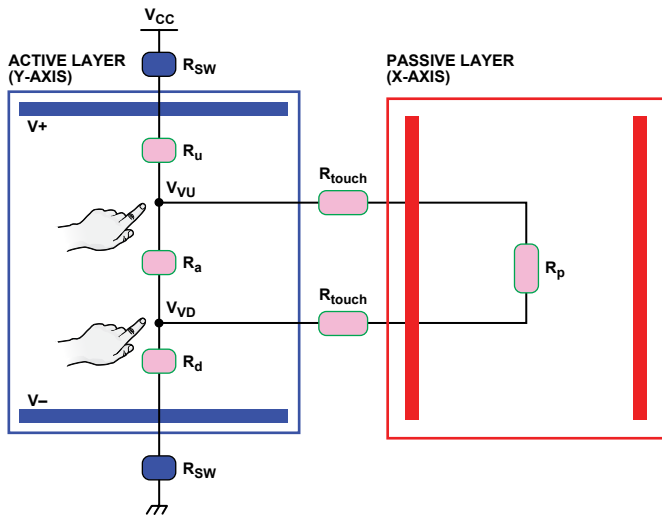


图2. 阻性屏幕两点触摸的基本模型

手势识别

以“捏合”(pinch)作为范例可以更好地描述手势识别的工作原理。捏合手势从两根分开较远的手指触摸开始，产生双重接触，使得屏幕的阻抗降低，有源层两根电极之间的电压差因此减小。随着两根手指越来越接近，并接面积减小，因而屏幕的阻抗提高，有源层两根电极之间的电压差相应地增大。

紧密捏合后，并联电阻趋于0， $R_u + R_d$ 提高到总电阻，因此电压增大到：

$$V_+ - V_- = I(R_u + R_d) = I \times R_{layer}$$

图3显示了一个沿着垂直(Y)轴捏合的例子。当手势开始时，其中一层的两根电极之间的电压恒定不变，另一层则表现出阶跃性降低，然后随着手指相互靠近而提高。

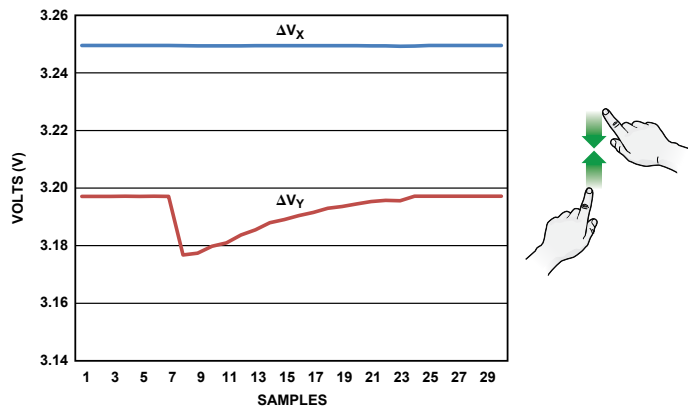


图3. 垂直捏合时的电压测量

图4显示倾斜捏合时的电压测量结果。这种情况下，两个电压均表现出阶跃性降低，然后缓慢恢复。两个恢复速率(利用各层的电阻归一化)的比值可以用来检测手势的角度。

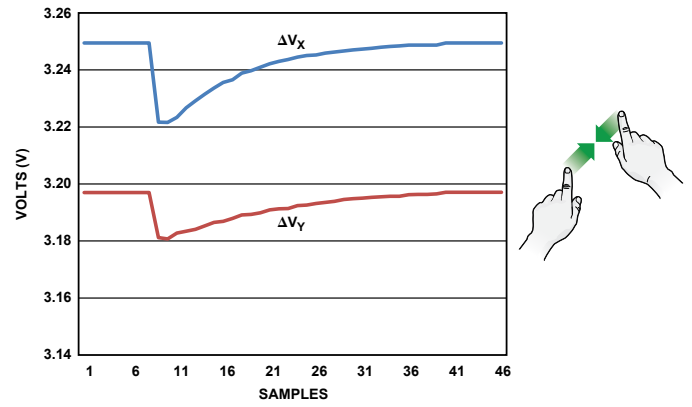


图4. 倾斜捏合时的电压测量

如果手势为缩放(手指分开)，其行为可以从上述讨论推导出来。图5显示了沿各轴及沿倾斜方向缩放时测得的两个有源层电压趋势。

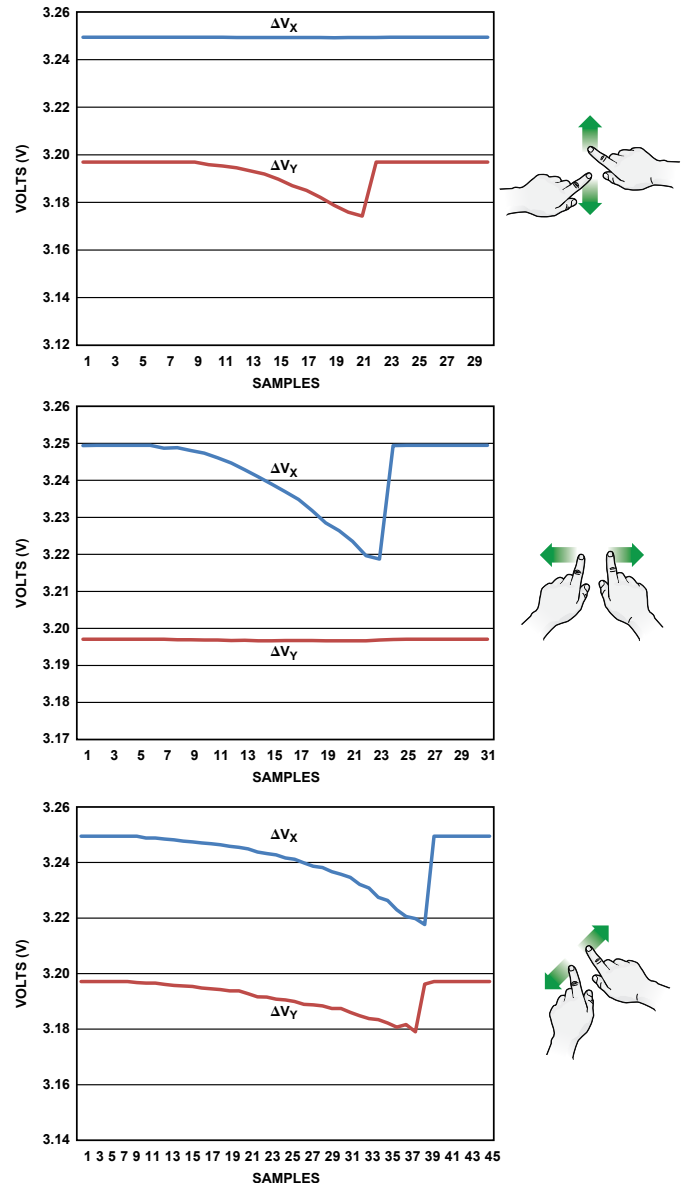


图5. 沿不同方向缩放时的电压趋势

利用AD7879检测手势

AD7879触摸屏控制器设计用于与4线式阻性触摸屏接口。除了检测触摸动作外,它还能测量温度和辅助输入端的电压。所有四种触摸测量加上温度、电池、辅助电压测量,均可以通过编程写入其片内序列器。

AD7879结合一对低成本运算放大器,可以执行上述捏合和缩放手势测量,如图6所示。

下面的步骤说明了手势识别的过程:

- 1) 在前半周期中, 将一个直流电压施加于上层(有源层), 并测量X+引脚的电压(对应于 $V_{Y+} - V_{Y-}$), 以提供与Y方向上的运动(接近还是分开)相关的信息。
- 2) 在后半周期中, 将一个直流电压施加于下层(有源层), 并测量Y+引脚的电压(对应于 $V_{X+} - V_{X-}$), 以提供与X方向上的运动(接近还是分开)相关的信息。

图6所示的电路需要为差分放大器提供保护, 防止短接到 V_{DD} 。在前半周期中, 下方放大器的输出短接到 V_{DD} 。在后半周期中, 上方放大器的输出短接到 V_{DD} 。为避免这种现象, AD7879的GPIO可以控制两个外部模拟开关, 如图7所示。

这种情况下, AD7879设置为从机转换模式, 并且仅测量半个周期。当AD7879完成转换时, 产生一个中断, 主处理器重新设置AD7879

以测量第二个半周期, 并且改变AD7879 GPIO的值。第二转换结束时, 两层的测量结果均存储在器件中。

旋转可以通过一个方向上的同时缩放和一个倾斜捏合来模拟, 因此检测旋转并不困难。挑战在于区别旋转是顺时针(CW)还是逆时针(CCW), 这无法通过上述过程来实现。为了检测旋转及其方向, 需要在两层(有源层和无源层)上进行测量, 如图8所示。图7中的电路无法满足之一要求, 图9提出了一种新的拓扑结构。

图9所示的拓扑结构实现了如下功能:

- 半周期1: 电压施加于Y层, 同时测量($V_{Y+} - V_{Y-}$)、 V_{X-} 和 V_{X+} 。每完成一个测量, AD7879就会产生一个中断, 以便处理器改变GPIO配置。
- 半周期2: 电压施加于X层, 同时测量($V_{X+} - V_{X-}$)、 V_{Y-} 和 V_{Y+} 。

图9中的电路可以测量所有需要的电压来实现全部性能, 包括: a)单点触摸位置; b)缩放、捏合、旋转手势检测和量化; c)区别顺时针与逆时针旋转。用两点触摸手势来完成单点触摸操作时, 可以估计手势的中心位置。

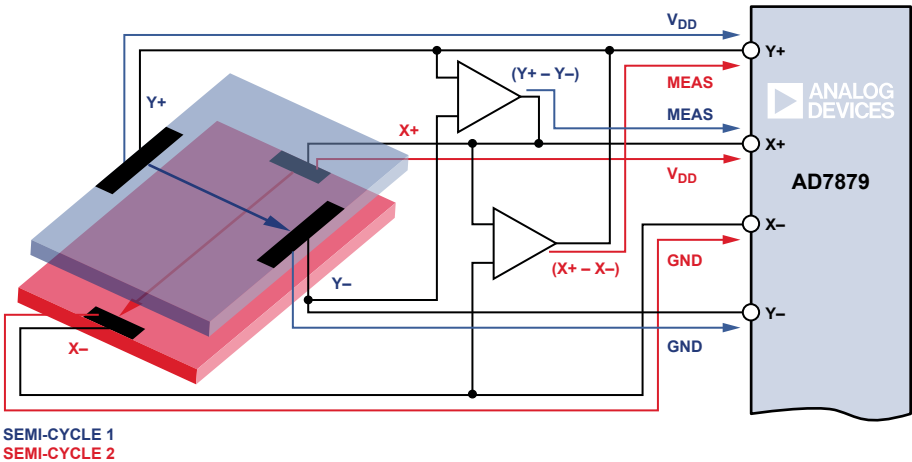


图6. 基本手势检测应用图

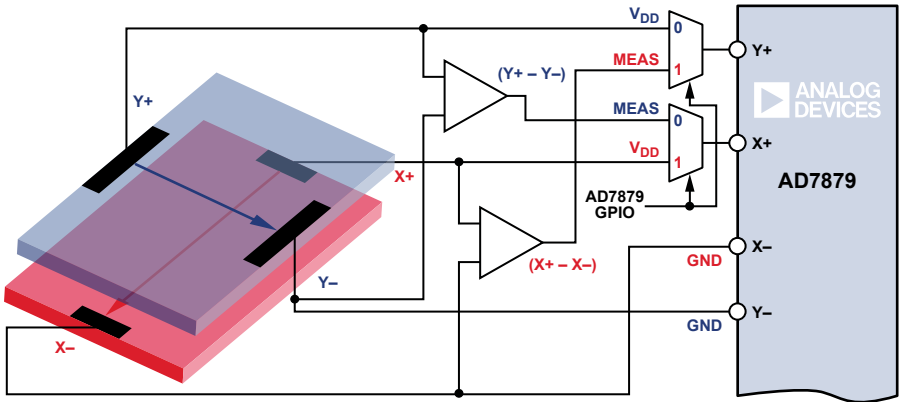


图7. 避免放大器输出短接到 V_{DD} 的应用图

实用提示

轻柔手势产生的电压变化相当微细。通过放大这种变化，可以提高系统的鲁棒性。例如，可以在屏幕的电极与AD7879的引脚之间增加一个小电阻，这将能提高有源层的压降，但单点触摸定位精度会有所下降。

另一种方法是仅在低端连接上增加一个电阻，当X层或Y层为有源

层时，仅检测X-或Y-电极。这样就可以应用一定的增益，因为直流值相当低。

ADI公司有许多放大器和多路复用器可以满足图6、图7和图9所示应用的需求。测试电路使用AD8506双通道运算放大器和ADG16xx系列模拟多路复用器；多路复用器的导通电阻很低，采用3.3 V单电源供电。

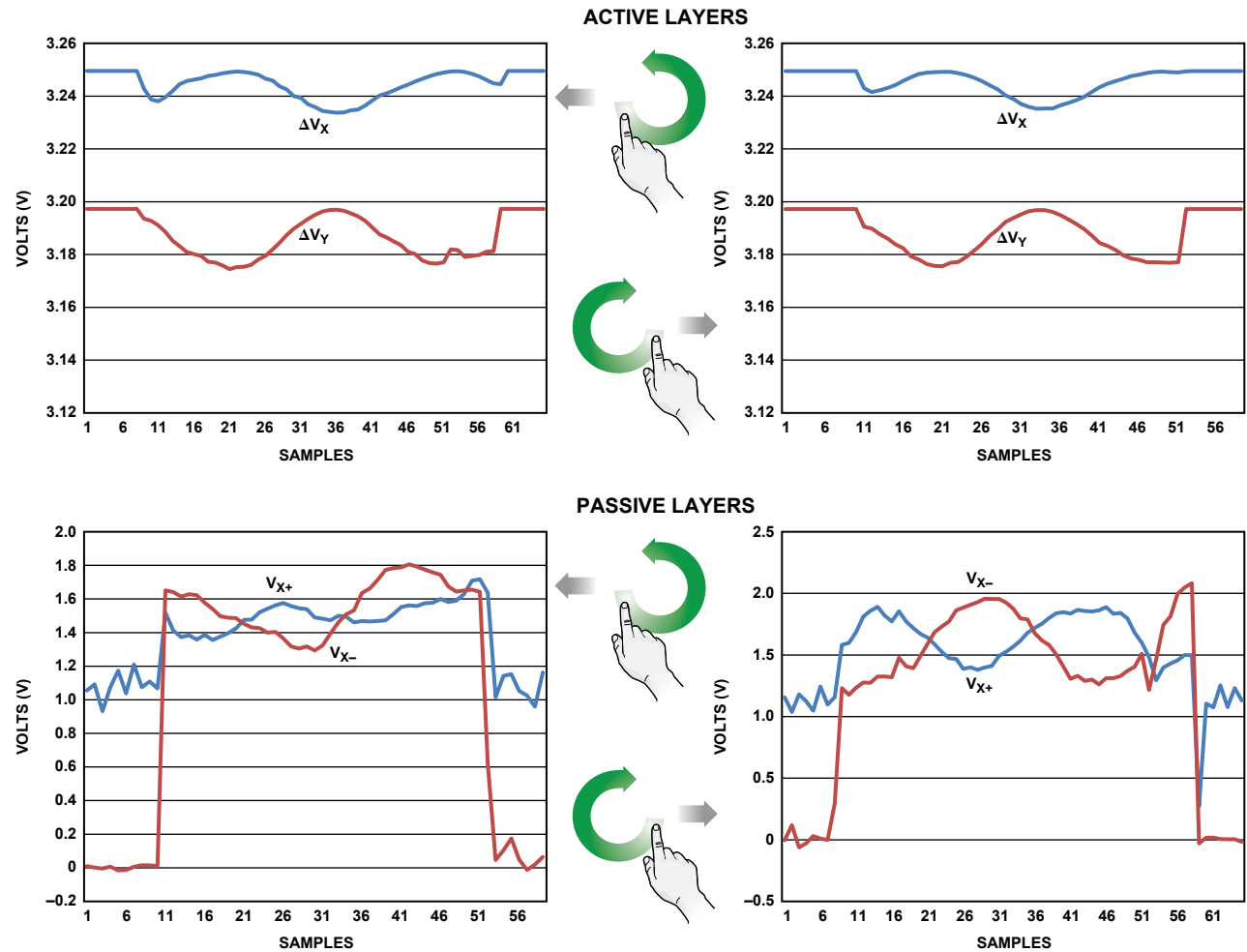


图8. 顺时针和逆时针旋转时的电压测量

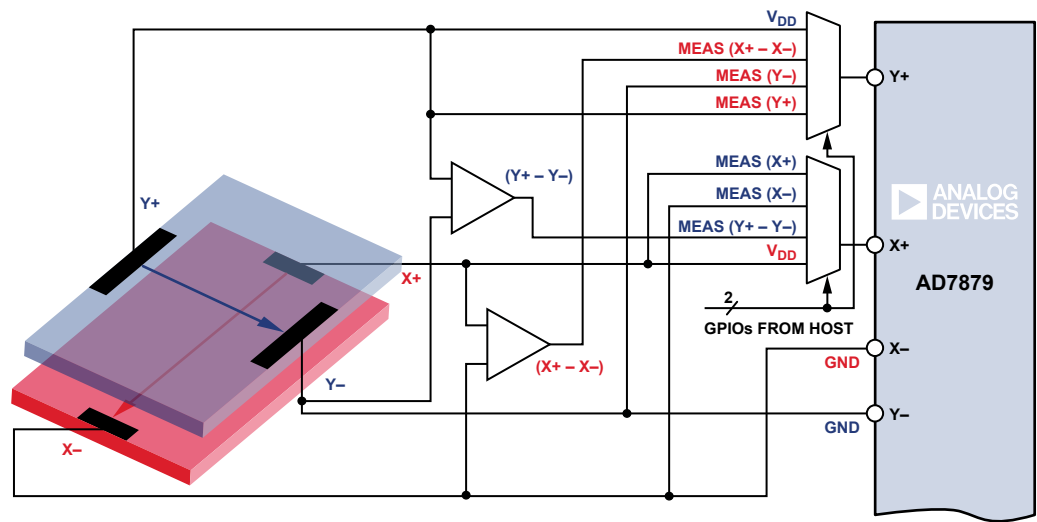


图9. 单点触摸位置和手势检测的应用图

结束语

利用AD7879控制器和极少的辅助电路，可以检测缩放、捏合和旋转。只需在有源层上进行测量，就能识别这些手势。在主处理器的控制下，利用两个GPIO测量无源层的电压，可以区别旋转方向。在该处理器中执行相当简单的算法，就能识别缩放、捏合和旋转，估计其范围、角度和方向。

感谢

本文获得了西班牙瓦伦西亚中小企业协会(IMPIVA)通过项目IMIDTF/2009/15和西班牙教育与科学部通过项目Consolider/CSD2007-00018提供的部分资助。

本文作者感谢Colin Lyden、John Cleary和Susan Pratt在讨论中提供的有益建议。

参考文献

(Information on all ADI components can be found at www.analog.com.)

[1] Finn, Gareth. “[New Touch-Screen Controllers Offer Robust Sensing for Portable Displays](#).” *Analog Dialogue*, Vol. 44, No. 2. February 2010.

http://www.analog.com/library/analogDialogue/archives/44-02/touch_screen.html.

作者简介

Javier Calpe [javier.calpe@analog.com] 分别于1989年和1993年获得西班牙瓦伦西亚大学物理学学士学位和博士学位，为该校讲师。Javier自2005年起担任ADI公司瓦伦西亚开发中心的设计中心经理。



Italo Medina [italo.medina@analog.com] 于2010年获得西班牙瓦伦西亚理工大学电子工程学士学位。Italo于2010年加入ADI公司，成为爱尔兰利默里克精密DAC部模拟设计师。



Alberto Carbajo [alberto.carbajo@analog.com] 于2000年获得西班牙瓦伦西亚理工大学电子工程学士学位，2004年获得爱尔兰科克大学(UCC)工程硕士学位。Alberto于2000年加入ADI公司，在测试与设计部门工作。目前，他的工作重点是基于IC的检测产品，包括信号处理和微控制器设计集成。



María José Martínez [maria.martinez@analog.com] 于2005年获得西班牙瓦伦西亚理工大学电信工程学士学位。她于2006年加入ADI公司，担任触摸屏产品应用工程师，重点关注CapTouch®触摸屏控制器和透镜驱动器产品。Maria目前在ADI瓦伦西亚的便携产品部门工作。



利用低功耗、单位增益差动放大器实现低成本电流源

作者: David Guo

刊登于2009年9月《模拟对话》杂志的“差动放大器构成精密电流源的核心”一文描述了如何利用单位增益差动放大器AD8276和微功耗运算放大器AD8603来实现精密电流源。图1所示为该电路针对低成本、低电流应用的简化版本。

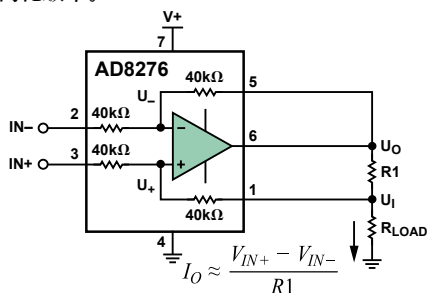


图1. 针对低成本、低电流应用的简易电流源

输出电流 I_O 约等于差分输入电压 $V_{IN+} - V_{IN-}$ 除以 $R1$ ，推导过程如下。

$$\frac{V_{IN-} - U_-}{40k} = \frac{U_- - U_O}{40k} \Rightarrow U_- = \frac{V_{IN-} + U_O}{2}$$

$$\frac{V_{IN+} - U_+}{40k} = \frac{U_+ - U_I}{40k} \Rightarrow U_+ = \frac{V_{IN+} + U_I}{2}$$

$$U_- = U_+ \Rightarrow V_{IN+} - V_{IN-} = U_O - U_I$$

因此，该差分输入电压出现在 $R1$ 两端。

$$R1 \ll 40k \Rightarrow I_O \approx I_{R1} \Rightarrow I_O \approx \frac{V_{IN+} - V_{IN-}}{R1}$$

实验设置

1. AD5750EVB(AD5750驱动器和AD5662 16位nanoDAC®)为AD8276提供双极性输入。
2. 万用表OI-857测量输入电压、输出电压和电阻。
3. $R1$ 和 R_{LOAD} 的标称值分别为280Ω和1kΩ，实测值分别为280.65Ω和997.11Ω。
4. 实测电压除以 R_{LOAD} 便得到输出电流。

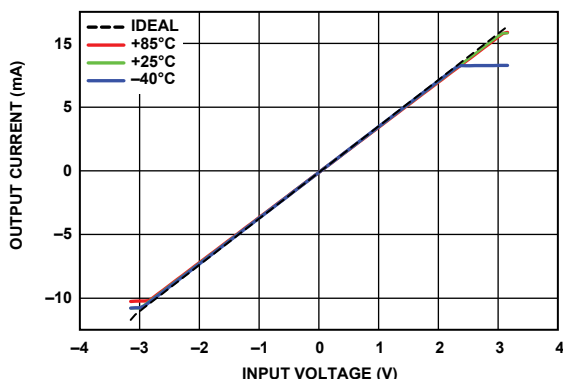


图2. 理想和实际输出电流与差分输入电压的关系

实验结果

图2显示了输出电流与输入电压的关系。X轴为差分输入电压，范围-3.2 V至+3.2 V；Y轴为输出电流。四条线分别显示了理想电流输出和-40°C、+25°C及+85°C时的实际输出。

图3显示了输出电流误差与输入电压的关系。三条线分别显示了-40°C、+25°C和+85°C时的误差。

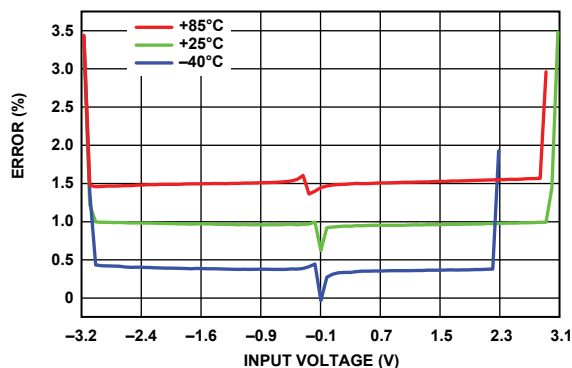


图3. 输出电流误差与输入电压的关系

实际输出电流以图4所示的AD8276短路输出电流为限。-40°C时，短路电流约为8 mA。

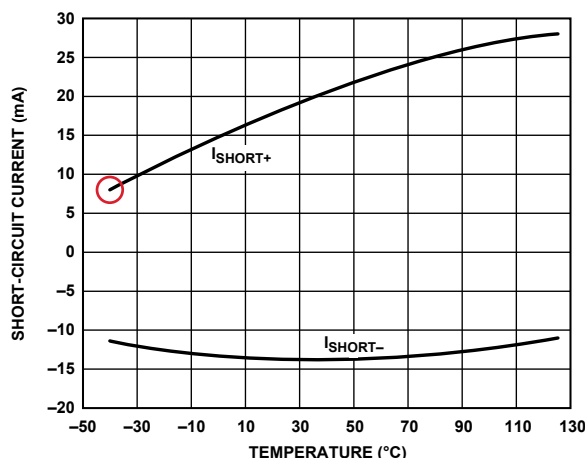


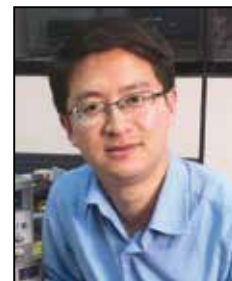
图4. AD8276短路输出电流与温度的关系

总结

去除外部升压晶体管和缓冲器并增加一个电阻，便可以利用AD8276构建一个低成本、低电流的电流源，其在-40°C至+85°C温度范围内的总误差小于约1.5%。采用±15 V电源供电时，整个温度范围内的输出电流范围约为-11 mA至+8 mA。采用+5 V单电源供电时可以构建一个单极性电流源。

作者简介

David Guo [david.guo@analog.com] 是ADI公司北京的中国支持中心的一名现场应用工程师。获得北京理工大学机电工程硕士学位后，他在长峰集团工作过2年，担任导航终端硬件工程师。他于2007年加入ADI公司。



应用工程师问答-40

恶劣工作环境中的开关和多路复用器设计考虑

作者：Michael Manning

简介

汽车、军事和航空电子应用中的恶劣工作环境对集成电路的技术要求极端苛刻，电路必须能够承受高电压和电流、极端温度和湿度、振动、辐射以及各种其他应力。为了提供安全、娱乐、远程信息处理、控制和人机界面等应用领域所需的特性和功能，系统工程师迅速采用高性能电子器件。随着精密电子器件的使用日益增加，系统也变得越来越复杂，而且更易受到电子干扰，其中包括过压、门锁状况和静电放电(ESD)事件。这些应用中采用的电子电路需要具有高可靠性和对系统故障的高耐受性，因此设计人员在选择器件时必须考虑到环境因素和器件自身限制。

此外，每个集成电路都有制造商规定的一些绝对最大额定值；设计时必须留意这些额定值，才能确保性能可靠且达到公布的技术规格。一旦超过这些绝对最大额定值，则无法保证工作参数；甚至可能导致内置ESD、过压或门锁保护失效，从而导致器件(并有可能更进一步)损坏或出现故障。

本文描述了工程师在将模拟开关和多路复用器设计到恶劣环境下所用模块中时面临的挑战，并提供了一些通用解决方案建议，以供电路设计人员用来保护容易损坏的器件。另外，文中介绍了一些新款集成开关和多路复用器，这些器件在过压保护、防门锁特性和故障保护上均有所改善，能够处理常见应力状况。

标准模拟开关架构

要完全弄清楚模拟开关上故障状况造成的影响，首先必须查看其内部结构和工作极限。

标准CMOS开关(图1)采用N和P沟道MOSFET作为开关元件、数字控制逻辑和驱动器电路。N和P沟道MOSFET以并联方式相连，允许进行双向操作，并将模拟输入电压范围可以扩展到供电轨，同时在整个信号范围内使导通电阻保持相对恒定。

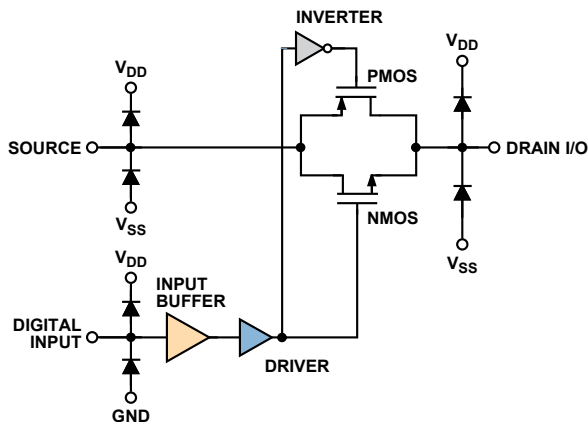


图1. 标准模拟开关电路

信号源、漏极和逻辑控制端对正负源电压都设计有箝位二极管以提供ESD保护，如图1所示。在正常工作模式下，这些二极管反向偏置，因此除非信号超过电源电压，否则不会通过电流。这些二极管的尺寸因工艺而异，不过一般都采用小型设计，以尽量减少正常工作时的漏电流。

模拟开关的控制方式如下：当栅极-源极电压为正值时，N沟道器件导通，而当该电压为负值时则关断；P沟道器件由互补信号进行切换，因此与N沟道器件同时接通。开关的接通与断开是通过在两个栅极上分别施加正负源电压来实现的。

当栅极上的电压固定时，两个晶体管的有效驱动电压随着通过开关的模拟信号极性和幅度变化而呈比例变化。图2中的虚线表示，当输入信号接近电源电压时，总有一个器件的沟道开始饱和，从而造成该器件的导通电阻急剧增加。不过，并联器件在供电轨电压附近相互补偿，因此最终得到的是完全的轨到轨开关，并且导通电阻在信号范围内保持相对恒定。

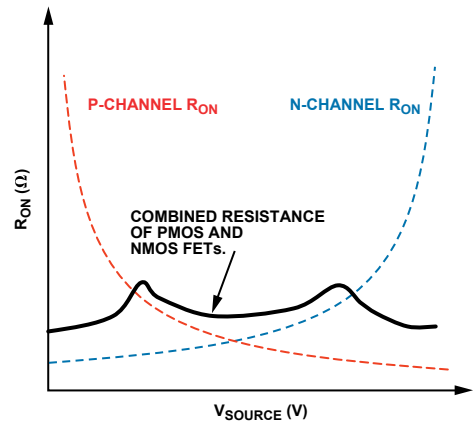


图2. 标准模拟开关 R_{ON} 图

绝对最大额定值

设计时应当注意器件数据手册中规定的开关功率要求，这样才能保证性能、操作和寿命均达到最佳。不幸的是，实际操作过程中存在电源故障、恶劣环境中的电压瞬变和系统或用户故障，因而不可能始终达到数据手册的要求。

只要模拟开关的输入电压超过电源电压，即使电源已关闭，内置ESD保护二极管变成正向偏置，允许流过大电流，这样即会超过那些额定值。正向偏置时，这些二极管导通电流并不只局限于几十毫安，一旦不对这个正向电流加以限制，就可能造成器件损坏。更为严重的是，故障导致的损坏并不限于开关，也可能影响到下游电路。

数据手册的“绝对最大额定值”部分(图3)描述了器件可以耐受的最大应力条件；请务必注意，这些只是额定值。长期在绝对最大额定值条件下工作会影响器件的可靠性。设计人员应当始终遵循良好的工程实践做法，在设计中保留余量。此处示例摘自标准开关/多路复用器数据手册。

ABSOLUTE MAXIMUM RATINGS	
$T_A = 25^{\circ}\text{C}$, unless otherwise noted.	
Table 6.	
Parameter	Rating
V_{DD} to V_{SS}	18 V
V_{DD} to GND	-0.3 V to +18 V
V_{SS} to GND	+0.3 V to -18 V
Analog Inputs ¹	$V_{SS} - 0.3\text{ V}$ to $V_{DD} + 0.3\text{ V}$ or 30 mA, whichever occurs first
Digital Inputs ¹	GND - 0.3 V to $V_{DD} + 0.3\text{ V}$ or 30 mA, whichever occurs first

¹ Overvoltages at IN, S, or D are clamped by internal diodes. Current should be limited to the maximum ratings given.

图3. 数据手册的“绝对最大额定值”部分

本例中, V_{DD} 至 V_{SS} 参数的额定值为18 V。该额定值取决于开关的制造工艺和设计架构。所有高于18 V的电压都必须与该开关完全隔离开来, 否则将会超过与该工艺相关的元件本征击穿电压, 而这可能会损坏器件并导致工作不可靠。

无论是否施加电源, 模拟开关输入端的电压上限通常都取决于ESD保护电路, 该电路可能会因发生故障情况而失效。

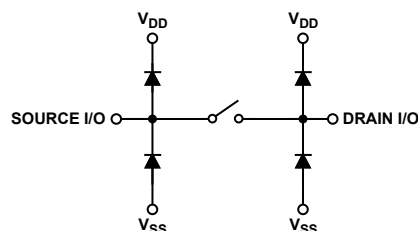


图4. 模拟开关—ESD保护二极管

模拟输入电压极值以超出 V_{DD} 和 V_{SS} 各0.3 V为限, 而数字输入电压极值以超出 V_{DD} 和GND各0.3 V为限。当模拟输入超过电源电压时, 内置ESD保护二极管变为正偏并开始导通。如“绝对最大额定值”部分所述, IN、S或D上的过压由内部二极管箝位。虽然30 mA以上的电流可以通过内部二极管且不会产生明显影响, 但是器件可靠性和寿命可能会有所下降, 且随着时间推移可能会出现电子迁移效应(即导线上金属原子逐渐发生移动)。当强电流流过金属路径时, 移动中的电子与导线上的金属原子之间会产生相互作用, 迫使金属原子随着电子移动而移动。随着时间的推移, 这可能会导致开路或短路。

在将开关设计到系统中时, 需要考虑到系统中因器件故障、用户错误或环境影响而可能出现的各种潜在故障, 这点非常重要。下一节将讨论超过标准模拟开关绝对最大额定值的故障状况是如何损坏开关或导致其工作不正常的。

常见故障状况、系统应力和保护方法

故障状况的出现原因各不相同; 表1中列出了一些最为常见的系统应力及其实际来源

表1

故障类型	故障原因
过压:	• 掉电 • 系统误动作 • 热插拔连接和断开连接 • 电源上电时序问题 • 接线错误 • 用户错误
闩锁:	• 过压状况(如上所述) • 超过工艺额定值 • SEU(单粒子翻转)
ESD	• 存放/组装 • PCB组装 • 用户操作

有些应力可能无法避免。无论应力的来源是什么, 更为重要的是如何处理其产生的影响。下文问答环节涵盖了过压、闩锁和ESD事件三种故障状况并提供了一些常见的保护方法。

过压
什么是过压状况?

当模拟或数字输入超过绝对最大额定值时, 即会出现过压状况。以下三个示例重点介绍了设计人员在使用模拟开关时应考虑到的一些常见问题。

1. 电源缺失且模拟输入端存在信号(图5)。

在某些应用中, 在模块的电源缺失时, 来自远程位置的输入信号可能依然存在。当电源缺失时, 供电轨可能会变为地, 或者一个或多个供电轨可能悬空。如果电源变为地, 输入信号可使内部二极管呈正偏, 因而开关输入端的电流将流向地, 这时如果电流未受限制, 则会损坏该二极管。

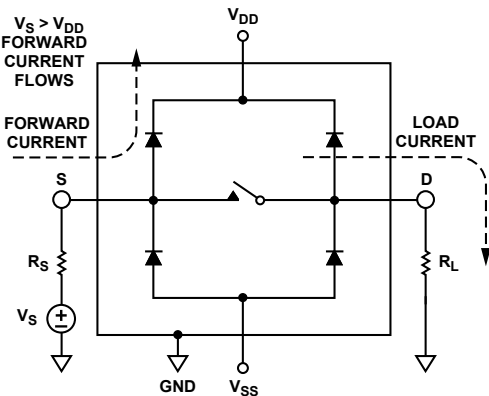


图5. 故障路径

如果掉电导致电源悬空, 输入信号可以通过内部二极管给器件供电。因此, 开关(可能还有采用其 V_{DD} 电源供电的任何其他器件)可能会上电。

2. 模拟输入端的过压状况。

当模拟信号超过电源电压(V_{DD} 和 V_{SS})时, 电源被拉至故障信号的二极管压降范围内。内部二极管转为正向偏置, 电流从输入信号流至电

源。过压信号还可流过开关并损坏下游器件。通过考虑P沟道FET的情况就可以明白这点(图6)。

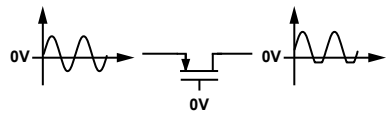


图6. FET开关

栅极-源极电压为负值时，P沟道FET才可接通。当开关栅极等于 V_{DD} 时，栅极-源极电压为正值，因此开关断开。在未加电电路中，当开关栅极等于0V或输入信号超过 V_{DD} 时，栅极-源极电压现在为负值，因此信号将流过该开关。

3. 向采用单电源供电的开关施加双极性信号。

这种情况类似于前文所述的过压状况。当输入信号降至地以下，从而导致信号输入端和地之间的二极管呈正偏并开始传导电流时，就会发生该故障。当向开关输入端施加偏置 $0V_{DC}$ 的交流信号时，对于输入波形负半周的某一部分，寄生二极管可能呈正偏。如果输入正弦波降至约 $-0.6V$ 以下，就会发生这种情况，那时二极管将导通并对输入信号进行削波，如图7所示。

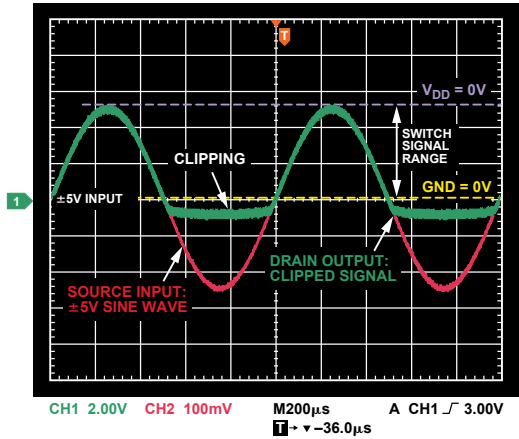


图7. 削波

处理过压状况的最佳方式是什么？

上述三个示例都是模拟输入超过电源(V_{DD} 、 V_{SS} 或GND)所导致的结果。针对这些状况的简单保护方法包括添加外部电阻、对电源添加肖特基二极管和在电源上添加阻断二极管。

限流电阻可以串联在开关通路和外部电路之间(图8)。该电阻必须足够大，以便将电流限制在约30 mA(或绝对最大额定值所规定的大小)。明显缺点是每个沟道的 R_{ON} 有所增加(ΔR_{ON})，因而最终导致总体系统误差增加。另外，对于采用多路复用器的应用，关断通道外部电路上的故障会出现在漏极处，从而导致其他沟道产生误差。

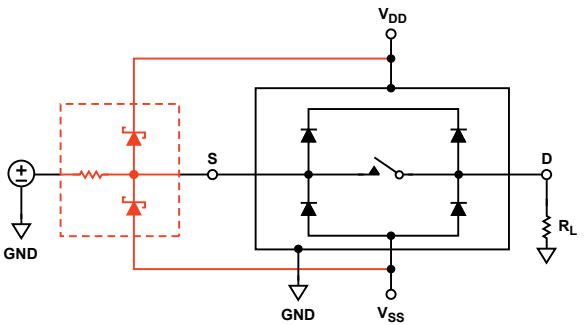


图8. 电阻二极管保护网络

肖特基二极管连接在模拟输入端和电源之间，可以提供保护，但是会造成漏电流和电容的增大。这些二极管可以防止输入信号超过电源电压0.3V至0.4V以上，从而确保内部二极管不会变成正向偏置，因而也就不会产生导通电流。藉由肖特基二极管转移电流可以起到保护器件的作用，但必须小心不要让外部器件受到过应力。

第三种保护方法需要与电源串联阻断二极管(图9)，从而阻断流过内部二极管的电流。输入端上的故障导致电源悬空，而最大正负输入信号成为电源。只要电源未超过工艺的绝对最大额定值，器件应该都可以耐受故障。这种方法的缺点是受电源上的二极管影响而导致模拟信号范围有所缩小。此外，施加于输入端的信号可能通过器件并影响下游电路。

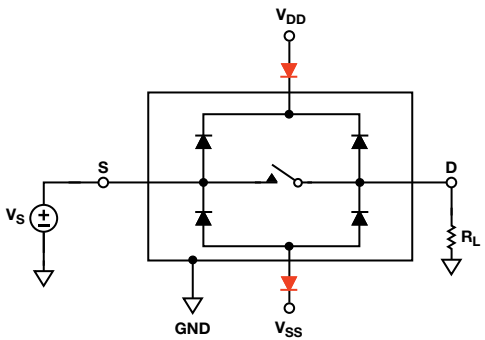


图9. 与电源串联的阻断二极管

这些保护方法虽然各有优点和缺点，但都需要外部器件、占用额外电路板空间并带来额外成本。在高通道数应用中，这点可能显得尤为突出。要消除外部保护电路，设计人员应当寻求可耐受这些故障的集成保护解决方案。ADI公司提供有多种集成有断电、过压和负信号保护功能的开关/多路复用器系列器件。

预防措施有哪些？

ADI公司的ADG4612和ADG4613具有低导通电阻和低失真性能，非常适合要求高精度的数据采集系统。导通电阻曲线在整个模拟输入范围都非常平坦，可确保拥有出色的线性度和低失真性能。

ADG4612系列器件提供断电保护、过压保护和负信号处理功能，这些功能是标准CMOS开关所无法处理的。

无电源时开关仍然处于断开状态。开关输入端呈现为高阻抗，有限的电流，就可以使开关或下游电路损坏。对于电源接通之前开关输入端可能存在模拟信号的应用，或者对于用户无法控制电源上电时序

的应用, ADG4612非常有用。在断开条件下, 高达16 V的信号电平被屏蔽。另外, 如果模拟输入信号电平比 V_{DD} 高出 V_T , 开关即会断开。

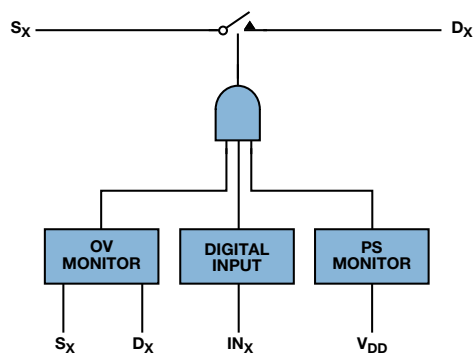


图10. ADG4612/ADG4613开关架构

图10显示了该系列器件断电保护架构的框图。该架构能够持续监测开关的源极和漏极输入, 并与电源 V_{DD} 和 V_{SS} 进行比较。在正常工作模式下, 该开关的行为与支持完全轨到轨工作模式的标准CMOS开关相同。不过, 当源极或漏极输入出现比电源高出一个阈值电压的故障状况时, 内部故障电路会检测到过压状况并将开关置于隔离模式。

ADI公司还提供多路复用器和通道保护器, 当器件上施加有($\pm 15V$)电源时可耐受+40 V/-25 V的过压状况, 而在无电源时则可耐受超过+55 V/-40 V的过压状况。这些器件专门设计用于处理断电状况导致的故障。

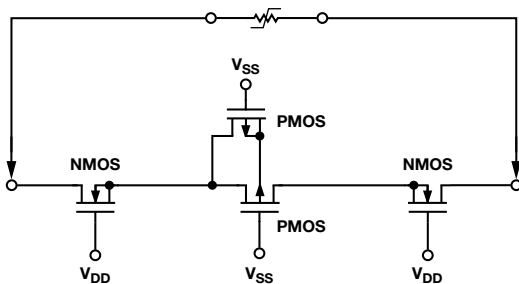


图11. 高压故障保护开关架构

这些器件由串联的N沟道、P沟道和N沟道MOSFET组成, 如图11所示。当其中一个模拟输入或输出超过电源电压时, 这些MOSFET之一即会断开, 且多路复用器输入(或输出)表现为开路, 同时输出箝位至供电轨范围内, 从而防止过压损坏多路复用器之后的任何电路。这样可以保护多路复用器、其驱动电路以及驱动多路复用器的传感器或信号源。当电源缺失(如电池断开连接或电源故障)或暂时断开连接(如机架系统)时, 所有晶体管都关断, 且电流限制在纳安级别以下。ADG508F、ADG509F和ADG528F等8:1和差分4:1多路复用器具有此功能。

单通道保护器ADG465和八通道保护器ADG467具有与这些故障保护多路复用器相同的保护架构, 但不具备开关功能。带有电源时, 通道始终处于接通状态, 但在发生故障时, 输出箝位至电源电压范围内。

闩锁

什么是闩锁状况?

闩锁可以定义为因触发寄生器件而在供电轨之间构建出低阻抗路径。闩锁发生CMOS器件中: 本征寄生器件构成PNPN SCR结构, 当两个寄生基极-发射极之一瞬态发生正向偏置时就发生闩锁(图12)。而SCR导通则导致电源之间持续短路。触发闩锁状况的后果非常严重: 在“最好”情况下, 它会导致器件出现故障, 需要上电周期来将器件恢复到正常工作模式; 在最差情况下, 如果电流未受到限制, 器件(还有电源)会受到破坏。

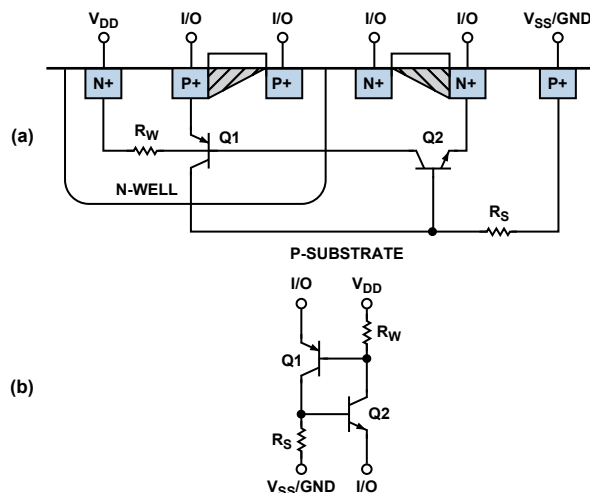


图12. 寄生SCR结果: a) 器件 b) 等效电路

前文所述的故障和过压状况都是触发闩锁状况的常见原因。如果模拟或数字输入端的信号超过电源电压, 寄生晶体管即会导通。该晶体管的集电极电流会造成第二个寄生晶体管的基极发射极上出现电压降低, 而使第二个晶体管导通, 导致电源之间出现自持续路径。图12(b)清楚地显示了Q1和Q2之间形成的SCR电路结构。

触发闩锁不需要持续很长时间。短暂的瞬变、尖峰或ESD事件可能就足以导致器件进入闩锁状态。

此外, 如果电源电压超过器件的绝对最大额定值, 则可导致内部PN结击穿并触发SCR。

第二种触发机制是当电源电压升至足以击穿一个内部PN结并向SCR注入电流。

处理闩锁状况的最佳方式是什么?

针对闩锁的保护方法包括推荐用于解决过压状况的相同保护方法。通过在信号路径中添加限流电阻、对电源添加肖特基二极管以及在电源上串联二极管(如图8和图9中所示), 这些都可帮助阻止电流流过寄生晶体管, 从而防止SCR的触发。

具有多个电源时, 开关可能还存在上电时序问题, 处理不当就可能超过其绝对最大额定值。不恰当的上电时序可导致内部二极管导通并触发闩锁。通过在电源之间连接外部肖特基二极管, 可确保当开关上施加有多个电源时, V_{DD} 始终位于这些电源的二极管压降(对于肖特基二极管, 为0.3 V)范围内, 从而防止违背最大额定值, 因而可有效防止出现SCR传导。

预防措施有哪些？

作为外部保护电路的备选方案，一些IC采用外延层工艺制造，该工艺可增加SCR结构中的衬底和N井之间的电阻。电阻增加意味着，遇到更恶劣的应力才会触发SCR，从而使器件比较不容易受到闩锁影响。ADI公司的*iCMOS*®工艺就是一个例子，该工艺催生了ADG121x、ADG141x和ADG161x开关/多路复用器系列。

对于需要防闩锁型解决方案的应用，采用沟道隔离技术的新款开关和多路复用器能够保证工作电压高达 ± 20 V的高压工业应用不会发生闩锁现象。ADG541x和ADG521x系列器件针对易于发生闩锁现象的仪器仪表、汽车应用、航空电子和其它恶劣环境而设计。该工艺在各CMOS开关的N沟道和P沟道晶体管之间放置一个绝缘氧化物层(trench)。该氧化物层在器件之间提供垂直和水平方向上的完全隔离。因此，晶体管之间的寄生PN结被消除，从而生产出完全不会发生闩锁效应的开关电路。

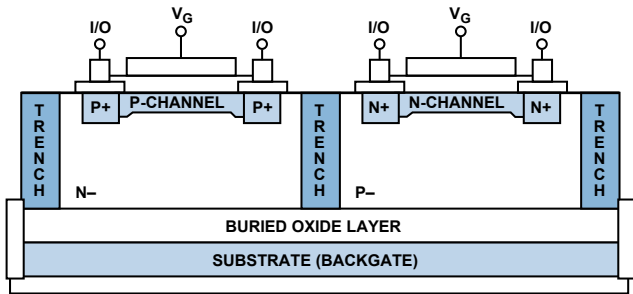


图13. 闩锁防护中的沟道隔离

行业惯例是根据在内部寄生电阻发展出足以维持闩锁条件的压降之前该过压条件下I/O引脚扇入扇出的过电流量，划分输入和输出对闩锁的敏感性。

一般认为100 mA足够。ADG5412防闩锁系列中的器件可以在1-ms脉冲上耐受 ± 500 mA而不发生失效。ADI公司的闩锁测试是根据EIA/JEDEC-78(IC闩锁测试)来执行的。

ESD—静电放电

什么是ESD事件？

通常来说，ESD是器件上一种最为常见的电压瞬变现象，具体定义为“带有不同电势差的两个物体之间发生的单次快速高电流静电电荷转移”。这种现象非常常见：当我们从地毯等绝缘表面上走过时，电荷即会不断积累，之后如果接触设备的接地部分，即会通过设备产生瞬间的高电流放电。

ESD事件产生的高压和高峰值电流会损坏IC。其对模拟开关的影响包括可靠性随时间推移而降低、开关性能下降、沟道漏电流增加或器件完全失效。

在IC生命周期的任何阶段中，无论从制造到测试，还是在搬运、OEM用户和最终用户操作过程中，都可能会发生ESD事件。为了评估IC对各种ESD事件的鲁棒性，确定了对下列仿真应力环境进行建模的电子脉冲电路：人体模型(HBM)、感应充电模型(FICDM)和机器模型(MM)。

处理ESD事件的最佳方式是什么？

在生产、组装和储存过程中，可以采用维持静电安全工作区域等ESD防护方法来避免累计任何电荷。这类环境及其中的工作人员通常可以进行仔细控制，但之后器件所用于的环境可能就无法加以控制。

模拟开关ESD保护电路通常采用在模拟及数字输入端和源极之间放置二极管的形式，而电源保护电路也是采用在源极之间放置二极管的形式，如图14所示。

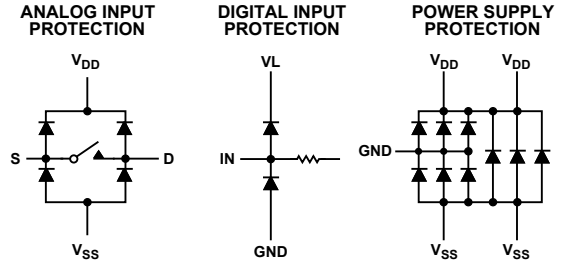


图14. 模拟开关ESD保护电路

保护二极管可以将电压瞬变箝位并将电流导向源极。这类保护器件的缺点是它们会在正常工作时向信号路径中增加电容和漏电流，而这点可能是有些应用中所不希望的。

对于需要更强ESD事件保护的应用，通常可以采用齐纳二极管、金属氧化物压敏电阻(MOV)、瞬态电压抑制器(TVS)和二极管等分立器件。不过，这些器件会在信号线路上造成电容和漏电流增加，因此可能导致信号完整性问题；这意味着设计人员需要仔细考量，并在性能和可靠性之间进行权衡。

预防措施有哪些？

ADI公司的大多数开关/多路复用器产品都满足至少 ± 2 kV的HBM水平要求，有些器件在性能方面更进一步，HBM额定值高达 ± 8 kV。ADG541x系列器件的HBM指标为 ± 8 -kV、FICDM指标为 ± 1.5 -kV和MM指标为 ± 400 -V，实现高压性能和高ESD防护性能的完美结合，是业界当之无愧的领军产品。

总结

当开关或多路复用器输入来自远程信号源时，发生故障的可能性更大。系统上电时序设计不当或系统热插拔都可能导致过压。在恶劣的电气工作环境中，若未采取保护措施，因连接欠佳或感性耦合导致的瞬变电压可能会损坏元件。此外，出现电源连接丢失而开关输入端仍然连接至模拟信号这样的电源失效时，也会发生故障。这些故障状况可能造成重大损坏，并导致高昂的维修成本。虽然可以采用多种保护设计技术来解决这些故障，但是成本和电路板空间会增加，并且通常需要对开关性能做出权衡取舍；而且即使是实施外部保护电路，也并不是始终都可以保护下游电路。而模拟开关和多路复用器通常是最容易面临各种故障条件的电子元件，因此必须了解这些器件在遇到超过绝对最大额定值的状况时的行为，这点非常重要。

一些开关/多路复用器产品(如此处提到的器件)内部集成有保护电路,让设计人员无需采用外部保护电路,从而减少了电路板设计中的元件数量和成本。在高通道数应用中,节省将更为显著。

最终,通过采用具有故障保护、过压保护、抗闩锁和高ESD额定值的开关,将可得到符合工业要求的高可靠性产品,让客户和最终用户

更为满意。

作者简介

Michael Manning [michael.manning@analog.com]

毕业于爱尔兰戈尔韦国立大学, 获得应用物理和电子工程硕士学位。他于2006年加入ADI公司, 任职于爱尔兰利默里克的开关/多路复用器部门。在此之前, Michael曾作为一名设计和应用工程师在日本和瑞典ALPS电气的汽车应用部门工作过五年。



附录

ADI公司的开关/多路复用器保护产品:

高压防闩锁型开关

产品型号	配置	开关数量	R _{ON} (Ω)	最大模拟信号范围	电荷注入 (pC)	85°C时的接通泄露 (nA)	电源电压	封装	报价(千片订量, 美元)
ADG5212	SPST/NO	4	160	V _{SS} 至V _{DD}	0.07	0.25	双电源(±15 V)、 双电源(±20 V)、 单电源(+12 V)、 单电源(+36 V)	CSP, SOP	2.18
ADG5213	SPST/NO-NC	4	160	V _{SS} 至V _{DD}	0.07	0.25	双电源(±15 V)、 双电源(±20 V)、 单电源(+12 V)、 单电源(+36 V)	CSP, SOP	2.18
ADG5236	SPST/NO-NC	2	160	V _{SS} 至V _{DD}	0.6	0.4	双电源(±15 V)、 双电源(±20 V)、 单电源(+12 V)、 单电源(+36 V)	CSP, SOP	2.26
ADG5412	SPST/NO	4	9	V _{SS} 至V _{DD}	240	2	双电源(±15 V)、 双电源(±20 V)、 单电源(+12 V)、 单电源(+36 V)	CSP, SOP	2.18
ADG5413	SPST/NO-NC	4	9	V _{SS} 至V _{DD}	240	2	双电源(±15 V)、 双电源(±20 V)、 单电源(+12 V)、 单电源(+36 V)	CSP, SOP	2.18
ADG5433	SPST/NO-NC	3	12.5	V _{SS} 至V _{DD}	130	4	双电源(±15 V)、 双电源(±20 V)、 单电源(+12 V)、 单电源(+36 V)	CSP, SOP	2.15
ADG5434	SPST/NO-NC	4	12.5	V _{SS} 至V _{DD}	130	4	双电源(±15 V)、 双电源(±20 V)、 单电源(+12 V)、 单电源(+36 V)	SOP	3.04
ADG5436	SPST/NO-NC	2	9	V _{SS} 至V _{DD}	0.6	2	双电源(±15 V)、 双电源(±20 V)、 单电源(+12 V)、 单电源(+36 V)	CSP, SOP	2.26

高压防门锁型多路复用器

产品型号	配置	R_{ON} (Ω)	最大模拟 信号范围	电荷注入 (pC)	接通电容 (pF)	85°C时的 接通泄 露(nA)	电源电压	封装	报价 (1000至 4999片 订量, 美元)
ADG5204	(4:1) $\times$ 2	160	V_{SS} 至 V_{DD}	0.6	30	0.5	双电源(± 15 V)、 双电源(± 20 V)、 单电源(+12 V)、 单电源(+36 V)	CSP, SOP	2.26
ADG5408	(8:1) $\times$ 1	14.5	V_{SS} 至 V_{DD}	115	133	4	双电源(± 15 V)、 双电源(± 20 V)、 单电源(+12 V)、 单电源(+36 V)	CSP, SOP	2.41
ADG5409	(4:1) $\times$ 2	12.5	V_{SS} 至 V_{DD}	115	81	4	双电源(± 15 V)、 双电源(± 20 V)、 单电源(+12 V)、 单电源(+36 V)	CSP, SOP	2.41
ADG5404	(4:1) $\times$ 1	9	V_{SS} 至 V_{DD}	220	132	2	双电源(± 15 V)、 双电源(± 20 V)、 单电源(+12 V)、 单电源(+36 V)	CSP, SOP	2.26

低电压故障保护多路复用器开关

产品型号	配置	开关数量	最大模拟 信号范围	故障响应时间 (ns)	故障恢复时间 (μ s)	-3 dB带宽 (MHz)	封装	报价 (千片订量, 美元)
ADG4612	SPST/NO	4	-5.5 V至 V_{DD}	295	1.2	293	SOP	1.84
ADG4613	SPT/NO-NC	4	-5.5 V至 V_{DD}	295	1.2	294	CSP, SOP	1.84

高电压故障保护多路复用器开关

产品型号	配置	R_{ON} (Ω)	最大模拟信号 范围	$t_{Transition}$ (ns)	电源电压(V)	功耗(mW)	封装	报价 (1000至4999 片订量, 美元)
ADG438F	(8:1) $\times$ 1	400	$V_{SS} + 1.2$ V至 $V_{DD} - 0.8$ V	170	双电源(± 15 V)	2.6	DIP, SOIC	3.68
ADG439F	(4:1) $\times$ 2	400	$V_{SS} + 1.2$ V至 $V_{DD} - 0.8$ V	170	双电源(± 15 V)	2.6	DIP, SOIC	3.68
ADG508F	(8:1) $\times$ 1	300	$V_{SS} + 3$ V至 $V_{DD} - 1.5$ V	200	双电源(± 12 V)、 双电源(± 15 V)	3	DIP, SOIC	3.31
ADG509F	(4:1) $\times$ 2	300	$V_{SS} + 3$ V至 $V_{DD} - 1.5$ V	200	双电源(± 12 V)、 双电源(± 15 V)	3	DIP, SOIC	3.31
ADG528F	(8:1) $\times$ 1	300	$V_{SS} + 3$ V至 $V_{DD} - 1.5$ V	200	双电源(± 12 V)、 双电源(± 15 V)	3	DIP, LCC	3.91

高电压通道保护器

产品型号	配置	开关数量	R_{ON} (Ω)	最大正电源(V)	最大负电源(V)	封装	报价 (千片订量, 美元)
ADG465	通道保护器	1	80	20	20	SOIC, SOT	0.84
ADG467	通道保护器	8	62	20	20	SOIC, SOP	2.40

高分辨率温度测量

作者: Moshe Gerstenhaber和Michael O'Sullivan

热电偶放大器AD8494内置一个片内温度传感器,一般用于冷结补偿,将热电偶输入端接地,该器件便可用作一个独立的摄氏温度计。在这种配置中,放大器在片内仪表放大器的输出引脚与参考引脚(一般接地)之间产生5 mV/°C的输出电压。这种方法有一个缺点,当测量较窄范围的温度时,系统分辨率不佳。考虑这一情况:采用5 V单电源供电的10位ADC具有4.88 mV/LSB的分辨率。这意味着,图1所示的系统具有约1°C/LSB的分辨率。如果目标温度范围较窄,例如20°C,则输出改变幅度为100 mV,ADC的可用动态范围仅有1/50得到利用。

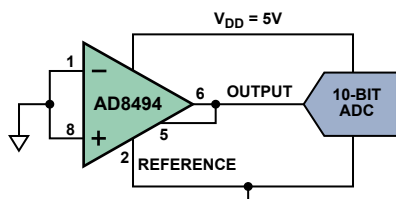


图1. 简单温度计

图2所示的电路能够解决这一问题。同上述配置一样,放大器在仪表放大器的输出引脚与参考引脚之间产生5 mV/°C的输出电压。然而,现在参考引脚由运算放大器AD8538(配置为单位增益跟随器)驱动,因此5 mV/°C电压出现在R1两端。流经R1的电流也会流经R2,从而在该串联组合两端产生一个温度相关的电压,其大小为 $(R1 + R2)/R1$ 乘以R1两端的电压。利用图中所示的值,可以得出输出电压以 $20 \times 5 \text{ mV/°C} = 100 \text{ mV/°C}$ 的幅度改变,因此20°C温度变化将产生2 V的输出电压变化。新系统的分辨率为0.05°C/LSB,比原电路提高20倍。AD8538缓冲该电阻网络,以低阻抗驱动参考引脚,从而保持良好的共模抑制性能和增益精度。

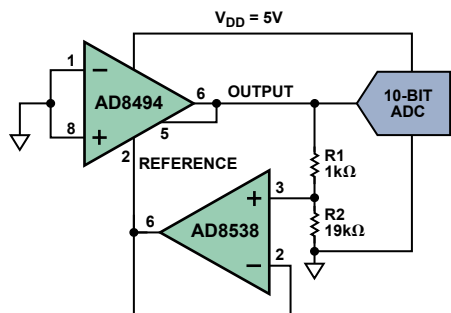


图2. 高分辨率温度测量

必须确保系统灵敏度与所需的温度范围匹配。例如,25°C时的输出电压为2.5 V,输出电压的变化范围为0.5 V至4.5 V,则系统可以精确测量5°C至45°C范围的温度。

图3所示电路能够提供更高的灵敏度和可定制的温度范围。R3和

R4构成电阻分压器,用于模拟所需的热电偶电压来调整放大器,以便在所需的温度时将输出电压设为0。如果V_{DD}噪声较高,可以利用精密基准电压源和分压器电路来提供更安静、更精确的失调调整。如图所示,该电路在25°C时的输出电压约为0.05 V,灵敏度为100 mV/°C(0.05°C/LSB分辨率),测量范围约为25°C至75°C。

AD8494的初始失调误差为±1°C至±3°C,用户必须进行失调校准,以便改善绝对精度。

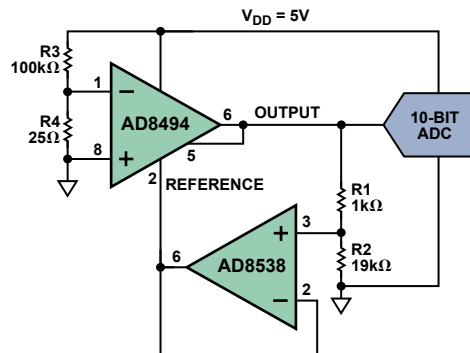


图3. 具有失调调整功能的更高分辨率温度测量

作者简介

Moshe Gerstenhaber [moshe.gerstenhaber@analog.com] 现为ADI公司研究员(Fellow)。他于1978年加入ADI,数年间先后担任过制造、产品工程及设计方面的多种高级职务。Moshe目前是集成放大器产品部门的设计经理。他在放大器设计领域做出了重大贡献,特别是极高精度专用放大器,如仪表放大器和差动放大器等。



Michael O'Sullivan [michael-a.osullivan@analog.com] 于2004年加入ADI公司。他目前是集成放大器产品部门的产品和测试工程经理,负责支持仪表放大器和差动放大器等极高精度专用放大器的产品特性测试和发布。加入ADI公司之前,Mike曾作为产品工程师在半导体领域工作超过14年。

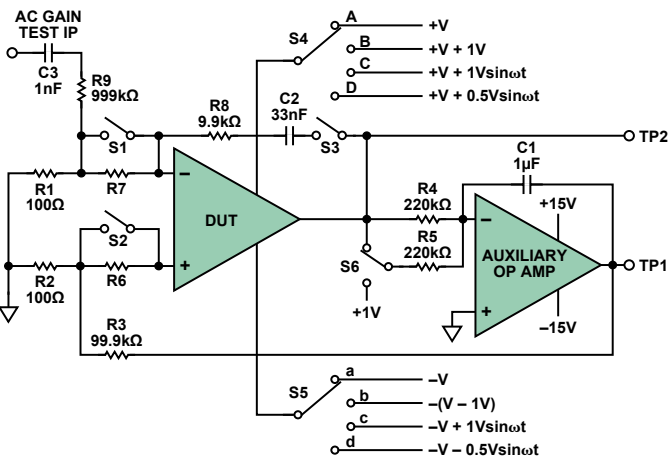


运算放大器的简易测量

作者: James M Bryant

运算放大器是差分输入、单端输出的极高增益放大器,常用于高精度模拟电路,因此必须精确测量其性能。但在开环测量中,其开环增益可能高达 10^7 或更高,而拾取、杂散电流或塞贝克(热电偶)效应可能会在放大器输入端产生非常小的电压,这样误差将难以避免。

通过使用伺服环路,可以大大简化测量过程,强制放大器输入调零,使得待测放大器能够测量自身的误差。图1显示了一个运用该原理的多功能电路,它利用一个辅助运放作为积分器,来建立一个具有极高直流开环增益的稳定环路。开关为执行下面所述的各种测试提供了便利。



SWITCH POSITIONS

FIGURE	S1	S2	S3	S4	S5	S6
2	1	1	0	A	a	0
3	0/1	0/1	0	A	a	0
4	1	1	0	A	a	0/1
5	1	1	0	A	a	0
6	1	1	0	A/B	a/b	0
7	1	1	0	A/B	a/b	0
8	1	1	1	C	c	0
9	1	1	1	D	d	0

图1. 基本运算放大器测量电路

图1所示电路能够将大部分测量误差降至最低,支持精确测量大量直流和少量交流参数。附加的“辅助”运算放大器无需具有比待测运算放大器更好的性能,其直流开环增益最好能达到 10^6 或更高。如果待测器件(DUT)的失调电压可能超过几mV,则辅助运放应采用 ± 15 V电源供电(如果DUT的输入失调电压可能超过10 mV,则需要减小99.9 k Ω 电阻R3的阻值。)

DUT的电源电压+V和-V幅度相等、极性相反。总电源电压理所当然为 $2 \times V$ 。该电路使用对称电源,即使“单电源”运放也是如此,因为系统的地以电源的中间电压为参考。

作为积分器的辅助放大器在直流时配置为开环(最高增益),但其输入电阻和反馈电容将其带宽限制为几Hz。这意味着,DUT输出端的直流电压被辅助放大器以最高增益放大,并通过一个1000:1衰减器施加于DUT的同相输入端。负反馈将DUT输出驱动至地电位。(事实上,实际电压是辅助放大器的失调电压,更精确地说是该失调电压加上辅助放大器的偏置电流在100 k Ω 电阻上引起的压降,但它非

常接近地电位,因此无关紧要,特别是考虑到测量期间此点的电压变化不大可能超过几mV)。

测试点TP1上的电压是施加于DUT输入端的校正电压(与误差在幅度上相等)的1000倍,约为数十mV或更大,因此可以相当轻松地进行测量。

理想运算放大器的失调电压(V_{os})为0,即当两个输入端连在一起并保持中间电源电压时,输出电压同样为中间电源电压。现实中的运算放大器则具有几微伏到几毫伏不等的失调电压,因此必须将此范围内的电压施加于输入端,使输出处于中间电位。

图2给出了最基本测试——失调电压测量的配置。当TP1上的电压为DUT失调电压的1000倍时,DUT输出电压处于地电位。

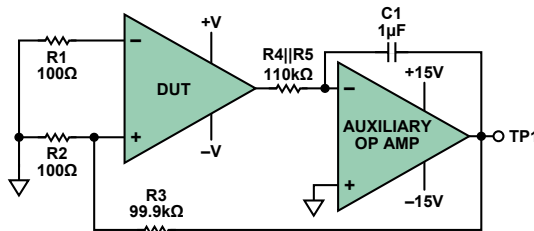


图2. 失调电压测量

理想运算放大器具有无限大的输入阻抗,无电流流入其输入端。但在现实中,会有少量“偏置”电流流入反相和同相输入端(分别为 I_{b-} 和 I_{b+}),它们会在高阻抗电路中引起显著的失调电压。根据运算放大器类型的不同,这种偏置电流可能为几fA($1 \text{ fA} = 10^{-15} \text{ A}$,每隔几微秒流过一个电子)至几nA;在某些超快速运算放大器中,甚至达到1 - 2 μA 。图3显示如何测量这些电流。

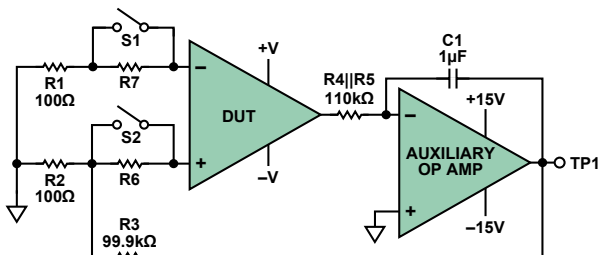


图3. 失调和偏置电流测量

该电路与图2的失调电压电路基本相同,只是DUT输入端增加了两个串联电阻R6和R7。这些电阻可以通过开关S1和S2短路。当两个开关均闭合时,该电路与图2完全相同。当S1断开时,反相输入端的偏置电流流入 R_6 ,电压差增加到失调电压上。通过测量TP1的电压变化($=1000 I_{b-} \times R_6$),可以计算出 I_{b-} 。同样,当S1闭合且S2断开时,可以测量 I_{b+} 。如果先在S1和S2均闭合时测量TP1的电压,然后在S1和S2均断开时再次测量TP1的电压,则通过该电压的变化可以测算出“输入失调电流” I_{os} ,即 I_{b+} 与 I_{b-} 之差。R6和R7的阻值取决于要测量的电流大小。

如果 I_{b-} 的值在5 pA左右或者更低,则会用到大电阻,使用该电路将非常困难,可能需要使用其它技术,牵涉到 I_{b-} 给低泄漏电容(用于代替 R_6)充电的速率。

当S1和S2闭合时, I_{os} 仍会流入100 Ω 电阻,导致 V_{os} 误差,但在计算

时通常可以忽略它, 除非 I_{os} 足够大, 产生的误差大于实测 V_{os} 的1%。

运算放大器的开环直流增益可能非常高, 10^7 以上的增益也并非罕见, 但250,000到2,000,000的增益更为常见。直流增益的测量方法是通过S6切换DUT输出端与1 V基准电压之间的R5, 迫使DUT的输出改变一定的量(图4中为1 V, 但如果器件采用足够大的电源供电, 可以规定为10 V)。如果R5处于+1 V, 若要使辅助放大器的输入保持在0附近不变, DUT输出必须变为-1 V。

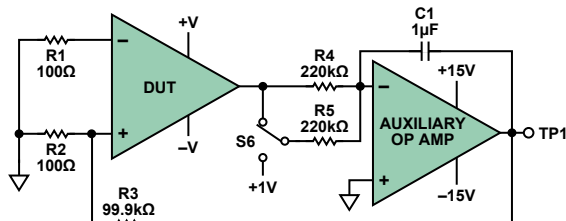


图4. 直流增益测量

TP1的电压变化衰减1000:1后输入DUT, 导致输出改变1 V, 由此很容易计算增益($= 1000 \times 1 \text{ V}/\text{TP1}$)。

为了测量开环交流增益, 需要在DUT输入端注入一个所需频率的小交流信号, 并测量相应的输出信号(图5中的TP2)。完成后, 辅助放大器继续使DUT输出端的平均直流电平保持稳定。

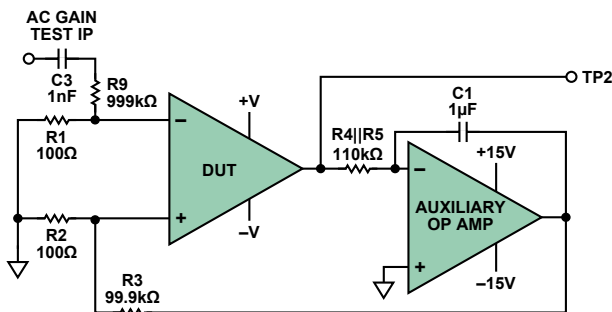


图5. 交流增益测量

图5中, 交流信号通过10,000:1的衰减器施加于DUT输入端。对于开环增益可能接近直流值的低频测量, 必须使用如此大的衰减值。(例如, 在增益为1,000,000的频率时, 1 V rms信号会将100 μV 施加于放大器输入端, 放大器则试图提供100 V rms输出, 导致放大器饱和。)因此, 交流测量的频率一般是几百Hz到开环增益降至1时的频率; 在需要低频增益数据时, 应非常小心地利用较低的输入幅度进行测量。所示的简单衰减器只能在100 kHz以下的频率工作, 即使小心处理了杂散电容也不能超过该频率。如果涉及到更高的频率, 则需要使用更复杂的电路。

运算放大器的共模抑制比(CMRR)指共模电压变化导致的失调电压视在变化与所施加的共模电压变化之比。在DC时, 它一般在80 dB至120 dB之间, 但在高频时会降低。

测试电路非常适合测量CMRR(图6)。它不是将共模电压施加于DUT输入端, 以免低电平效应破坏测量, 而是改变电源电压(相对于输入的同方向, 即共模方向), 电路其余部分则保持不变。

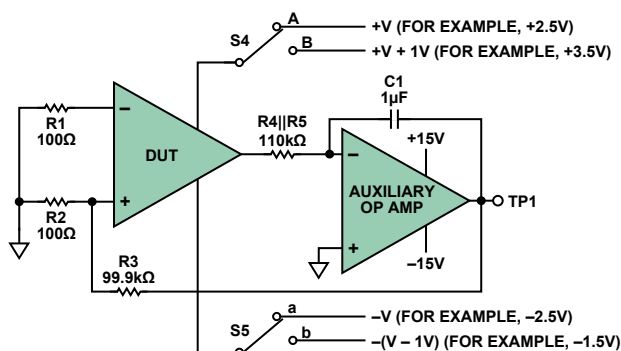


图6. 直流CMRR测量

在图6所示电路中, 在TP1测量失调电压, 电源电压为 $\pm V$ (本例中为+2.5 V和-2.5 V), 并且两个电源电压再次上移+1 V(至+3.5 V和-1.5 V)。失调电压的变化对应于1 V的共模电压变化, 因此直流CMRR为失调电压与1 V之比。

CMRR衡量失调电压相对于共模电压的变化, 总电源电压则保持不变。电源抑制比(PSRR)则相反, 它是指失调电压的变化与总电源电压的变化之比, 共模电压保持中间电源电压不变(图7)。

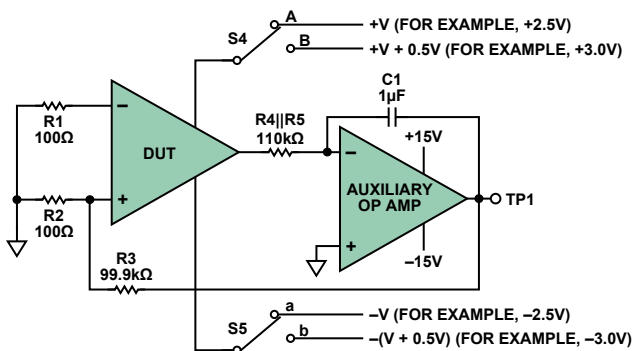


图7. 直流PSRR测量

所用的电路完全相同, 不同之处在于总电源电压发生改变, 而共模电平保持不变。本例中, 电源电压从+2.5 V和-2.5 V切换到+3 V和-3 V, 总电源电压从5 V变到6 V。共模电压仍然保持中间电源电压。计算方法也相同($1000 \times \text{TP1}/1 \text{ V}$)。

为了测量交流CMRR和PSRR, 需要用交流电压来调制电源电压, 如图8和图9所示。DUT继续在直流开环下工作, 但确切的增益由交流负反馈决定(图中为100倍)。

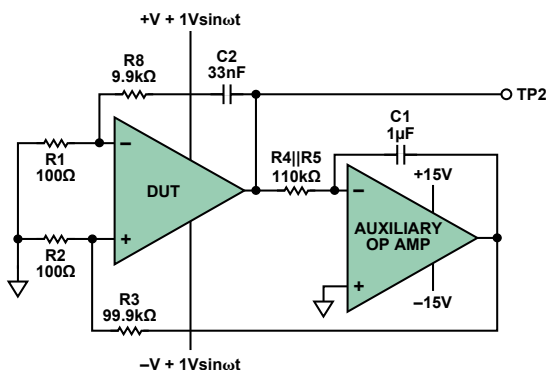


图8. 交流CMRR测量

为了测量交流CMRR, 利用幅度为1 V峰值的交流电压调制DUT的正负电源。两个电源的调制同相, 因此实际的电源电压为稳定的直流电压, 但共模电压是2V峰峰值的正弦波, 导致DUT输出包括一个在TP2测量的交流电压。

如果TP2的交流电压具有 x V峰值的幅度($2x$ V峰峰值), 则折合到DUT输入端(即放大100倍交流增益之前)的CMRR为 $x/100$ V, 并且CMRR为该值与1 V峰值的比值。

交流PSRR的测量方法是将交流电压施加于相位相差 180° 的正负电源, 从而调制电源电压的幅度(本例中同样是1 V峰值、2 V峰峰值), 而共模电压仍然保持稳定的直流电压。计算方法与上一参数的计算方法非常相似。

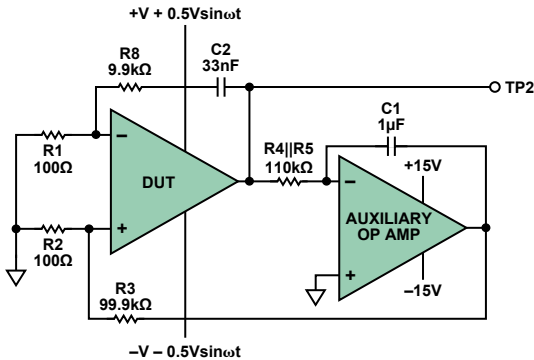


图9. 交流PSRR测量

总结

当然, 运算放大器还有许多其它参数可能需要测量, 而且还有多种其它方法可以测量上述参数, 但正如本文所示, 最基本的直流和交流参数可以利用易于构建、易于理解、毫无问题的简单基本电路进行可靠测量。

作者简介

James Bryant [james@jbryant.eu]从1982年起担任ADI欧洲地区的应用经理, 拥有利兹大学物理与哲学学位。他还是注册工程师(C.Eng.)、欧洲注册工程师(Eur.Eng.)、电机工程师协会会员(MIIEE)以及对外广播新闻处(FBIS)会员。除了热情钻研工程学外, 他还是一名无线电爱好者, 他的呼叫代号是G4CLF。



Analog Dialogue

本期介绍

- 2 编者寄语：新产品简介
- 3 PLL的电源管理设计
- 7 深入了解digiPOT规格与架构，提升交流性能
- 11 借助差分接口改善射频收发器设计性能
- 16 在系统中成功运用DC-DC升压稳压器
- 19 系统演示平台有助于加快原型开发和评估
- 22 简单的环境光传感器电路

所有ADI产品数据手册都可在www.analog.com/zh网站查到, 只需在搜索框中输入产品型号即可。

本期介绍

PLL的电源管理设计

锁相环(PLL)通常用于提供无线电接收机和发射机中的本振(LO)功能, 也可用于时钟信号分配和降噪, 以及用作高速模数转换器和数模转换器的时钟源。随着PLL噪声的降低, 电源噪声的影响逐渐凸显, 某些情况下甚至会限制噪声性能。本文讨论基本的PLL以及PLL各构建模块的电源管理要求。详情见第3页。

深入了解digiPOT规格与架构, 提升交流性能

数字电位计通常用于方便地调整传感器、电源、或其他需要校准器件的输出。数字设置可以避免与机械电位计相关的问题, 比如物理尺寸、机械磨损、游标调定、电阻漂移以及环境效应敏感性, 还可以消除因需要实体接近导致的布局不灵活问题。详情见第7页。

借助差分接口改善射频收发器设计性能

传统的中频和射频收发器采用50 Ω 单端接口, 其互连电路全部具有匹配的输入和输出阻抗。在现代收发器设计中, 虽然差分接口可以提供更好的性能, 但实施时设计师需要处理阻抗匹配、共模电压匹配以及复杂的增益计算等问题。本文将提供一些帮助。详情见第11页。

在系统中成功运用DC-DC升压稳压器

电池供电系统通常将电池串联叠置以实现更高的电压, 但由于空间不足, 此技术未必总是可行。开关转换器使用电感的磁场来交替地存储电能, 并以不同电压释放至负载。因为损耗很低, 所以是个不错的高效选择。本文介绍的升压转换器可提供更高的电压。详情见第16页。

系统演示平台有助于加快原型开发和评估

系统设计可能较复杂, 但如果解决方案的各环节可以进行原型制作并快速演示, 就可以简化过程, 减少设计人员面临的风险。利用系统演示平台(SDP), 系统设计师可以重复使用核心元件, 在最终系统实施前评估并演示各设计环节。详情见第19页。

简单的环境光传感器电路

人们越来越多地认为环境光是一种能源, 可用于驱动心率监控器、浴室灯具、远程天气传感器和其他低功耗器件。对于能量采集系统, 最关键的是精确测量环境光的能力。本设计思路将描述一种简单的低成本电路, 可以根据环境光的强度按一定比例提供电压。详情见第22页。

Dan Sheingold [dan.sheingold@analog.com]

Scott Wayne [scott.wayne@analog.com]

7月	
± 2 g、双轴、PWM输出加速度计	ADXL212
± 5 g、双轴、175°C工作范围加速度计	ADXL206
双通道、12位170 MSPS/210 MSPS/250 MSPS ADC	AD9613
双通道、14位170 MSPS/210 MSPS/250 MSPS ADC	AD9643
立体声音频、扬声器/耳机放大器编解码器	ADAU1373
3 MHz、800 mA、DC-DC降压驱动转换器	ADP2147
6 MHz、500 mA、DC-DC降压驱动转换器	ADP2126/ADP2127
四通道、16位、电压/电流输出DAC	AD5755
内置ADC的6通道LNA/PGA/AAF模拟前端	AD8283
集成两个800 mA降压稳压器和两个300 mA LDO的微型电源管理单元	ADP5033
1550 MHz至2650 MHz正交调制器	ADRF6703
4:1、高压、防门锁型多路复用器	ADG5204
双通道中频接收机	AD6643
中频分集接收机	AD6649
数字交叉点、4.25 Gbps、40 $\times$ 40开关	ADN4605
高端电源逻辑电平控制开关	ADP194
12位、165 MHz HDMI发送器	ADV7511W
8月	
双通道、3 A、20 V降压稳压器	ADP2323
高压、防门锁型双通道SPDT开关	ADG5236
集成总线侧DC-DC转换器的隔离式CAN收发器	ADM3053
集成总线侧LDO的隔离式CAN收发器	ADM3052
9月	
1 W、700 MHz至1000 MHz驱动放大器	ADL5605
1 W、1800 MHz至2700 MHz驱动放大器	ADL5606
双通道、轨到轨仪表放大器	AD8426
双通道、RRIO、OVP运算放大器	ADA4096-2
单通道/双通道低噪声运算放大器	ADA4897-1/ADA4896-2
内置D类扬声器和无电容耳机驱动器的音频系统	SSM2804
DC-DC降压控制器	ADP1878/ADP1879
rms-to-dc转换器	AD8436
四通道、12位、电流输出DAC, 提供HART连接	AD5737
四通道、12位、电压/电流输出DAC	AD5735
8通道、18位、同步采样ADC DAS	AD7609
直流至6 GHz、包络和均方根检波器	ADL5511
三通道、差分、宽带视频驱动器	AD8141/AD8142
集成两个1200 mA降压稳压器和两个300 mA LDO的微型电源管理单元	ADP5034
2300 MHz至2900 MHz平衡混频器	ADL5363
700 MHz至2800 MHz双平衡混频器	ADL5811
700 MHz至2800 MHz双通道、双平衡混频器	ADL5812
4:1差分、高压、防门锁型多路复用器	ADG5209
8:1、高压、防门锁型多路复用器	ADG5208
双端口、3 GHz、Xpressview™、HDMI接收机	ADV7619
带有HDMI发射机的MIPI/DSI接收机	ADV7533
双通道、可调输出、300 mA驱动稳压器	ADP223/ADP225
双通道、固定输出、300 mA驱动稳压器	ADP222/ADP224
三轴、数字、FFT分析振动传感器	ADIS16228
三/四通道SPDT、高压、防门锁型开关	ADG5233/ADG5234
小数N分频/整数N分频PLL频率合成器	ADF4150
RS-485、500 kbps/16 Mbps、5 kV隔离收发器	ADM2682E/ADM2687E
100 MHz至4000 MHz数字控制VGA	ADL5240/ADL5243

Analog Dialogue

模拟对话杂志(www.analog.com/zh/analogdialogue)是ADI公司于1967年创办的技术杂志, 至今已经连续出版45年, 主要讨论有关模拟信号、数字信号和混合信号处理产品、应用、技术和技巧。模拟对话杂志提供两种版本: 在线版每月发行一期; 印刷版每年发行四期, 印刷版和电子版作为对在线版中技术文章的定期回顾和汇集。在线版的内容包括: 技术文章; 近期应用笔记、新产品简介、预发布产品、在线研讨会和教程、已发表文章等及时信息; 以及“集锦”栏目, 其中包括从ADI网站(www.analog.com/zh)获得重要相关信息的通用链接网址。感兴趣的读者也可以至Analog Dialogue档案库www.analog.com/library/analogdialogue/archives.html查阅自1967年第1卷第1期创刊至今的每期存档, 包括三期纪念特刊。如需订阅, 请访问www.analog.com/library/analogdialogue/subscribe.html。欢迎提出您的宝贵意见: Facebook: www.facebook.com/analogdialogue; 模拟对话: analogdialogue.blogspot.com; 电子邮件: dialogue.editor@analog.com, 编辑Dan Sheingold, [dan.sheingold@analog.com]或出版人兼总编辑Scott Wayne, [scott.wayne@analog.com]。

PLL的电源管理设计

作者：Austin Harney和Grzegorz Wawrzola

摘要

锁相环(PLL)是现代通信系统的基本构建模块。PLL通常用在无线电接收机或发射机中,主要提供“本振”(LO)功能;也可用于时钟信号分配和降噪,而且越来越多地用作高采样速率模数或数模转换的时钟源。

由于每一代PLL的噪声性能都在改善,因此电源噪声的影响变得越来越明显,某些情况下甚至可限制噪声性能。

本文讨论图1所示的基本PLL方案,并考察每个构建模块的电源管理要求。

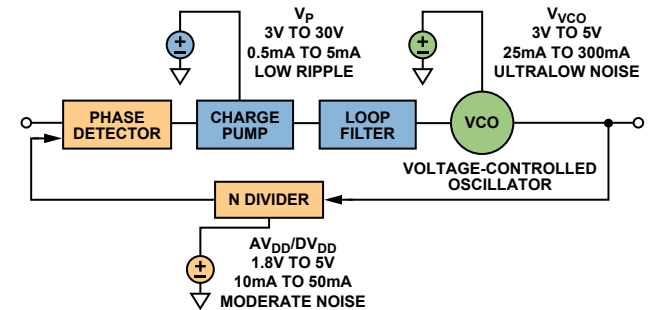


图1. 显示各种电源管理要求的基本锁相环

PLL中,反馈控制环路驱动电压控制振荡器(VCO),使振荡器频率(或相位)精确跟踪所施加基准频率的倍数。许多优秀的参考文献(例如Best的锁相环¹⁾解释了PLL的数学分析;ADI的ADIsimPLL™等仿真工具则对了解环路传递函数和计算很有帮助。下面让我们依次考察一下PLL构建模块。

VCO和VCO推压

电压控制振荡器将来自鉴相器的误差电压转换成输出频率。器件“增益”定义为 K_{VCO} ,通常以MHz/V表示。电压控制可变电容二极管(变容二极管)常用于调节VCO内的频率。VCO的增益通常足以提供充分的频率覆盖范围,但仍不足以降低相位噪声,因为任何变容二极管噪声都会被放大 K_{VCO} 倍,进而增加输出相位噪声。

多频段集成VCO的出现,例如用于频率合成器ADF4350的集成VCO,可避免在 K_{VCO} 与频率覆盖范围间进行取舍,使PLL设计人员可以使用包含数个中等增益VCO的IC以及智能频段切换程序,根据已编程的输出频率选择适当的频段。这种频段分割提供了宽广的总体范围和较低噪声。

除了需要从输入电压变化转换至输出频率变化(K_{VCO})外,电源波动也会给输出频率变化带来干扰成分。VCO对电源波动的灵敏度定义为VCO推压($K_{pushing}$),通常是所需 K_{VCO} 的一小部分。例如, $K_{pushing}$ 通常是 K_{VCO} 的5%至20%。因此,对于高增益VCO,推压效应增大,VCO电源的噪声贡献就更加举足轻重。

VCO推压的测量方法如下:向VTUNE引脚施加直流调谐电压,改变

电源电压并测量频率变化。推压系数是频率变化与电压变化之比,如表1所示,使用的是ADF4350 PLL。

表1. ADF4350 VCO推压测量

VCO 频段 (MHz)	V_{tune} (V)	$V_{VCO} = 3\text{ V}$ 时的 f_1 (MHz)	$V_{VCO} = 3.3\text{ V}$ 时的 f_2 (MHz)	$K_{pushing} = \Delta f / \Delta V$ (MHz/V)
2200	2.5	2233.446	2233.061	1.28
3300	2.5	3331.112	3331.799	2.3
4400	2.5	4462.577	4464.242	5.55

参考文献2中提到了另一种方法:将低频方波直流耦合至电源内,同时观察VCO频谱任一侧上的频移键控(FSK)调制峰值(图2)。峰值间频率偏差除以方波幅度,便得出VCO推压系数。该测量方法比静态直流测试更精确,因为消除了与直流输入电压变化相关的任何热效应。图2显示ADF4350 VCO输出在3.3 GHz、对标称3.3 V电源施加10 kHz、0.6 V p-p方波时的频谱分析仪曲线图。对于1.62 MHz/0.6 V或2.7 MHz/V的推压系数,最终偏差为3326.51 MHz – 3324.89 MHz = 1.62 MHz。该结果可与表1中的静态测量值2.3 MHz/V比较。

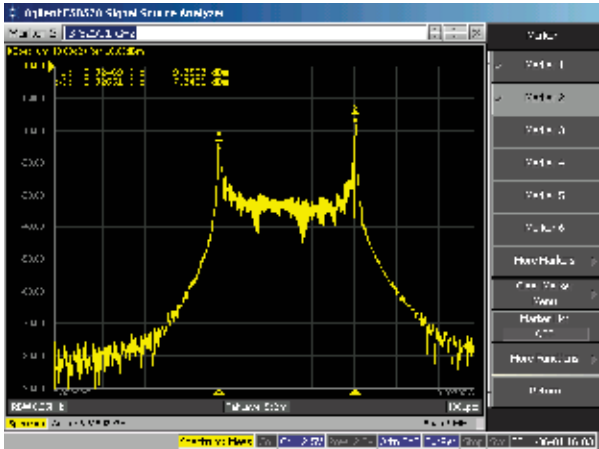


图2. ADF4350 VCO通过10 kHz、0.6 V p-p方波响应电源调制的频谱分析仪曲线图

在PLL系统中,较高的VCO推压意味着VCO电源噪声的增加倍数更大。为尽可能降低对VCO相位噪声的影响,需要低噪声电源。

参考文献3和参考文献4提供了不同低压差调节器(LDO)如何影响PLL相位噪声的示例。例如,文献中对ADP3334和ADP150 LDO为ADF4350供电时的性能进行了比较。ADP3334调节器的集成均方根噪声为27 μ V(40多年来,从10 Hz至100 kHz)。该结果可与ADF4350评估板上使用的LDO ADP150的9 μ V比较。图3中可以看出已测量PLL相位噪声频谱密度的差异。测量使用4.4 GHz VCO频率进行,其中VCO推压为最大值(表1),因此属于最差情况结果。ADP150调节器噪声足够低,因此对VCO噪声的贡献可以忽略不计,使用两节(假定“无噪声”)AA电池重复测量可确认这一点。

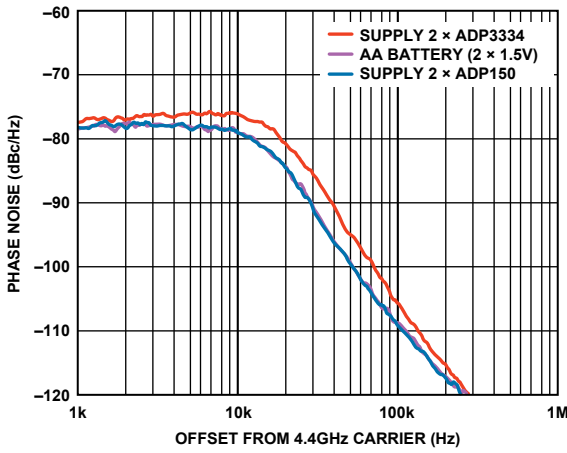


图3. 使用ADP3334和ADP150 LDO对(AA电池)供电时, ADF4350在4.4 GHz下的相位噪声比较

图3强调了低噪声电源对于ADF4350的重要性, 但对电源或LDO的噪声该如何要求呢?

与VCO噪声类似, LDO的相位噪声贡献可以看成加性成分 $\Phi_{LDO}(t)$, 如图4所示。再次使用VCO超额相位表达式得到:

$$\Phi_{LDO}(t) = K_{pushing} \int V_{LDO}(t) dt$$

或者在频域中为:

$$\Phi_{LDO}(f) = \frac{K_{pushing} v_{LDO}(f)}{f}$$

其中 $v_{LDO}(f)$ 是LDO的电压噪声频谱密度。

1 Hz带宽内的单边带电源频谱密度 $S\Phi(f)$ 由下式得出:

$$S\Phi(f) = \Phi_{LDO}^2(f)/2$$

以dB表示时, 用于计算电源噪声引起的相位噪声贡献的公式如下:

$$\begin{aligned} L_{LDO} &= 10 \log \left[\frac{(K_{pushing} \times v_{LDO}(f))^2}{2 \times f^2} \right] \\ L_{(LDO)} &= 20 \log \left[\frac{K_{pushing} \times v_{LDO}(f)}{\sqrt{2} \times f} \right] \end{aligned} \quad (1)$$

其中 $L_{(LDO)}$ 是失调为 f 时, 调节器对VCO相位噪声(以dBc/Hz表示)的噪声贡献; $K_{pushing}$ 是VCO推压系数, 以Hz/V表示; $v_{LDO}(f)$ 是给定频率偏移下的噪声频谱密度, 以V/ $\sqrt{\text{Hz}}$ 表示。

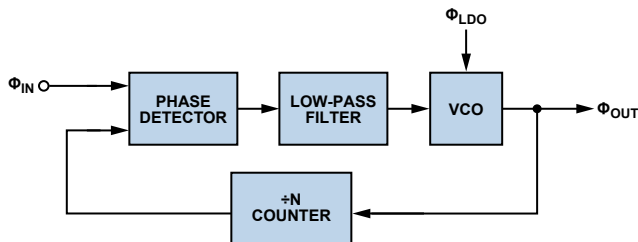


图4. 小信号加性VCO电源噪声模型

在自由模式VCO中, 总噪声为 L_{LDO} 的方和根(rss)值加VCO噪声。以dB表示则为:

$$L_{TOTAL} = 10 \log \left[\log^{-1} \left(\frac{L_{LDO}}{10} \right) + \log^{-1} \left(\frac{L_{VCO}}{10} \right) \right]$$

例如, 试考虑推压系数为10 MHz/V、在100 kHz偏移下测得相位噪声为-116 dBc/Hz的VCO; 要在100 kHz下不降低VCO噪声性能, 所需的电源噪声频谱密度是多少? 电源噪声和VCO噪声作为方和根添加, 因此电源噪声应比VCO噪声至少低6 dB, 以便将噪声贡献降至最低。所以 L_{LDO} 应小于-122 dBc/Hz。使用公式1,

$$\log^{-1} \left(-\frac{122}{20} \right) = \frac{10 \text{ MHz/V} \times v_{LDO}(f)}{\sqrt{2} \times 100 \text{ kHz}}$$

求解 $v_{LDO}(f)$,

$$\text{在 } 100 \text{ kHz 偏移下, } v_{LDO}(f) = 11.2 \text{ nV}/\sqrt{\text{Hz}}.$$

给定偏移下的LDO噪声频谱密度通常可通过LDO数据手册的典型性能曲线读取。

当VCO连接在负反馈PLL内时, LDO噪声以类似于VCO噪声的方式通过PLL环路滤波器进行高通滤波。因此, 上述公式仅适用于大于PLL环路带宽的频率偏移。在PLL环路带宽内, PLL可成功跟踪并滤除LDO噪声, 从而降低其噪声贡献。

LDO滤波

要改善LDO噪声, 通常有两种选择: 使用具有更少噪声的LDO, 或者对LDO输出进行后置滤波。当无滤波器的噪声要求超过经济型LDO的能力时, 滤波选项可能是不错的选择。简单的LC π 滤波器通常足以将带外LDO噪声降低20 dB(图5)。



图5. 用于衰减LDO噪声的LC π 滤波器

选择器件时需要非常小心。典型电感为微亨利范围内(使用铁氧体磁芯), 因此需要考虑电感数据手册中指定的饱和电流(I_{SAT}), 作为电感下降10%时的直流电平。VCO消耗的电流应小于 I_{SAT} 。有效串联电阻(ESR)也是一个问题, 因为它会造成滤波器两端的IR压降。对于消耗300 mA直流电流的微波VCO, 需要ESR小于0.33 Ω 的电感, 以产生小于100 mV的IR压降。较低的非零ESR还可抑制滤波器响应并改善LDO稳定性。为此, 选择具有极低寄生ESR的电容并添加专用串联电阻可能较为实际。上述方案可使用可下载的器件评估器(如NI Multisim™)在SPICE中轻松实现仿真。

电荷泵和滤波器

电荷泵将鉴相器误差电压转换为电流脉冲, 并通过PLL环路滤波器进行积分和平滑处理。电荷泵通常可在最多低于其电源电压(V_P) 0.5 V的电压下工作。例如, 如果最大电荷泵电源为5.5 V, 那么电荷泵只能在最高5 V输出电压下工作。如果VCO需要更高的调谐电压, 则通常需要有源滤波器。有关实际

PLL的有用信息和参考设计, 请参见[电路笔记CN-0174](#)⁵, 处理高压的方式请参见“[利用高压VCO设计高性能锁相环](#)”⁶, 该文章发表于《模拟对话》第43卷第4期(2009)。有源滤波器的替代方案是使用PLL和针对更高电压设计的电荷泵, 例如[ADF4150HV](#)。ADF4150HV可使用高达30 V的电荷泵电压工作, 从而在许多情况中省去了有源滤波器。

电荷泵的低功耗使其看似颇具吸引力, 可使用升压转换器从较低的电源电压产生高电荷泵电压, 然而与此类DC-DC转换器相关的开关频率纹波可能在VCO的输出端产生干扰杂音。高PLL杂散可能造成发射机发射屏蔽测试失败, 或者降低接收机系统内的灵敏度和带外阻塞性能。为帮助指导转换器纹波的规格, 使用图6的测量设置针对各种PLL环路带宽获得全面电源抑制曲线图与频率的关系。

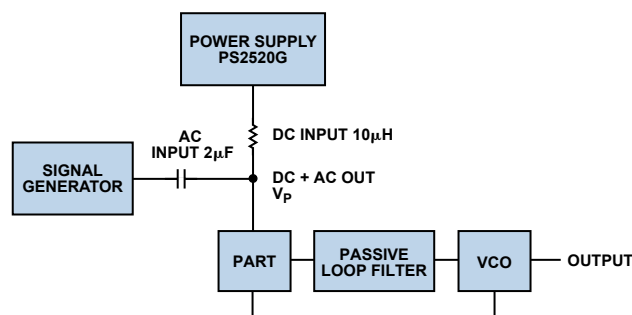


图6. 测量电荷泵电源抑制的设置

17.4 mV (-22 dBm)的纹波信号经交流耦合至电源电压, 并在频率范围内进行扫描。在每一频率下测量杂散水平, 并根据-22 dBm输入与杂散输出电平间的差异(以dB表示)计算PSR。留在适当位置的0.1 μF和1 nF电荷泵电源去耦电容为耦合信号提供一定衰减, 因此发生器处的信号电平增加, 直至在各频率点下引脚上直接测得17.4 mV。结果如图7所示。

在PLL环路带宽内, 随着频率增加, 电源抑制最初变差。随着频率接近PLL环路带宽, 纹波频率以类似于基准噪声的方式衰减, PSR改善。该曲线图显示, 需要具有较高开关频率(理想情况下大于1 MHz)的升压转换器, 以便尽可能降低开关杂散。另外, PLL环路带宽应尽可能降至最低。

开关速度为1.3 MHz时, [ADP1613](#)就是一款合适的升压转换器。如果将PLL环路带宽设置为10 kHz, PSR可能达到大约90 dB; 环路带宽为80 kHz时, PSR为50 dB。首先解决PLL杂散水平要求后, 可以回头决定升压转换器输出所需的纹波电平。例如, 如果PLL需要小于-80 dBm的杂散, 且PSR为50 dB, 则电荷泵电源输入端的纹波功率需小于-30 dBm, 即20 mV p-p。如果在电荷泵电源引脚附近放置足够的去耦电容, 上述水平的纹波电压可使用纹波滤波器轻松实现。例如, 100 nF去耦电容在1.3 MHz时可提供20 dB以上的纹波衰减。应小心使用具有适当电压额定值的电容; 例如, 如果升压转换器产生18 V电源, 应使用具有20 V或更高额定值的电容。

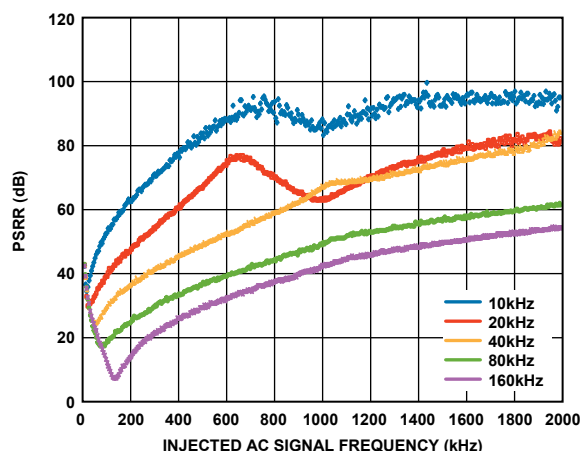


图7. ADF4150HV电荷泵电源抑制曲线图

使用[基于Excel的设计工具ADP161x](#)可以简化升压转换器和纹波滤波器的设计。图8显示用于5 V输入至20 V输出设计的用户输入。为将转换器级输出端的电压纹波降至最低, 该设计选择噪声滤波器选项, 并将V_{OUT}纹波场设定为最小值。高压电荷泵的功耗为2 mA(最大值), 因此I_{OUT}为10 mA以提供裕量。该设计使用20 kHz的PLL环路带宽, 通过[ADF4150HV评估板](#)进行测试。根据图7, 可能获得约70 dB的PSR。由于PSR极佳, 此设置未在VCO输出端呈现明显的开关杂散(<-110 dBm), 即使是在省去噪声滤波器时。



图8. ADP1613升压转换器Excel设计工具

作为最终实验, 将高压电荷泵的PSR与有源滤波器(目前用于产生高VCO调谐电压的最常见拓扑结构)进行比较。为执行测量, 使用无源环路滤波器将幅度为1 V p-p的交流信号注入ADF4150HV的电荷泵电源(V_P), 与图6的测量设置相同。然后以有源滤波器代替相等带宽的无源滤波器, 重复相同的测量。所用的有源滤波器为CPA_PPFFBP1型, 如ADIsimPLL所述(图9)。

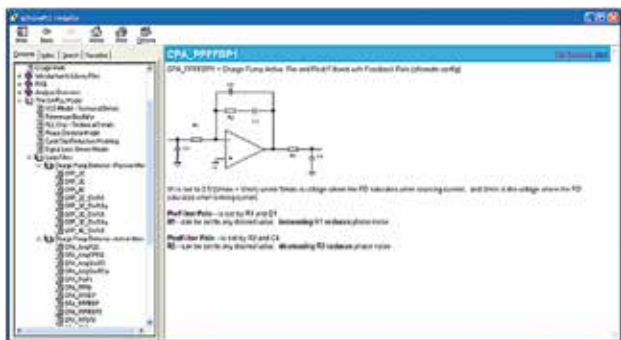


图9. ADIsimPLL中CPA_PPFFBP1滤波器设计的屏幕视图

为提供公平的比较,电荷泵和运算放大器电源引脚上的去耦相同,即10 μ F、10 nF和10 pF电容并联。测量结果显示于图10中:与有源滤波器相比,高压电荷泵的开关杂散水平降低了40 dB至45 dB。利用高压电荷泵改善的杂散水平部分可解释为通过有源滤波器看到的环路滤波器衰减减小,其中注入的纹波在第一极点之后,而在无源滤波器中注入的纹波位于输入端。

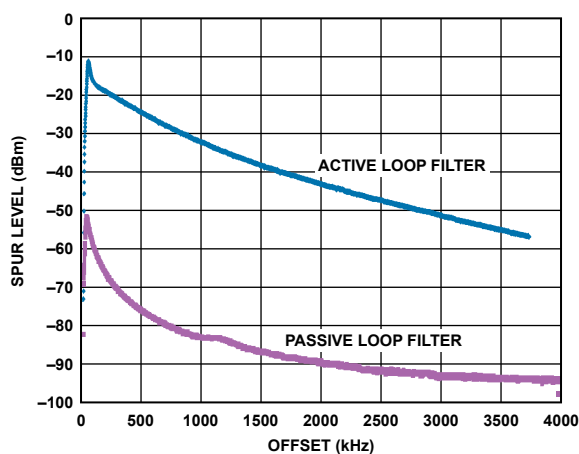


图10. 有源环路滤波器与高压无源滤波器的电源纹波电平

最后一点:图1所示的第三电源电轨(分压器电源, AV_{DD}/DV_{DD})与VCO和电荷泵电源相比具有较宽松的电源要求,因为PLL (AV_{DD})的RF部分通常是具有稳定带隙参考偏置电压的双极性ECL逻辑级,所以相对不受电源影响。另外,数字CMOS模块(DV_{DD})本质上对电源噪声具有更强的抵抗力。因此,建议选择能够满足此电轨电压和电流要求的中等性能LDO,并在所有电源引脚附近充分去耦;通常100 nF和10 pF并联就够了。

结束语

以上已讨论主要PLL模块的电源管理要求,并针对VCO和电荷泵电源推算出规格。ADI公司为电源管理和PLL IC提供多种设计支持工具,包括参考电路和解决方案,还有各种仿真工具,如ADIsimPLL和ADIsimPower。了解电源噪声和纹波对PLL性能的影响后,设计人员可以回头推算电源管理模块的规格,进而实现性能最佳的PLL设计。

参考文献

- ¹Best, Roland E. *Phase-Locked Loops: Design, Simulation, and Applications*. 6th edition. 2007. McGraw-Hill. ISBN 9780071493758.
- ²Colin, Dennis. *Externally Induced VCO Phase Noise*. Micronetics, Inc. Reprint: *Microwave Journal*. Feb 2002.
- ³<http://www.radio-electronics.com/analysis/rf-technology-design/2010-11/integrated-plls-vcos-02.php>.
- ⁴Circuit Note CN-0147, *Powering a Fractional-N Voltage-Controlled Oscillator (VCO) with Low Noise LDO Regulators for Reduced Phase Noise*. Analog Devices. 2010.
- ⁵Circuit Note CN-0174, *Low Noise, 12 GHz, Microwave Fractional-N Phase-Locked Loop (PLL) Using an Active Loop Filter and RF Prescaler*. Analog Devices. 2010.
- ⁶Harney, Austin. "Designing High-Performance Phase-Locked Loops with High-Voltage VCO." *Analog Dialogue*, 43-12. 2009.

作者简介

Austin Harney [austin.harney@analog.com] 于1999年毕业于爱尔兰都柏林大学,获得工程学士学位,2006年获得利默里克大学工商管理硕士学位。12年来他在ADI公司从事各种RF相关工作,目前是ADI公司PLL和VCO产品系列的应用工程师。



Grzegorz Wawrzola [grzegorz.wawrzola@analog.com] 于2006年毕业于波兰弗罗茨瓦夫理工大学,获得电子通信硕士学位。他在ADI公司RF部担任PLL和VCO设计评估工程师五年后,于2011年8月调至RF应用部。



深入了解digiPOT规格与架构, 提升交流性能

作者: Miguel Usach Merino

数字电位计(digiPOT)通常用于方便的调整传感器的交流或直流电压或电流输出、电源供电、或其他需要某种类型校准的器件, 比如定时、频率、对比度、亮度、增益, 以及失调整。数字设置几乎可以避免机械电位计相关的所有问题, 比如物理尺寸、机械磨损、游标调定、电阻漂移, 以及对振动、温度和湿度敏感等问题, 还可以消除因使用螺丝刀导致的布局不灵活问题。

digiPOT有两种使用模式, 即电位计模式或可变电阻器模式。图1所示为电位计模式, 此时有3个端子, 信号通过A端和B端连接, W端(类似游标)则提供衰减的输出电压。当数字比率控制输入为全零时, 游标通常与B端连接。

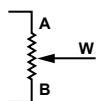


图1. 电位计模式

游标硬连线至任一端时, 电位计就变成了简单的可变电阻器, 如图2所示。可变电阻器模式时需要的外部引脚更少, 因此尺寸更小。部分digiPOT只有可变电阻器模式。

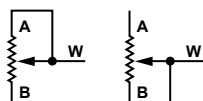


图2. 可变电阻器模式

digiPOT电阻端的电流或电压极性没有限制, 但是交流信号的幅度不能超过电源供电轨 (V_{DD} 和 V_{SS}), 器件在可变电阻器模式, 尤其是低电阻设置状态下工作时, 最大电流或电流密度应加以限制。

典型应用

信号衰减是电位计模式的固有特性, 因为该器件本质上属于分压器。输出信号定义为: $V_{OUT} = V_{IN} \times (R_{DAC}/R_{POT})$, 其中 R_{POT} 是digiPOT的标称端对端电阻, R_{DAC} 是通过数字方式选择的W端和输入信号参考引脚之间的电阻, 参考引脚通常为B端, 如图3所示。

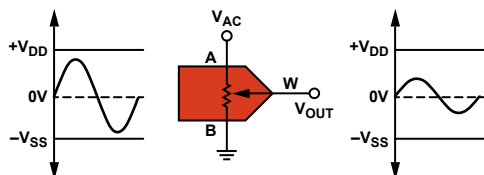


图3. 信号衰减器

信号放大需要有源器件, 通常是反相或同相放大器。通过适当的增益

公式, 电位计模式或可变电阻器模式均可使用。

图4显示的是同相放大器, 此时digiPOT相当于电位计, 可通过反馈调整增益。由于部分输出会反馈, $R_{AW}/(R_{WB} + R_{AW})$ 应等于输入, 理想增益为:

$$G = 1 + \frac{R_{WB}}{R_{AW}}$$

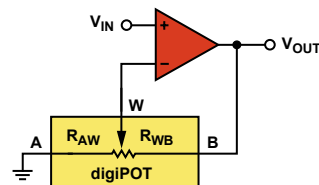


图4. 电位计模式中的同相放大器

该电路的增益与 R_{AW} 成反比, R_{AW} 接近零时会迅速上升, 显示出双曲线传递函数特性。为了限制最大增益, 可插入一个电阻与 R_{AW} (位于增益公式的分母内)串联。

如果需要线性增益关系, 可以采用可变电阻器模式以及固定外部电阻, 如图5所示, 增益现定义如下:

$$G = 1 + \frac{R_{WB}}{R}$$

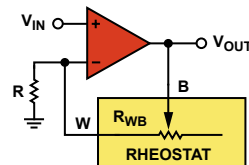


图5. 可变电阻器模式中的同相放大器

将低电容端(最新器件中为W引脚)连接至运算放大器输入可获得最佳性能。

digiPOT用于信号放大的优势

图4和图5所示的电路具有高输入阻抗和低输出阻抗, 可工作于单极性和双极性信号。digiPOT可用于游标操作, 采用固定外部电阻在更小的范围内提供更高的分辨率, 还可用于运算放大器电路, 信号有无反转均可。此外, digiPOT的温度系数较低, 电位计模式时通常为5 ppm/ $^{\circ}\text{C}$, 可变电阻器模式时则为35 ppm/ $^{\circ}\text{C}$ 。

digiPOT用于信号放大的限制

处理交流信号时, digiPOT的性能受带宽和失真的限制。受寄生器件影响, 带宽是指在小于3 dB衰减时能够通过digiPOT的最大频率。总谐波失真(THD)(此处定义为后四个谐波的rms之和与输出基波值的比值)是信号通过器件时衰减的量度。这些规格涉及的性能限制由内部digiPOT架构决定。通过分析, 我们可以更好地全面了解这些规格, 减少其负面影响。

内部架构已从传统的串联电阻阵列(如图6a所示)发展至分段式架构(如图6b所示)。主要的改进是减少了所需内部开关的数量。第一种情况采用串行拓扑结构,开关数量为 $N = 2^n$, n 是分辨率的位数。 $n = 10$ 时,需要1024个开关。

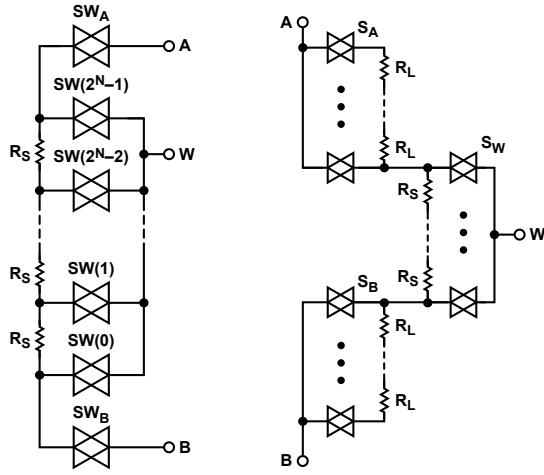


图6. a)传统架构, b)分段式架构

专有(专利)分段式架构采用级联连接,可以最大限度地减少开关总数。图6b的例子显示的是两段式架构,由两种类型的模块组成,即左侧的MSB和右侧的LSB。

左侧上下模块是一串用于粗调位数的开关(MSB段)。右侧模块是一串用于精调位数的开关(LSB段)。MSB开关粗调后接近 R_A/R_B 比。LSB串的总电阻等于MSB串中的单个阻性元件,LSB开关可对主开关串上的任一点进行比率精调。A和B MSB开关为互补码。

分段式架构的开关数量为:

$$N = 2^{m+1} + 2^{n-m},$$

其中 n 是总位数, m 是MSB字的分辨率位数。例如, $n = 10$, $m = 5$, 则需要96个开关。

分段式方案需要的开关数少于传统开关串:

$$\text{两者相差的开关数} = 2^n - (2^{m+1} + 2^{n-m})$$

在该例中,节省的数量为

$$1024 - 96 = 928!$$

两种架构都必须选择不同电阻值的开关,充分考虑到模拟开关中的交流误差源。这些CMOS(互补金属氧化物半导体)开关由并行P沟道和N沟道MOSFET构成。这种基本双向开关可以保持相当恒定的电阻(R_{ON}),信号可达完整的供电轨。

带宽

图7显示的是影响CMOS开关交流性能的寄生器件。

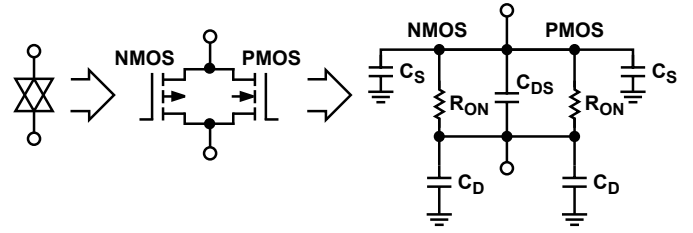


图7. CMOS开关模式

C_{DS} =漏极-源级电容; C_D =漏极-栅级 + 漏极-体电容; C_S =源级-栅级 + 源级-体电容。

传递关系如以下公式定义,其中包含的假设为:

- 源阻抗为 0Ω
- 无外部负载影响
- 无来自 C_{DS} 的影响
- $R_{LSB} \ll R_{MSB}$

其中:

R_{DAC} 是设定电阻

R_{POT} 是端对端电阻

C_{DLSB} 是LSB段的总漏极-栅级 + 漏极-体电容

C_{SLSB} 是LSB段的总源级-栅级 + 源级-体电容

C_{DMSB} 是MSB开关的漏极-栅级 + 漏极-体电容

C_{SMSB} 是MSB开关的源级-栅级 + 源级-体电容

m_{off} 是信号MSB路径的断开开关数量

m_{on} 是信号MSB路径的接通开关数量

传递公式受各种因素影响,与代码存在一定关联,因此我们采用以下额外假设来简化公式

$$C_{DMSB} + C_{SMSB} = C_{DSMSB}$$

$$C_{DLSB} + C_{SLSB} \gg C_{DSMSB}$$

$$(C_{DLSB} + C_{SLSB}) = C_W \text{ (详见数据手册)}$$

C_{DS} 对传递公式没有影响,但由于其出现的频率通常比极点高的多,RC低通滤波器是主要的响应。理想的近似简化公式为:

$$H(s) = \frac{R_{RAC}}{R_{POT}} \times \left[\frac{1}{(s \times [R_{DAC} \parallel (R_{POT} - R_{DAC})] \times C_W + 1)} \right]$$

带宽(BW)定义为:

$$BW = \frac{1}{2\pi \times (R_{POT} - R_{DAC}) \parallel R_{DAC} \times (C_W + C_L)}$$

其中 C_L 是负载电容。

$$H(s) = \frac{R_{RAC}}{R_{POT}} \times \left[\frac{1}{s \times [R_{DAC} \parallel (R_{POT} - R_{DAC})] \times (C_{DLSB} + C_{SLSB} + (m_{on} \times C_{DMSB}) + (m_{off} \times C_{SMSB})) + 1} \right]$$

BW与代码有关,最差的情况是代码在半量程时,AD5292的数字值为 $2^9 = 512$,AD5291的数字值为 $2^7 = 128$ (见附录)。图8显示的是低通滤波效应,它受代码影响,在不同标称电阻与负载电容值时会发生变化。

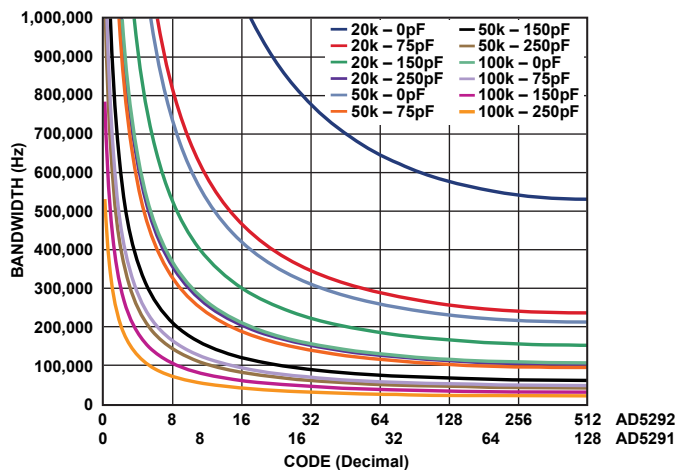


图8. 各种电阻值的最大带宽与负载电容

PC板的寄生走线电容也应加以考虑,否则最大带宽会低于预期值,走线电容可以采用以下公式简单计算:

$$C \text{ (pF)} = 0.09 \times \epsilon_r \times \frac{A}{d}$$

其中:

ϵ_r 是板材的介电常数

A 是走线区域(cm^2)

d 是层间距(cm)

例如,假设FR4板材有两个信号层和电源/接地层, $\epsilon_r = 4$, 走线长度 = 3 cm, 宽度 = 1.2 mm, 层间距 = 0.3 mm, 则总走线电容约为4 pF。

失真

THD用于量化器件作为衰减器的非线性。该非线性由内部开关及其随电压变化的导通电阻(R_{ON})而产生。图9所示为放大的幅度失真示例。

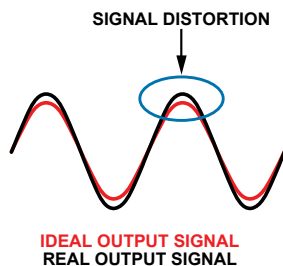


图9. 失真

与单个内部无源电阻相比,开关的 R_{ON} 很小,其在信号范围内的变化则更小。图10显示的是典型的导通电阻特性。

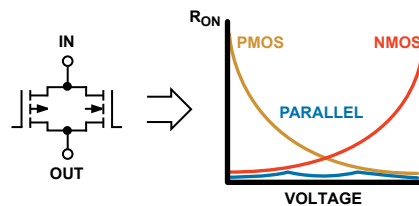


图10. CMOS电阻

电阻曲线取决于电源电压轨,电源电压最大时,内部开关的 R_{ON} 变化最小。电源电压降低时, R_{ON} 变化和非线性都会随之增加。图11对比了低压digiPOT在两种供电电平下的 R_{ON} 变化。

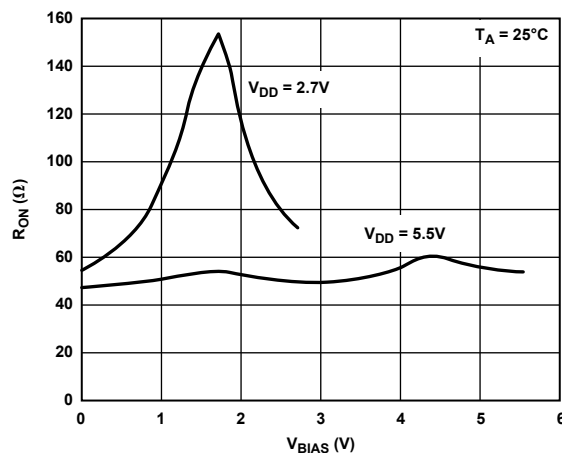


图11. 开关电阻变化与电源电压的关系

THD取决于各种因素,因此很难量化,若假设 R_{ON} 的变化为10%,则以下公式可用于近似计算:

$$THD \text{ (dB)} = 20 \times \log \frac{10\% \times R_{ON}}{R_{POT}}$$

一般说来,标称digiPOT电阻(R_{POT})越大,则分母越大,THD就越小。

权衡

R_{POT} 增加后,失真和带宽都会随之降低,所以改进一项指标的同时必定会牺牲另一项。因此,电路设计人员必须在两者之间做出适当的权衡。这也关系到器件的设计水平,因为IC设计人员必须平衡设计公式中的各个参数:

$$R_{ON} = \frac{L}{\mu \times C_{OX} \times W}$$

$$C = C_{OX} \times W \times L$$

其中:

C_{OX} 是氧化电容

μ 是电子(NMOS)或空穴(PMOS)的迁移常数

W 是宽度

L 是长度

偏置

从实用的角度来看,我们必须充分发挥各项特性。digiPOT通过容性耦合衰减交流信号时,若信号偏置达到电源的中值,则失真最小。这意味着开关工作在电阻特性线性最强的部分。

一种方法是采用双电源供电,只需将电位计接地至电源共模端,信号便会产生正负向摆动。如果需要单电源供电,或者某些digiPOT不支持双电源时,可以采用另一种方法,即添加 $V_{DD}/2$ 的失调电压至交流信号。该失调电压必须添加到两个电阻端,如图12所示。

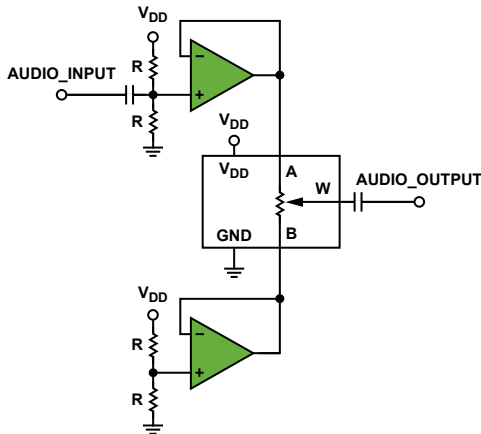


图12. 单电源供电交流信号调理

若需要使用信号放大器,双电源供电的反相放大器优于同相放大器(如图13所示),原因有以下两项:

- THD性能更佳,因为反相引脚的虚地可将开关电阻集中在电压范围中间。
- 因为反相引脚位于虚地,所以几乎取消了游标电容 C_{DLSB} ,令带宽增幅较小(必须注意电路稳定性)。

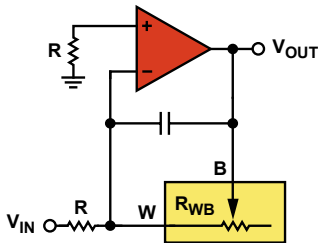


图13. 采用反相放大器digiPOT可调整放大

作者简介

Miguel Usach Merino [miguel.usach@analog.com], 获瓦伦西亚大学电子工程学位。2008年加入ADI公司,任爱尔兰利默里克精密DAC部的应用工程师。



附录——关于AD5291/AD5292

256/1024位数字电位计精度为1%, 可编程20次

AD5291/AD5292数字电位计,如图14所示,具有256/1024位分辨率。端对端电阻有20 k Ω 、50 k Ω 和100 k Ω 可供选择,误差优于1%,温度系数在可变电阻器模式下时为35 ppm/ $^{\circ}\text{C}$,分压器模式下时为5 ppm/ $^{\circ}\text{C}$ (比率)。这些器件可实现与机械电位计相同的电子调整功能,但尺寸更小且更可靠。其游标位置可通过SPI兼容接口调整。在熔断熔丝,将游标位置固定(此过程类似于将环氧树脂涂在机械式调整器上)之前,可进行无限次调整。“去除环氧树脂”过程最多可以重复20次。AD5291/AD5292采用9 V至33 V单电源或 ± 9 V至 ± 16.5 V双电源,功耗8 μW 。采用14引脚TSSOP封装,工作温度范围为 -40°C 至 $+105^{\circ}\text{C}$

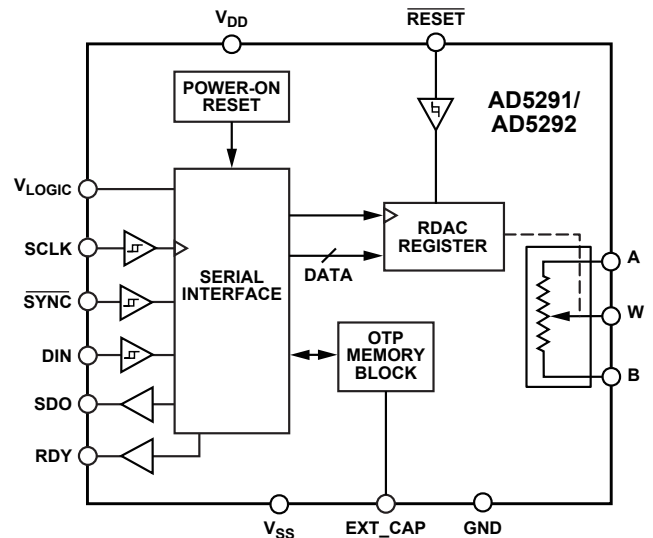


图14. AD5291/AD5292功能框图

借助差分接口改善射频收发器设计性能

作者: Mingming Zhao

简介

传统收发器设计中, 50 Ω单端接口广泛用于射频和中频电路。当电路进行互连时, 应全部具有匹配的50 Ω输出和输入阻抗。然而在现代收发器设计中, 差分接口常用在中频电路中以获得更好的性能, 但实际设计过程中, 工程师需要处理几个常见问题, 包括阻抗匹配、共模电压匹配以及复杂的增益计算。了解发射机和接收机中的差分电路对优化增益匹配和系统性能很有帮助。

差分接口优势

差分接口有三大主要优势。首先, 差分接口可抑制外部干扰和接地噪声。其次, 它可以抑制偶次阶输出失真。这对于零中频(ZIF)接收机非常重要, 因为出现在低频信号中的偶次阶成分无法滤除。第三, 输出电压可达到单端输出的两倍, 从而将给定电源上的输出线性度提高6 dB。

本文论述三种情况下的接口解决方案: ZIF接收机、超外差式接收机和发射机。这三种架构广泛用于射频拉远单元(RRU)、数字直放站和其他无线测试仪器中。

ZIF接收机接口设计和增益计算

在零中频(ZIF)接收机设计中, IF信号是复信号, 直流和低频率信号来提供有用信息。典型解调器在驱动200 Ω至450 Ω负载时可提供最佳性能, 同时ADC驱动器的输入阻抗一般并非50 Ω, 因此设计系统时采用直流耦合很重要也很困难。

图1显示了一个ZIF接收机配置, 它使用两个低噪声放大器(LNA) [ADL5523](#)、一个400MHz至6000MHz正交I/Q解调器[ADL5380](#)、一个作为本振(LO)的宽带频率合成器[ADF4350](#)以及一个双通道数字可编程可变增益放大器(VGA) [AD8366](#)。表1显示了相关ADL5380接口和增益参数。

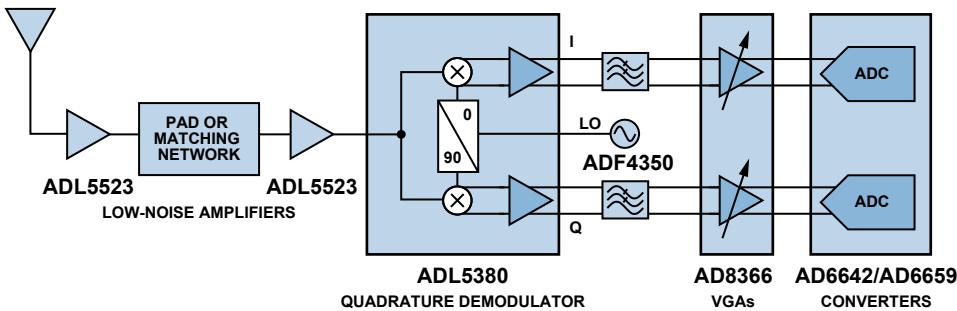


图1. ZIF接收机框图

表1. ADL5380接口和增益参数

测试条件	$V_S = 5\text{ V}$, $T_A = 25^\circ\text{C}$, $f_{LO} = 900\text{ MHz}$, $f_{IF} = 4.5\text{ MHz}$, $P_{LO} = 0\text{ dBm}$, $Z_{IN} = 50\ \Omega$	
参数	值	备注
电压转换增益	6.9 dB	I和Q输出上具有450 Ω差分负载
	5.9 dB	I和Q输出上具有200 Ω差分负载
共模输出电压	2.5 V	ADJ连接至 V_S
I/Q差分输出阻抗	50 Ω	

与具有217 Ω差分输入阻抗的AD8366接口时, ADL5380具有5.9 dB电压增益和-0.5 dB功率增益[5.9 dB – 10log (217/50)]。为获得最佳性能, 将ADL5380 ADJ引脚连接至 V_S , 使ADL5380与AD8366间的共模电压设置为2.5 V。在ADL5380与AD8366间放置具有0.5 dB插入损耗的差分四阶巴特沃兹低通滤波器, 以便抑制噪声和高频干扰成分。虽然滤波器会输入和输出阻抗并不匹配, 但在基带频率下这些不匹配是可以忽略的。

表2. AD8366接口和增益参数

测试条件	$V_S = 5\text{ V}$, $T_A = 25^\circ\text{C}$, $Z_S = 200\ \Omega$, $Z_L = 200\ \Omega$, $f = 10\text{ MHz}$	
参数	值	备注
电压转换增益	4.5 dB	最小数字增益设置
	20.25 dB	最大数字增益设置
共模输出电压	1.5 V	最小值
	2.5 V	最大值或输入自偏置
差分输入阻抗	217 Ω	
共模输出电压	1.6 V	最小值
	3 V	最大值
	2.5 V	VCMA和VCMB保持浮空
差分输出阻抗	28 Ω	
线性输出摆幅	6 V p-p	1 dB增益压缩

AD8366的共模输出电压可设置为2.5 V; 当VCM保持浮空时其线性度最佳。遗憾的是, AD6642在0.9 V共模输入电压(0.5 × AVDD)下具有最佳性能。由于AD8366的共模输出电压必须介于1.6 V与3 V之间, 因此AD6642 VCM和AD8366 VCM引脚无法直接连接, 必须使用电阻将AD8366共模输出电压分压至0.9 V。

为获得最佳性能, AD8366应驱动200 Ω负载。要实现所需的共模电平和阻抗匹配, 可在AD8366后添加63 Ω串联电阻和39 Ω并联电阻。这一电阻网络将使信号功率衰减4 dB。

AD8366的输出摆幅可达6 V p-p, 但电阻网络提供的4 dB衰减使AD6642得到的电压限于2.3 V p-p, 避免了较大干扰尖峰或增益的失控对ADC带来损害。

在AD8366与AD6642间放置具有1.5 dB插入损耗的差分六阶巴特沃兹低通滤波器, 可以滤除高频干扰成分。I或者Q通道的完整差分接口如图2所示。

为保留足够的余量来应付整个温度范围内的增益变化, AD8366在正常模式下的增益设置为16 dB。

采用这种配置, 整个信号链的增益如下:

$$5.9 \text{ dB} - 10\log(217/50) - 0.5 \text{ dB} + 16 \text{ dB} - 10\log(200/217) - 1.5 \text{ dB} - 4 \text{ dB} = 9.9 \text{ dB}.$$

在ADL5380之前以级联方式插入的两个LNA实现了32 dB的射频增益。由于模数转换器被配置为2 V p-p满幅摆幅和78 Ω等效输入阻抗, 它可以接收最大-34 dBm的单音RF输入信号。如果输入信号是具有10 dB峰均比(PAR)的调制信号, 在不改变VGA设置情况下, 接收机可以接收的最大输入信号为41 dBm。

换言之, 电压增益可用于计算信号链链路预算。当输入端口阻抗等于输出端口阻抗时, 电压增益等于功率增益。整个信号链的电压增

益为:

$$32 \text{ dB} + 5.9 \text{ dB} - 0.5 \text{ dB} + 16 \text{ dB} - 1.5 \text{ dB} - 8 \text{ dB} = 43.9 \text{ dB}.$$

对于单音信号输入, 要获得2 V p-p摆幅范围, 正确的输入功率为:

$$8 \text{ dBm} - 43.9 \text{ dB} + 10\log(78/50) = -34 \text{ dBm}.$$

用电压增益计算的结果与功率增益计算出结果是相同的。

某些应用中, ADL5380可能需要直接连接至AD6642, 这种情况下, 可为AD6642差分输入添加500 Ω电阻以改善匹配。ADL5380电压增益为6.9 dB, 且具有与AD8366相同的共模问题。所以应使用160 Ω串联电阻和100 Ω并联电阻来实现500 Ω负载和所需的共模电压。同样, 电阻网络可将电压增益衰减8 dB(功率则衰减4 dB)。

在ADL5380与AD6642间放置具有1.5 dB插入损耗的低通滤波器, 从而滤除干扰频率成分。整个链路的输入阻抗为50 Ω, 输出阻抗为500 Ω。采用这种配置, 整个信号链的增益如下:

$$6.9 \text{ dB} - 10\log(500/50) - 1.5 \text{ dB} - 4 \text{ dB} = -8.6 \text{ dB}.$$

超外差式接收机接口设计和增益计算

超外差式接收机设计中, 系统使用交流耦合, 因此设计超外差接收机电路时不必考虑直流共模电压匹配。

许多混频器, 例如ADL535x和ADL580x, 具有200 Ω的差分输出阻抗, 因此不同输出阻抗呈现不同功率增益和电压增益。

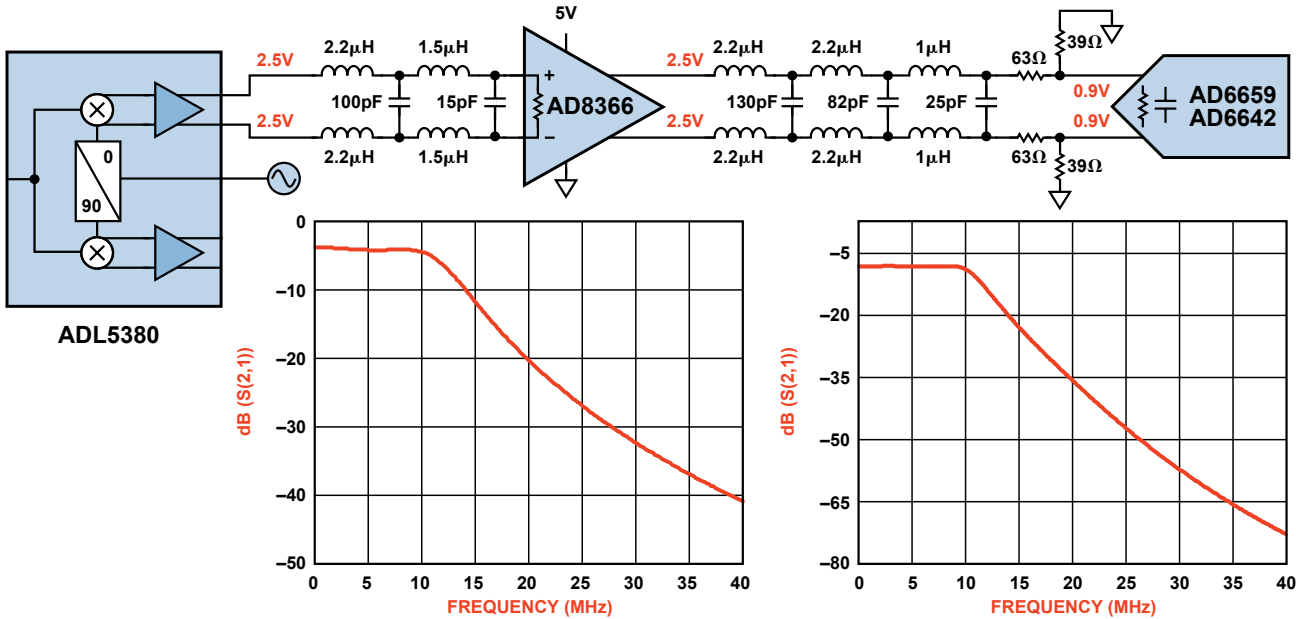


图2. ZIF接收机接口框图和仿真滤波器特性

图3显示了超外差式接收机的一个通道，该器件采用以下元件：低噪声放大器ADL5523；具有LO缓冲器、IF放大器和RF巴伦的双通道平衡混频器ADL5356；带通或者低通滤波器；双通道、超低失真IF VGA AD8376；另一个低通或者带通抗混叠滤波器；双通道IF接收机AD6642。

该设计使用140MHz 中频和20MHz带宽，因此器件连接时可采用交流耦合。

AD5356在200 Ω负载下具有最佳性能，而AD8376的输入阻抗为150 Ω。因此，为了抑制混频器输出杂散并提供良好的阻抗匹配，差分LC滤波器必须具有200 Ω的输入阻抗和150 Ω的输出阻抗。在某些应用中，需要通过过渡带极窄滤波器抑制频带外信号，可使用差分SAW滤波器来实现，但这会给接收机信号链引入过大的损耗和群延迟。四阶差分带通巴特沃兹滤波器可适合许多无线接收机，因为前端RF滤波器可以为带外干扰提供足够的衰减。

表3. ADL5356和AD8376接口和增益参数

ADL5356测试条件	$V_S = 5\text{ V}$, $T_A = 25^\circ\text{C}$, $f_{\text{RF}} = 1900\text{ MHz}$, $f_{\text{LO}} = 1760\text{ MHz}$, LO power = 0 dBm.	
参数	值	备注
电压转换增益	14.5 dB	$Z_{\text{SOURCE}} = 50\ \Omega$ 差分 $Z_{\text{LOAD}} = 200\ \Omega$ 差分
功率转换增益	8.2 dB	包括4:1 IF端口变压器和PCB损耗

AD8376测试条件	$V_S = 5\text{ V}$, $T_A = 25^\circ\text{C}$, $R_S = R_L = 150\ \Omega$ at 140 MHz	
参数	值	备注
差分输入电阻	150 Ω	
电压转换增益	-4 dB	最小数字设置
	20 dB	最大数字设置
输出阻抗	16 kΩ 0.8 pF	

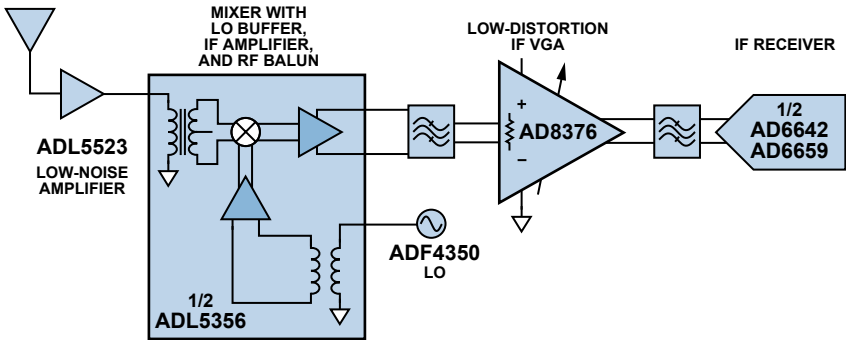


图3. 超外差式接收机框图(仅显示一个通道)

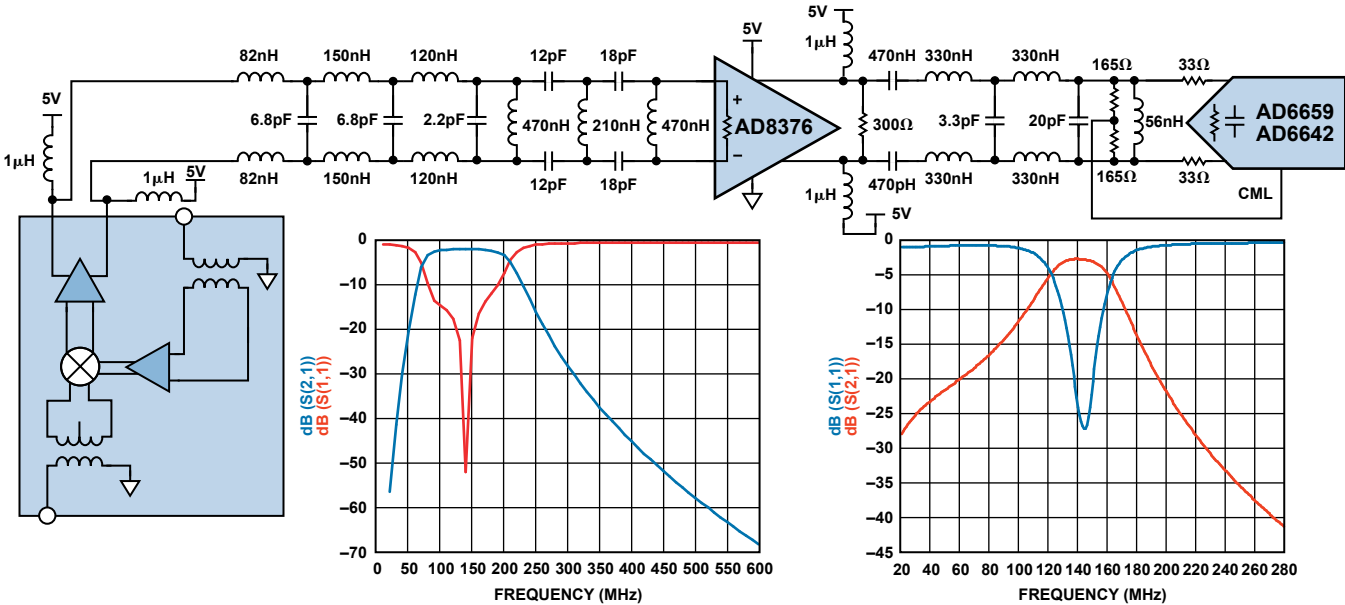


图4. 超外差式接收机接口框图和滤波器仿真结果

AD8376的电流输出型电路具有高输出阻抗，因此其差分输出需要接150 Ω电阻实现电压输出。另一个差分滤波器放置在AD8376和ADC之间，用于衰减二阶和三阶谐波失真成分，因此该150 Ω负载可以被分成两部分。首先将300 Ω电阻安装于AD8376的输出端。另一个300 Ω电阻由两个165 Ω电阻和ADC的3 kΩ输入阻抗构成。两个165 Ω电阻同时为ADC输入提供直流共模电压。LC滤波器的输入和输出阻抗均为300 Ω。对于高中频应用，信号源和负载的阻抗的完美匹配是非常重要的。完整接口如图4所示。

此接收机中，混频器之前放置一个20 dB LNA。混频器之后的滤波器具有2 dB插入损耗；AD8376与ADC之间的滤波器具有1.2 dB插入损耗。AD8376增益设置为14 dB，以便提供足够的余量来应对温度变化。接收机的总体增益为：

$$20\text{ dB} + 8.2\text{ dB} - 2\text{ dB} + 14\text{ dB} - 1.2\text{ dB} = 39\text{ dB}.$$

为将ADC输入电压限制在2 V p-p以下，传输到150 Ω电阻(300 Ω || (165 Ω × 2) || 3 k Ω)的功率应小于5.2 dBm。因此对于单音信号，接收机最大输入功率为-33.8 dBm。如果输入信号是10 dB PAR调制信号，使用此增益设置的最大输入信号为-40.8 dBm。

发射机接口设计和增益计算

对于发射通道设计，ZIF和超外差式架构具有相似的接口特性，均需要在TxDAC®与调制器间执行直流耦合。大多数调制器的中频输入电路需要外部提供直流偏置；TxDAC输出可为直流耦合模式下的调制器提供直流偏置。大多数高速DAC是电流输出架构，因此需要外输出电阻才能为调制器产生输入电压。

图5显示了超外差式或ZIF发射机，该器件采用以下元件：TxDAC AD9122、低通滤波器、正交调制器ADL537x、另一个RF滤波器、频率合成器ADF4350、数字控制VGA ADL5243、功率放大器、用于控制功率放大器(PA)栅极电压的DAC AD562x。

对于AD9122，满量程输出电流可设置在8.66 mA与31.66 mA之间。对于大于20 mA的满量程电流，无杂散动态范围(SFDR)会变差，但DAC的输出功率和ACPR也随着满量程电流降低而减小。适当折衷的方案是将20 mA交流电流叠加于10 mA直流电平上，得到0 mA至20 mA的电流输出。

表4. AD9122和ADL5372接口和增益参数

AD9122测试条件		AVDD33 = 3.3 V, DVDD33 = 3.3 V, DVDD18 = 1.8 V, CVDD18 = 1.8 V
参数	值	备注
满量程输出电流	8.66 mA	最小数字满量程设置
	31.66 mA	最大数字满量程设置
输出电阻	10 MΩ	

ADL5372测试条件		V _S = 5 V, T _A = 25°C, f _{LO} = 1900 MHz, f _{IF} = 140 MHz
参数	值	备注
输出功率	7.1 dBm	V _{IQ} = 1.4 V p-p 差分
I和Q输入偏置电平	0.5 V	推荐
差分输入阻抗	2900 kΩ	

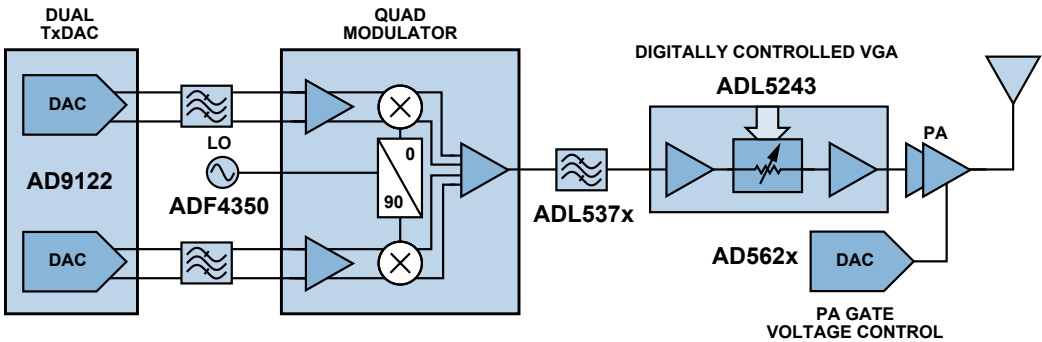


图5. 发射机框图

ADL5372的输入电路需要0.5 V共模电压,由流经50 Ω 电阻的10 mA直流电流提供。0 mA至20 mA交流电流由两个50 Ω 电阻和一个100 Ω 电阻共享。因此调制器输入的交流电压为 $20 \text{ mA} \times ((50 \times 2) \parallel 100) = 1 \text{ V p-p}$ 。TxDAC与调制器之间的滤波器用于去除高频杂散和谐波成分。滤波器的输入和输出阻抗为100 Ω 。完整接口如图6所示。

采用50 Ω 输出时,ADL5372的电压转换增益为0.2 dBm。使用13 dB PAR调制器信号时,平均功率必须至少减小15 dB,以便适应Tx数字预失真过程。ADL5372具有1 V p-p单音输入时,平均调制器输出功率为 $7.1 \text{ dBm} - 2.9 \text{ dB} = 4.2 \text{ dBm}$ 。如果考虑低通滤波器的2.2 dB插入损耗,平均输出功率为 $4.2 \text{ dBm} - 2.2 \text{ dB} = 2 \text{ dBm}$ 。这种状态下,调制器输出端平均输出功率为-10 dBm。

为了保证发射链路提供11 dBm平均发射功率,Tx信号链内后端需要具有26 dBm的P-1dB的PA驱动器。如果需要2 dB插入损耗的RF滤波器以抑制LO馈通和调制器边带输出,那么增益模块和PA驱动器必须提供23 dB的总增益。针对此应用,建议使用具有集成式增益模块、数字控制衰减器和PA驱动器的VGA ADL5243。

结束语

本文介绍了ZIF和超外差式接收机解调器、IFVGA、混频器和ADC模拟端口差分设计,以及TxDAC与FMOD之间的发射机差分接口,其中均使用ADI器件作为信号链有源部分。另外还提供了设计用于这些电路的应用滤波器的增益计算和仿真结果。本振差分接口设计以及其他相关设计详情请参阅以下参考文献。

参考文献

Circuit Note [CN-0018](#), *Interfacing the ADL5372 I/Q Modulator to the AD9779A Dual-Channel, 1 GSPS High-Speed DAC*.

Circuit Note [CN-0134](#), *Broadband Low Error Vector Magnitude (EVM) Direct Conversion Transmitter*.

Calvo, Carlos. "The differential-signal advantage for communications system design." *EE Times*. Feb 2010.

作者简介

Mingming Zhao [mingming.zhao@analog.com] 是ADI北京分公司的一名现场应用工程师,主要负责RF和高速转换器产品应用。他于中国科学院获得电磁和微波技术专业硕士学位之后,在大唐移动通信设备有限公司担任RF工程师两年多,随后在2010年加入ADI公司。

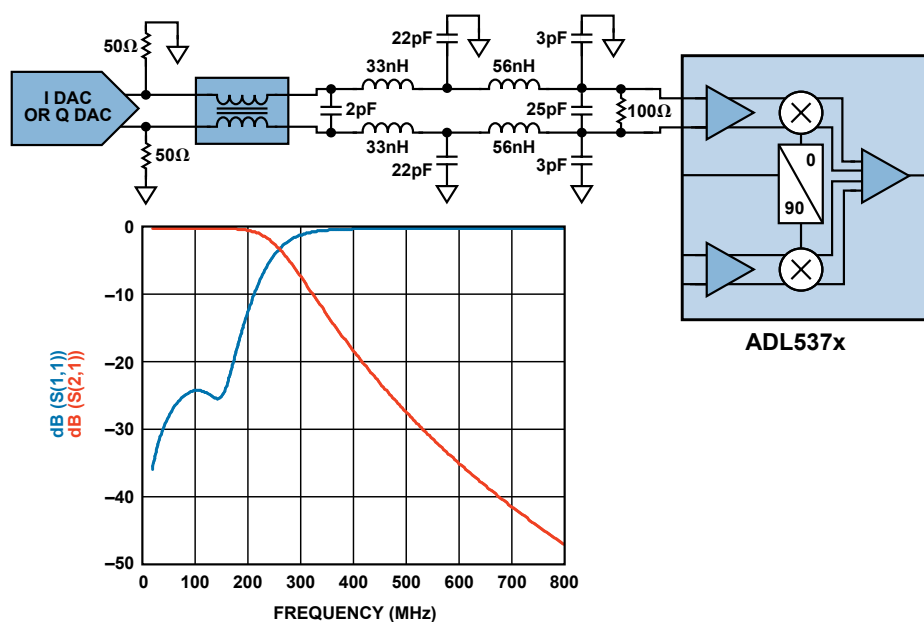


图6. 直流耦合发射机IF接口框图和滤波器仿真结果

在系统中成功运用DC-DC升压调节器

作者：Ken Marasco

便携式电子器件(如智能手机、GPS导航系统和平板电脑)的电源可以来自低压太阳能电池板、电池或AC-DC电源。电池供电系统通常将电池串联叠置以实现更高的电压,但此技术由于空间不足未必总是可行。开关转换器使用电感磁场来交替存储电能,并以不同电压释放至负载。因为损耗很低,所以是个不错的高效选择。连接至转换器输出端的电容可降低输出电压纹波。本文所讨论的升压转换器提供较高电压;而前一篇文章¹所讨论的降压转换器提供较低输出电压。内置FET作为开关的开关转换器称为**开关调节器**²,需要外部FET的开关转换器则称为**开关控制器**³。

图1显示采用两节串联的AA电池供电的典型低功耗系统。电池可用输出范围约为1.8 V至3.4 V,而IC工作时需要1.8 V和5.0 V电压。升压转换器可在不增加电池单元数量的情况下提升电压,从而为WLED背光、微型硬盘驱动器、音频设备和USB外设供电,而降压转换器可为微处理器、内存和显示器供电。

电感阻碍电流变化的倾向可提供升压功能。充电时,电感用作负载并存储电能;放电时,可用作电源。放电过程中产生的电压与电流变化速率相关,与原始充电电压无关,因此可提供不同的输入和输出电平。

升压调节器包括两个开关、两个电容和一个电感,如图2所示。非交叠开关驱动机制确保任一时间只有一个开关导通,避免发生不良的直通电流。在第1阶段(t_{ON}),开关B断开,开关A闭合。电感连接到地,因此电流从 V_{IN} 流到地。由于电感端为正电压,因此电流增大,使电能存储于电感中。在第2阶段(t_{OFF}),开关A断开,开关B闭合。电感连接到负载,因此电流从 V_{IN} 流到负载。由于电感端为负电压,因此电流减小,电感中存储的能量释放到负载中。

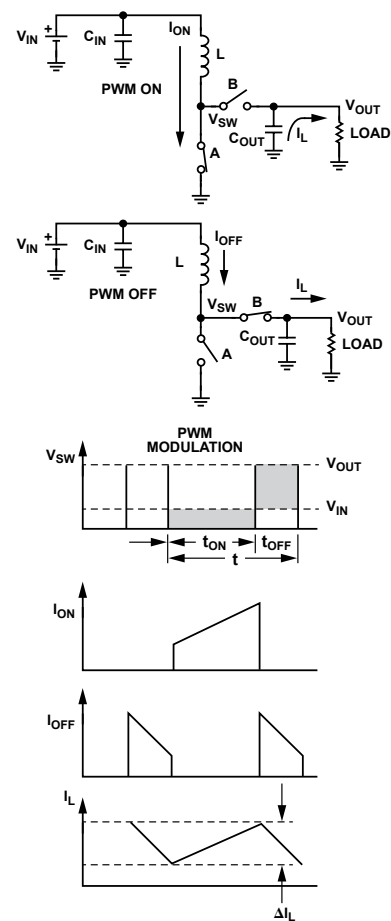


图2. 降压转换器拓扑结构和工作波形

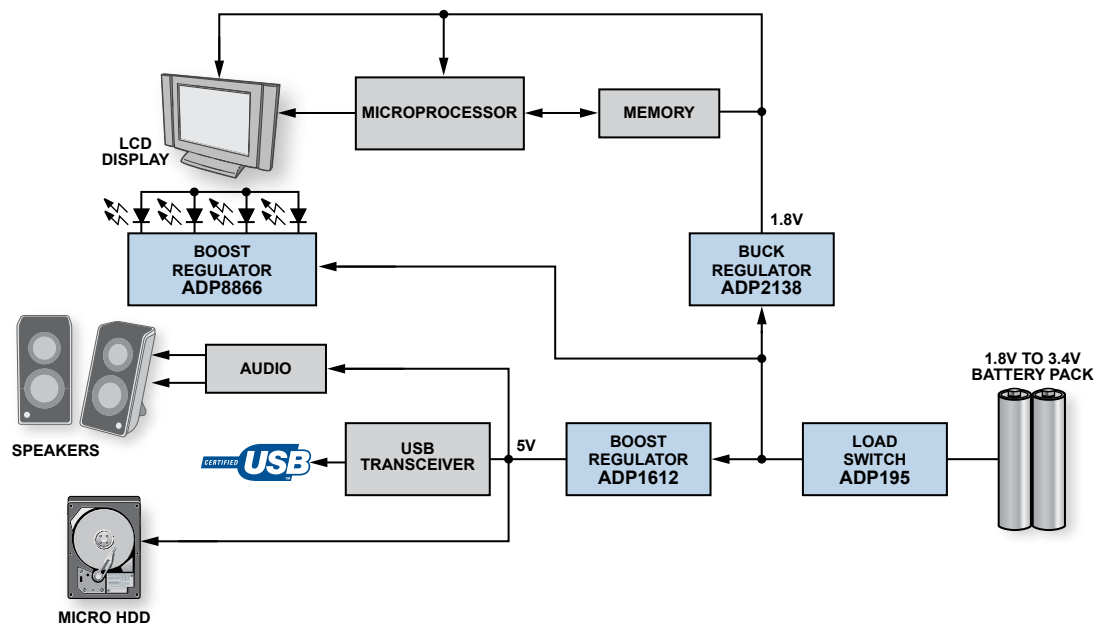
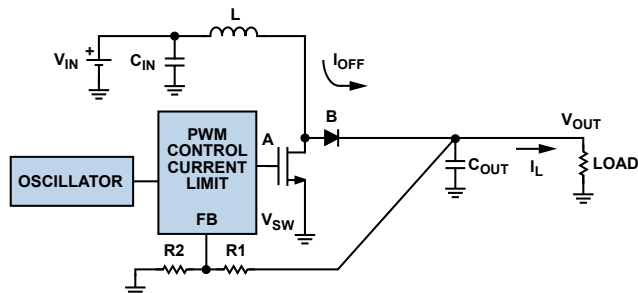


图1. 典型低功耗便携式系统

注意, 开关调节器既可以连续工作, 也可以断续工作。以连续导通模式(CCM)工作时, 电感电流不会降至0; 以断续导通模式(DCM)工作时, 电感电流可以降至0。电流纹波在图2中显示为 ΔI_L , 使用公式 $\Delta I_L = (V_{IN} \times t_{ON})/L$ 计算。平均电感电流流入负载, 而纹波电流流入输出电容。



switching FETs.

图3. 升压调节器集成振荡器、PWM控制环路和开关FET

使用肖特基二极管代替开关B的调节器定义为异步(或非同步)调节器,而使用FET作为开关B的调节器定义为同步调节器。图3中,开关A和B已分别使用内部NFET和外部肖特基二极管来实施,从而形成异步升压调节器。对于需要负载隔离和低关断电流的低功耗应用,可添加外部FET,如图4所示。将器件的EN引脚驱动至0.3 V以下便可关断调节器,使输入与输出完全断开。

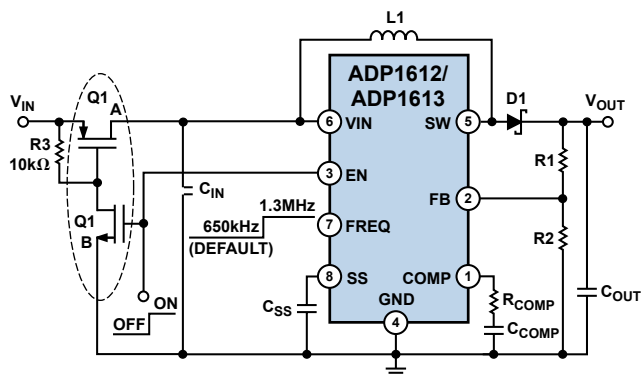


图4. ADP1612/ADP1613典型应用电路

现代低功耗同步降压调节器以脉宽调制(PWM)为主要工作模式。PWM保持频率不变,通过改变脉冲宽度(t_{ON})来调整输出电压。输送的平均功率与占空比D成正比,因此这是一种向负载提供功率的有效方式。

$$D = \frac{t_{ON}}{t_{ON} + t_{OFF}} = \frac{V_{OUT} - V_{IN}}{V_{OUT}}$$

例如, 所需输出电压为15 V, 可用输入电压为5 V时:

$$D = (15 - 5)/15 = 0.67 \text{ or } 67\%.$$

由于功耗降低,输入功率必须等于传递至负载的功率减去所有损耗。假定转换十分有效,则少量的功率损失可在基本功耗计算中省略不计。因此输入电流可近似表示为:

$$I_{IN} = (V_{OUT}/V_{IN}) \times I_{OUT}$$

例如,如果负载电流在15 V时为300 mA,则5 V时 $I_{IN} = 900$ mA,

即输出电流的三倍。因此,可用负载电流随着升压电压增大而降低。

升压转换器使用电压或电流反馈来调节选定的输出电压；控制环路则可根据负载变化保持输出调节。低功耗升压转换器的工作频率范围一般是600 kHz到2 MHz。开关频率较高时，所用的电感可以更小，但开关频率每增加一倍，效率就会降低大约2%。在ADP1612和ADP1613升压转换器(参见附录)中，开关频率可通过引脚选择，最高效率下的工作频率为650 kHz，最小外部器件的工作频率为1.3 MHz。对于650 kHz的工作频率，将FREQ连接至GND，而1.3 MHz的工作频率则连接至VIN。

电感是升压调节器的关键器件，它在电源开关导通期间存储电能，而在关断期间通过输出整流器将电能传输至输出端。为了在低电感电流纹波与高效率之间取得平衡，ADP1612/ADP1613数据手册建议电感值范围为4.7 μH 至22 μH 。一般而言，较低值的电感在给定实体尺寸下具有更高的饱和电流和更低的串联电阻，而较低的电感导致较高的峰值电流，可降低效率并增加纹波和噪声。通常最好在断续导通模式下执行升压，以便缩小电感尺寸并改善稳定性。峰值电感电流(最大输入电流加一半的电感纹波电流)必须小于电感的额定饱和电流；而调节器的最大直流输入电流必须小于电感的电流有效值额定值。

升压调节器主要规格和定义

输入电压范围: 升压转换器的输入电压范围决定了最低的可用输入电源。规格可能提供很宽的输入电压范围, 但输入电压必须低于 V_{OUT} 才能实现高效率工作。

地电流或静态电流: 未输送给负载的直流偏置电流 I_q 。 I_q 越低则效率越高, 然而, I_q 可以针对许多条件进行规定, 包括关断、零负载、PFM 工作模式或 PWM 工作模式。因此, 为了确定某个应用的最佳升压调节器, 最好查看特定工作电压和负载电流下的实际工作效率。

关断电流:这是使能引脚禁用时器件消耗的输入电流,低 I_q 对于电池供电器件在休眠模式下能否长时间待机很重要。

开关占空比: 工作占空比必须小于最大占空比, 否则输出电压无法调节。例如, $D = (V_{OUT} - V_{IN}) / V_{OUT}$ 。 $V_{IN} = 5\text{ V}$ 且 $V_{OUT} = 15\text{ V}$ 时, $D = 67\%$ 。ADP1612和ADP1613的最大占空比为90%。

输出电压范围:即器件可支持的输出电压范围。升压转换器的输出电压可以是固定的,或者可利用电阻设定所需的输出电压来调节。

限流: 升压转换器通常指定峰值电流限值而不是负载电流。请注意, V_{IN} 与 V_{OUT} 间的差异越大, 可用负载电流越低。峰值电流限值、输入电压、输出电压、开关频率和电感值均会决定最大可用输出电流。

线路调整率:线路调整率是指输出电压随输入电压变化而发生的变化率。

负载调整率:负载调整率是指输出电压随输出电流变化而发生的变化率。

软启动: 升压转换器具有软启动功能很重要, 启动时输出电压以可控方式缓升, 从而避免启动时出现输出电压过冲现象。某些升压转换器的软启动可通过外部电容调节。随着软启动电容充电, 它会限

制器件允许的峰值电流。凭借可调软启动功能,可改变启动时间以满足系统要求。

热关断(TSD):当结点温度超过规定的限值时,热关断电路就会关闭调节器。一直较高的结温可能由工作电流高、电路板冷却不佳或环境温度高等原因引起。保护电路包括迟滞,以防止发生热关断后,器件在片内温度降至预设限值以下后才返回正常工作状态。

欠压闭锁(UVLO):如果输入电压低于UVLO阈值,IC便自动关闭电源开关并进入低功耗模式。这可以防止低输入电压下可能发生的工作不稳定现象,并防止电源器件在电路无法控制它时启动。

结束语

低功耗升压调节器通过提供成熟的设计使开关DC-DC转换器设计变得简单。数据手册应用部分提供了设计计算,ADIsimPower⁴设计工具可简化最终用户的任务。如需其他信息,请联系ADI公司应用工程师,或者访问www.analog.com/zh/forum的中文技术论坛寻求帮助。有关ADI升压调节器选型指南、数据手册和应用笔记,请访问:www.analog.com/zh/power。

参考文献

(Information on all ADI components can be found at www.analog.com.)

- ¹ www.analog.com/library/analogDialogue/archives/45-06/buck_regulators.html.
- ² www.analog.com/en/power-management/switching-regulators-integrated-fet-switches/products/index.html.
- ³ www.analog.com/en/power-management/switching-controllers-external-switches/products/index.html.
- ⁴ <http://designtools.analog.com/dtPowerWeb/dtPowerMain.aspx>

Lenk, John D. *Simplified Design of Switching Power Supplies*. Elsevier/Newnes, 1996.

Marasco, K. “How to Apply DC-to-DC Step-Down (Buck) Regulators Successfully.” *Analog Dialogue*. Volume 45, June 2011.

Marasco, K. “How to Apply Low-Dropout Regulators Successfully.” *Analog Dialogue*. Volume 43, Number 3, 2009.

作者简介

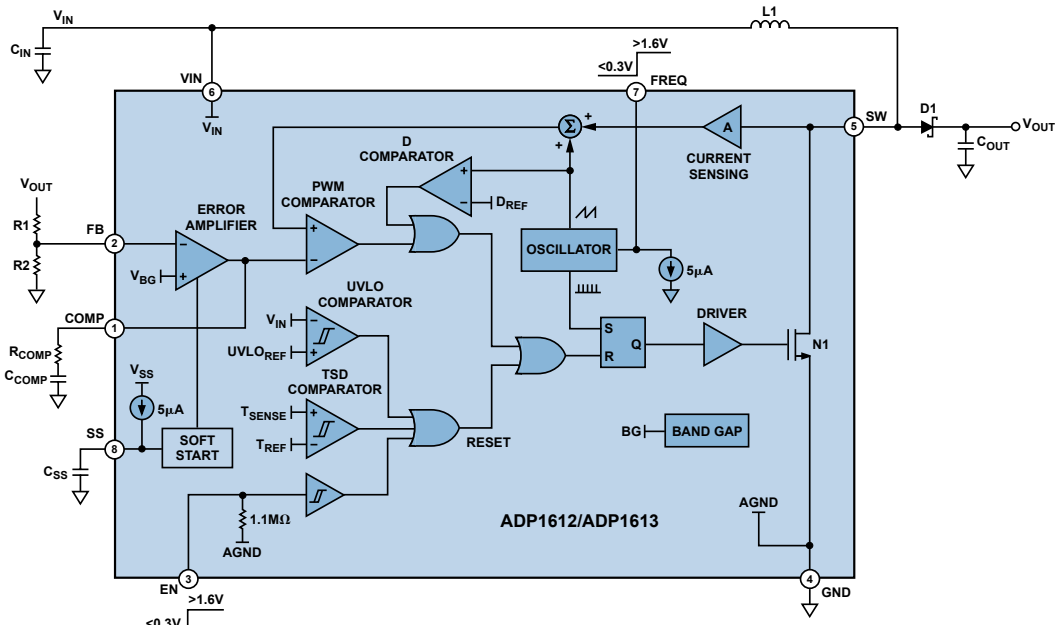
Ken Marasco [ken.marasco@analog.com]是ADI公司系统应用经理,负责便携式电源产品的技术支持,在ADI公司便携式应用小组已经工作了三年。他毕业于NYIT,持有应用物理专业学士学位,在系统和元件设计方面拥有35年的丰富经验。



附录

升压DC-DC开关转换器的工作频率是650 kHz/1300 kHz

分别采用1.8 V至5.5 V单电源或2.5 V至5.5 V单电源供电时,升压转换器ADP1612和ADP1613能够以高达20 V的电压供应超过150 mA的电流。通过将—个1.4 A/2.0 A、0.13 Ω 功率开关与—个电流模式脉宽调制调节器集成在—起,其输出随输入电压、负载电流和温度变化仅改变不到1%。工作频率可通过引脚选择,并通过优化实现高效率或最小外部元件尺寸:650 kHz时,其效率可达到90%;1.3 MHz时,其电路能够以最小空间实现,因而非常适合便携式设备和液晶显示器中的空间受限环境。可调软启动电路防止发生浪涌电流,确保安全、可预测的启动条件。ADP1612和ADP1613在开关状态下的功耗为2.2 mA,在非开关状态下的功耗为700 μ A,在关断模式下的功耗为10 nA。这些器件采用8引脚MSOP封装,额定温度范围为-40°C至+85°C,千片订量报价为1.50/1.20美元/片。



图A. ADP1612/ADP1613功能框图

系统演示平台便于快速进行原型制作与评估

作者: Rosemary Ryan

系统设计有时十分复杂, 需要充分了解许多不同的元件, 如果解决方案的各环节可以进行原型制作并快速演示, 就可以简化过程, 更重要的是, 可以减少设计师面临的风险。凭借ADI公司的系统演示平台(SDP), 系统设计师可以重复使用核心元件, 在最终系统实施前评估并演示各设计环节。SDP上提供ADI公司系列产品的元件和实验室电路评估板, 并随时更新。由于之前使用过该平台, 对其有一定的认知, 用户很容易在熟悉的环境中评估新类别的元件。SDP连接至FPGA评估与原型制作平台, 可以轻松创建并演示采用ADI元件通信的定制FPGA嵌入式设计。用户可以迅速建立定制评估与原型制作系统, 还可以重复使用各种平台元件, 演示各种丰富的硬件与软件概念, 十分简单经济。

平台概述

如图1所示, 系统演示平台包含一系列控制器板、内插器板和子板, ADI元件和实验室电路均可轻松使用评估系统。控制器板通过USB 2.0连接至个人计算机, 并通过片上连接器连接至SDP兼容子板。子板包括专用元件评估板和Circuits from the Lab™实验室电路。内插器板可将控制器板连接至子板, 或调整SDP子板, 令其适应第三方工具。采用定义引脚排列的标准小尺寸120引脚连接器是平台上各电路板上的常见元件, 可建立定制且易更改的系统。控制器板上有120引脚的连接器接头, 子板上有插座连接器, 内插器板上则根据功能不同, 有接头或插座(或两者都有)。

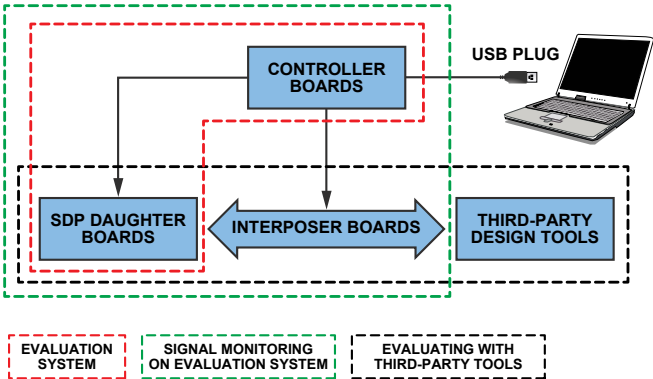


图1. 系统演示平台概述

控制器板

如图2所示, 控制器板有两种类型, 即SDP-B和SDP-S。两者都需要通过USB 2.0连接在系统和个人计算机用户接口之间进行控制和数据传输。

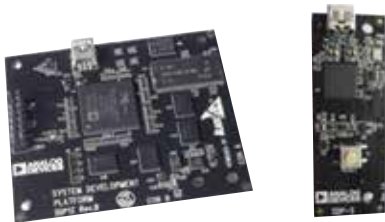


图2. 控制器板：a) SDP-B, b) SDP-S。

如图3所示, SDP-B是一款小尺寸电路板, 采用USB mini-B连接器连接个人计算机, 其内核为ADSP-BF527 Blackfin®处理器。Blackfin处理器的功能相当于USB控制器, 也为子板提供一系列外设接口。这些接口通过两个相同的120引脚连接器提供, 包括SPI、SPORT、I²C、GPIO、定时器、PPI和异步并行接口。SDP-B控制器可与专为SDP设计的任意子板共同使用。两个120引脚连接器便于将两个子板同步连接至一个控制器板。

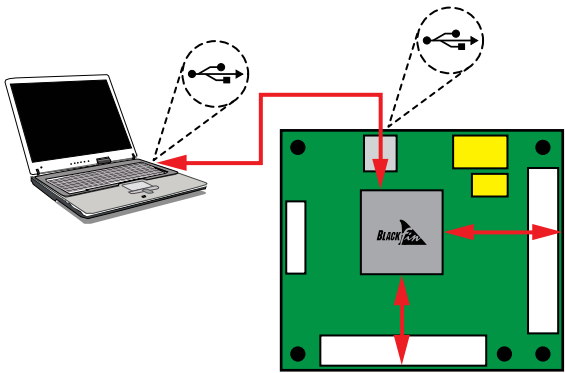


图3. SDP-B控制器功能概述

SDP-S是一款小尺寸、低成本、仅兼容串行的控制器板, 外设接口少于SDP-B。SDP-S的核心元件是USB-串口引擎, 它具有一个120引脚的连接器, 与SDP-B上的连接器引脚兼容。部分外设接口包括SPI、I²C和GPIO。SDP-B包含SDP-S的所有功能, 因此所有适合SDP-S的电路板均适合SDP-B。表1对比了SDP-B和SDP-S板提供的外设接口。

表1. 控制器板

外设接口	SDP-B	SDP-S
SPI	•	•
SPORT	•	
GPIO	•	•
I ² C	•	•
异步并行	•	
PPI	•	
定时器	•	

子评估板

如图4所示,可用于系统演示平台的数据转换器、混合信号和射频元件评估板越来越多。凭借单块控制板,用户只需购买一块子板,便可在选型过程中将其用于准备评估的具体元件或实验室电路。实验室电路结合了子系统级构建模块和多种ADI元件,可解决常见的设计难题。这些电路板经过精心设计、测试与记录后,可轻松快捷地实现系统集成,将电路板连接至SDP后,用户可以地对整个实验室电路进行原型制作,制作过程和单个元件一样便捷。如需兼容子板的完整列表,请访问http://www.analog.com/zh/data-converters/products/evaluation-boardstools/System_Demonstration_Platform_SDP/resources/fca.html子板必要时可采用外部供电,每个子板均包括相应软件,可通过控制器与个人计算机通信,如图5所示。

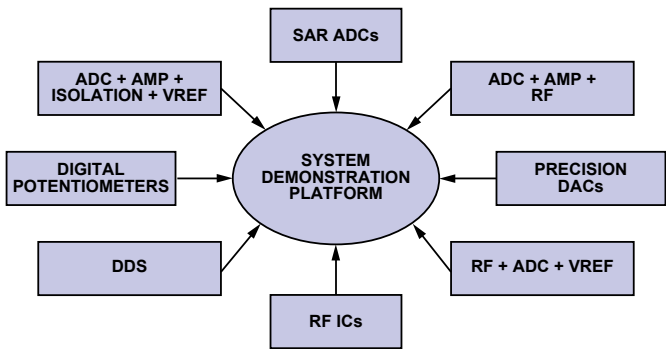


图4. 系统关键技术通用评估平台

内插器板

SDP包括多种内插器板,可在平台的两个元件之间发送信号,或将平台的元件连接至第三方评估系统。SDP分线板位于控制器板和子板之间。一端有120引脚的插座连接器,可连接至控制器板,另一端有120引脚的接头连接器,可连接至子板。来自插座的信号可直接发送至接头。每个信号线都有一个通孔探测点,可令其单独接受监控。这样,120引脚连接器上的每个信号都可以轻松访问。

轻松集成FPGA设计

BeMicro SDK-SDP内插器可将SDP子板连接至BeMicro SDK(解决方案开发套件),创建嵌入式FPGA系统原型。BeMicro SDK由Arrow

于Altera共同开发。它具有120引脚连接器接头,可将信号从元件评估板或实验室电路板发送至与BeMicro SDK相连的Samtec边缘连接器。BeMicro SDK由NIOS®II处理器供电,采用Eclipse集成设计环境,用户可以通过Altera的Cyclone®4 FPGA和一系列ADI评估板轻松定制嵌入式处理器设计和原型制作解决方案。BeMicro SDK采用了Arrow和Altera共同提供的类似USB棒尺寸。BeMicro SDK和BeMicro SDK-SDP内插器可从Arrow公司直接购买。图6显示的是BeMicro SDK、BeMicro SDK-SDP内插器和ADI元件评估板。



图6. BeMicro SDK、内插器和SDP控制器

购买平台元件

有关控制器板、内插器板和子板的更多信息,请访问http://www.analog.com/zh/data-converters/products/evaluation-boardstools/System_Demonstration_Platform_SDP/resources/fca.html和www.arrow.com/interposer表2列出了平台电路板的报价。

表2. 平台电路板报价

电路板	报价
SDP-B	\$99
SDP-S	\$49
SDP分线板	\$49.95
BeMicro-SDP内插器	\$30
子板	\$50起

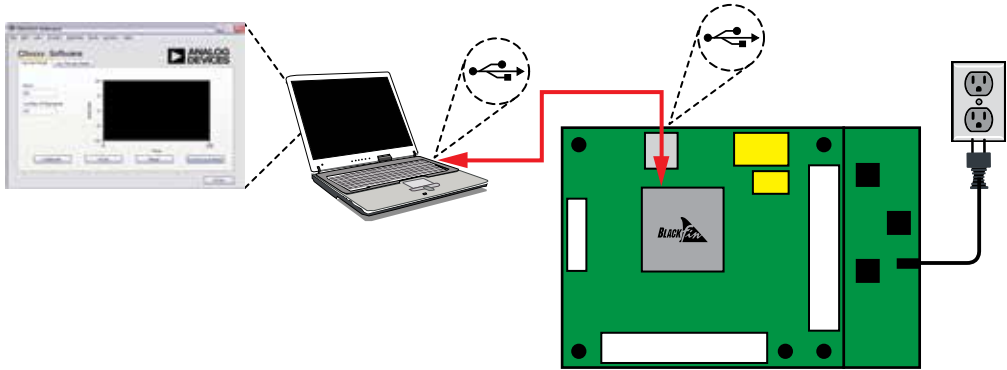


图5. 评估设置

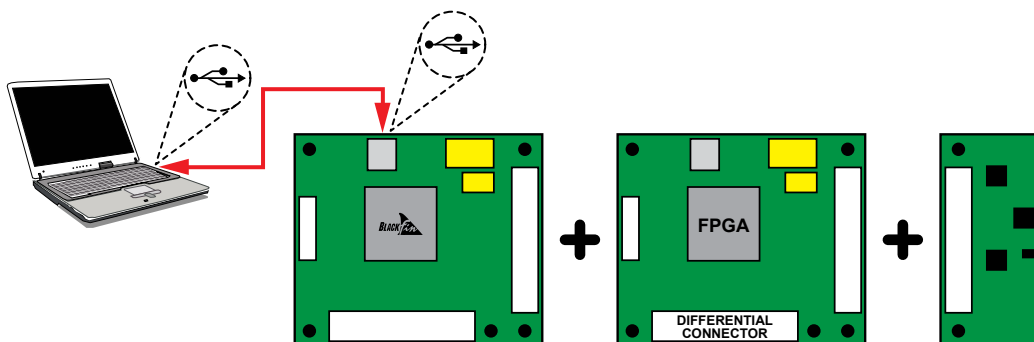


图7.FPGA系统功能模块

未来模块

为了简化系统设计过程, 我们需要提供易于使用的演示和评估元件, 以解决日益增加的问题, 系统演示平台将不断发展壮大。2011年9月, 平台中将增加系统功能模块, 为现有平台提供更多功能。第一个模块就是FPGA模块。SDP-FPGA模块位于控制器板和子板之间, 增加了演示或原型制作系统的灵活性。SDP-FPGA模块可将120引脚连接器连接至控制器板, 还具有120引脚的接头连接器, 可连接至子板。SDP-FPGA板还有一个差分连接器, 带差分通信接口的元件可用于SDP平台。

结论

系统演示平台为系统设计师提供了之前的单一ADI平台所不具备的灵活性。随着平台的不断发展, 其可重复使用、定制系统演示与原型制作的强大功能也会愈加显现。子板种类繁多, 其中包括元件评估板和实验室电路, 确保系统演示平台可以提供一站式解决方案,

以满足设计师的评估和演示需求。请访问http://www.analog.com/zh/data-converters/products/evaluation-boardstools/System_Demonstration_Platform_SDP/resources/fca.html, 及时掌握SDP的新闻动态。

作者简介

Rosemary Ryan [rosemary.ryan@analog.com], 精密系统应用团队应用工程师, 2005年毕业于利默里克大学, 获计算机工程工学学士学位, 2006年加入利默里克ADI公司。2010年毕业于沃特福德理工学院, 获电子工程工学硕士学位。目前就职于精密系统应用团队, 负责系统演示平台(SDP)的开发。



简单的环境光传感器电路

作者：Chau Tran和Paul Mullins

人们越来越多地认为环境光是一种能源,可用于驱动心率监控器、浴室灯具、远程天气传感器和其他低功耗器件。对于能量采集系统,最关键的是精确测量环境光的能力。本设计思路将描述一种简单的低成本电路,可以根据环境光的强度按一定比例提供电压。

所用传感器是一款光敏电阻(LDR)——由RadioShack提供的276-1657型光敏电阻——其电阻随环境光强度而变化,如图1所示。其电阻值可从黑暗环境中的数百万Ω降低至亮光环境中的几百Ω。该传感器可以检测到光线水平的大小波动,能区分一个或两个灯泡的亮度、直射阳光、全黑或者中间水平。每种应用都需要适当的电路和物理设置,可能还需要进行一定的校准,以满足具体光照场合的需要。该传感器可以装在透明的防水外壳中,因此可用于各种天气条件下的任何作业现场。

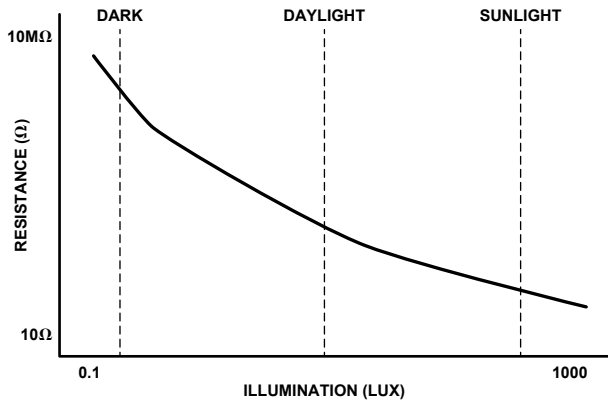


图1. 传感器电阻与光线强度的关系

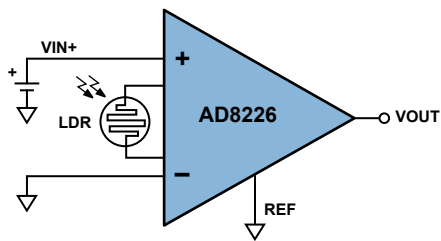


图2. 用简单电路测量光线强度

图2所示电路根据输入电压和光线强度产生输出电压,光敏电阻充当AD8226仪表放大器(in-amp)的增益电阻。AD8226的传递函数为:

$$V_{OUT} = G (V_{IN+} - V_{IN-}) + V_{REF}$$

其中, G为电路增益, V_{IN+} 和 V_{IN-} 分别为正负输入的电压, V_{REF} 为REF引脚的电压。当负输入和REF引脚接地时, V_{IN+} 应用于正输入,增益为:

$$G = \frac{V_{OUT}}{V_{IN+}} = 1 + \frac{49.4 \text{ k}\Omega}{LDR}$$

或者

$$LDR = \frac{49.4 \text{ k}\Omega}{\frac{V_{OUT}}{V_{IN+}} - 1}$$

若LDR的值已知,则可转换成光照水平。因此,在已知输入电压的情况下,任务就变成了对仪表放大器输出进行监控。 V_{IN+} 可以是交流电压、直流电压或电源的一部分。请注意,增益精度取决于两个内部调整薄膜电阻的精度。

这种电路通过将远程测量的光敏电阻值转换成电压,为环境光的测量提供了一种极具成本优势的解决方案。我们选择AD8226是因为它具有宽电源电压工作范围(2.7 V至36 V)、低静态电流(不到500 μA,全电源电压范围)、轨到轨输出和功能齐全等特性。该电路可使用任何增益电阻,从几Ω到无穷大均可。日益下降的成本、不断提升的性能使仪表放大器成为运算放大器的理想替代产品。

图3所示为这种电路的典型响应,其中用100-mV p-p、900-Hz正弦波作为 V_{IN+} 。从图中可以看出, LDR在明亮和黑暗环境中的值为~840 Ω和~5500 Ω。利用LDR的校准,可以将这些电阻值换算成光线水平。

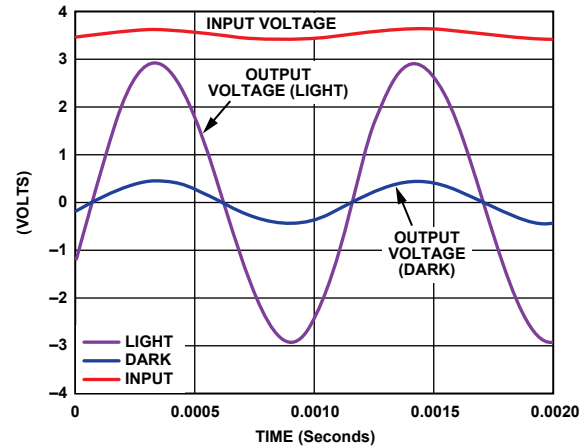


图3. 电路在明亮和黑暗环境条件下的房间中的性能

作者简介

Chau Tran [chau.tran@analog.com]于1984年加入ADI公司,目前在位于美国马萨诸塞州威尔明顿市的集成放大器产品(IAP)部门工作。他于1990年毕业于塔夫斯大学,获得电子工程硕士学位。Chau拥有10多项专利,并撰写了十几篇技术文章。



Paul Mullins [paul.mullins@analog.com] ADI公司马萨诸塞州威尔明顿市集成放大器产品部门的一名产品/测试工程师。他于1994年加入ADI公司,负责精密信号处理器件的产品特性和测试开发工作。他毕业于马萨诸塞大学洛厄尔分校,获电气工程学士学位(BSEE)。



Analog Dialogue

本期介绍

- 2 编者寄语和产品简介
- 3 如何通过前端将PC声卡变成高速采样示波器
- 7 多电源系统的监控和时序控制
- 11 利用S参数对RF开关模型进行高频验证
- 15 在系统中成功运用DC-DC降压/升压稳压器
- 17 用于数据采集的超高性能差分输出可编程增益仪表放大器
- 19 过采样ADC与PGA结合，提供127 dB动态范围

本期介绍

如何通过前端将PC声卡变成高速采样示波器

有多种软件包可以使PC声卡提供类似示波器的显示,但低采样速率、高分辨率ADC和交流耦合前端具有有限带宽。针对重复波形,采样前端可以延展时间轴,使PC能够用作高速采样示波器。本文描述一种能够实现这种功能的前端和探头。详情见第3页。

多电源系统的监控和时序控制

现今,电子系统往往具有许多不同的电源轨。为实现可靠、可重复的操作,必须监控各电压的开关时序、上升和下降速率、加载顺序以及幅度。典型的系统设计可能包括电源时序控制、电源跟踪、电源电压/电流监控和控制。现有多种电源管理IC可以执行上述功能。详情见第7页。

利用S参数对RF开关模型进行高频验证

S(散射)参数用于表征使用匹配阻抗的电气网络。散射是电流或电压在传输线路中断情况下所受影响的方式。利用S参数可以将一个器件看作一个具有输入和输出的“黑匣子”,这样就可以进行系统建模而不必关心其实际结构的复杂细节。详情见第11页。

在系统中成功运用DC-DC降压/升压稳压器

高效率DC-DC转换器采用三项基本技术:降压型、升压型和降压/升压型。降压转换器可产生较低的直流输出电压,升压转换器可产生较高的直流输出电压,降压/升压转换器则可产生小于、大于或等于输入电压的输出电压。详情见第15页。

用于数据采集的超高性能差分输出可编程增益仪表放大器

数据采集系统和PLC需要多功能的高性能模拟前端,以便与各种传感器接口来精确、可靠地测量信号。根据待测电压或电流幅度的不同,信号可能需要放大或衰减,从而匹配ADC的满量程输入范围,以供进一步的数字处理和反馈控制。详情见第17页。

过采样ADC与PGA结合,提供127 dB动态范围

通常需要测量宽动态范围信号,但目前的技术常常难以满足系统要求。本文提出了一种替代方法,即结合采用高速、逐次逼近型ADC和自动调节量程的可编程增益放大器前端(增益根据模拟输入值自动变化),从而提供126 dB以上的动态范围。详情见第19页。

Dan Sheingold [dan.sheingold@analog.com]

Scott Wayne [scott.wayne@analog.com]

所有ADI产品数据手册都可在www.analog.com/zh网站查到,只需在搜索框中输入产品型号即可。

10月

12位、250 MSPS/210 MSPS/170 MSPS ADC	AD9634
14位、250 MSPS/210 MSPS/170 MSPS ADC	AD9642
双通道、10位、125 MSPS/105 MSPS ADC	AD9608
双通道、12位、125 MSPS/105 MSPS ADC	AD9628
双通道、14位、125 MSPS/105 MSPS ADC	AD9648
集成12位ADC和可执行闪存的Blackfin处理器	ADSP-BF506F
集成两个800 mA降压稳压器和一个300 mA LDO的电源管理单元 ...	ADP5023
集成两个800 mA降压稳压器和两个300 mA ALDO的电源管理单元 ...	ADP5037
集成两个1200 mA降压稳压器和一个300 mA LDO的电源管理单元 ..	ADP5024
中频接收机	AD6672
小数N分频/整数N分频PLL高压频率合成器	ADF4150HV

11月

6 GHz超高数据速率差分放大器	ADL5565
双通道、低功耗、运算放大器	ADA4084-2
600 kHz双通道同步降压控制器	ADP1876
数字功率因数校正控制器	ADP1047/ADP1048
高速、200 dB对数转换器	ADL5304
16通道、24位、192 kHz DAC	ADAU1966
4串白光LED驱动器	ADD5205
多路输出时钟发生器	AD9577
具有振动抑制特性的±250°/s偏航角速度陀螺仪	ADXRS646
超低噪声、模拟输出MEMS麦克风	ADMP504
400 MHz至1250 MHz正交调制器	ADRF6701
2050 MHz至3000 MHz正交调制器	ADRF6704
四通道中频接收机	AD6657A
汽车应用、16位数字温度传感器	ADT7311
高端负载逻辑电平控制开关	ADP198
多服务线路卡时钟转换器	AD9557/AD9558
宽动态范围(DR)、高速、数字控制VGA	ADL5202

12月

8通道、12位、40 MSPS/80 MSPS、LVDS ADC	AD9637
8通道、14位、40 MSPS/65 MSPS、LVDS ADC	AD9257
4通道、12位、80 MSPS/105 MSPS/125 MSPS、LVDS ADC	AD9633
4通道、14位、80 MSPS/105 MSPS/125 MSPS、LVDS ADC	AD9253
差动放大器,输入具有短路保护功能	ADA4830-1
精密、低功耗、G = 1差分放大器	AD8476
1.5 nV/√Hz、G = 2000仪表放大器	AD8428
低噪声、低功耗、运算放大器	ADA4897-2
精密、零漂移运算放大器	ADA4638-1
兼容USB的快速充电电池管理器	ADP5065
热插拔、-48 V、数字电源监控器控制器	ADM1075
超低功耗、低失真ADC驱动器	ADA4940-1/ADA4940-2
集成谐波监控的三相电表	ADE7880
具有数字输出的全向MEMS麦克风	ADMP441
64位、按钮接口、数字电位计	AD5116
128/64/32位、I ² C接口、数字电位计	AD5110/AD5112/AD5114
128/64/32位、升/降接口、数字电位计	AD5111/AD5113/AD5115
低噪声、300 mA/500 mA低压差稳压器	ADP7102/ADP7104
高精度、低功耗基准电压源	ADR35xxW
±450°/秒精密角速率传感器	ADIS16136
10自由度战术级惯性传感器	ADIS16488
高端负载逻辑电平控制开关	ADP199
小数N分频/整数N分频PLL频率合成器	ADF4151
低噪声、快速建立、6 GHz PLL频率合成器	ADF4196
带24 V总线保护的CAN收发器	ADM3051
带5 kV隔离和24 V总线保护的CAN收发器	ADM3054
宽动态范围(DR)、高速、数字控制VGA	ADL5201

Analog Dialogue

模拟对话杂志(www.analog.com/zh/analogdialogue)是ADI公司于1967年创办的技术杂志,至今已经连续出版45年,主要讨论有关模拟信号、数字信号和混合信号处理产品、应用、技术和技巧。模拟对话杂志提供两种版本:在线版每月发行一期;印刷版每年发行四期,印刷版和电子版作为对在线版中技术文章的定期回顾和汇集。在线版的内容包括:技术文章;近期应用笔记、新产品简介、预发布产品、在线研讨会和教程、已发表文章等及时信息;以及“集锦”栏目,其中包括从ADI网站(www.analog.com/zh)获得重要相关信息的通用链接网址。感兴趣的读者也可以至Analog Dialogue档案库www.analog.com/library/analogdialogue/archives.html查阅自1967年第1卷第1期创刊至今的每期存档,包括三期纪念特刊。如需订阅,请访问www.analog.com/library/analogdialogue/subscribe.html。欢迎提出您的宝贵意见:Facebook: www.facebook.com/analogdialogue; 模拟对话: analogdiablog.blogspot.com; 电子邮件: dialogue.editor@analog.com, 编辑Dan Sheingold, [dan.sheingold@analog.com]或出版人兼总编辑Scott Wayne, [scott.wayne@analog.com]。

如何通过前端将PC声卡变成高速采样示波器

作者: Doug Mercer

有多种软件包可以使个人计算机(PC)中的立体声声卡提供类似示波器的显示,但低采样速率、高分辨率模数转换器(ADC)和交流耦合前端最适合20 kHz及以下的可用带宽。现在,这种有限的带宽可以扩展——针对重复波形,可以在声卡输入前使用一个采样前端。利用高速采样保持器(SHA)对输入波形进行二次采样,然后通过低通滤波器重建波形,并使其平滑,可以有效延展时间轴,使PC能够用作高速采样示波器。本文描述一种能够实现这种改造的前端和探头。

图1所示为一个插入式附件的原理图,它可以配合典型PC声卡采样使用。每个示波器通道使用一个高速采样保持放大器AD783。SHA的采样信号由时钟分频器电路的数字输出提供,下文将通过一个例子说明。AD783输入由一个FET缓冲,因此可以使用简单的交流/直流输入耦合。在所示的两个通道中,当直流耦合跳线开路且输入为交流耦合时,1 M Ω 电阻(R1和R3)提供直流偏置。采样输出由图中所示的双极点有源RC网络低通滤波。该滤波器不必是一个有源电路,但所示的滤波器能够提供有益的缓冲低阻抗来驱动PC声卡输入。

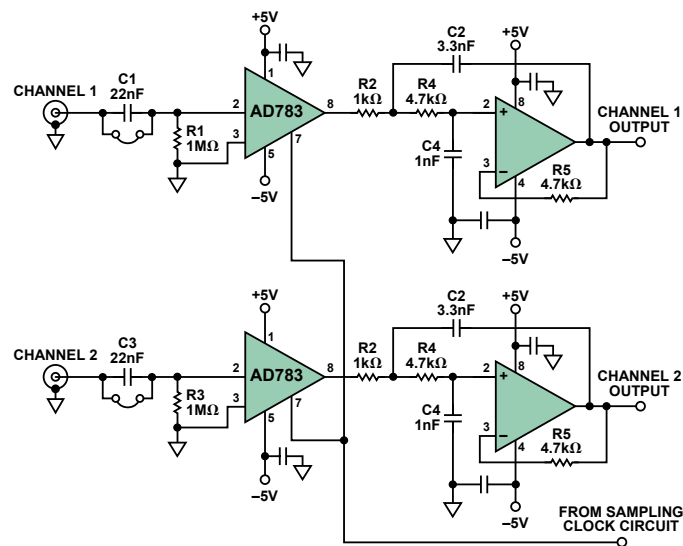


图1. 双通道模拟采样电路

AD783 SHA提供高达数MHz的可用大信号带宽。输入端的有效电压摆率约为100 V/ μ s以上。采用 ± 5 V电源时,输入/输出摆幅至少为 ± 3 V。对于500 mV p-p以下的摆幅,小信号3 dB带宽接近50 MHz。

利用图1所示的前端电路以及采用Visual Analyser1软件的PC声卡,可以得到一个以1 MHz频率重复的2 MHz单周期正弦波,如图2的屏幕截图所示。采样时钟以80.321 kHz的采样速率提供250 ns宽的采样脉冲。这里的有效水平时基为333 ns/分频比。例子中使用的PC声卡采用SoundMax[®]编解码器,其采样速率为96 kSPS。本例中,有效采样速率约为40 MSPS。

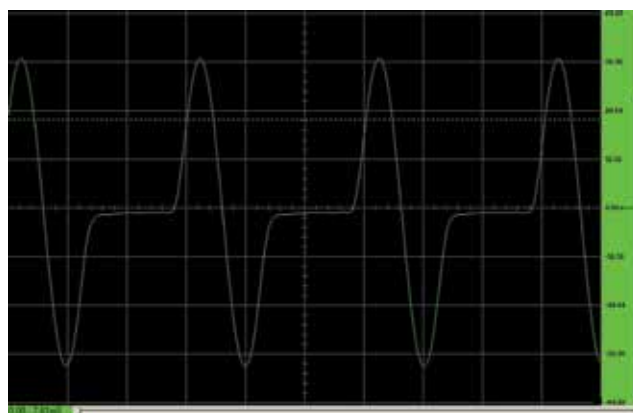


图2. 以1 MHz频率重复的2 MHz单周期正弦脉冲

图3中的屏幕截图显示的是一个以1 MHz频率重复的高斯正弦脉冲。采样时钟速率同样是80.321 kHz,采样脉冲宽度为250 ns。



图3. 以1 MHz频率重复的4 MHz高斯正弦脉冲

采样时钟发生器示例

AD783要求一个宽度为150 ns至250 ns的窄正采样脉冲。为使显示的波形保持稳定,无来回跳动,采样脉冲必须非常稳定,抖动很低。这一要求往往将可能的时钟选择限定于晶体振荡器。另一个要求是采样速率可以在略低于100 kHz到大约500 kHz的范围内进行调整或调谐。为使下采样信号落在声卡的20 Hz到20 kHz音频带宽内,采样频率间的调谐步进必须较为精细。一个诸如图4所示的N分频电路和一个频率介于10 MHz到20 MHz的晶体振荡器(IC4),可以提供从80 kHz到350 kHz的多达200种或更多的不同采样速率,步进大小介于300 Hz到5 kHz之间。本例使用两个4位二进制升降计数器74HC191, N可以是4到256之间的任意整数。也可以使用74HC190等十进制计数器,其引脚排列与74HC191相同,可以提供4到100的N值。分频比利用两个十六进制开关S1和S2设置。开关S3设置计数器是递增还是递减计数。电阻R1 (250 Ω)和电容C1 (68 pF)给引脚计数输出增加一个很短的延迟,经过该延迟后,引脚计数输出加载起始计数值。74HC00的四个NAND门用于实现单稳态模式,当R12为2.7 k Ω 且C2为68 pF时,单稳态模式提供200 ns的采样脉冲。

IC4是固定频率金属帽壳晶体振荡器。另一种方法是使用CMOS反相器(74HC04)和分立晶体X1来构成一个振荡器,如图5所示。这种方法使用的元件虽然多于一体式金属帽壳振荡器,但它支持通过调整电容C1来调节晶体频率,从而实现精密的频率调谐。

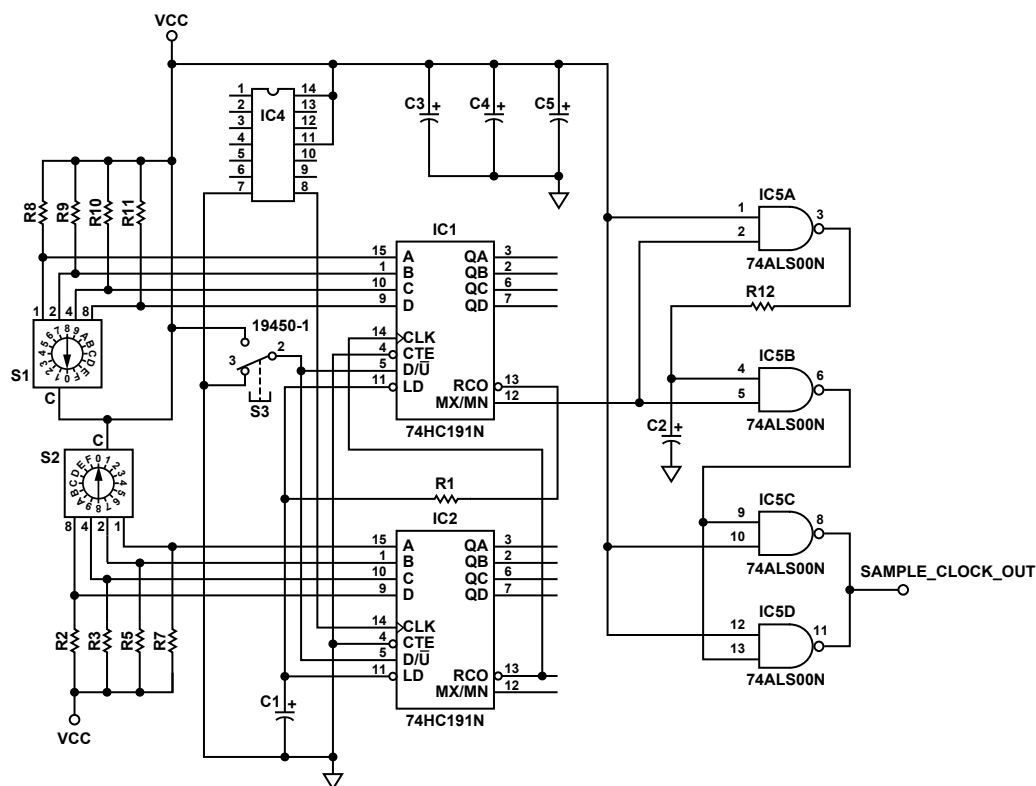


图4. 采样时钟分频器电路

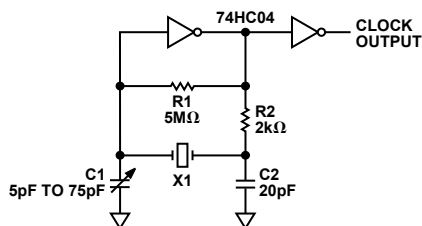


图5. 采用机械调谐方式的分立晶体振荡器

为了消除机械可变元件，D1可以使用变容二极管，其电容取决于电压，如图6所示。

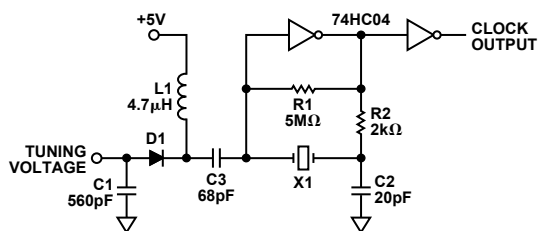


图6. 采用电压调谐方式的分立晶体振荡器

有源重构滤波器示例

图7和图8所示为有源滤波器设计，它们应能很好地代替简单的无源RC滤波器。图7显示的是一个二阶Sallen-Key滤波器，转折频率约为39 kHz，使用标准电阻和电容值。双通道运算放大器AD8042和AD822具有低电源电压和宽摆幅特性，是很好的选择。该滤波器在通带内的增益为+1。

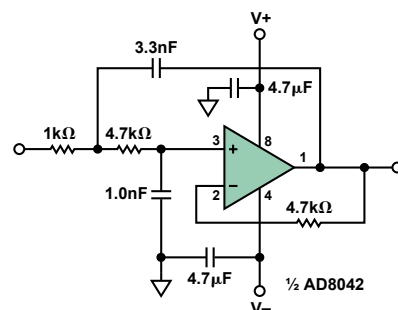


图7. Sallen-Key 39 kHz低通滤波器

图8显示的是一个二阶多路反馈(MFB)滤波器，转折频率约为33 kHz，使用标准电阻和电容值。该滤波器的通带增益为-1，因此，使用该滤波器时，为使显示的波形右侧朝上，应选择示波器软件上的“反相”按钮。

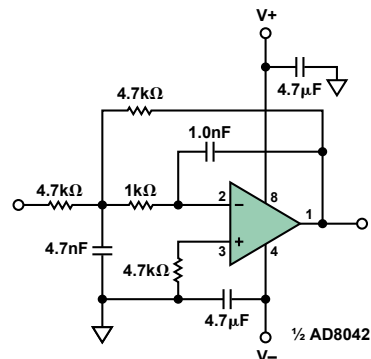


图8. MFB 33 kHz低通滤波器

电路供电

重构滤波器使用的AD783和放大器需要双电源供电。可以使用6节AA电池，3节提供+4.5 V电源，另外3节提供-4.5 V电源。或者，也可以使用单个9 V电池，利用一个电阻分压器来提供作为地的中间电源电压，这将需要由一个运算放大器进行缓冲才能提供电路所需的地电流。第三种方法是使用一个可调线性调节器，产生相对于电池负极的约4.5 V电压，用作接地基准。

第四种方法是使用备用PC或笔记本电脑USB端口提供的+5 V电源。-5 V电源可以由DC/DC电压逆变器产生，例如ADI公司的ADM8829(表贴封装)。应特别注意避免受到DC/DC电压逆变器产生的开关噪声干扰。

输入衰减器

AD783的小信号增益远高于全摆幅带宽。通过在采样器之前插入一个10:1阻性衰减器以限制最大信号带宽，可以实现远超过20 MHz的可用带宽。多家公司提供成本相对较低的示波器探头，如Syscomp Electronic Design, Ltd²等(图9)。下面是笔者撰写本文时获得的信息：

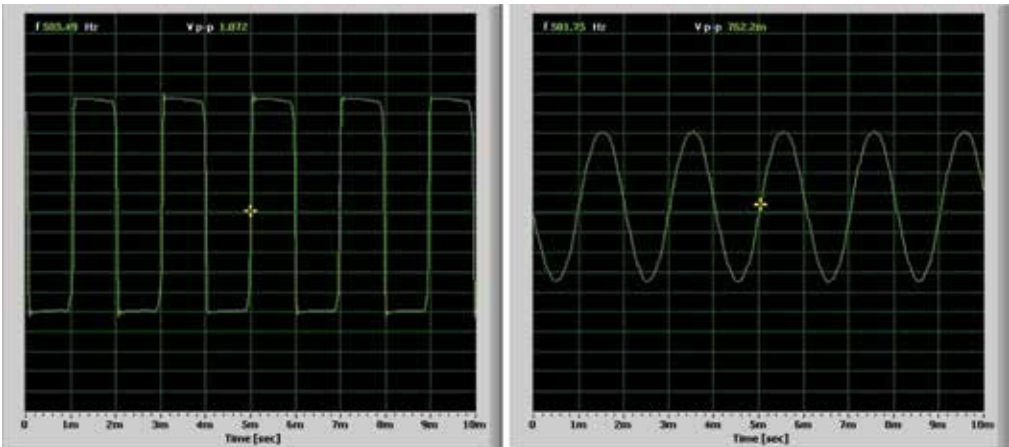
- Syscomp Electronic Design生产的40 MHz带宽、1×/10×可切换型示波器探头(P6040)，每对价格\$29.99。
- HobbyLab³生产的20 MHz 10:1版本示波器探头(GT-P6020)，



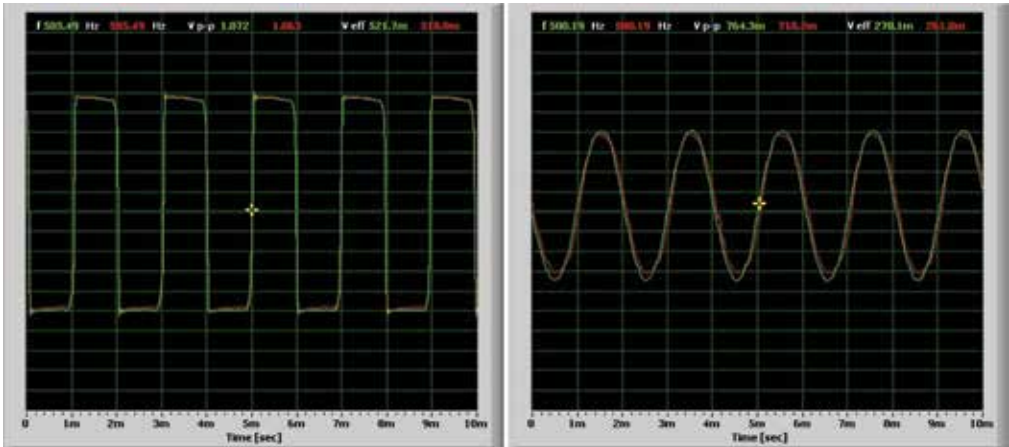
图9. P6040 1×/10×示波器探头

每对价格\$19.50。

- Gabotronics.com⁴生产的100 MHz P2100和60 MHz P2060通用探头，每种价格约\$10.00。



(a) (b)
图10. 单通道10×探头：1 MHz (a)和50 MHz (b) 5 V p-p输入方波



(a) (b)
图11. 双踪双通道匹配10×探头：1 MHz (a)和50 MHz (b) 5 V p-p输入方波

使用探头

图10、图11和图12所示的声卡5屏幕截图利用P2100 100 MHz 10×探头获取,它可以补偿10 pF至35 pF范围内的输入电容。对于建议的电路,如果PCB板线路长度尽可能保持最短,那么这个调整范围似乎是充足的。采用10×探头时,输入看起来像10 MΩ和18 pF,可以支持最高±30 V的输入电压。

为了展示AD783采样保持输入级的性能,首先利用1 kHz平顶方波调整探头补偿。屏幕截图显示了器件对频率为1 MHz和50 MHz的不同信号的响应。图10中的两个屏幕截图显示单通道情况,(a)为1 MHz、5 V p-p方波,(b)为50 MHz、5 V p-p方波。每种情况下,采样时钟均针对大约500 Hz的下采样信号频率进行调整,以便消除任何声卡响应差异。因此,左边屏幕截图的有效时间刻度为500 ns/分频比,右图为10 ns/分频比。声卡输入增益设置如下:对于1 MHz输入,示波器软件报告1.072 V p-p的幅度;对于50 MHz输入,则报告762.2 mV p-p的幅度。0.7622/1.072接近-3 dB。这一测量结果显示,100 MHz 10×探头和AD783的组合具有50 MHz的3 dB带宽。

图11中,同样的1 MHz (a)和50 MHz信号(b)被施加于两个通道。从两个通道的两幅重叠屏幕截图可以看出,两个通道之间具有良好的增益、失调和延迟匹配。

最后一幅屏幕截图(图12)显示375 kHz、5 V p-p方波(红色线)和1.5 MHz、42 ns宽5 V p-p脉冲(绿色线)的情况。水平刻度为333 ns/分频比。AD783采样器保持完整的5 V摆幅,即便输入这些

较窄的42 ns脉冲也是如此。

参考文献

- ¹Visual Analyser是一个完整的专业实时软件包,可以将PC变成一整套测量仪器。它使用PC的声卡,无需新硬件。 <http://www.sillanumsoft.org/>.
- ²Syscomp Electronic Design, Ltd. <http://www.syscompdesign.com/Accessories.html>.
- ³HobbyLab <http://securedwithssl.com/HobbyLab-us/product/63258ffa-dcc8-4508-8152-d2461d943169.aspx>.
- ⁴Gabotronics <http://www.gabotronics.com/accesories-and-cables/view-all-products.htm>.
- ⁵基于PC的声卡示波器从声卡接收数据,采样速率为44.1 kHz,分辨率为16位。此外还提供WaveIO,它是用于LabView软件的声卡接口。 http://www.zeitnitz.de/Christian/scope_en.

作者简介

Doug Mercer [doug.mercer@analog.com] 在1977至2009年间一直在ADI公司从事全职工作,最后14年担任ADI公司研究员。ADI公司高速转换器产品系列的30多款标准产品都有他的贡献,AD783就是其中一款。自2009年起,他转而担任ADI公司的兼职顾问研究员,最近主要是作为ADI公司与伦斯勒理工学院的联络人,从事本科生电气工程教育推广和发展方面的工作。

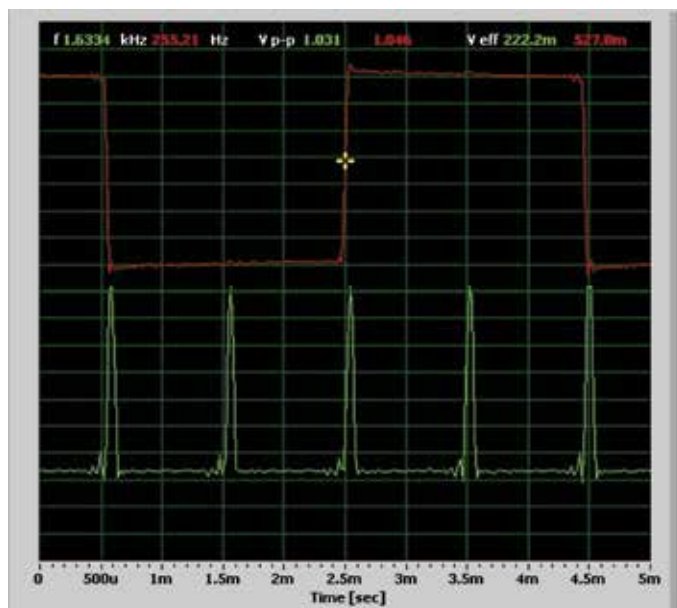


图12. 双踪双通道、10×探头: 375 kHz、5 V p-p方波和1.5 MHz、42 ns 5 V p-p脉冲

多电源系统的监控和时序控制

作者: Rich Ghiorse

引言

现今, 电子系统往往具有许多不同的电源轨。在采用模拟电路和微处理器、DSP、ASIC、FPGA的系统中, 尤其如此。为实现可靠、可重复的操作, 必须监控各电源电压的开关时序、上升和下降速率、加电顺序以及幅度。既定的电源系统设计可能包括电源时序控制、电源跟踪、电源电压/电流监控和控制。有各种各样的电源管理IC可以执行时序控制、跟踪、上电和关断监控等功能。

时序控制和跟踪器件可以监控和控制多个电源轨, 其功能可能包括设置开启时间和电压上升速率、欠压和过压故障检测、余量微调(在标称电压值的一定范围内调整电源电压)以及有序关断。适合这些应用的IC种类繁多, 简单的如利用电阻、电容和比较器构成的纯模拟器件, 复杂的如高集成度状态机和通过I²C总线进行数字控制的可编程器件。某些情况下, 系统的电压调节器和控制器可能包括关键控制功能。

对于采用多个开关控制器和调节器的系统, 还有一个考虑是器件以不同开关频率工作时, 如何将产生的系统噪声降至最低。常常需要同步调节器的时钟, 事实上, 如今的许多高性能开关控制器和调节器都可以与外部时钟同步。

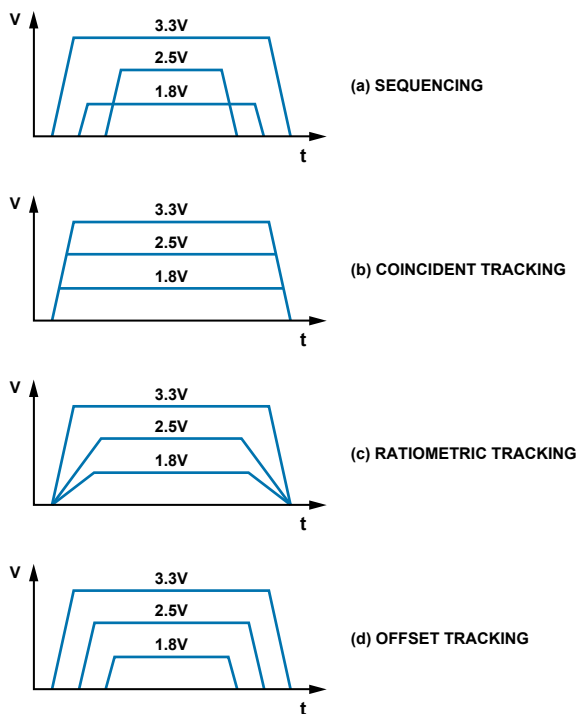


图1. 电源轨的控制类型

电源时序控制和跟踪

所谓电源时序控制, 是指以指定顺序开关电源。电源时序控制可以简单地基于既定的时间顺序, 或者一个电源的开启时间取决于另一个电源何时达到设定的阈值。电源跟踪基于这样一个事实: 电源电压无法(一般也不应)瞬间改变。电源系统设计师可以利用这一特性, 有效地控制系统中各电源相对于其它电源的斜率。电源跟踪分为三类: 同步、比率跟踪和偏移跟踪。图1中的四幅图对时序控制、同步跟踪、比率跟踪和偏移跟踪进行了比较。

图1a中, 三个电源按一定的时间顺序开启和关闭。首先是3.3 V电源开启, 后续电源的开启和关闭延迟时间取决于应用的需要。如果额定最大值要求电源按一定的顺序激活, 这种简单的时序控制技术将能确保有源器件的电压不会超过额定最大值。举例来说, 在ADC驱动的放大器上电之前, 我们必须保证ADC的电源存在, 否则可能损坏ADC的前端。

图1b显示同步跟踪情况, 所有三个电源同时开启, 并且以相同的速率彼此跟踪, 因此最低电源电压首先建立, 然后是较高的电源电压。电源关断以相反的方式进行。这个例子很好地说明了旧式FPGA或微处理器应用中电源是如何接通的: 首先激活较低的内核电压, 然后接通辅助或I/O电源。稍后将以Xilinx Virtex-5 FPGA的同步跟踪举例说明。

图1c中, 电源以不同的斜率上电。如前所述, 能够对电源的斜率 dV/dt 进行控制是一个非常有用的特性, 它可以防止电路中去耦电容的大浪涌电流(充电电流)损坏器件。如果不加限制的话, 浪涌电流可能大大超过标称工作电流。斜率限制可以防止有源器件闩锁、电容短路、PCB走线受损以及线路保险丝熔断。

图1d中, 所有电源具有相同的斜率, 但其施加时间由预定的失调电压决定。此类跟踪适用于需要限制电源电压差(常常出现在DAC和ADC等混合信号器件的额定最大值部分)的器件, 这种方法可以防止器件永久性受损。

基于FPGA的设计示例

使用FPGA系统的供电是探讨多电源系统处理的活教材。适当的FPGA电源控制对于实现可靠、可重复的设计至关重要, 否则可能会在实验室甚至现场引发灾难性故障。大多数FPGA具有多个电源轨, 一般表示为 V_{CC0} 、 V_{CCAUX} 和 V_{CCINT} , 这些电源分别用于为FPGA内核、辅助电路(如时钟和PLL等)、接口逻辑供电。

这些电源轨需要考虑的事项可以分为如下几类:

- 电源轨的时序控制
- 电源轨电压的容差要求
- 电源可能有软启动或斜率控制需求

下面以Xilinx Virtex-5系列FPGA的电源要求为例来说明, 该系列提供许多特性, 包括逻辑可编程能力、信号处理和时钟管理。根据数据手册, Virtex-5的电源上电顺序要求为 V_{CCINT} 、 V_{CCAUX} 、 V_{CCO} 。这些电源相对于地的斜坡时间为200 μ s(最小值)至50 ms(最大值)。建议工作条件如表1所示。

如前所述, Virtex-5要求同步电压跟踪。此外, 电源必须在特定的建议工作容差范围内, 而且必须在特定的 dV/dt 范围内上升和下降。

但是, FPGA只是一个较大系统的一部分。为了进一步阐明本例, 假设有一个高电流、5 V主系统电源轨。为FPGA内核供电的1 V电源具有 $\pm 5\%$ (± 50 mV)的容差, 需要提供最高4 A的电流。3 V电源为通用逻辑电源, 具有 $\pm 5\%$ 的容差, 在本例中需要提供4 A电流以便为FPGA I/O和设计中的其它逻辑器件供电。2.5 V电源为模拟电源, 需要提供低噪声的100 mA电流。

针对此应用, 利用双通道降压控制器ADP1850提供1 V和3 V高电流电源是一个很好的解决方案。ADP1850具有许多特性, 其中包括: 软启动控制、同步跟踪以及主从电源时序控制。上电时的上升

速率由SS1和SS2引脚上的电容控制。本例中, 3 V数字电源是主电源。针对2.5 V模拟电源, 超低噪声低压差调节器(LDO) ADP150是绝佳选择, 它可以利用ADP1850的PGOOD2信号进行时序控制。图2为该系统的简化框图, 显示了时序控制的一般流程, 详情参见ADP1850数据手册。

上例说明了时序控制和跟踪的常见使用方式, 可以将其扩展到当今的许多多电源系统, 包括基于微处理器的系统和涉及混合信号技术(ADC和DAC)的系统。

模拟电压和电流监控(ADM1191)

针对要求精密监控多个系统电源电流和电压的高可靠性应用, 可以使用简单易行的模拟监控电路。例如, 数字电源监控器ADM1191提供1%的测量精度, 包括一个用于电流和电压回读的12位ADC、一个精密电流检测放大器以及一路用于提供过流中断的ALERTB输出。图3显示了ADM1191结合一个主控制器(如微处理器或微控制器等)的应用。

表1. Xilinx Virtex-5电源轨要求

	电压范围	电压最小值/ 最大值	电流	启动时间 (最小值)	启动时间 (最大值)	
V_{CCINT}	$1\text{ V} \pm 5\%$	$-0.5\text{ V to }+1.1\text{ V}$	4 A	200 μ s	50 ms	先于 V_{CCAUX}/V_{CCO} 开启
V_{CCAUX}	$2.5\text{ V} \pm 5\%$	$-0.5\text{ V to }+3.0\text{ V}$	$\sim 50\text{ mA}$	200 μ s	50 ms	先于 V_{CCO} 开启
V_{CCO}	$3\text{ V} \pm 5\%$	$-0.5\text{ V to }+3.75\text{ V}$	$< 50\text{ mA}$	200 μ s	50 ms	

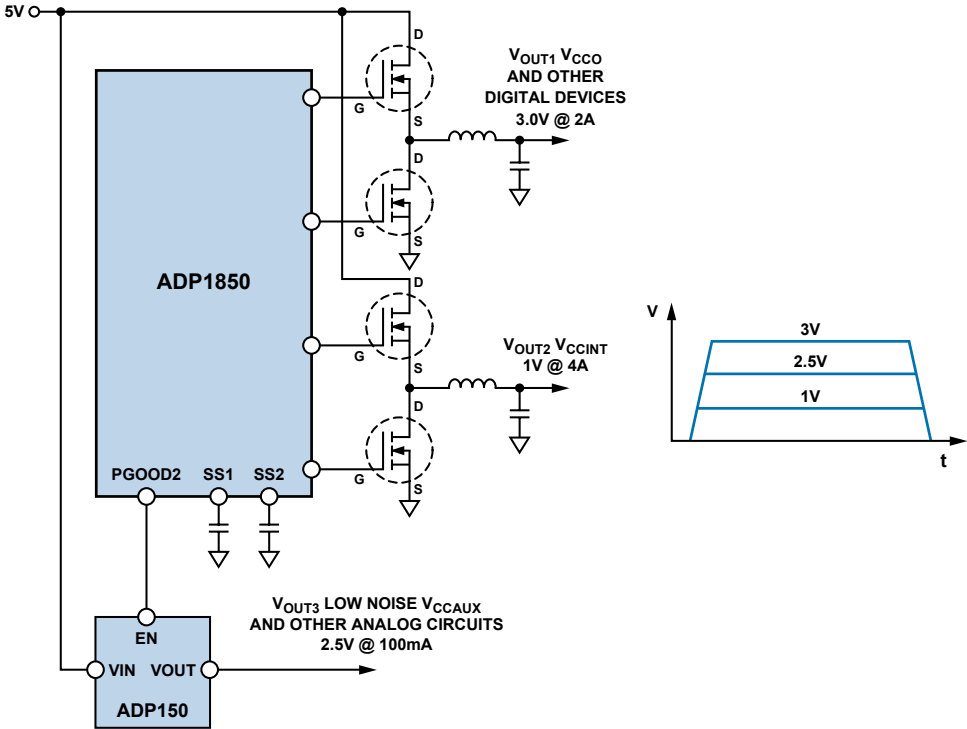


图2. Virtex-5的电源系统

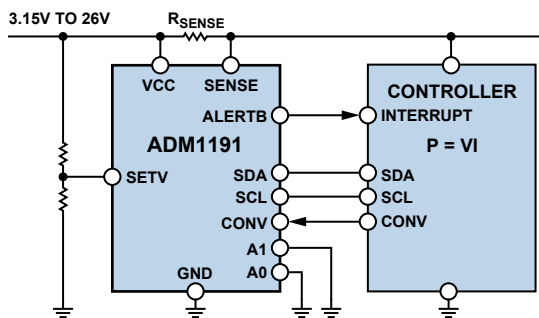


图3. 简单的电源电压和电流监控器

ADM1191通过I²C总线与主控制器通信。通过配置A0和A1引脚的逻辑输入电平，同一系统最多可以支持16个器件的寻址。本地控制器可以将测得的电压与电流相乘，从而计算电源轨的功耗。发生过流状况时，ALERTB信号通过一个中断快速通知控制器，这个关于故障状况的快速报警可以帮助保护系统免遭损坏。

时序控制和监控的结合

大型固定系统，甚至某些高性能插卡，具有许多需要控制和监控的电源轨。图4涉及到一个具有8个电源轨的复杂电源系统的控制。系统的核心是ADM1066，它是一款灵活的高集成度超级电源时序控制器Super Sequencer[®]，可提供完整的电源控制功能，特性包括时序控制、监控、余量微调 and 编程能力。ADM106x系列中的其它器件还具有温度监控和看门狗功能。

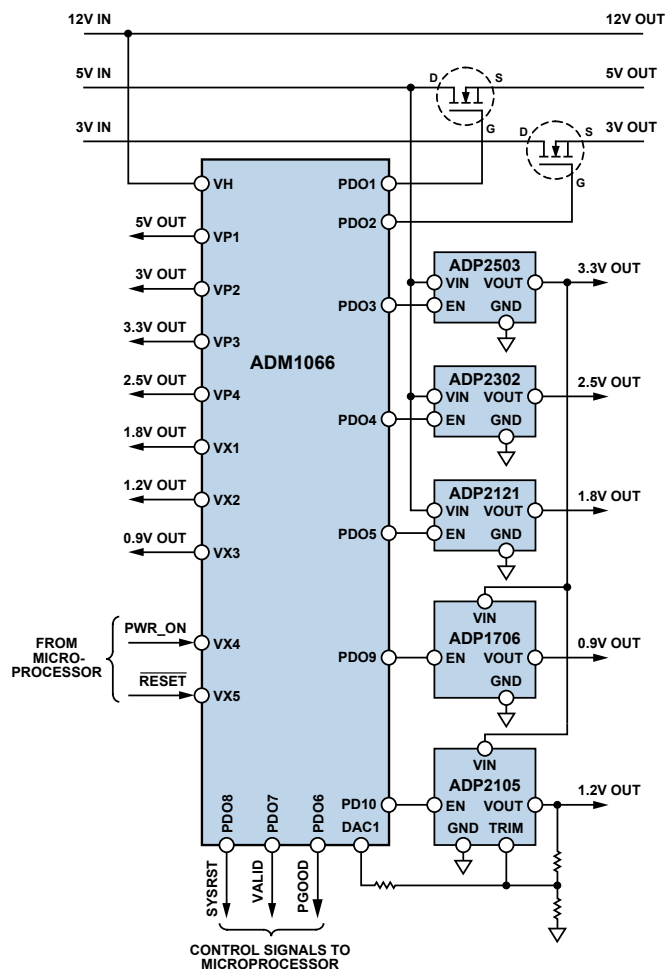


图4. 8轨电源系统的控制

8轨系统具有三个主电源轨：12 V、5 V和3 V。其它电源轨则是利用开关调节器和LDO从这些主电源轨产生。每个调节器具有一路使能输入，它由ADM1066的10路可编程驱动器(PD)输出之一驱动，因此用户可以按照一定的受控顺序使所有电源轨上电。ADM1066具有一个片上电荷泵，可以提升6路PD输出电压以提供外部N-MOSFET的高驱动电压；当需要控制更高电压的电源时，外部N-MOSFET用作电源轨开关。

ADM1066具有片上EEPROM，用以存储电源系统控制参数。ADI公司的实用程序为器件配置提供了便利，大大简化了上电和运行任务，消除了费时的代码开发工作。当系统进一步发展，以及有新器件加入设计时，可以轻松调整电源序列。时序参数和电压跳变点很容易重新编程。这个功能非常有用，可以节省开发时间，降低电路板开发可能延误的风险。

数字输出信号——PWRGD(电源良好)、VALID和SYSRST(系统恢复)——由ADM1066在轮询时产生，或者通过中断/数字输入提供，以便将电源系统的状态告知系统微控制器，从而在发生故障时能够采取措施。这种快速通知可以防止电容短路和其它危险状况引发灾难性损害。PWR_ON和/RESET是从系统控制器到ADM1066的数字输入，用以形成完整的系统控制环路。

利用ADM1066进行电源余量微调

在系统开发期间，当设计工程师需要调整电源电压以优化其电平或使其偏离标称值时，可以使用ADM1066的片内DAC来执行电源余量微调。利用这种余量微调特性，可以在电源限制范围内对系统进行全面特性测试，而不需要使用外部仪器。该功能通常是在在线测试(ICT)期间执行，例如：当制造商希望保证受测产品能够在标称电源电压 $\pm 5\%$ 的范围内正常工作时。基于图4所示的电路，用户可以在许多电源轨上实现余量微调。

开环电源余量微调

对DC/DC转换器或LDO等电源进行余量微调的最简单方法，是将额外电阻切换到电源模块的反馈节点中，以改变反馈或调整节点的电压，从而利用DAC迫使输出电压上调或下调所需的幅度。采用这种衰减器(图5)时，可以通过SMBus更新相关DAC输出的值，从而远程命令ADM1066执行电源余量微调。该过程可以利用独立于系统控制环路的开环技术实现。

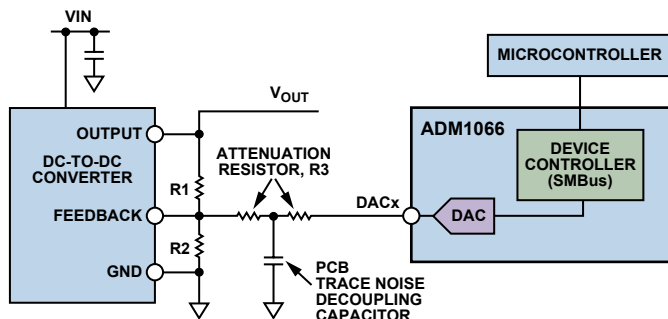


图5. 开环余量微调

ADM1066最多可以为6个电源执行开环余量微调，它利用6个片

上电压输出DAC(DAC1至DAC6)驱动要微调的电源模块的反馈引脚。实现这一功能的最简单电路是利用一个衰减电阻(R3),将DACx引脚连接到DC/DC转换器的反馈节点。当DACx输出电压设定为与反馈电压相等时,无电流流入衰减电阻,DC/DC转换器的输出电压不发生变化。当DACx输出电压高于反馈电压时,电流流入反馈节点,DC/DC转换器的输出必须下降以进行补偿。要提升DC/DC转换器输出,DACx输出电压设定值须低于反馈节点电压。为降低噪声,如图中所示,可以将该串联电阻分成两个电阻,其间的节点可以通过一个电容去耦到DC/DC转换器的地。

闭环电源余量微调

一种更精确、更全面的余量微调方法是在闭环系统中使用类似的电路。图4所示为针对1.2 V输出的一个例子。要微调的电源轨电压可以通过VX2回读,确保将其精确调整到目标电压。ADM1066集成了执行微调所需的全部电路,12位逐次逼近型ADC用于读取受监控电压的电平,6个电压输出DAC用于按照上述方法调整电源电平。这些电路可以配合微控制器等其它智能器件使用,以实现闭环余量微调系统,它可以将DC/DC转换器或LDO电源设定到任何电压,精度为目标值的 $\pm 0.5\%$ 。

为了在要测试的电源轨上实现闭环余量微调,请执行下列步骤:

1. 禁用6路DACx输出。
2. DACx输出电压设定为反馈节点电压。
3. 使能DAC。
4. 读取连接到VPx、VH或VXx引脚之一的DC/DC转换器输出的电压。
5. 需要时,提高或降低DACx输出电压以调整DC/DC转换器输出电压。否则就停止,目标电压已经达到。
6. 将DAC输出电压设定为某一值,使电源输出改变所需的幅度(例如 $\pm 5\%$)。
7. 重复该过程,直至达到该电源轨所需的电压。

步骤1至3确保各DACx输出缓冲器开启时,它对DC/DC转换器输出的直接影响非常小。DAC输出缓冲器的作用是消除上电时的瞬变“毛刺”,因为缓冲器首先上电并跟随引脚电压,此时它不驱动该引脚。一旦输出缓冲器正确使能,缓冲器输入即切换到DAC,缓冲器的输出级开启,从而消除输出毛刺。

开关调节器的同步

在具有多个电源轨并使用一个以上开关调节器或控制器的系统中,由于内部开关频率的差异,这些器件之间可能会相互作用。这会起拍频谐波,大幅提高电源噪声,严重影响EMI测试。幸运的是,许多开关控制器和调节器在设计上都支持内部时钟同步。LDO不存在这个问题,但其电流输出有限,并且在大多数情况效率较差,因此有时可能不合需要。

双通道**开关调节器ADP2116**就是可同步器件的一个很好的例子。通过SCFG引脚,可将其SYNC/CLKOUT引脚配置为输入SYNC引脚或输出CLKOUT引脚。作为输入SYNC引脚,它可让ADP2116与外部时钟同步,两个通道以外部时钟频率的一半、彼此180°错相工作。

作为输出CLKOUT引脚,它可提供输出时钟,其频率是通道开关频率的两倍且90°错相。因此,一个配置为CLKOUT的ADP2116可以充当主转换器,为所有其它DC/DC转换器(包括其它ADP2116器件)提供外部时钟(图6)。配置为从器件时,它接收主器件的外部时钟并与之同步。通过同步系统内的所有DC/DC转换器,这种方法可防止产生能导致EMI问题的拍频谐波。

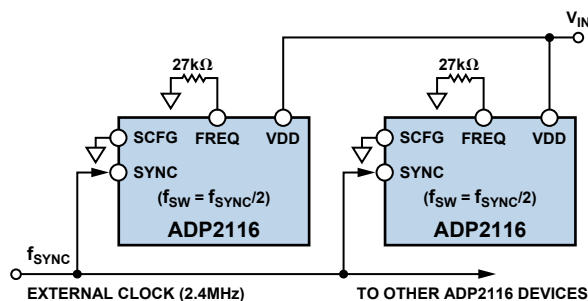


图6. 利用外部时钟同步多个ADP2116

结束语

本文讨论多电源系统的处理方法。时序控制器、监控器、调节器和控制器具有非常高的功能集成度,便于设计工程师处理潜在的电源问题,而无需采用全部是分立IC的电路板。这些器件对设计工程师非常有用,可以提高设计成功的概率,降低重新设计的可能性和电路板开发延误的风险。

参考文献

Moloney, Alan. “Power Supply Management—Principles, Problems, and Parts.” *Analog Dialogue*. 40-2. May 2006.

作者简介

Rich Ghiorse [rich.ghiorse@analog.com] 于1980年加入ADI公司。他从事过多方面的工作,从产品、测试、设计到现在的应用工程。他拥有东北大学电气工程学士学位(BSEE)和电气工程硕士学位(MSEE)。Rich目前是ADI公司位于美国马萨诸塞州威明顿的客户服务中心的高级应用工程师。



利用S参数对RF开关模型进行高频验证

作者: Joseph Creech

S参数简介

S(散射)参数用于表征使用匹配阻抗的电气网络。这里的散射是电流或电压在传输线路中断情况下所受影响的方式。利用S参数可以将一个器件看作一个具有输入和相应输出的“黑匣子”，这样就可以进行系统建模而不必关心其实际结构的复杂细节。

当今集成电路的带宽不断提高，因而必须在宽频率范围内表征其性能。传统的低频参数，如电阻、电容和增益等，可能与频率有关，因此可能无法全面描述IC在目标频率的性能。此外，要在整个频率范围内表征一个复杂IC的每个参数可能是无法实现的，而使用S参数的系统级表征则可以提供更好的数据。

可以使用一个简单的RF继电器来演示高频模型验证技术。如图1所示，可以将RF继电器看作一个三端口器件：一个输入端口、一个输出端口和一个用于开关电路的控制端口。如果器件性能与控制端无关，一旦设定后，就可以将继电器简化为一个双端口器件。因此，可以通过观察输入端和输出端的行为来全面表征该器件。

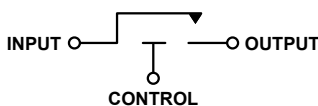


图1. RF继电器模型

要理解S参数的概念，必须知道一些传输线理论。与大家熟悉的直流理论相似，在高频时，最大传输功率与电源的阻抗和负载的阻抗有关。来自一个阻抗为 Z_S 的电源的电压、电流和功率，沿着一条阻抗为 Z_0 的传输线路，以波的形式行进到阻抗为 Z_L 的负载。如果 $Z_L = Z_0$ ，则全部功率都会从电源传输到负载。如果 $Z_L \neq Z_0$ ，则某些功率会从负载反射回电源，不会发生最大功率传输。入射波和反射波之间的关系通过反射系数来表示，它是一个复数，包含关于信号的幅度和相位信息。

如果 Z_0 和 Z_L 完全匹配，则不会发生反射， $\Gamma = 0$ 。如果 Z_L 开路或短路，则 $\Gamma = 1$ ，表示完全不匹配，所有功率都反射回 Z_S 。大多数无源系统中， Z_L 不与 Z_0 完全相等，因此 $0 < \Gamma < 1$ 。要使 Γ 大于1，系统必须包含一个增益元件，但RF继电器示例将不考虑这一情况。反射系数可以表示为相关阻抗的函数，因此可以通过下式计算：

$$\Gamma = \frac{Z_L - Z_0}{Z_L + Z_0} \quad (1) \quad \rightarrow \quad \Gamma = \frac{\frac{Z_L}{Z_0} - 1}{\frac{Z_L}{Z_0} + 1} \quad (2)$$

假设传输线路为一个双端口网络，如图2所示。在这种表示方法中，可以看出，每个行进波都由两部分组成。从双端口器件的输出端流到负载的总行进波部分 b_2 ，实际上是由双端口器件的输出端反射的一部分 a_2 和透射器件的一部分 a_1 组成。反之，从器件输入端流回电源的总行进波 b_1 则是由输入端反射的一部分 a_1 和返回器件的一部分 a_2 组成。

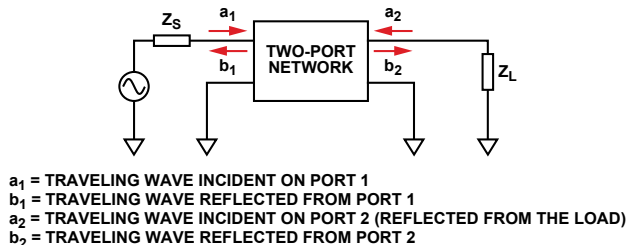


图2. S参数模型

根据以上的说明，可以利用S参数列出用来确定反射波值的公式。反射波和发射波计算公式分别如式3和式4所示。

$$b_1 = S_{11}a_1 + S_{12}a_2 \quad (3)$$

$$b_2 = S_{21}a_1 + S_{22}a_2 \quad (4)$$

如果 $Z_S = Z_0$ (双端口输入的阻抗)，则不会发生反射， $a_1 = 0$ 。如果 $Z_L = Z_0$ (双端口输出的阻抗)，则不会发生反射， $a_2 = 0$ 。因此，我们可以根据匹配条件定义S参数，如下所示：

$$S_{11} = \frac{b_1}{a_1} \quad (5) \quad S_{22} = \frac{b_2}{a_2} \quad (6)$$

$$S_{21} = \frac{b_2}{a_1} \quad (7) \quad S_{12} = \frac{b_1}{a_2} \quad (8)$$

其中：

S_{11} = 输入反射系数

S_{12} = 反向透射系数

S_{21} = 正向透射系数

S_{22} = 反向反射系数

通过这些公式可以完整描述任何双端口系统，正向和反向增益分别用 S_{21} 和 S_{12} 来表征，正向和反向反射功率分别用 S_{11} 和 S_{22} 来表征。

要在实际系统中求解上述参数， Z_S 、 Z_0 和 Z_L 必须匹配。对于大多数系统，这很容易在宽频率范围内实现。

设计和测量传输线路阻抗

为确保双端口系统具有匹配的阻抗，必须测量 Z_S 、 Z_0 和 Z_L 。多数RF系统工作在50 Ω 环境下。 Z_S 和 Z_L 一般受所用矢量网络分析仪(VNA)的类型限制，但可以设计 Z_0 ，使之与VNA阻抗匹配。

传输线路设计

传输线路的阻抗由线路上的电感和电容的比值设置。图3所示为一个简单的传输线路模型。

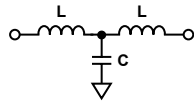


图3. 传输线路的集总元件模型

利用计算目标频率时的复阻抗的公式，确定获得特定阻抗所需的L和C的值。调整L和C的方式取决于传输线路模型的类型，最常用的模型是“微带线”和“共平面波导”模型。利用物理参数，例如从走线到地层的距离、走线宽度和PCB基板介电常数等，可以平衡电感和电容，从而提供所需的阻抗。设计传输线路阻抗的最简单方法是使用阻抗设计程序，此类程序有很多。

测量阻抗

设计并生产出传输线路后，必须测量其阻抗，以验证设计和实施无误。一种测量阻抗的方法是使用时域反射(TDR)。TDR测量可以反映PCB走线的信号完整度。TDR沿着信号线发送一个快速脉冲，并记录反射情况，然后利用反射信息计算距离信号源特定长度处的路径阻抗。利用阻抗信息可以找到信号路径中的开路或短路，或者分析特定点的传输线路阻抗。

TDR的工作原理是：对于一个不匹配的系统，在信号路径上的不同点，反射会与信号源相加或相减(相长和相消干涉)。如果系统(本例中为传输线路)匹配50 Ω，则信号路径上不会发生发射，信号保持不变。然而，如果信号遇到开路，反射将与信号相加，使之加倍；如果信号遇到短路，反射将通过相减与之抵消。

如果信号遇到一个端接电阻，其值稍高于正确的匹配阻抗，则在TDR响应中会看到一个凸起；若端接电阻值稍低于匹配阻抗，则在TDR响应中会出现一个凹陷。对于容性或感性端接，将看到相似的响应，因为电容在高频时短路，电感在高频时开路。

在所有影响TDR响应精度的因素中，最重要的一个是沿信号路径发送的TDR脉冲的上升时间。脉冲的上升时间越快，则TDR可以分辨的特征越小。

根据TDR设备设定的上升时间，系统可以检测的两个不连续点之间的最短空间距离为：

$$l_{min} = \frac{c_0 t_{rise}}{2\sqrt{\epsilon_{eff}}}$$
 (9)

其中：

- l_{min} = 从信号源到不连续点的最短空间距离
- c_0 = 光在真空中的传播速度
- t_{rise} = 系统的上升时间
- ϵ_{eff} = 波在其中行进的介质的有效介电常数

若是检测相对较长的传输线路，20 ps到30 ps的上升时间即足够；但若若要检测集成电路器件的阻抗，则需要比这快得多的上升时间。

记录TDR阻抗测量结果有助于解决传输线路设计的各种问题，如错误的阻抗、连接器结点引起的不连续以及焊接相关问题等。

精确记录S参数

一旦完成PCB和系统的设计与制造，就必须在设定的功率和一系列频率下利用VNA记录下S参数；VNA应经过校准，确保记录的精确性。校准技术的选择取决于多种因素，如目标频率范围和待测器件(DUT)所需的参考平面等。

校准技术

图4显示了双端口系统的完整12项误差模型及其系统性影响和误差源。测量频率范围会影响校准选择：频率越高，则校准误差越大。随着更多误差项变得显著，必须更换校准技术以适应高频影响。

一种广为采用的VNA校准技术是SOLT(短路、开路、负载、透射)校准，也称为TOSM(透射、开路、短路、匹配)校准。它很容易实现，只需要一组已知的标准元件，并在正向和反向两种条件下进行测量。标准元件可以随同VNA一起购买，或者从其他制造商购买。对标准元件进行测量后，就可以确定实测响应与已知响应的差异，从而计算系统性误差。

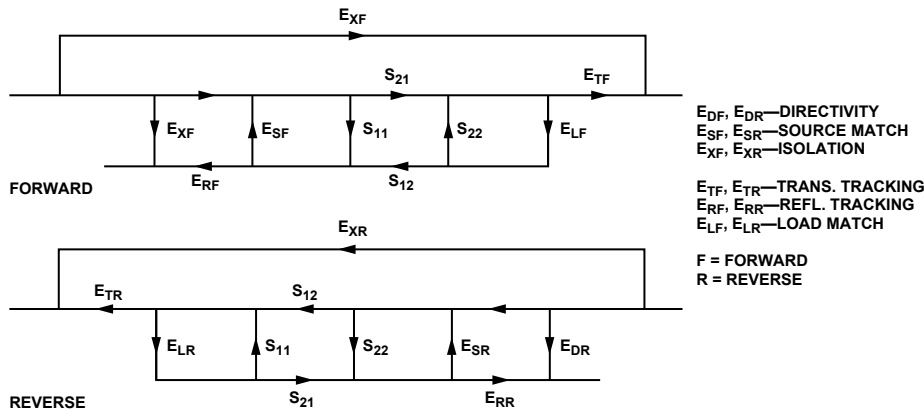


图4. 完整的双端口12项误差模型

SOLT校准将VNA测量的参考平面定位于校准期间所用同轴电缆的端部。SOLT校准的缺点是：参考平面之间的任何互连，包括SMA连接器和PCB走线等，都会影响测量；随着测量频率提高，这些会变成更大的误差源。SOLT校准只能消除图4中显示的6个误差项，但它能为低频测量提供精确的结果，并具有容易实施的优点。

另一种有用的VNA校准技术是TRL(透射、反射、线路)校准。该技术仅基于短传输线路的特征阻抗。利用两条传输线路彼此相差较短长度的两组双端口测量结果及两组反射测量结果，就可以确定完整的12项误差模型。可以在DUT的PCB上设计TRL校准套件，以便利用该校准技术消除传输线路设计和互连引起的误差，并将测量的参考平面从同轴电缆移动到DUT引脚。

以上两种校准技术各有长处，但TRL可以消除更多误差源，因而能够为高频测量提供更高的精度。然而，TRL需要精确的传输线路设计和目标频率下的精确TRL标准元件，因此更难以实施。SOLT的实施则相对简单，因为大多数VNA都带有可以在宽频率范围内使用的SOLT标准套件。

PCB设计和实现

为了正确校准VNA，适当的PCB设计至关重要。TRL等技术可以补偿PCB设计的误差，但无法完全消除误差。例如，设计采用TRL校准的PCB时， S_{21} (如RF继电器的插入损耗等)的值必须很低，为了精确测量S参数，需要考虑透射标准的回损(S_{11} 、 S_{22})。回损是指阻抗不匹配导致反射回信号源的输入功率。无论PCB走线的设计多么好，总是存在一定程度的不匹配。大多数PCB制造商只能保证 $\pm 5\%$ 的阻抗匹配精度，甚至达到这一精度也是勉为其难。这种回损会导致VNA指示的插入损耗大于实际存在的插入损耗，因为VNA“认为”它向DUT发送了比实际发送量更大的功率。

随着要求的插入损耗水平的降低，将有必要减少透射标准贡献给校准的回损量。而测量频率越高，就越难以做到这一点。

要减少TRL设计的校准标准的回损，有几点需要特别注意。首先，传输线路设计非常重要，需要与PCB制造商密切协调，确保使用正确的设计、材料和工艺来实现所需的阻抗与频率曲线。连接器件的选择至关重要，必须能够在相关范围内满意地工作。选定连接器件后，还有必要确保连接器与PCB之间的结点设计良好，如若不然，它可能会破坏同轴电缆与PCB传输线路之间所需的50 Ω 阻抗，导致系统回损增大。许多连接器制造商都会提供高频连接器的正确布局布线图纸，以及预设计的传输线路设计和PCB堆叠。找到一家能按此设计生产的PCB制造商可以大大简化PCB设计工作。

其次需要考虑PCB的装配。连接器与PCB传输线路之间的结点至关重要，因此连接器的焊接会对过渡产生重大影响。连接不良或未对齐的连接器会破坏电感和电容之间的微妙平衡，从而影响结点的阻抗。图5是一个焊接不良的连接器结点示例。

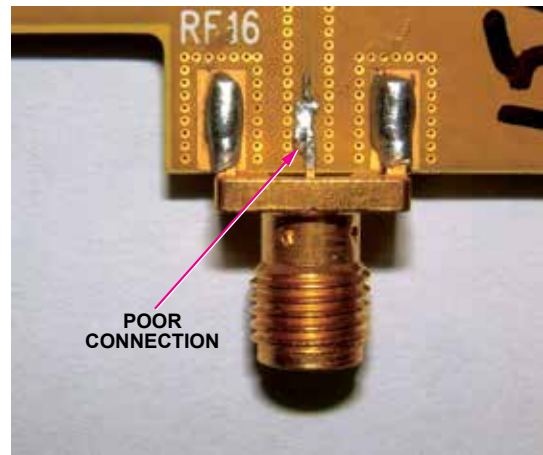


图5. 连接不良的SMA

如果设计程序没有考虑阻焊膜涂层的介电常数，则它也可能会对传输线路的阻抗产生不利影响。在低频PCB中，这不是一个大问题，但随着频率提高，阻焊膜可能会带来麻烦。

为了确保透射走线的回损是可接受的，有必要利用VNA测量回损。因为系统的参考平面是从连接器到连接器，所以SOLT校准应当足以测量透射走线。一旦确定透射走线的回损性能，就可以通过在走线上执行TDR来监视缺陷。TDR会显示系统与目标阻抗偏差最大的区域。

在TDR曲线上，应当可以标出系统中对偏差贡献最大的具体部分。图6所示为一条传输线路走线及其对应的TDR曲线。可以在TDR曲线上定位某些部分的阻抗，从而明白哪些部分造成了最大的回损。从图中可以看出，SMA与传输线路之间的结点偏离50 Ω ，并且传输线路本身的阻抗也不是很接近50 Ω 。为了改善该PCB的性能，需要采取上面所说的一些措施。

使用S参数

在某一频率范围内表征一个DUT时，S参数可以提供许多好处。除了显示某一频率时的增益、损耗或阻抗匹配以外，还可以用Y参数(导纳参数)等其它形式替换S参数，以便计算电容等物理参数。Y参数与S参数的唯一区别在于：前者是在目标引脚短路(0 Ω)情况下导出的(公式5到8)，而后者则是在匹配50 Ω 端接阻抗情况下导出的。可以对Y参数进行实际测量，但它比S参数更难以记录，因为在宽频率范围内造成真正的短路非常困难。由于宽带50 Ω 匹配更容易做到，因此更好的方法是记录S参数，然后将S参数转换成Y参数。大部分现代RF软件包都可以实现这一点。

计算物理参数

下面举一个利用S参数来计算目标频率范围内电容的例子, 考虑图1所示的RF继电器。当继电器开路(即断开)时, 为了计算继电器到地的电容, 首先必须将S参数记录转换为Y参数, 也就是将50 Ω 环境下的数据转换为短路端接情况下的数据。从继电器的物理结构可以明显看出, 当输出端口接地并且开关断开时, 至地的电容可以通过检查 Y_{11} 参数而得知, Y_{11} 衡量送回信号源的功率量。当开关断开时, 所有功率都应被反射回信号源, 但实际上, 某些功率会到达接地(Y参数定义的要求)的输出端口, 该功率通过电容传输到地。因此, 将 Y_{11} 参数的虚部除以 $2\pi f$ 便得到目标频率时RF继电器到地的电容。

若要计算RF继电器的电感, 可以使用类似的方法, 但此时需要用Z(阻抗)参数代替Y参数。Z参数与S参数和Y参数相似, 不过它不是使用阻抗匹配或短路, 而是使用开路来定义端接。略加考虑便可将此方法应用于所有器件, 以计算多种不同的物理参数。

匹配网络

S参数的另一个应用是匹配网络的设计。许多应用要求阻抗匹配以确保在某一频率实现最佳的功率传输。利用S参数, 可以测量器件的输入和输出阻抗, 然后可以在史密斯图上显示S参数, 并设计适当的匹配网络。

为客户提供模型

如上所述, 由于S参数广泛适用, 因此可以利用S参数文件向用户提

供线性电路的输入输出信息, 并完整描述宽频率范围内器件的特性, 而无需披露复杂或者专有的设计。客户可以按照与上面所述类似的方法, 利用S参数在其系统中构建器件模型。

结束语

S参数是创建和验证宽带宽的高频模型的有用工具。一旦记录下来, 便可以利用S参数计算许多其它电路特性, 以及创建匹配网络。然而, 设计测量系统时, 必须考虑一些必要的注意事项, 其中最重要的是校准方法的选择和PCB设计。通过采取本文所述的措施, 可以避免某些潜在的问题。

参考文献

Rako, Paul. "TDR: taking the pulse of signal integrity." *EDN*. September 3, 2007.

Bowick, Chris, John Blyler, and Cheryl Ajluni. *RF Circuit Design*. Newnes. 2007.

作者简介

Joseph Creech [joseph.creech@analog.com] 2005年毕业于爱尔兰科克大学, 获工程学士学位。他已在ADI公司RPS组的设计评估部门工作6年。

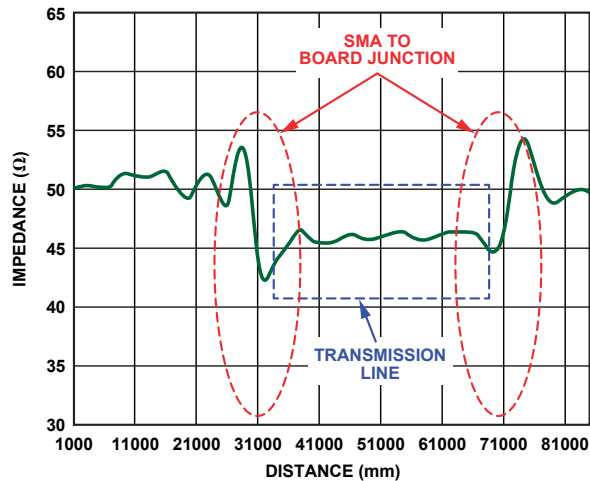
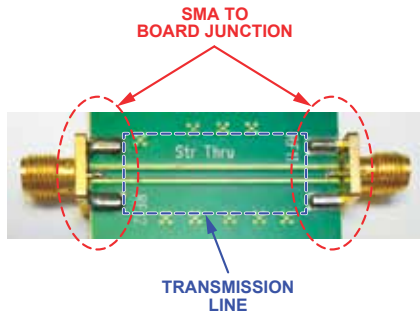


图6. PCB与TDR曲线

在系统中成功运用DC-DC降压/升压调节器

作者: Ken Marasco

DC-DC开关转换器的作用是将一个直流电压有效转换成另一个。高效率DC-DC转换器采用三项基本技术: 降压、升压, 以及降压/升压。降压转换器用于产生低直流输出电压, 升压转换器用于产生高直流输出电压, 降压/升压转换器则用于产生小于、大于或等于输入电压的输出电压。本文将重点介绍如何成功应用降压/升压DC-DC转换器。降压和升压转换器已在2011年6月和9月的《模拟对话》中单独介绍过, 此处将不再赘述。

图1所示为采用单个单元的锂离子电池供电的典型低功耗系统。电池的可用输出范围为放电时的约3.0 V到充满电时的4.2 V。系统IC需要1.8 V、3.3 V、和3.6 V的电压, 以实现最佳工作状态。锂离子电池开始工作时的电压为4.2 V, 结束工作时的电压为3.0 V, 在此过程中, 降压/升压调节器可以提供3.3 V的恒定电压, 而降压调节器或低压差调节器(LDO)则可在电池放电时提供1.8 V的电压。理论上, 当电池电压高于3.5 V时, 可使用降压调节器或LDO产生3.3 V电压, 但当电池电压降至3.5 V以下时, 系统就会停止工作。允许系统过早关闭会减少电池需要重新充电前的系统工作时间。

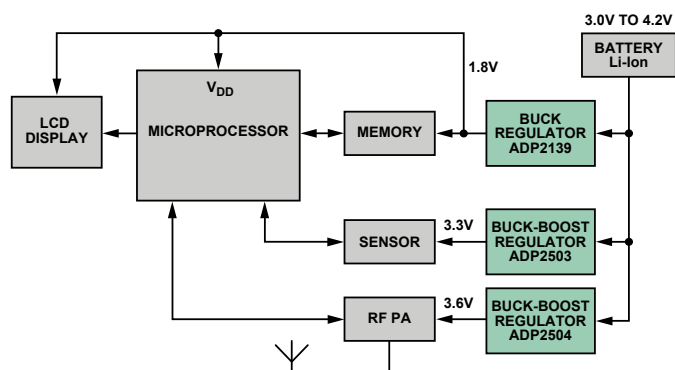


图1. 典型低功耗便携式系统

降压/升压调节器内置四个开关、两个电容和一个电感, 如图2所示。如今的低功耗、高效率降压/升压调节器在降压或升压模式下工作时, 只要主动操作其中两个开关, 就可以降低损耗, 提高效率。

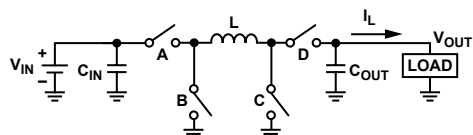


图2. 降压/升压转换器拓扑结构

当 V_{IN} 大于 V_{OUT} 时, 开关C断开, 开关D闭合。开关A和B的工作方式和在标准降压调节器中一样, 如图3所示。

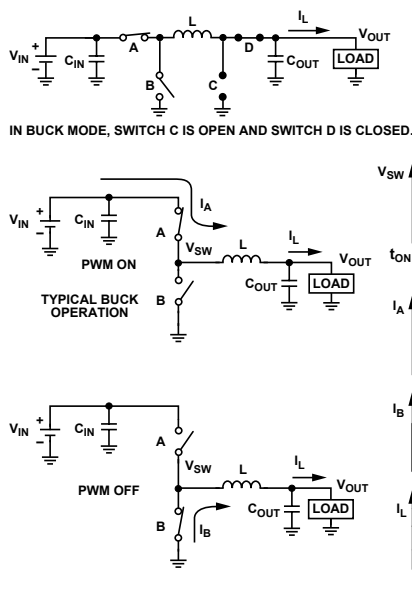


图3. $V_{IN} > V_{OUT}$ 时的降压模式

当 V_{IN} 小于 V_{OUT} 时, 开关B断开, 开关A闭合。开关C和D的工作方式和在升压调节器中一样, 如图4所示。最困难的工作模式是当 V_{IN} 处在 $V_{OUT} \pm 10\%$ 范围内时, 此时调节器会进入降压/升压模式。在降压/升压模式下, 两种操作(降压和升压)会在一个开关周期内发生。应特别注意降低损耗、优化效率, 以及消除由于模式切换造成的不稳定性。这么做的目标是保持电压稳定, 使电感中的电流纹波降至最低, 保证良好的瞬态性能。

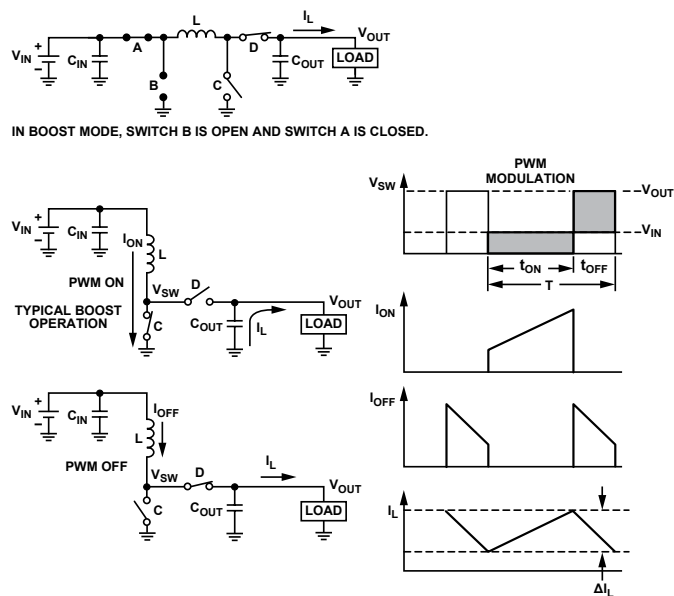


图4. $V_{IN} < V_{OUT}$ 时的升压模式

对于高负载电流, 降压/升压调节器采用电流模式、固定频率、脉冲宽度调制(PWM)控制, 以获得出色的稳定性和瞬态响应。为确保便携式应用的电池寿命最长, 还采用了省电模式, 在轻载时可降低开关频率。对于无线应用和其它低噪声应用, 可变频率省电模式可能会引起干扰, 通过增加逻辑控制输入, 可强制转换器在所有负载条件下均以固定频率PWM方式工作。

降压/升压调节器提高系统效率

如今的很多便携式系统都采用单元锂离子充电电池供电。如上所述, 电池会从满充状态时的4.2 V开始工作, 缓慢放电至3.0 V。当电池输出降至3.0 V以下时, 系统就会关闭, 防止电池因过度放电而受损。采用低压差调节器产生3.3 V电压轨时, 系统会在

$$V_{IN\ MIN} = V_{OUT} + V_{DROPOUT} = 3.3\ V + 0.2\ V = 3.5\ V$$

时关断, 此时只用了电池所存储电能的70%。但如果采用降压/升压调节器(如ADP2503或ADP2504), 系统就可以持续工作到最小实际电池电压。ADP2503和ADP2504(参见附录)均为高效率、600 mA和1000 mA低静态电流、降压/升压DC-DC转换器, 工作时的输入电压可高于、低于或等于稳压输出电压。电源开关采用内置形式, 最大限度地减少了外部元件的数量和印刷电路板(PCB)的面积。通过这种方法, 系统可以一直工作到3.0 V, 从而充分利用电池存储的电能, 增加了电池需要重新充电前的系统工作时间。

为了节省便携式系统的电能, 各种子系统(如微处理器、显示屏背光和功率放大器)不用时会在全开和休眠模式之间频繁切换, 造成电池电源线路较大的电压瞬变。这些瞬变会使电池输出电压短时降至3.0 V以下, 并触发低电量警告, 从而使系统在电池完全放电前关闭。降压/升压解决方案可以承受的电压摆幅低至2.3 V, 有助于维持系统潜在的工作时间。

降压/升压调节器主要规格特性与定义

输出电压范围选项: 降压/升压调节器提供额定的固定输出电压, 或者提供选项, 允许通过外部电阻分压器对输出电压进行编程设置。

地电流或静态电流: 输送给负载的直流偏置电流(I_q)。器件的 I_q 越低, 则效率越高, 然而, I_q 可以针对许多条件进行规定, 包括关断、零负载、脉冲频率(PFM)工作模式或脉冲宽度(PWM)工作模式。因此, 为了确定某个应用的最佳升压调节器, 最好查看特定工作电压和负载电流下的实际工作效率。

关断电流: 这是使能引脚禁用时器件消耗的输入电流。低 I_q 对于电池供电器件在休眠模式下能否长时间待机很重要。在逻辑控制的关断期间, 输入与输出断开, 从输入源汲取的电流小于1 μ A。

软启动: 具有软启动功能很重要, 输出电压以可控方式缓升, 从而避免启动时出现输出电压过冲现象。

开关频率: 低功耗降压/升压转换器的工作频率范围一般是500 kHz到3 MHz。开关频率较高时, 所用的电感可以更小, 还可减少PCB面积, 但开关频率每增加一倍, 效率就会降低大约2%。

热关断(TSD): 当结温超过规定的限值时, 热关断电路就会关闭调节器。一直较高的结温可能由工作电流高、电路板冷却不佳和/或环境温度高等原因引起。保护电路包括迟滞, 因此, 发生热关断后, 器件会在片内温度降至预设限值以下后才返回正常工作状态。

结束语

低功耗降压/升压调节器凭借成熟可靠的性能与深入有力的支持, 使采用DC-DC开关转换器的设计变得简单。ADI公司不仅提供了全面的数据手册并在其应用部分列出了设计计算, 还提供了ADIsimPower

设计工具以简化最终用户的任务。欲查看ADI公司调节器的选型指南、数据手册和应用笔记, 请访问: <http://www.analog.com/en/power-management/products/index.html>。如需帮助, 请访问ADI中文技术论坛, 网址为www.analog.com/zh/forum, 或通过电话4006-100-006或电子邮件china.support@analog.com联系ADI公司。

参考文献

Marasco, K. "How to Apply DC-to-DC Step-Up (Boost) Regulators Successfully." *Analog Dialogue*. Volume 45. September 2011.

Marasco, K. "How to Apply DC-to-DC Step-Down (Buck) Regulators Successfully." *Analog Dialogue*. Volume 45. June 2011.

Marasco, K. "How to Apply Low-Dropout Regulators Successfully." *Analog Dialogue*. Volume 43. August 2009.

<http://www.analog.com/en/power-management/products/index.html>.

<http://www.analog.com/en/power-management/switching-regulators-integrated-fet-switches/products/index.html>.

<http://www.analog.com/en/power-management/switching-controllers-external-switches/products/index.html>.

<http://designtools.analog.com/dtPowerWeb/dtPowerMain.aspx>.

作者简介

Ken Marasco [ken.marasco@analog.com] 是ADI公司系统应用经理, 负责便携式电源产品的技术支持, 在ADI公司便携式应用小组已经工作了三年。他毕业于NYIT, 持有应用物理专业学士学位, 在系统和元件设计方面拥有37年的丰富经验。



附录

降压/升压DC-DC开关转换器的工作频率是2.5 MHz

ADP2503和ADP2504均为高效率、低静态电流、降压/升压DC-DC转换器, 工作时的输入电压可高于、低于或等于稳压输出电压。这两种转换器内置功率开关和同步整流器, 所需的外部器件数量极少。对于高负载电流, 这两种器件采用电流模式、固定频率、脉冲宽度调制(PWM)控制方案, 以便获得出色的稳定性和瞬态响应。为确保便携式应用的电池使用寿命最长, 这些器件还提供省电模式选项, 在轻负载条件下可降低开关频率。对于无线应用和其它低噪声应用, 可变频率省电模式可能会引起干扰, 而通过逻辑控制输入同步, 则可强制转换器在所有负载条件下均以固定频率PWM方式工作。

ADP2503和ADP2504采用2.3 V至5.5 V输入电压工作, 单个锂电池或锂聚合物电池、多个碱性电池或NiMH电池、PCMCIA、USB及其它标准电源均可为其供电。这两种器件具有各种固定输出可供选择, 也可采用可调型号, 通过外部电阻分压器对输出电压进行编程设置。此外, 还内置补偿功能, 最大程度地减少外部元件的数量。

用于数据采集的超高性能差分输出可编程增益仪表放大器

作者: Reem Malik和Sandro Herrera

数据采集系统和可编程逻辑控制器(PLC)需要多功能的高性能模拟前端,以便与各种传感器进行接口,来精确、可靠地测量信号。根据传感器具体类型和待测电压/电流幅度的不同,信号可能需要放大或衰减,从而匹配模数转换器(ADC)的满量程输入范围,以供进一步的数字处理和反馈控制。

数据采集系统的典型电压测量范围是从 $\pm 0.1\text{ V}$ 到 $\pm 10\text{ V}$ 。通过选择正确的电压范围,用户间接的更改系统增益,使模数转换器(ADC)输入端的采样电压幅度最大,进而最大程度地提高信噪比(SNR)和测量精度。在典型的数据采集系统中,需要衰减的信号与需要放大的信号分别通过不同的信号路径进行处理,这通常导致系统设计更为复杂,需要额外的器件,并且占用更多的电路板空间。在同一信号路径中实现衰减和放大的解决方案一般使用可编程增益放大器和可变增益放大器,但这些放大器往往不能提供许多工业和仪器仪表应用所需的高直流精度和温度稳定性。

有一种方法可以构建一个强大的模拟前端,以便在单一信号路径中实现衰减和放大,并且提供差分输出来驱动高性能模数转

换器,如图1所示,将一个可编程增益仪表放大器(PGIA),如AD8250(增益为1、2、5或10)、AD8251(增益为1、2、4或8)或AD8253(增益为1、10、100或1000)等,与一个全差分漏斗(衰减)放大器,如AD8475等级联。该解决方案简单灵活,具有高速特性,并提供出色的精度和温度稳定性。

上述可编程增益仪表放大器提供 $5.3\text{ G}\Omega$ 差分输入阻抗和 -110 dB 总谐波失真(THD),非常适合与各种传感器接口。当增益为10时,AD8250的保证特性包括:3 MHz带宽、 $18\text{ nV}/\sqrt{\text{Hz}}$ 电压噪声、685 ns的0.001%建立时间、 $1.7\text{ }\mu\text{V}/^\circ\text{C}$ 失调漂移、 $10\text{ ppm}/^\circ\text{C}$ 增益漂移以及90 dB共模抑制比(DC至50 kHz)。精密直流性能与高速能力的结合,使得这些放大器非常适合具有多路复用输入的数据采集应用。

AD8475是一款高速、集成精密电阻的全差分漏斗放大器,提供0.4或0.8倍的精密衰减、共模电平转换、单端差分转换及输入过压保护等功能。这个易于使用、完全集成的精密增益模块采用+5 V单电源供电时,可以处理最高 $\pm 10\text{ V}$ 的信号电平。因此,它能使工业电平信号与低压、高性能、采样速率高达4 MSPS的16位和18位逐次逼近(SAR)型ADC的差分输入范围匹配。

如图1所示,AD825x和AD8475配合工作,构成一个灵活的高性能模拟前端。表1列出了可以实现的增益组合,具体取决于输入和输出电压范围要求。

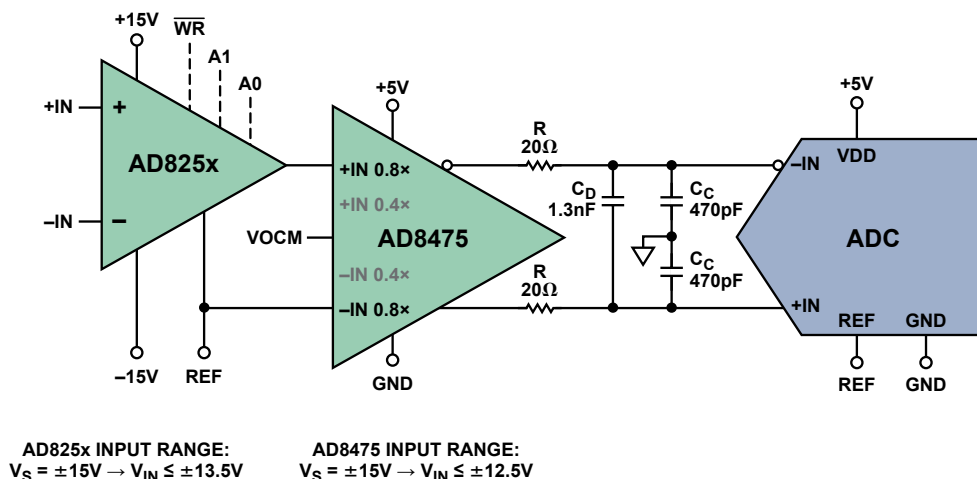


图1. 使用AD825x PGIA和AD8475差分输出漏斗放大器的数据采集模拟前端

表1. AD8475与AD8250、AD8251或AD8253组合可以实现的输入电压范围和增益

数据采集仪器测量范围(V)	峰峰值电压(V)	ADC每路输入的最大电压(V)	整体系统增益	AD825x增益	AD8475增益	ADC输入端的峰峰值电压	AD825x输入电压限值(保护ADC)	
±10	20	4.096	0.4	1	0.4	8	10.24	AD8250增益
±5	10	4.096	0.8	2	0.4	8	5.12	
±2	4	4.096	2	5	0.4	8	2.048	
±1	2	4.096	4	10	0.4	8	1.024	
±5	10	4.096	0.8	1	0.8	8	5.12	
±2.5	5	4.096	1.6	2	0.8	8	2.56	
±1	2	4.096	4	5	0.8	8	1.024	
±0.5	1	4.096	8	10	0.8	8	0.512	
±10	20	4.096	0.4	1	0.4	8	10.24	AD8251增益
±5	10	4.096	0.8	2	0.4	8	5.12	
±2.5	5	4.096	1.6	4	0.4	8	2.56	
±1	2	4.096	3.2	8	0.4	6.4	1.28	
±5	10	4.096	0.8	1	0.8	8	5.12	
±2.5	5	4.096	1.6	2	0.8	8	2.56	
±1	2	4.096	3.2	4	0.8	6.4	1.28	
±0.5	1	4.096	6.4	8	0.8	6.4	0.64	
±10	20	4.096	0.4	1	0.4	8	10.24	AD8253增益
±1	2	4.096	4	10	0.4	8	1.024	
±0.1	0.2	4.096	40	100	0.4	8	0.1024	
±0.01	0.02	4.096	400	1000	0.4	8	0.01024	
±5	10	4.096	0.8	1	0.8	8	5.12	
±0.5	1	4.096	8	10	0.8	8	0.512	
±0.05	0.1	4.096	80	100	0.8	8	0.0512	
±0.005	0.01	4.096	800	1000	0.8	8	0.00512	

能力：输入电压范围和带宽

采用±15 V电源供电时，AD825x系列PGIA的最大输入电压范围约为±13.5 V(AD8250和AD8251提供最高超过电源轨13 V的额外过压保护)。在本应用中，对PGIA输入电压范围的有效限制由ADC输入的满量程电压范围和从传感器到ADC的信号路径增益设置。例如，18位2 MSPS PulSAR ADC AD7986采用2.5 V单电源供电，典型基准电压为4.096 V，其差分输入支持最高±4.096 V的电压(输入电压0 V至4.096 V和4.096 V至0 V)。如果模拟前端的总增益设置为0.4，即AD825x的增益为1，AD8475的增益为0.4，则系统可以处理的输入信号最大幅度为±10.24 V。

为了确定系统所需的增益设置组合，应考虑ADC (VFS)的满量程输入电压以及传感器预计会提供的最小/最大电流或电压电平。

$$GAIN_{SYSTEM} = GAIN_{AD825x} \times GAIN_{AD8475}$$

$$V_{INmax} = \frac{V_{FS(ADC)}}{GAIN_{SYSTEM}}$$

就其精度和功能水平而言，该模拟前端的速度和带宽极为出色。该电路的速度和带宽由下列因素共同决定：

- AD825x建立时间：对于10 V输出电压跃迁，AD8250的0.001%(16位)建立时间为615 ns。
- AD825x压摆率：AD825x的压摆率在20 V/μs到30 V/μs之间，具体取决于增益设置。AD8475的压摆率为50 V/μs，因此系统受限于AD825x的压摆率。
- 抗混叠滤波器(AAF)截止频率：该滤波器由用户定义，用于限制ADC输入端的信号带宽，防止混叠，并提高信号链的信噪比(详情参阅放大器和ADC的数据手册)。
- ADC采样速率：AD8475可以驱动最高4 MSPS的18位分辨率转换器。

许多数据采集和过程控制系统需要测量压力、温度和其它低频输入信号，因此前端放大器的直流精度和温度稳定性对于系统性能至关重要。许多应用使用多个传感器，这些传感器以轮询方式多路复用连接到放大器输入端。通常而言，轮询频率远大于目标信号的带宽。当多路复用器从一个传感器切换到另一个传感器时，放大器输入端经历的电压变化是未知的，因此设计必须考虑最差情况——满量程电压跃迁。放大器必须能够在所分配的切换时间内从该满量程跃迁完成建立，该建立时间还必须短于ADC采集信号所需的建立时间。

(continued on Page 23)

过采样ADC与PGA结合, 提供127 dB动态范围

作者: Colm Slattery与Mick McCarthy

简介

电子行业经常需要测量宽动态范围信号, 但目前的技术常常难以满足系统的实际要求。电子秤系统通常采用称重桥式传感器, 最大满量程输出为1 mV至2 mV。这种系统要求分辨率约为1000000:1, 折合到2 mV输入端时, 需要高性能、低噪声、高增益放大器和 Σ - Δ 调制器。与此类似, 医疗应用中进行化学和血液分析时经常会采用光电二极管传感器, 产生的电流很小, 需要精确测量(如图1所示)。通常采用的是低噪声跨导放大器, 该放大器有多级增益和后处理功能。

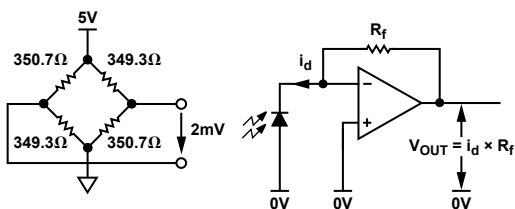


图1. 称重传感器和光电二极管应用的输入

尽管实际传感器数据通常只占输入信号范围的一小部分, 但系统往往必须经过专门设计以处理故障情况。因此, 宽动态范围、高性能(且输入较小)以及对快速变化信号的迅速响应就成了关键要求。有些应用(如振动监控系统)包含交流和直流两种信息, 因此, 具备精确监控大小两种信号的能力变得越来越重要。

要满足这些要求, 需要有灵活的信号调理模块、低噪声输入、较高的增益, 还要能够在不影响性能的前提下动态改变增益以响应输入电平变化, 同时依然维持宽动态范围。现有的 Σ - Δ 技术能够提供很多应用所需的动态范围, 但要牺牲更新速率。本文提出了一种替代方法, 即结合采用高速逐次逼近型采样ADC和自动调节量程的可编程增益放大器(PGA)前端。鉴于增益会根据模拟输入值自动改变, 这种方法采用过采样将系统的动态范围增加至126 dB以上。

技术

在ADC应用中, 动态范围是指满量程均方根值与均方根噪声之比, 通常将模拟输入短接在一起测得。动态范围通常以分贝表示($\text{dBV} = 20 \times \log_{10}$ 电压比), 表示ADC能够辨识的信号幅度范围; 动态范围为60 dB的ADC可辨识的信号幅度范围为1000:1。N位ADC的动态范围(DR)计算公式如下:

$$DR = 6.021N + 1.763 \text{ dB}$$

Σ - Δ ADC(如AD7767)可以通过结合 Σ - Δ 调制器和数字后置处理器实现出色的动态范围。转换器之后的数字滤波用于消除带外量化噪声, 它还可以将数据速率从滤波器输入端的 f_{MCLK} 降低到数字输出端的 $f_{\text{MCLK}}/8$ 、 $f_{\text{MCLK}}/16$ 或 $f_{\text{MCLK}}/32$, 具体取决于所用器件的型号。要提高动态范围, 可以添加低噪声PGA, 通过调理输入信号来实现满量程。系统的本底噪声主要表现为前端PGA的输入噪声, 后者取决于增益设置。如果信号太大, 就会超出ADC输入的量程。如果信号太小, 就会在转换器的量化噪声中丢失。 Σ - Δ ADC往往用于需要较低系统更新速率的应用。

对逐次逼近型ADC进行过采样以提高动态范围

提高逐次逼近型ADC动态范围的方法之一是实施过采样, 即以远高于奈奎斯特频率的速率完成输入信号的采样过程。一般说来, 采样频率每增加一倍, 噪声性能就会提升约3 dB(如图2所示)。过采样可通过后处理技术以数字形式完成。有些ADC(如AD7606)具有可编程过采样率, 最终用户可以选择合适的过采样率。

PGA功能与过采样相结合

要实现最大动态范围, 可以添加前端PGA级, 从而提高极小信号输入的有效信噪比(SNR)。假设系统动态范围要求为126 dB以上, 首先, 计算出最小均方根噪声, 以实现该动态范围。例如, 3 V的输入范围(6 V p-p)具有2.12 V的满量程均方根值($6/2\sqrt{2}$)。最大系统容许噪声计算公式如下:

$$126 \text{ dB} = 20 \log (2.12 \text{ V}/\text{rms noise})$$

因此, rms噪声 $\approx 1 \mu\text{V rms}$ 。

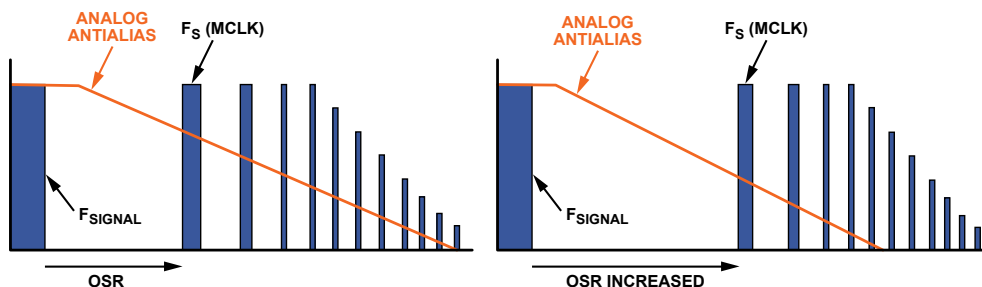


图2. 通过过采样减少噪声

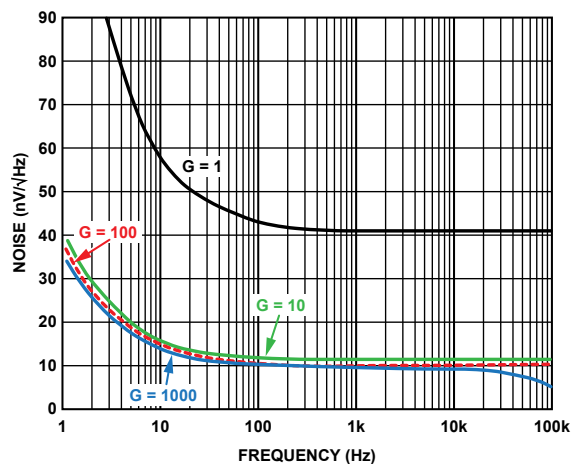
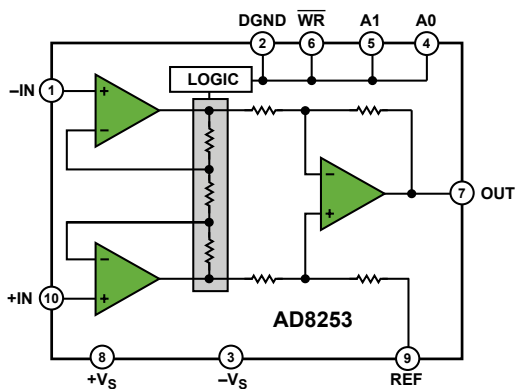


图3. AD8253仪表放大器：框图和噪声频谱密度

现在, 考虑系统更新速率, 系统更新速率决定了过采样速率和系统所能容许的最大噪声量(折合到输入端(RTI)). 例如, AD7985是一款16位、2.5 MSPS PulSAR® ADC, 当该器件运行于600 kSPS(功耗11 mW), 过采样率为72时, 输入信号限制在大约4 kHz带宽内。噪声密度(ND)乘以 $\sqrt{f}$ 即可得出总均方根噪声, 因此, 最大容许输入频谱噪声密度(ND)计算公式如下:

$$1 \mu\text{V rms} = \text{ND} \times \sqrt{4 \text{ kHz}}$$

或 $\text{ND} = 15.5 \text{ nV}/\sqrt{\text{Hz}}$

从RTI系统输入噪声的这一品质因数来看, 可以选择适当的仪表放大器来提供足够的模拟前端增益(与ADC的信噪比相加并具有相关过采样时), 从而实现所需的126 dB。AD7985的典型信噪比值为89 dB, 72倍过采样会进一步将信噪比增加约18 dB(72接近 2^6 , 相当于每倍增一次增加3 dB)。要实现126 dB的动态范围, 还需要再增加20 dB, 这可以通过模拟PGA级的增益来提供。仪表放大器必须提供 ≥ 20 的增益(或至少不能超过15.5 nV/√Hz的噪声密度指标)。AD8253是很好的选择, 它是一款10 MHz、20 V/μs、 $G = 1, 10, 100$ 的1000 iCMOS® 可编程增益仪表放大器, 具有低噪声、10 nV/√Hz输入级, 增益为100, 满足所需带宽, 如图3所示。

图4所示为采用前端PGA增益和ADC过采样的系统级解决方案。AD8021是一款2.1 nV/√Hz的低噪声高速放大器, 能够驱动AD7985, 还可以偏置或衰减AD8253的输出。AD8253和AD8021都采用外部共模偏置电压工作, 可共同确保ADC的输入具有相同的共模电压。

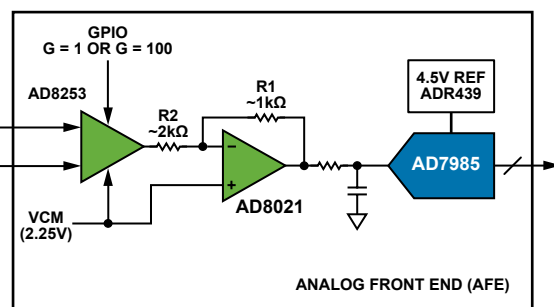


图4. 低噪声宽带模拟前端

由于整个系统的噪声预算为最大15 nV/√Hz(折合到输入端(RTI)), 有必要计算每个模块的主要噪声源, 确保不会超过15 nV/√Hz的强制限幅。AD8021折合到输入端的噪声值小于3 nV/√Hz, 当折合到增益为100的AD8253级的输入端时可忽略不计。AD7985的额定信噪比为89 dB, 采用外部4.5 V基准电压源, 适用的噪声分辨率小于45 μV rms。假设ADC的奈奎斯特带宽为300 kHz, 在该带宽范围内会产生约83 nV/√Hz的噪声。折合到AD7985输入端时, 其小于1 nV/√Hz的噪声在系统中可忽略不计, 因为其中的RTI噪声源是用平方和的平方根计算方法相加的。

采用AD8253的另一个好处是具有数字增益控制, 可使系统增益进行动态变化以响应输入变化。这一功能可通过系统的数字信号处理能力智能化实现。

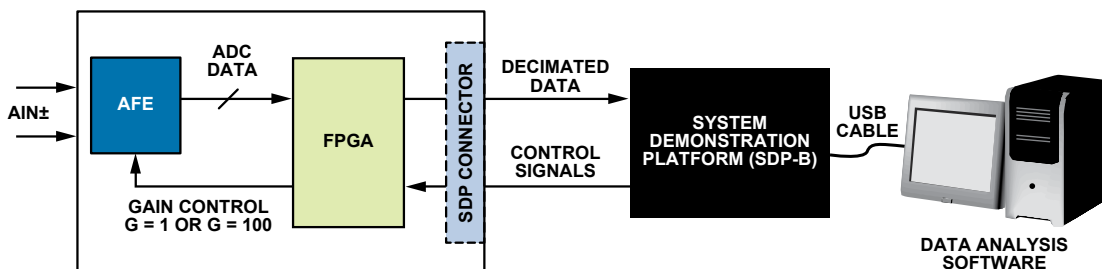


图5. 在包含FPGA、SDP和PC的系统中采用模拟前端(AFE)

在该应用中, 数字处理的主要功能是利用AD7985 16位转换结果产生高分辨率输出。该功能通过自动抽取数据和切换模拟输入增益实现(具体取决于输入幅度)。这种过采样产生的输出数据速率低于ADC采样速率, 但是动态范围大大增加。

要对该应用的数字端进行原型设计, 应采用现场可编程门阵列(FPGA)作为数字内核。为了快速调试系统, 模拟电路和FPGA整合到了一块电路板上, 如图5所示, 采用了**系统演示平台(SDP)**连接器标准, 可以轻松通过USB连接到PC。SDP结合了可重复使用的硬件和软件, 可以通过最常用的器件接口轻松控制硬件并从中捕捉数据。

基本控制流如下:

- 先上电, 然后校零。将AD8253的差分模拟输入端对地短接, 每次增益设置时进行AD7985转换。存储ADC值, 以供稍后使用。
- 校准完成后, FPGA以预设速率向AD7985发出一个周期转换开始信号, 本例中约为600 kSPS。每个ADC结果都读入FPGA, 并同时传递至抽取和增益模块。
- 增益模块检查当前的ADC结果、之前的ADC结果和当前的增益设置, 然后确定对下一次ADC转换最合适的增益设置。下面将详细介绍这一过程。
- 抽取模块处理每个ADC样本及其当前PGA增益设置, 以及之前存储的校准值。收到72个ADC样本后, 23位输出结果就是72个样本的平均值, 其中考虑了失调和增益。
- 然后, 该23位结果会转换成二进制补码, 以兼容Blackfin串口(SPORT)的格式从FPGA接收, 并由SDP-B硬件捕捉。该过程每隔72个样本采用新数据字重复进行。

FPGA中采用的两个主要模块是抽取器和增益计算器。下面将详细介绍每个模块。

抽取器

该模块具有内部状态机, 可以管理一些连续的数据处理步骤:

每个AD7985样本都归一化为相同的比例。例如: AD7985输入4 mV, 基准电压4.5 V, 得出代码 $(4 \text{ mV}/4.5 \text{ V} \times 65535) = 58$, $G = 1$ 。当 $G = 100$ 时, ADC输入端获得电压为400 mV, 得出输出代码为5825。对模拟前端增益(AFE)为1的ADC样本而言, 当AFE增益为100时, 样本必须乘以100, 以抵消比例影响。这样就能保证这些样本能够正确求得平均值且合理抽取, 而不受AFE增益设置的影响。

抽取器功能就位后, 就可以对模拟输入进行初始测试。

将输入短接, 系统就能在高增益直流模式下测试(如图6所示)。

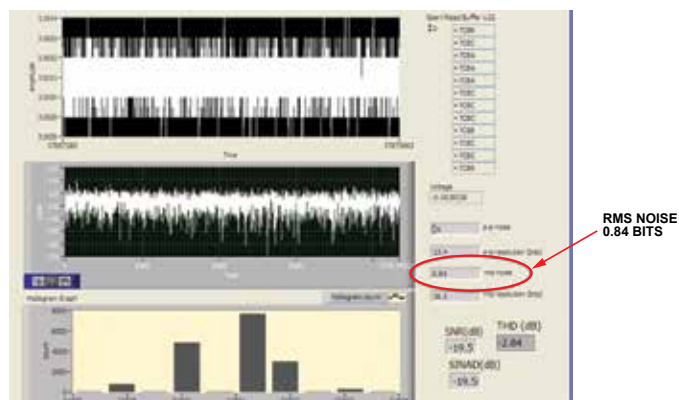


图6. 输入短接时的系统高增益直流模式噪声测试

结果显示, p-p噪声为6位, 均方根噪声出色, 为0.654 $\mu\text{V rms}$ (0.84 LSB, 16位)。2.12 V均方根满量程范围时, 动态范围计算公式如下:

$$DR = 20 \log_{10}(FS/rms \text{ noise}) = \sim 130 \text{ dB}$$

因此, 系统很容易满足有关噪声的动态范围目标。采用50 mV p-p 交流模拟输入进行测试时, 频域出现重大失真(如图7所示)。这一特定输入幅度突出表明了系统的最差情况——即交流输入幅度略大于增益为100的模式所处理的范围, 而且系统经常在两种模式之间切换。选择增益阈值也会加重这一范围切换效应问题, 详见下文所述。每个增益模式失调之间的不匹配会以总谐波失真形式显示出来, 因为计算出的输出码的跳变幅度为每个范围中各失调之差。

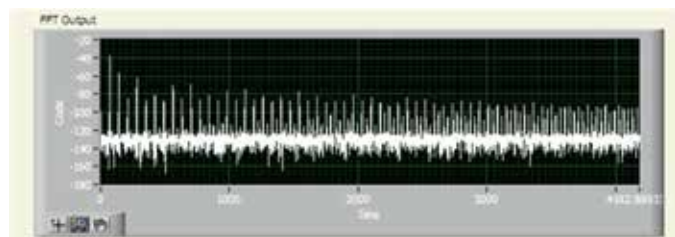


图7. 无校准时的最差情况输入幅度

只要通过校准消除每个增益范围的零失调, 就会明显减少信号失真。实际上, 单凭校准就可以减少约50 dB的谐波, 如图8所示。即使输入音处于最差情况, 谐波也可以减少至-110 dB满量程水平。

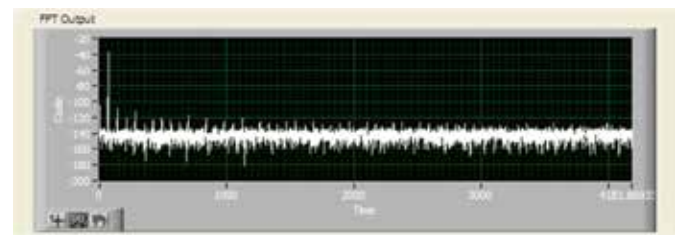


图8. 无校准时的最差情况输入幅度

校准后的失调从归一化的样本中去除。由于两种增益设置时都进行了校准, 去除的失调取决于ADC采样时的增益。

经过归一化和失调校准后的样本添加至累加器寄存器, 累加器寄存器上电时可复位, 每次接收72个样本。72个样本接收完成且添加至累加器后, 总和传递至除法器, 除法器将累加器中的值除以72, 产生一个23位的平均值。此时会设置输出标志, 说明除法完成, 新的结果已就绪。

增益设置

该模块根据当前的增益设置、两个原始ADC样本和一些硬编码阈值来输出新的增益设置。系统采用四个阈值; 这些阈值的选择对最大限度地增加系统的模拟输入范围至关重要, 保证 $G = 100$ 模式用于尽可能多的信号范围, 同时防止超过ADC输入的量程。注意, 该增益模块的运行基于每个原始ADC结果, 而非经过归一化的数据。记住这一点后, 下面将举例说明可用于此类系统的一些阈值(假设为双极性系统, 中量程为0):

T1(正下阈值):

+162 (高于中量程162个代码)

T2(负下阈值):

-162(低于中量程162个代码)

T3(正上阈值):

+32507(低于正满量程260个代码)

T4(负上阈值):

-32508 (高于负满量程260个代码)

处于 $G = 1$ 模式时, 采用内限值T1和T2。当实际ADC结果处于T1和T2之间时, 增益切换至 $G = 100$ 模式。这样可以确保ADC接收到的模拟输入电压尽快最大化。

处于 $G = 100$ 模式时, 采用外限值T3和T4。如果ADC结果预计高于T3或低于T4, 增益就会切换至 $G = 1$ 模式, 以防止超出ADC输入的量程(如图9所示)。

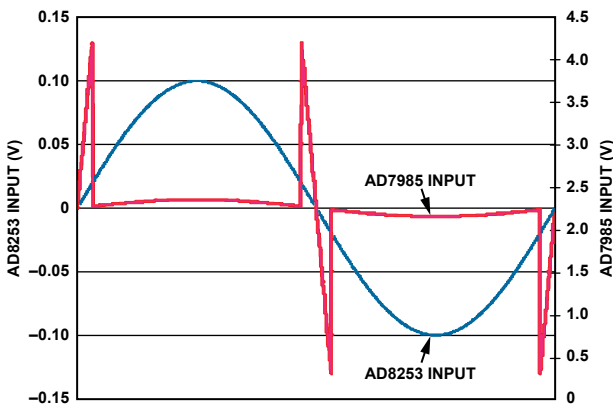


图9. 当ADC输入预计位于阈值限值以外时, 从放大器输入到转换器输入的增益减少100。(蓝线: 放大器输入; 红线: 转换器输入。)

当处于 $G = 100$ 模式时, 如果算法预测下一个ADC样本刚好落在外阈值以外(采用非常基本的线性预测), 产生的ADC结果为+32510, 增益就会切换到 $G = 1$, 下一个ADC输出结果就不是+32510, 而是+325。

在类似的系统中, 要想防止震颤(阈值附近快速反复的增益切换), 则须使用迟滞(100至1和1至100切换电平的分), 它对确定正确的阈值限值十分重要。在本例采用的实际限值的计算中, 设置了明显的迟滞。如果系统从高增益($G = 100$)模式切换到低增益($G = 1$)模式, 系统的模拟输入电压就必须减少约50%才能返回到高增益模式。

整个系统的性能

获得充分优化的增益和抽取算法后, 整个系统就准备就绪, 可以开始测试。图10显示了系统对运行在1 kHz下的-0.5 dBFS大信号输入音作出的响应。将100的PGA增益考虑在内时, 实现的动态范围为127 dB。

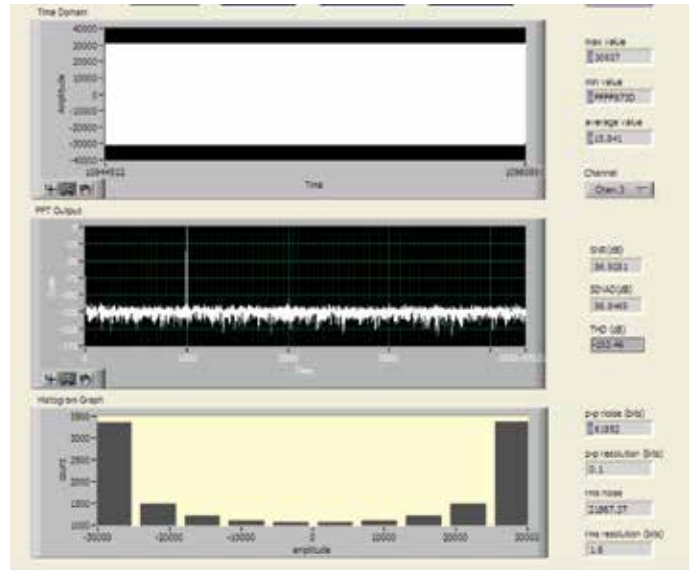


图10. 对大量程1 kHz信号的响应

与此类似, 当针对图11中的小信号输入进行测试, 且输入音在-46.5 dBFS下为70 Hz时, 实现的动态范围可达129 dB。较小输入音的性能有望得到提升, 因为该测量过程中没有发生增益范围的有源切换。

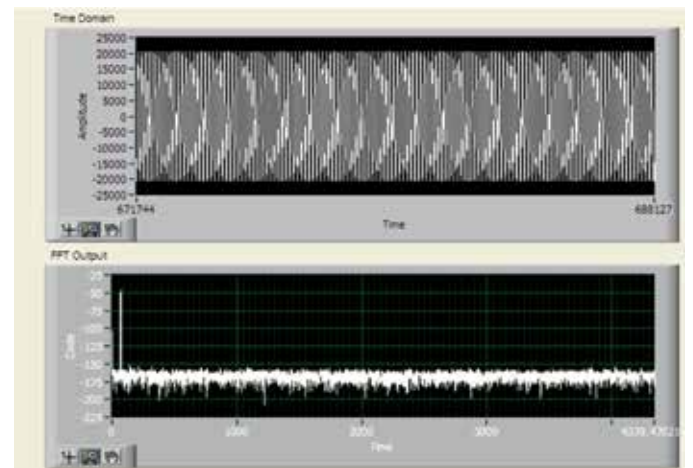


图11. 70 Hz时对小量程输入信号的响应

结束语

系统的性能取决于其能否动态地切换增益以处理大小两种信号输入。 Σ - Δ 技术能够提供出色的动态范围, 而逼近型解决方案则可以根

据输入信号动态改变前端增益,不会影响系统的性能。小信号和大信号交流和直流输入都可以实时测量,无需等待系统建立时间,也不会由于延迟增益改变而产生较大的突波。

系统的关键是结合ADC过采样技术与预见性增益设置算法。如何处理输入信号的压摆率对于增益算法至关重要。输入压摆率较高时,可能需要定制增益设置,以便当信号接近可能超出ADC输入量程的电平时,快速做出响应。这一要求可以通过缩小阈值来实现,或者用多个样本取代两个样本,通过对输入信号进行更复杂的预测分析来实现,如本例所述。反之,在输入压摆率极低的系统中,可以扩大阈值,从而更好地使用高增益模式,而不会超出ADC输入量程。

虽然本文介绍的是AD7985 ADC,但所用的技术同样适用于ADI公司的其他高速转换器。采用更快的ADC采样速率后,最终用户可以将增加的输入带宽和更快的输出数据转变为增加的过采样率,从而实现更大的动态范围。

如果采用AD8253 VGA的额外增益范围,而不仅仅是 $G = 1$ 和 $G = 100$,可以进一步减小增益变化的影响。在本文所述的示例中,增益切换时会产生少量的失真。但是,如果采用 $G = 10$ 的范围,对采用额外校准点的三步进增益而言,可能会实现更好的系统THD参数。

(continued from Page 18)

在AD8475与ADC输入端之间,建议使用一个抗混叠滤波器(AAF),以便对提供给ADC输入端的信号和噪声带宽进行限制,防止不需要的混叠效应,并提高系统的信噪比。此外,AAF能够吸收一些ADC输入瞬变电流,因此该滤波器也能在放大器与ADC的开关电容输入端之间提供某种隔离。AAF通常利用简单的RC网络实现,如图1中所示。滤波器带宽通过下式计算:

$$FilterBW_{DIFF} = \frac{1}{2\pi \times 2RC_D}$$
$$FilterBW_{CM} = \frac{1}{2\pi \times RC_C}$$

许多情况下,该滤波器的R和C值根据经验进行优化,以便为ADC提供必需的带宽、建立时间和驱动能力。如需具体建议,请参阅ADC数据手册。

结束语

AD8475与AD825x系列PGA相结合,可实现一种简单灵活、高性能、多功能的模拟前端。针对信号放大和衰减处理,该模拟前端可以提供多种可编程的增益组合,从而优化不同的测量电压范围。AD825x的性能和可编程能力非常适合多路复用型测量系统,AD8475则能提供出色的接口来连接精密模数转换器。两种放

作者简介

Colm Slattery [colm.slattery@analog.com]

1995年毕业于爱尔兰利默里克大学,获得电子工程学士学位。他曾在Microsemi的测试和开发工程部门工作,后于1998年加入ADI公司。他还曾在上海从事应用工作三年,目前是工业和仪器仪表部门的一名系统应用工程师。



Mick McCarthy [mick.mccarthy@analog.com]

2000年毕业于爱尔兰利默里克大学,获得电子工程学士学位。他曾经担任精密转换器应用工程师,目前负责管理精密系统应用团队,该团队负责为核心产品及技术(CPT)部门和战略细分市场(SMS)部门开发硬件和软件。



大器协调工作以保持传感器信号的完整性,为工业测量系统提供一个高性能模拟前端。

有关AD8475用作精密逐次逼近型ADC驱动器的更多信息,请参阅[电路笔记CN-0180: 用于工业级信号的精密、低功耗、单电源、全集成差分ADC驱动器](#)。

作者简介

Reem Malik [reem.malik@analog.com] 是马

萨诸塞州威明顿市集成放大器产品(IAP)部门的一名应用工程师。她为仪器仪表、工业及医疗领域的顾客提供支持,并负责热电偶放大器和精密差动/差分放大器产品。Reem拥有伍斯特理工学院电气工程学士学位(BSEE)和电气工程硕士学位(MSEE)。她于2008年6月加入ADI公司。



Sandro Herrera [sandro.herrera@analog.com]

是马萨诸塞州威明顿市集成放大器产品(IAP)部门的一名电路设计工程师。他目前主要从事固定、可变或可编程增益的全差分放大器设计工作。Sandro拥有麻省理工学院电气工程学士学位(BSEE)和电气工程硕士学位(MSEE)。他于2005年8月加入ADI公司。



Analog Dialogue

本期介绍

- 2 编者寄语：新产品简介
- 3 鲁棒的放大器提供集成过压保护
- 7 现代DAC和DAC缓冲器有助于提升系统性能、简化设计
- 12 DDS器件产生优质波形：简单、高效而灵活
- 17 高效FSK/PSK调制器利用多通道DDS实现零交越切换
- 20 低噪声增益可选放大器
- 21 低功耗有毒气体探测器设计



本期介绍

鲁棒的放大器提供集成过压保护

当运算放大器的输入电压超过额定输入电压范围时,放大器可能发生故障甚至受损。本文讨论过压状况的一些常见原因和影响,为无保护的放大器增加过压保护是如何的麻烦,以及集成过压保护的新型放大器如何实现紧凑、鲁棒、高性价比的解决方案。详情见第3页。

现代DAC和DAC缓冲器有助于提升系统性能、简化设计

在许多仪器仪表和控制系统的核心部分,数模转换器(DAC)在系统的性能和精度方面起着关键作用。本文将考察一款新型精密、快速建立、电压输出型16位DAC,同时针对性能可与变压器媲美的高速互补电流输出型DAC的输出缓冲谈一些想法。详情见第7页。

DDS器件产生优质波形:简单、高效而灵活

直接数字频率合成(DDS)技术用于产生和修改优质波形,广泛用于通信、国防、医学、工业和仪器仪表等众多领域。本文将简要介绍这种技术,说明其优势和不足,考察一些应用示例,同时展示一些重要的新产品。详情见第12页。

高效FSK/PSK调制器利用多通道DDS实现零交越切换

本文将介绍如何利用两个同步DDS通道来实现零交越FSK或PSK调制器。在相位相干雷达系统中,零交越切换可以减少目标特征识别所需要的后期处理量,还可以减少PSK频谱散射。在此,我们将采用AD9958双通道完整DDS实现零交越切换。详情见第17页。

低噪声增益可选放大器

传统的增益可选放大器在反馈环路中用开关将电阻连接至放大器,但开关电阻会降低放大器的噪声性能,增加反相输入上的电容,并提高非线性增益误差。本文介绍一种采用创新开关技术的增益可选放大器,它既能保持噪声性能,又能降低非线性增益误差。详情见第20页。

低功耗有毒气体探测器设计

安全第一!许多工业过程涉及到有毒化合物,如氯气、磷化氢、砷化氢、氰化氢等。因此,了解有毒气体浓度是否达到危险程度十分重要。本文描述一种使用电化学传感器的便携式一氧化碳探测器。一氧化碳处理起来相对更安全,但仍然属于致命性气体,测试本文所述电路时应极其小心并采取适当的通风措施。详情见第21页。

Dan Sheingold [dan.sheingold@analog.com]

Scott Wayne [scott.wayne@analog.com]

产品目录:第46卷·第1期

所有ADI产品数据手册都可在www.analog.com/zh网站查到,只需在搜索框中输入产品型号即可。

1月

2W立体声、D类、数字输入功率放大器 SSM2518
16位、超稳定、电压输出DAC AD5760
18位、可供系统立即使用、电压输出DAC AD5780
20位、可供系统立即使用、电压输出DAC AD5790
165 MHz高性能HDMI发送器 ADV7513

2月

多格式10位标清/高清电视视频处理器 ADV7181D
60 MHz、16 × 16、G = 2模拟交叉点开关 ADV3205
200 Mbps半双工和全双工
M-LVDS收发器 ADN4696E/ADN4697E

3月

16位低功耗逐次逼近型ADC AD7988-1/AD7988-5
双通道差动放大器,具有电池短路保护功能 ADA4830-2
双通道、高精度、JFET输入运算放大器 ADA4610-2
双通道、低噪声、JFET输入运算放大器 ADA4001-2
快速、低功耗、汽车应用比较器 AD8469
3通道数字电源控制器 ADP1053
11位、2.5 GSPS、电流输出RF DAC AD9737A
50 MHz至525 MHz正交解调器,内置PLL和VCO .. ADRF6806
集成1.2 A降压转换器和两个300 mA LDO的
微型电源管理单元 ADP5040
集成1.2 A降压转换器、两个300 mA LDO和看门狗的
微型电源管理单元 ADP5041
DC-DC、高效率、4 A降压型稳压器 ADP2164
16位、汽车应用、+175°C温度传感器 ADT7312

Analog Dialogue

模拟对话杂志(www.analog.com/zh/analogdialogue)是ADI公司于1967年创办的技术杂志,至今已经连续出版45年,主要讨论有关模拟信号、数字信号和混合信号处理产品、应用、技术和技巧。模拟对话杂志提供两种版本:在线版每月发行一期;印刷版每年发行四期,印刷版和电子版作为对在线版中技术文章的定期回顾和汇集。在线版的内容包括:技术文章;近期应用笔记、新产品简介、预发布产品、在线研讨会和教程、已发表文章等及时信息;以及“集锦”栏目,其中包括从ADI网站(www.analog.com/zh)获得重要相关信息的通用链接网址。感兴趣的读者也可以至Analog Dialogue档案库www.analog.com/library/analogdialogue/archives.html查阅自1967年第1卷第1期创刊至今的每期存档,包括三期纪念特刊。如需订阅,请访问www.analog.com/library/analogdialogue/subscribe.html。欢迎提出您的宝贵意见:Facebook: www.facebook.com/analogdialogue;模拟对话: analogdiablog.blogspot.com;电子邮件: dialogue.editor@analog.com;编辑Dan Sheingold, [dan.sheingold@analog.com]或出版人兼总编辑Scott Wayne, [scott.wayne@analog.com]。

鲁棒的放大器提供集成过压保护

作者：Eric Modica和Michael Arkin

当运算放大器的输入电压超过额定输入电压范围，或者在极端情况下，超过放大器的电源电压时，放大器可能发生故障甚至受损。本文讨论过压状况的一些常见原因和影响，为无保护的放大器增加过压保护是如何的麻烦，以及集成过压保护的新型放大器如何能为设计工程师提供紧凑、鲁棒、透明、高性价比的解决方案。

所有电子器件的可耐受电压都有一个上限，超过上限就会产生影响，轻则导致工作暂时中断或系统门锁，重则造成永久性损害。特定器件能够耐受的过压量取决于多个因素，包括是否安装或意外接触器件、过压事件的幅度和持续时间、器件的鲁棒性等。

精密放大器常常是传感器测量信号链中的第一个器件，因而最容易受到过压故障的影响。选择精密放大器时，系统设计师必须了解放大器的共模输入范围。在数据手册中，共模输入范围可能是用输入电压范围(IVR)、测试条件下的共模抑制比(CMRR)或以上二者来规定。

过压状况的实际原因

放大器需要两种保护：一是过压保护，用以防止电源时序控制、休眠模式切换和电压尖峰引起的故障；二是ESD(静电放电)保护，用以防止静电放电(甚至搬运过程中也可能出现静电放电)引起的故障。安装后，器件可能会受系统电源时序控制，导致重复性过压应力。系统设计师必须想方设法使故障电流避开敏感的器件，或者限制故障电流，使其不致于损坏器件。

在有多电源电压的复杂分布式电源架构(DPA)系统中，电源时序控制可以使系统电路各部分的电源在不同的时间开启和关闭。时序控制不当可能会导致某个器件的某个引脚发生过压或门锁状况。

随着人们越来越关注能源效率，许多系统要求实现复杂的休眠和待机模式。这意味着，在系统的某些部分已关断的同时，其它部分仍然可能处于上电和活动状态。与电源时序控制一样，这些情况可能会导致无法预测的过压事件，但主要是在输入引脚上。

许多类型的传感器会产生意想不到的、与它们要测量的物理现象无关的输出尖峰，这类过压状况一般仅影响输入引脚。

静电放电是一种广为人知的过压事件，常常发生在安装器件之前。它造成的损害非常广泛，以至于业界主要规范，如JESD22-A114D等，不得明确如何测试和规定半导体耐受各类ESD事件的能力。几乎所有半导体产品都包含某种形式的集成保护器件。应用笔记AN-397(标准线性集成电路的电诱发损坏：最常见起因和防止再发生的相关处理)是一篇很好的参考文献，详细讨论了这一问题。出现高能脉冲时，ESD单元应进入低阻抗状态。这不会限制输入电流，但能提供到供电轨的低阻抗路径。

一个简单的案例研究：电源时序控制

随着混合信号电路变得无处不在，单一PCB上的多电源需求也变得

非常普遍。关于新设计需要考虑的一些微妙问题，特别是需要许多不相关的电源时，请参阅应用笔记AN-932(电源时序控制)。

精密放大器可能会成为这种状况的受害者。图1显示了一个配置成差分放大器的运算放大器。放大器通过 R_{SENSE} 检测电流，并提供与相应压降成比例的输出。必须采取措施，确保由 R_3 和 R_4 构成的分压器将输入偏置在额定IVR范围内的某处。如果放大器的电源电压不是从 V_{SY} 获得，并且 V_{CC} 在 V_{SY} 之后出现，则A1反相输入端的电压为：

$$V_- = V_{SY} - (I_- \times R_1) \quad (1)$$

其中 I_- 由无电源时A1的输入阻抗决定。如果放大器不包含过压处理设计，则最有可能的电流路径是通过ESD二极管、箝位二极管或寄生二极管流向电源或地。如果此电压超出IVR范围，或者电流超过数据手册规定的额定最大值，器件可能会受损。

ADA4091和ADA4096等过压保护放大器所用的ESD结构不是二极管，而是DIAC器件(双向“交流二极管”)，这使得此类放大器即使没有电源也能承受过压状况。

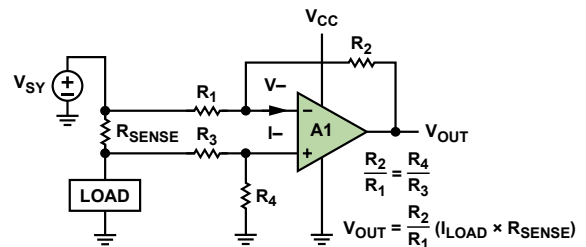


图1. 差分放大器高端电流传感器。如果 V_{SY} 先于 V_{CC} 上电，放大器的输入电压或电流可能会超过数据手册规定的最大值。

运算放大器中的故障状况

图2显示了一个N沟道JFET输入级(J_1 、 J_2 、 R_1 和 R_2)，后接一个第二增益级和输出缓冲器(A1)。当开环放大器在其额定IVR范围内时，差分输入信号($V_{IN+} - V_{IN-}$)与 V_{DIFF} 180度异相。连接为单位增益缓冲器时(如图所示)，如果 V_{IN+} 的共模电压超过放大器的IVR， J_1 的栅极-漏极进入未夹断状态并传导整个200 μ A级电流。只要 J_1 的栅极-漏极电压仍然反向偏置， V_{IN+} 的进一步增加就不会导致 V_{DIFF} 变化(V_{OUT} 仍然处于正供电轨)。然而，一旦 J_1 的栅极-漏极变为正偏， V_{IN+} 的进一步增加就会提高A1反相输入端的电压，导致输入信号与 V_{DIFF} 之间发生不需要的反相。

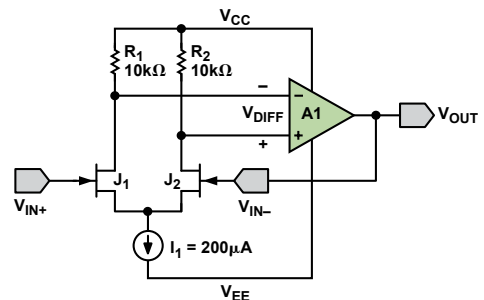


图2. N沟道JFET输入运算放大器结构示意图

图3显示了A1输出端反相的一个示例。与双极性输入放大器不同，JFET放大器的输入未箝位，因而易发生反相。CMOS放大器的栅极与漏极电隔离，一般不会发生反相。如果确实会发生反相，运

算放大器制造商一般会在数据手册中说明。下列条件下可能发生反相：放大器输入端不是CMOS，最大差分输入为 V_{SY} ，数据手册未声明不会发生反相。虽然反相本身不是破坏性的，但它能导致正反馈，进而使伺服环路不稳定。

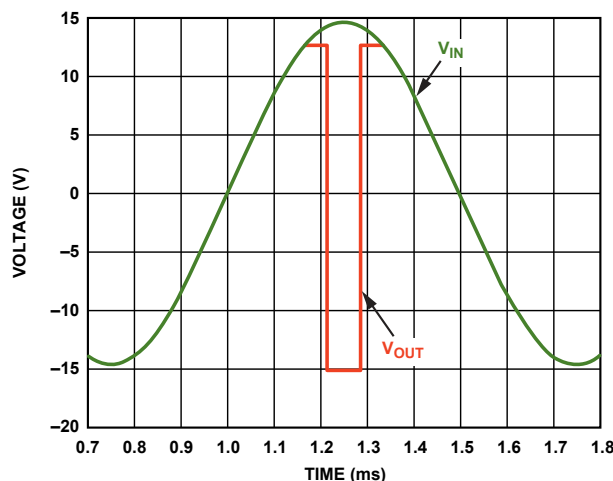


图3. 当 V_{IN} 超过额定IVR时，输入反相导致放大器输出负值

系统设计师还必须关注放大器输入超出电源范围时会发生什么。这种故障状况通常发生在电源时序控制导致一个源信号先于放大器电源激活时，或者在开启、关闭或工作中电源出现尖峰时。对于大多数放大器，这种状况是破坏性的，尤其是如果过压大于二极管压降。

图4显示了一个带ESD保护二极管和箝位二极管的典型双极性输入级。在缓冲器配置中，当 V_{IN+} 超过任一电源轨时，ESD和箝位二极管就会正偏。这些二极管的源极阻抗非常低，源极支持多少电流，二极管就能传导多少电流。精密放大器(如AD8622等)提供少许差分保护，输入端串联500 Ω 电阻，施加差分电压时，该电阻可限制输入电流，但它只能在输入电流不超过额定最大值时提供保护。如果最大输入电流为5 mA，则允许的最大差分电压为5 V。注意，这些电阻并不与ESD二极管串联，因而无法限制流向电源轨的电流(例如在过压期间)。

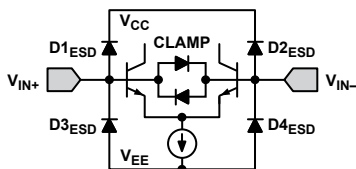


图4. 带ESD和差分保护二极管的双极性输入级

图5显示一个无保护双极性运算放大器在同时施加差分输入和过压情况下的输入电流与电压的关系。一旦施加的电压超过二极管压降，电流就可能损害、降低运算放大器的性能，甚至破坏运算放大器。

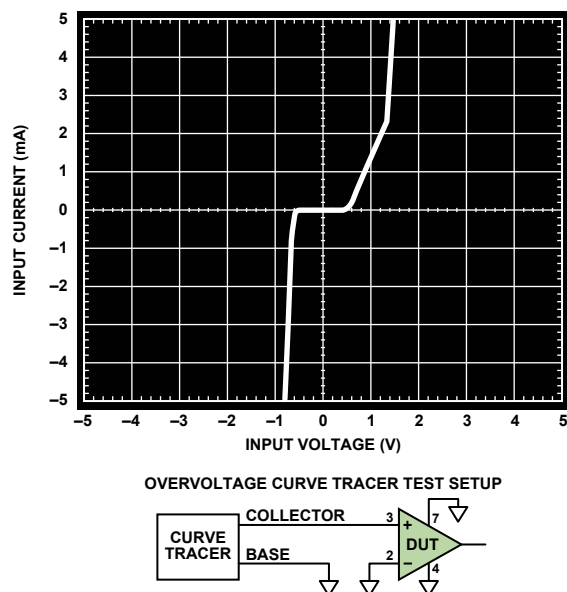


图5. 差分输入电压超过二极管压降时的运算放大器输入电流

外部输入过压保护

从半导体运算放大器问世之初，IC设计师就不得不权衡芯片架构与应对其脆弱性所需的外部电路之间的关系。故障保护一直是最棘手的问题(例如，请参阅MT-036——“[运算放大器输出反相和输入过压保护](#)”和MT-069——“[仪表放大器输入过压保护](#)”)。

系统设计师之所以需要精密运算放大器，是因为它有两个重要特性：低失调电压(V_{OS})和高共模抑制比(CMRR)，这两个特性能够简化校准并使动态误差最小。为在存在电气过应力(EOS)的情况下保持这些特性，双极性运算放大器经常内置箝位二极管，并将小限流电阻与其输入端串联，但这些措施无法应对输入电压超过供电轨时引起的故障状况。为了增加保护，系统设计师可以采用图6所示的电路。

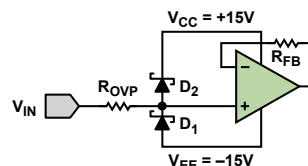


图6. 利用限流电阻和两个肖特基二极管提供外部保护的精密运算放大器。 R_{FB} 与 R_{OVP} 相等，从而平衡输入偏置电流引起的失调。

如果 V_{IN} 处的信号源先行上电， R_{OVP} 将限制流入运算放大器的电流。肖特基二极管的正向电压比典型的小信号二极管低200 mV，因此所有过压电流都会通过外部二极管 D_1 和 D_2 分流。然而，这些二极管可能会降低运算放大器的性能。例如，可以利用1N5711的反向漏电流曲线(见图7)来确定特定过压保护电阻造成的CMRR损失。1N5711在0 V时的反向漏电流为0 nA，在30 V时为60 nA。对于0 V共模电压， D_1 和 D_2 引起的额外 I_{OS} 取决于其漏电流的匹配程度。当 V_{IN} 被拉至+15 V时， D_1 将反向偏置30 V， D_2 将偏置0 V。因此，额外的60 nA电流流入 R_{OVP} 。当输入被拉至-15 V时， D_1 和 D_2 的电气位置交换，60 nA电流流出 R_{OVP} 。在任意共模电压下，保护二极管引起的额外 I_{OS} 等于：

$$I_{OSaddr} = I_{D1} - I_{D2} \quad (2)$$

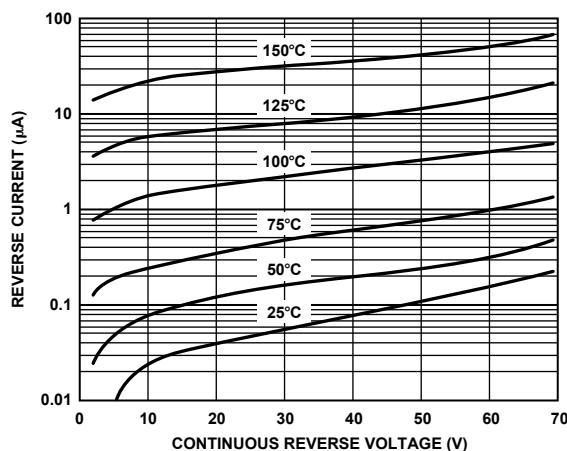


图7. 1N5711反向电流与连续反向电压之间的关系

由公式2可计算出极端共模电压下的 V_{OS} 损失:

$$V_{OSpenalty} = I_{OSaddr} \times R_{OVP} \quad (3)$$

使用1N5711在30 V时的漏电流60 nA以及5 k Ω 保护电阻, 两个极端共模电压下的 V_{OS} 将增加300 μ V, 导致整个输入电压范围内的额外 ΔV_{OS} 为600 μ V。根据数据手册, 一个具有110 dB CMRR的运算放大器将损失17 dB CMRR。插入反馈电阻来均衡源阻抗只能在共模电压为0 V时有帮助, 但无法防止整个共模范围内产生额外的 I_{OS} 。表1显示了保护精密放大器常用的一些二极管的计算结果。对于CMRR损失计算, 假设使用5 k Ω 保护电阻。所有成本都是来自www.mouser.com的最新美元报价(2011)。

图6所示的方法可能还有一个缺点, 那就是保护二极管会将过压电流分流到电源中。例如, 如果正电源无法吸收大量电流, 过压电流就可能迫使正电源电压提高。

防止这一现象的一种方法是在正输入与地之间使用背靠背齐纳二极管, 如图8所示。超过 D_1 或 D_2 的齐纳电压时, 二极管将过压电流分流到地, 从而保护电源。这种配置能够防止过压期间的电荷泵效应, 但齐纳二极管的漏电流和电容高于小信号二极管。此外, 齐纳二极管的漏电流曲线具有软拐点(soft-knee)特征。在放大器的共模范围内, 这会带来额外的CMRR损失, 如前所述。例如, BZB84-C24是一个背靠背齐纳二极管对, 工作电压范围为22.8 V至25.6 V, 反向电流额定值为50 nA(最大值, 16.8 V时), 但制造商并未说明接近齐纳电压时的漏电流是多少。此外, 为实现更陡的击穿特性, 齐纳二极管一般采用比小信号二极管掺杂更重的扩散工艺制造, 这就导致寄生电容相对较高, 因而失真(特别是在幅度较高时)和失稳的可能性更高。

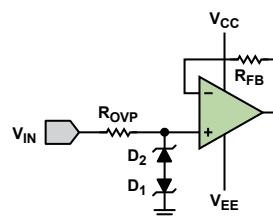


图8. 利用限流电阻和两个齐纳二极管提供外部保护的精密运算放大器。

早期集成过压保护

上面讨论了放大器的一些常用外部保护方法的缺点。如果放大器本身的设计能够耐受较大的输入过压, 那么其中的一些缺点是可以避免的。图9显示了差分输入对采用的常见集成保护方案。

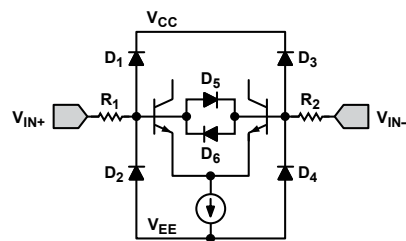


图9. 带阻性过压保护的差分输入对(未显示ESD保护)

在该电路中, 两个放大器输入端均有输入保护电阻。虽然一般情况下只有一个输入端需要过压保护, 但使各输入端的寄生电容和漏电流均衡可以降低失真和失调电流。此外, 二极管不必处理ESD事件, 因而可以相对较小。

增加电阻, 无论是外置还是内置, 均会增加放大器的和方根(RSS)热噪声(公式4):

$$E_{n,total} = \sqrt{(e_{n,op\ amp})^2 + (e_{n,Rovp})^2 + (R_S \times i_{n,op\ amp})^2} \quad (4)$$

如果使用1 k Ω 电阻来保护噪声为4 nV/ $\sqrt{\text{Hz}}$ 的运算放大器, 总电压噪声将提高 $\sqrt{2}$ 倍。集成保护电阻并不能改变过压保护会提高等效输入电压噪声的事实, 但将 R_1 和 R_2 与运算放大器集成在一起可确保数据手册的噪声规格包括保护电路。

为了避免权衡噪声与过压, 需要这样一种保护电路: 当放大器输入在额定范围内时, 它提供低电阻; 当放大器输入超过供电轨时, 它提供高电阻。这种特性将能按需改善过压保护, 降低正常工作时的总噪声贡献。图10显示了一种具有该特性的电路方案。

表1. 常用保护二极管及其对110 dB CMRR精密运算放大器的影响

	1N5711	BAV99	PAD5	BAS70-04	1N914	BZB84-C24
I_{OSaddr} (nA)	60	10	<<0.005	8	40	50
$V_{OSpenalty}$ (μ V)	600	100	0	80	400	500
CMRR损失(dB)	17	6	0	5	14	16
成本(千片订量)	\$0.07	\$0.015	\$3.52	\$0.095	\$0.01	\$0.034

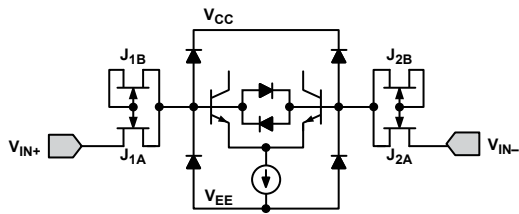


图10. 带主动过压保护的输入差分对

J_{xy} 全部是P沟道JFET，它们是耗尽型器件，因此沟道的掺杂类型与源极和漏极相同。当放大器输入电平介于两个供电轨之间时， J_{1A} 和 J_{2A} 是简单的电阻，阻值等于 $R_{DS(on)}$ ，因为输入偏置电流足够小，沟道与栅极之间的任何电位差都不会使沟道关闭。如果 V_{IN-} 超出负电源一个二极管压降，电流就会流过 J_{1A} ，导致漏极关闭。这种转换实际上是 J_{1A} 离开三极工作区，进入线性工作区。如果 V_{IN+} 超出正电源一个二极管压降， J_{1A} 将充当横向PNP。 V_{IN+} 至栅极将用作正偏射极-基极结，另一个结用作基极-集电极，其高阻值避免输入管过压。图11中的电流-电压曲线显示了FET保护运算放大器在受到过压扫描时的输入阻抗变化。保护FET的 $R_{DS(on)}$ 为4.5 k Ω ；当放大器的正输入被拉至供电轨以上时，保护FET的电阻迅速提高到22 k Ω (30 V时)，从而将输入电流限制为1.5 mA。

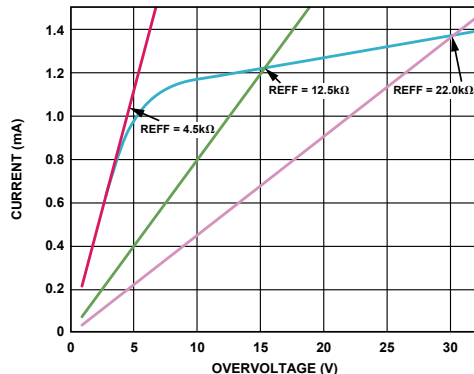


图11. FET保护运算放大器在受到直流过压扫描时的有效输入阻抗

集成的优势

ADA4091和ADA4096等放大器证明，实现鲁棒的输入过压保护对运算放大器的精度影响非常小(如图10所示)。ADA4096能够提供与电源电平无关的32V过压保护，从而无需虽然廉价但会大幅降低放大器精度的外部器件，或者虽然精密但成本高于放大器本身的外部器件。

图12显示了2 mm × 2 mm LFCSP封装的ADA4096-2和几个常用于外部输入保护的分立器件。ADA4096-2的集成保护使PCB尺寸大幅缩小，其影响已包括在运算放大器的技术规格中。即使未施加电源，它也能保护放大器(见图13)。此外，ADA4091和ADA4096具有轨到轨输入和输出特性(RRIO)，在整个过压保护范围内都不会发生反相(见图14)。这些优势使得系统设计师可以少担心电源时序控制和闩锁问题。

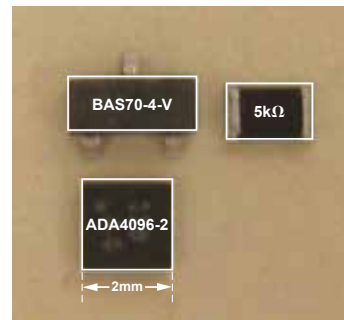


图12. 2 mm × 2 mm LFCSP封装ADA4096-2占用的面积少于两个常用于外部过压保护的器件

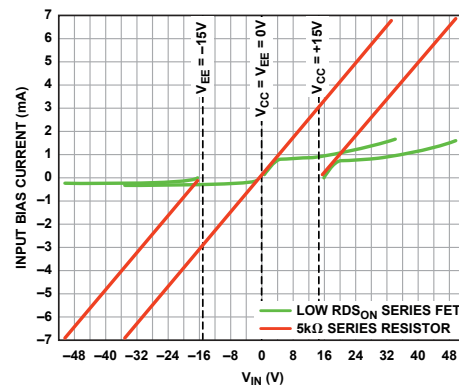


图13. 有电源和无电源两种情况下ADA4096-2输入过压保护的限流

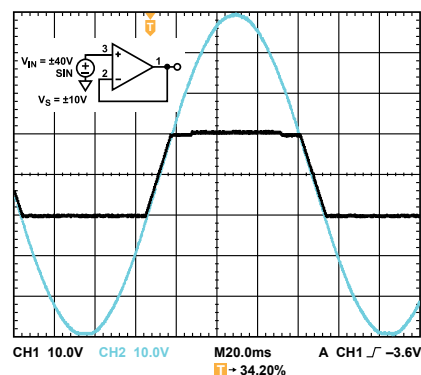


图14. ADA4096-2采用±10 V电源，输入被拉至供电轨以上和以下30 V

(continued on Page 23)

现代DAC和DAC缓冲器有助于提升系统性能、简化设计

作者：Padraic O' Reilly和Charly El-Khoury

在许多控制系统的核心部分，数模转换器(DAC)在系统的性能和精度方面起着关键作用。本文将考察一款新型精密16位DAC，同时针对性能可与变压器媲美的高速互补电流输出DAC的输出缓冲谈一些想法。

电压开关式16位DAC提供低噪声、快速建立时间和更出色的线性度

作者：Padraic O' Reilly

基于突破性10位CMOS [AD7520](#)—推出已近40年—的电阻梯乘法DAC最初用于反相运算放大器，而放大器的求和点(I_{OUTA})则提供了方便的虚拟地(图1)。

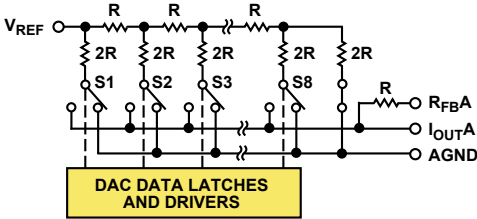


图1. CMOS乘法DAC架构

然而，在某些限制条件下，它们也可用于提供同相电压输出的电压开关配置，其中，运算放大器用作电压缓冲器(图2)。此处，基准电压 V_{IN} 施加于 I_{OUT} ，输出电压 V_{OUT} 则由 V_{REF} 提供。后来不久即出现了针对这种用途而优化的12位版本。

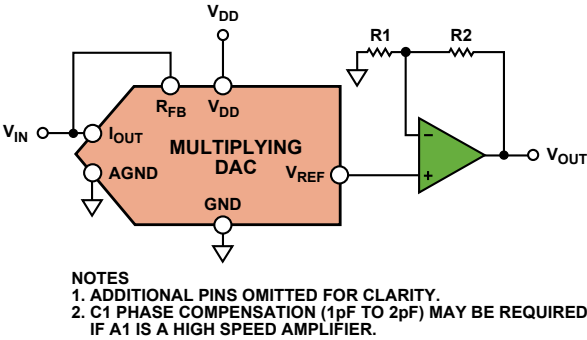
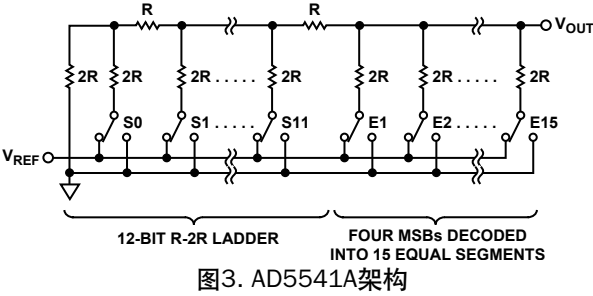


图2. 电压开关模式下的乘法DAC

快速推进到现在：随着单电源系统的不断普及，设计师面对一个挑战，即在维持高电压下的性能水平的同时控制功耗。对能用于这种模式的更高分辨率(最高16位)的器件的需求也日益增加。

在电压开关模式下使用乘法DAC的显著优势是不会发生信号反相，因此，正基准电压会导致正输出电压。但当用于该模式时，R-2R梯形架构也存在一个缺陷。相对于同一DAC用于电流导引模式的情况，与R-2R梯形电阻串联的N沟道开关的非线性电阻将导致积分线性度(INL)下降。

为了克服乘法DAC的不足并同时保持电压开关的优势，人们开发出了新型的高分辨率DAC，比如[AD5541A](#)(如图3所示)。AD5541A采用一个部分分段的R-2R梯形网络和互补开关，在16位分辨率下可实现 ± 1 -LSB精度，在 -40°C 至 $+125^{\circ}\text{C}$ 的整个额定温度范围内均无需调整，其噪声值为 $11.8\text{ nV}/\sqrt{\text{Hz}}$ ，建立时间为 $1\text{ }\mu\text{s}$ 。



性能特点

建立时间：图4和图5比较了乘法DAC在电压模式下的建立时间以及AD5541A的建立时间。当输出上的容性负载最小时，AD5541A的建立时间约为 $1\text{ }\mu\text{s}$ 。

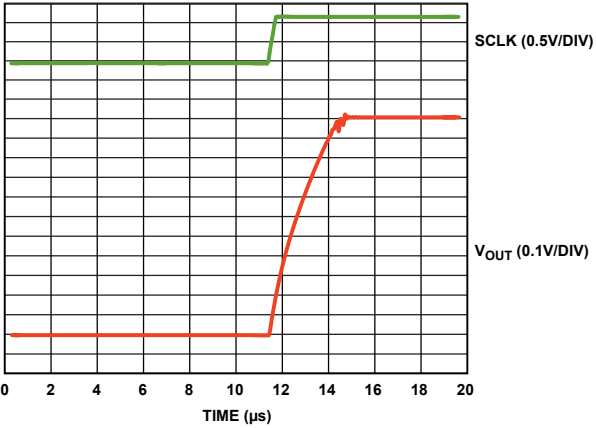


图4. 乘法DAC的建立时间。

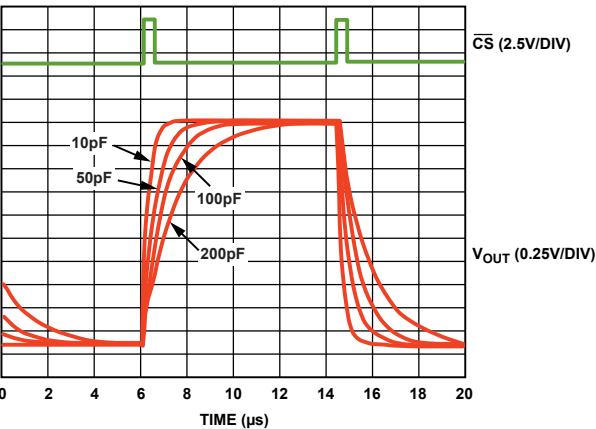


图5. AD5541A的建立时间。

噪声频谱密度：表1比较了AD5541A和乘法DAC的噪声频谱密度。AD5541A在10kHz下的性能略占优势，在1kHz下优势非常明显。

表1. AD5541A与乘法DAC的噪声频谱密度

DAC	噪声频谱密度 (10 kHz (nV/√Hz))	噪声频谱密度 (1 kHz (nV/√Hz))
AD5541A	12	12
MDAC	30	140

积分非线性：积分非线性(INL)衡量DAC的理想输出与排除增益和失调误差之后的实际输出之间的最大偏差。与R-2R网络串联的开关可能会影响INL。乘法DAC一般采用NMOS开关。当用于电压开关模式时，NMOS开关的源极连接至基准电压，漏极连接至梯形电阻，栅极由内部逻辑驱动(图6)。

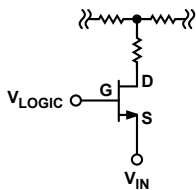


图6. 乘法DAC开关

要使电流在NMOS器件中流动，VGS必须大于阈值电压VT。在电压开关模式下，VGS=VLOGIC-VIN必须大于VT=0.7V。

乘法DAC的R-2R梯形电阻设计用于将电流平均分配至各个引脚。这就要求总接地电阻(从各引脚顶部看)完全相同。这可以通过调节开关来实现，其中，各个开关的大小与其导通电阻成比例。如果一个引脚的电阻发生变化，则流过该引脚的电流将发生变化，结果导致线性度误差。VIN不能大到会使开关关闭的程度，但必须足以使开关电阻保持低位，因为VIN的变化会影响VGS，从而导致导通电阻发生非线性变化，如下所示：

$$R_{ON} = \frac{1}{\beta(V_{GS} - V_T)}$$

导通电阻的这种变化会使电流失衡，并使线性度下降。因此，乘法DAC上的电源电压不能减少太多。相反，基准电压超过AGND的值不得高于1V，以维持线性度。对于5V电源，当从1.25V基准电压变化至2.5V基准电压时，线性度将开始下降，如图7和图8所示。当电源电压降至3V时，线性度将完全崩溃，如图9所示。

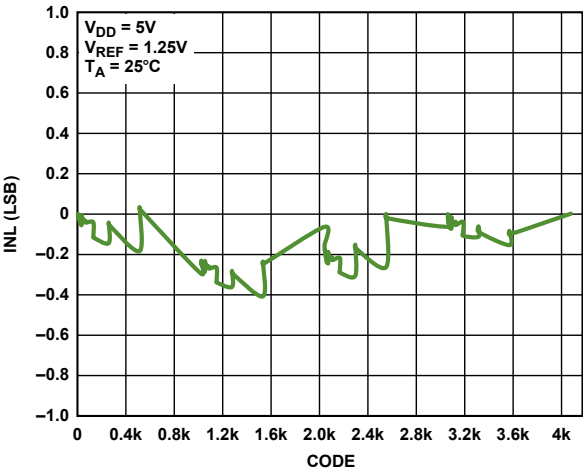


图7. IOUT乘法DAC在反相模式下的INL (VDD = 5 V, VREF = 1.25 V)

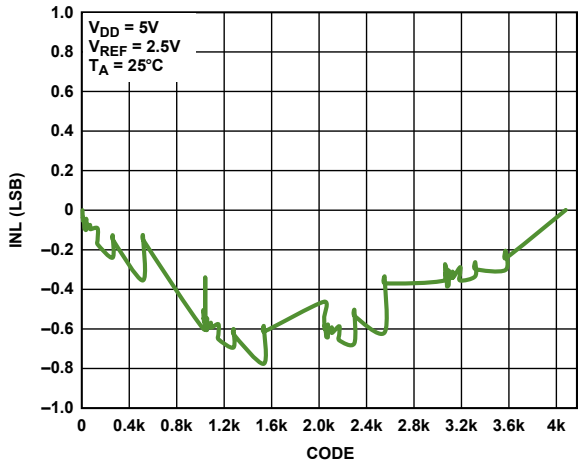


图8. IOUT乘法DAC在反相模式下的INL (VDD = 5 V, VREF = 2.5 V)

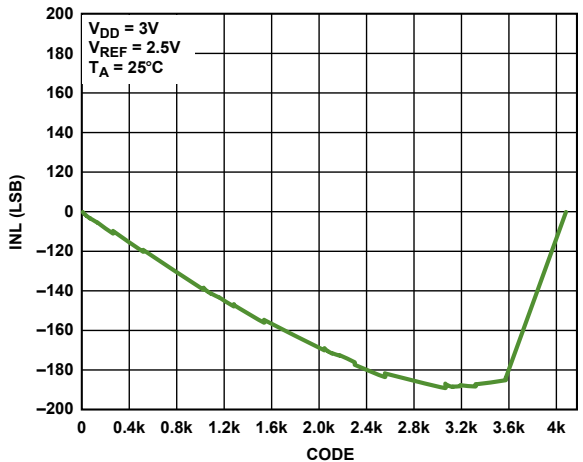


图9. 乘法DAC在反相模式下的INL (VDD = 3 V, VREF = 2.5 V)

为了减少这种影响, AD5541A采用互补NMOS/PMOS开关, 如图10所示。现在, 开关的总导通电阻来自NMOS和PMOS开关的共同贡献。如前所示, NMOS开关的栅极电压由内部逻辑控制。内部产生的电压 V_{GN} 设置理想栅极电压, 以使NMOS的导通电阻与PMOS的相平衡。开关的大小通过代码调节, 以使导通电阻随代码调节。因此, 电流将上下调节, 精度将得以维持。由于基准输入的阻抗随代码变化, 因此, 应通过低阻抗源驱动。

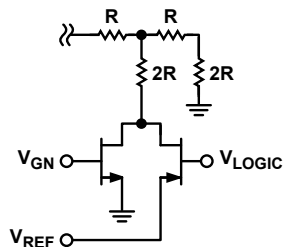


图10. 互补NMOS/PMOS开关

图11和图12所示为AD5541A在5 V和2.5 V基准电压下的INL性能。

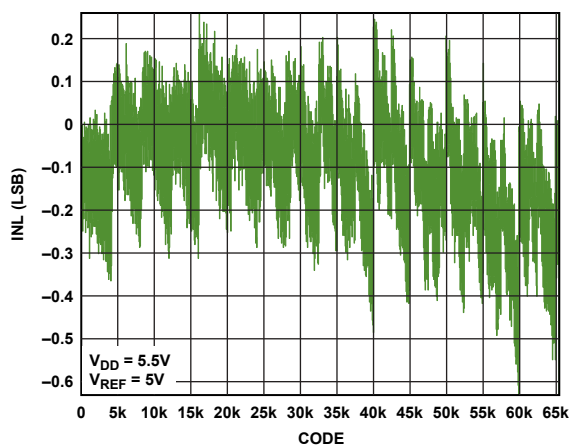


图11. AD5541A的INL
($V_{DD} = 5.5\text{ V}$, $V_{REF} = 5\text{ V}$)

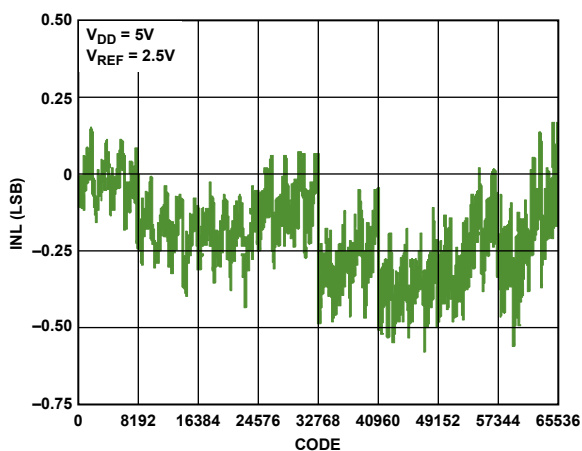


图12. AD5541A的INL
($V_{DD} = 5\text{ V}$, $V_{REF} = 2.5\text{ V}$)

如图13和图14所示, 线性度在较宽的基准电压和电源电压下变化极小。DNL行为与INL类似。AD5541A线性度的额定范围以温度和电源电压为基础; 基准电压可能从2.5 V变化至电源电压。

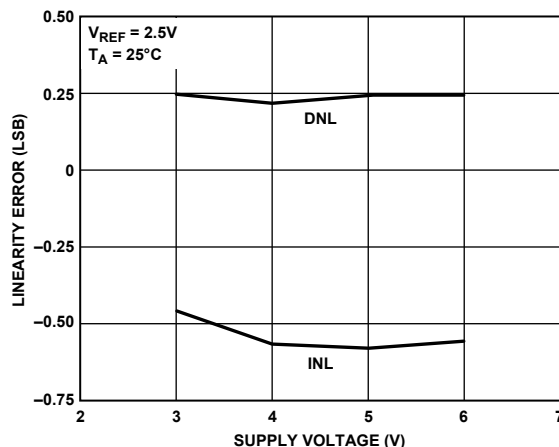


图13. AD5541A INL与电源电压

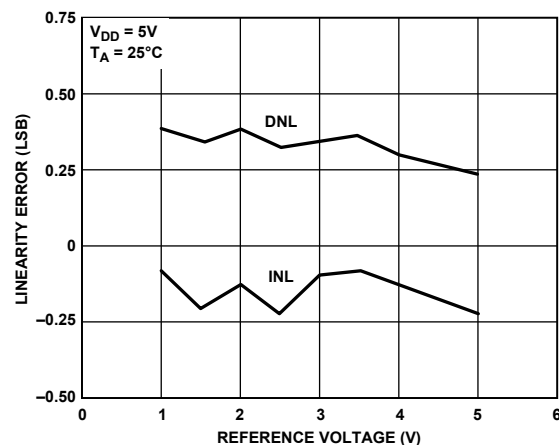


图14. AD5541A INL与基准电压

AD5541A的更多详情

AD5541A串行输入、单电源、电压输出nanoDAC+数模转换器提供16位分辨率和 $\pm 0.5\text{ LSB}$ 典型积分/微分非线性特性。特别适合将乘法DAC用于电压开关模式的应用。在额定温度范围和电源电压范围内均有优异表现, 可实现出色的线性度, 并可用于需要精密直流性能和快速建立时间的3 V至5 V系统。采用2 V至电源电压范围内的外部基准电压时, 无缓冲电压输出可以将60 k Ω 负载从0 V驱动至 V_{REF} 。该器件可以在1 μs 内建立至 $\frac{1}{2}\text{ LSB}$, 噪声为11.8 nV/ $\sqrt{\text{Hz}}$, 并具有低毛刺特性, 非常适合部署在各种医疗、航空航天、通信和工业应用中。其3线式低功耗SPI串行接口能够以高达50 MHz时钟速率工作。AD5541A采用2.7 V至5.5 V单电源供电, 功耗仅125 μA 。它提供8引脚和10引脚LFCSP及10引脚MSOP封装, 额定温度范围为 -40°C 至 $+125^{\circ}\text{C}$, 千片订量报价为6.25美元/片。

高速电流输出DAC缓冲器

作者: Charly El-Khoury

变压器通常被认为是将高速电流输出DAC的互补输出转换为单端电压输出的最佳选择,因为变压器不会增加噪声,也不会消耗功率。尽管变压器在高频信号下表现良好,但它们无法处理许多仪表和医疗应用所需要的低频信号。这些应用要求一个低功耗、低失真、低噪声的高速放大器,以将互补电流转换成单端电压。此处展示的三个电路接受来自DAC的互补输出电流,并提供单端输出电压。将后两者的失真与变压器解决方案进行比较。

差分放大器: AD8129和AD8130差分转单端放大器(图15)用于第一个电路(图16)。它们在高频下具有极高的共模抑制性能。AD8129在增益为10或以上时保持稳定,而AD8130则在单位增益下保持稳定。它们的用户可调增益可以由 R_F 和 R_G 两个电阻的比值来设置。AD8129和AD8130在引脚1和引脚8上具有很高的输入阻抗,不受增益设置的影响。基准电压(V_{REF} , 引脚4)可以用来设置偏置电压,该偏置电压被乘以与差分输入电压相同的增益。

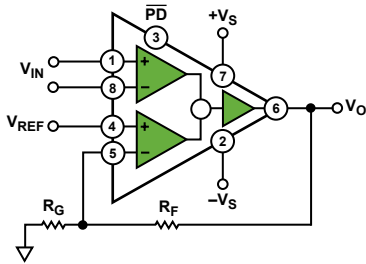


图15. AD8129/AD8130差分放大器

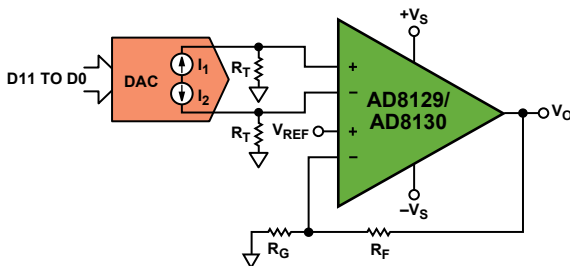


图16. 采用AD8129/AD8130的DAC缓冲器

方程1和方程2所示为放大器的输出电压与DAC的互补输出电流之间的关系。端接电阻 R_T 执行电流-电压转换; R_F 与 R_G 之比决定了增益。 V_{REF} 在方程2中被设为0。

$$V_{IN} = I_1 R_T - I_2 R_T = R_T (I_1 - I_2) \quad (1)$$

$$V_O = \left(1 + \frac{R_F}{R_G}\right) (V_{IN} + V_{REF}) \quad (2)$$

$$= \left(1 + \frac{R_F}{R_G}\right) R_T (I_1 - I_2)$$

在图16中,该电路采用一个四通道高速、低功耗、14位DAC,其中,互补电流输出级将提高速度,降低低功耗DAC的失真。

图17展示的是电路的无杂散动态范围(SFDR),它是频率的函数,采用DAC和AD8129,其中, $R_F = 2 \text{ k}\Omega$, $R_G = 221 \Omega$, $R_T = 100 \Omega$ 且 $V_O = 8 \text{ V p-p}$,两个电源电压对应的不同值。此处选择了AD8129,因为它提供较大的输出信号,在 $G = 10$ 时保持稳定,与AD8130相比,具有较高的增益带宽积。两种情况下, SFDR一般都要好于55 dB,超过10 MHz,在低电源电压下,约有>3 dB的改善。

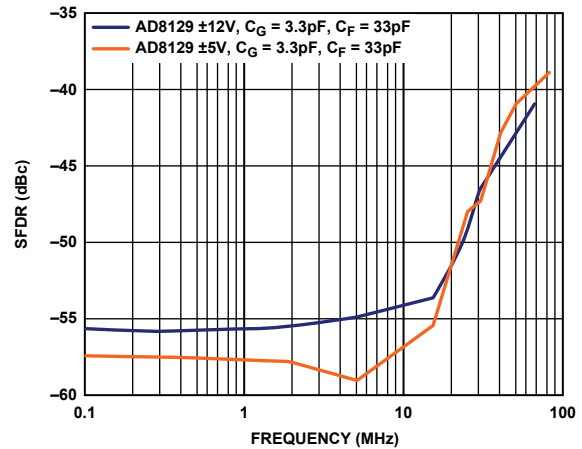


图17. DAC和AD8129的失真($V_O = 8 \text{ V p-p}$)

单位增益下的运算放大器: 第二个电路(图18)采用了一个高速放大器与两个 R_T 电阻。该放大器只是通过 R_T 将互补电流 I_1 和 I_2 转换成单端输出电压 V_O 。这个简单的电路不允许以放大器为增益模块放大信号。

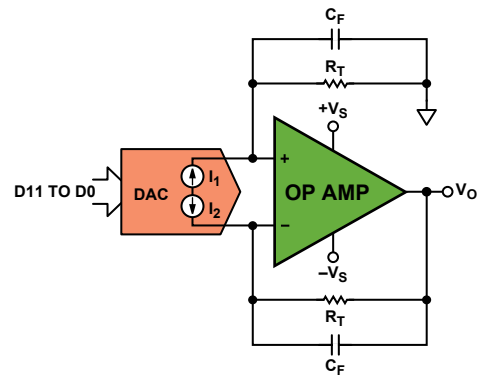


图18. 采用运算放大器的简单差分到单端转换器

方程3所示为 V_O 与DAC输出电流之间的关系。失真数据通过与 R_T 并联的5 pF电容进行测量。

$$V_O = (I_1 R_T - I_2 R_T) = R_T (I_1 - I_2) \quad (3)$$

为了展示这个电路的性能, DAC与ADA4857和ADA4817运算放大器配对, 其中, $R_T = 125 \Omega$ ($C_T = C_F = 5 \text{ pF}$ 与 R_T 并联, 以实现稳定性和低通滤波)。单通道ADA4857-1和双通道ADA4857-2为单位增益稳定型、高速、电压反馈放大器, 具有低失真、低噪声和高压摆率等特点。作为众多应用(包括超声、ATE、有源滤波器、ADC驱动器等)的理想解决方案, 其带宽为850 MHz, 压摆率为2800 V/ μs , 0.1%建立时

间为10 ns—全部都是在5 mA的静态工作电流下实现。ADA4857-1和ADA4857-2具有宽工作电压范围(5 V至10 V), 特别适合需要宽动态范围、精密、高速度和低功耗的系统。

ADA4817-1(单通道)和ADA4817-2(双通道)*FastFET*[™]放大器是具有FET输入的单位增益稳定、超高速电压反馈型运算放大器。它们采用ADI公司的专有超快速互补双极性(XFCB)工艺制造, 具有超低的噪声(4 nV/√Hz和2.5 fA/√Hz)和极高的输入阻抗。其输入电容为1.3 pF, 最大失调电压为2 mV, 功耗低(19 mA), -3 dB带宽较宽(1050 MHz), 非常适合数据采集前端、光电二极管前置放大器以及其他宽带跨阻应用。它们具有5 V至10 V的宽电源电压范围, 可采用单电源或双电源供电, 适合包括有源滤波、ADC驱动和DAC缓冲在内的各种应用。

图19比较了该电路在 $V_O = 500$ mV p-p时相对于一个采用变压器的电路的失真和频率之间的关系。变压器的失真低于放大器, 后者的增益在高频下不断下降, 但采用变压器的失真却在低频下不断变差。在此, 可在有限范围内实现接近90 dBc的SFDR, 在高达10 MHz时优于70 dB。

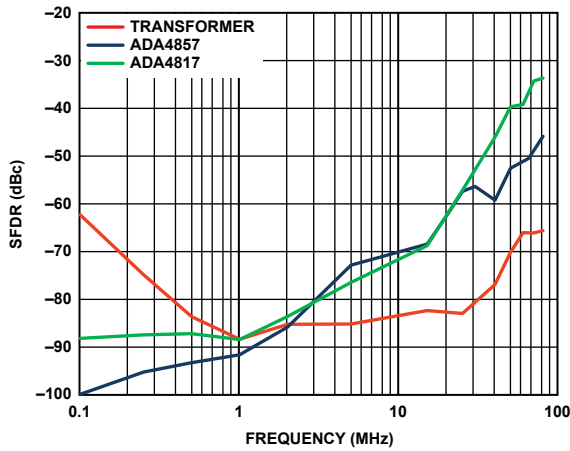


图19. DAC、ADA4857和ADA4817的失真($V_O = 500$ mV p-p, $R_L = 1$ kΩ)

具有增益运算放大器: 第三个电路(图20)也使用了相同的高速运算放大器, 但所含电阻网络拉远了放大器与DAC之间的距离, 支持增益设置, 并可以利用 V_{REF1} 和 V_{REF2} 两个基准电压之一调整输出偏置电压。

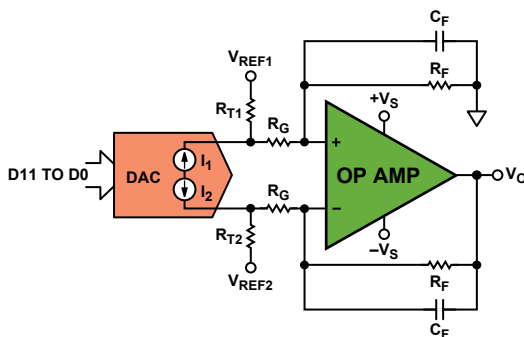


图20. 支持增益和偏置功能的差分到单端转换

方程4定义了DAC输出电流与放大器输出电压在 $V_{REF1} = V_{REF1} = 0$ 时的关系。为了匹配DAC之外的放大器网络的输入阻抗, R_{T1} 和 R_{T2} 两个端接电阻必须单独设置, 同时要考虑放大器的特性。

$$V_O = I_1 \left(\frac{R_{T1} \times R_F}{R_{T1} + R_F + R_G} \right) \left(1 + \frac{R_F}{R_G + R_{T2}} \right) - I_2 \left(\frac{R_{T2} \times R_F}{R_G + R_{T2}} \right) \quad (4)$$

图21比较了放大器在这种配置下的失真以及变压器电路的失真。 $R_{T1} = 143$ Ω, $R_{T2} = 200$ Ω, $R_F = R_G = 499$ Ω, $C_F = 5$ pF—出于稳定性和高频滤波考虑—且 $R_L = 1$ kΩ。在此, ADA4817的性能可与变压器在高频下的性能相媲美, 在最高70 MHz时, 其SFDR可维持在优于-70 dBc的水平。与变压器相比, 两个运算放大器都能维持出色的低频保真。

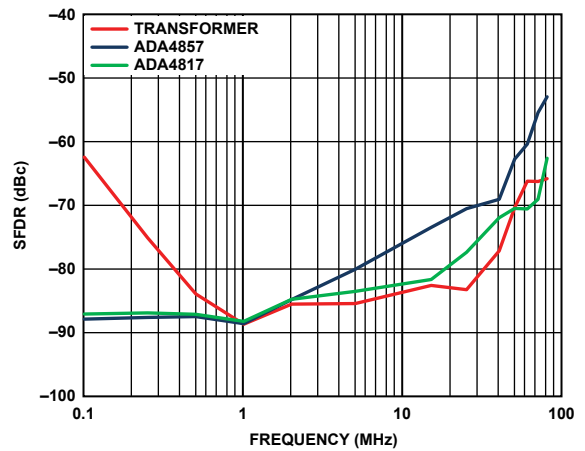


图21. DAC、ADA4817和ADA4857的失真($V_O = 500$ mV p-p)

本文讨论了将低失真、低噪声、高速放大器用作DAC缓冲器的一些优势, 并将其性能与变压器进行了比较。同时比较了采用两种不同架构的三类应用电路, 并以实例展示了DAC和AD8129、ADA4857-1/ADA4857-2以及ADA4817-1/ADA4817-2放大器的测量数据。数据显示, 放大器在频率低于1 MHz时的性能优于变压器, 在频率不超过80 MHz时, 非常接近变压器。在权衡考虑功耗和失真时, 放大器的选择非常重要。

作者简介

Padraic O' Reilly [padraic.oreilly@analog.com]

是精密数模转换器部门的应用工程师。他于2007年毕业于于利默里克大学, 获电子工程学士学位, 之后加入ADI公司。



Charly El-Khoury [charly.el-khoury@analog.com]

高速放大器部门的应用工程师。他于2006年毕业于于伍斯特理工学院(WPI), 获得电气与计算机工程(ECE)硕士学位, 之后加入ADI公司。



DDS器件产生高质量波形：简单、高效而灵活

作者: Brendan Cronin

摘要

直接数字频率合成(DDS)技术用于产生和调节高质量波形, 广泛用于医学、工业、仪器仪表、通信、国防等众多领域。本文将简要介绍该技术, 说明其优势和不足, 考察一些应用示例, 同时介绍一些有助于该技术推广的新产品。

简介

许多行业中一个关键的需求是精确产生、轻松操作并快速更改不同频率、不同类型的波形。无论是宽带收发器要求具有低相位噪声和出色的无杂散动态性能的捷变频率源, 还是工业测量和控制系统需要稳定的频率激励, 快速、轻松、经济地产生可调波形并同时维持相位连续性的能力都是至关重要的一项设计标准, 而这正是直接数字频率合成技术的优势所在。

频率合成的任务

不断增多的频谱拥堵, 加上对功耗更低、质量更高的测量设备的永无止境的需求, 这些因素都要求使用新的频率范围, 要求更好地利用现有频率范围。结果, 人们寻求对频率产生进行更好的控制, 多数情况下, 均是借助于频率合成器。这些器件利用一个给定频率 f_C 来产生一个相关的目标频率(和相位) f_{OUT} 。其一般关系可以简单地表示为:

$$f_{OUT} = \varepsilon_x \times f_C$$

其中, 比例因子 ε_x 有时也被称为归一化频率。

该等式通常利用实数逐步逼近的算法实现。当比例因子为有理数时, 两个相对质数(输出频率和基准频率)之比将谐波相关。但在多数情况下, ε_x 可能属于更广泛的实数集, 逼近过程一旦处于可接受的范围之内即会被截断。

直接数字频率合成

频率合成器的一种实用型实现方式是直接数字频率合成(DDFS), 通常简称为直接数字合成(DDS)。这种技术利用数字数据处理来产生一个频率和相位可调的输出, 该输出与一个固定的频率参考或时钟源(f_C)相关。在DDS架构中, 参考或系统时钟频率由一个比例因子分频来产生所需频率, 该比例因子由二进制调谐字可编程控制。

简言之, 直接数字频率合成器将一串时钟脉冲转换成一个模拟波形, 通常为一个正弦波、三角波或方波。如图1所示, 其主要部分为: 相位累加器(产生输出波形相位角度的数据), 相数转换器(将上述相位数据转换为瞬时输出幅度数据), 以及数模转换器(DAC)(将该幅度数据转换成采样模拟数据点)。

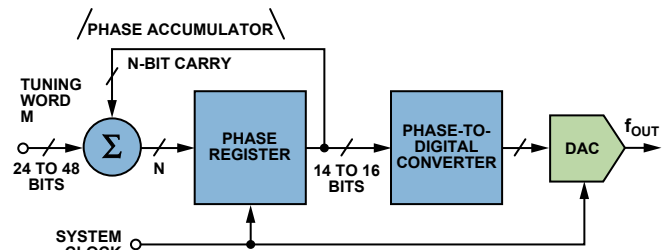


图1. DDS系统的功能框图。

对于正弦波输出, 相数转换器通常为一个正弦查找表(图2)。相位累加器以 N 为单位计数, 并根据以下等式产生一个相对于 f_C 的频率:

$$f_{OUT} = \frac{N}{2^M} f_C$$

其中:

M 为调谐字的分辨率(24至48位)。

N 为对应于相位累加器输出字最小增量相位变化的 f_C 的脉冲数。

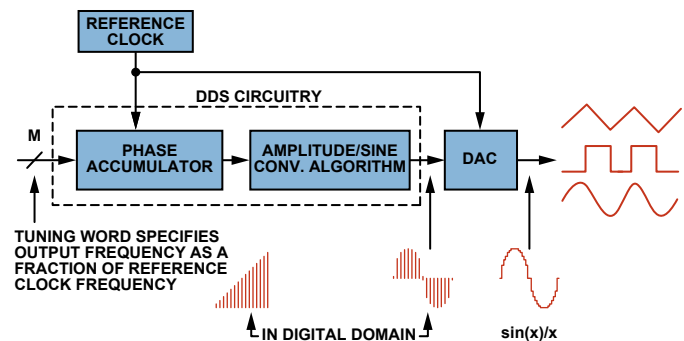


图2. 典型的DDS架构和信号路径(带DAC)。

由于更改 N 会立即改变输出相位和频率, 因此, 系统自身具有相位连续特点, 这是许多应用的关键属性之一。无需环路建立时间, 这与模拟系统不同, 如锁相环(PLL)。

DAC通常为一个高性能电路, 专门针对DDS内核(相位累加器和相幅转换器)而设计。多数情况下, 结果形成的器件(通常为单芯片)一般称为纯DDS或C-DDS。

实际的DDS器件一般集成多个寄存器, 以实现不同的频率和相位调制方案。如相位寄存器, 其存储的相位内容被加在相位累加器的输出相位上。这样, 可以对应于一个相位调谐字延迟输出正弦波的相位。对于通信系统相位调制应用, 这非常有用。加法器电路的分辨率决定着相位调谐字的位数, 因此, 也决定着延迟的分辨率。

在单个器件上集成一个DDS引擎和一个DAC既有优点也有缺点, 但是, 无论集成与否, 都需要一个DAC来产生纯度超高的高品质模拟信号。DAC将数字正弦输出转换为一个模拟正弦波, 可能是单端, 也可能是差分。一些关键要求是低相位噪声、优秀的宽带(WB)和窄带(NB)无杂散动态范围(SFDR)以及低功耗。如果是外部器件, 则DAC必须足够快以处理信号, 因此, 内置并行端口的器件非常常见。

DDS与其他解决方案

其他产生频率的方法包括模拟锁相环(PLL)、时钟发生器和利用FPGA对DAC的输出进行动态编程。通过考察频谱性能和功耗,可以对这些技术进行简单的比较,表1以定性方式展示了比较结果。

表1DDS与竞争技术—高级比较

	功耗	频谱纯度	备注
DDS	低	中	易于调谐
分立式 DAC + FPGA	中	中-高	具有调谐能力
模拟 PLL	中	高	难以调谐

锁相环是一种反馈环路,其组成部分为:一个相位比较器、一个除法器和一个压控制振荡器(VCO)。相位比较器将基准频率与输出频率(通常是输出频率的 N 分频)进行比较。相位比较器产生的误差电压用于调节VCO,从而输出频率。当环路建立后,输出将在频率和/或相位上与参考频率保持一种精确的关系。PLL长期以来一直被认为是在特定频带范围内要求高保真度和稳定信号的低相位噪声和高无杂散动态范围(SFDR)应用的理想选择。

由于PLL无法精确、快速地调谐频率输出和波形,而且响应较慢,这限制了它们对于快速跳频和部分频移键控和相移键控应用的适用性。

其他方案,包括集成DDS引擎的现场可编程门阵列(FPGA)一配合现成DAC以合成输出正弦波—虽然可以解决PLL的跳频问题,但也存在自身的缺陷。主要系统缺陷包括较高的工作和接口功耗要求、成本较高、尺寸较大,而且系统开发人员还须考虑额外的软件、硬件和存储器问题。例如,利用现代FPGA中的DDS引擎选项,要产生动态范围为60 dB的10 MHz输出信号,需要多达72 kB的存储器空间。另外,设计师需要接受并熟悉细微权衡和DDS内核的架构。

从实用角度来看(见表2),得益于CMOS工艺和现代数字设计技术的快速发展以及DAC拓扑结构的改进,DDS技术已经能在广泛的应用中实现前所未有的低功耗、频谱性能和成本水平。虽然纯DDS产品不可能在性能和设计灵活性上达到高端DAC技术与FPGA相结合的水平,但DDS在尺寸、功耗、成本和简单性方面的优势使其成为许多应用的首要选择。

同时需要指出,由于DDS器件从根本上来说是用数字方法产生输出波形,因此它可以简化一些解决方案的架构,或者为对波形进行数字化编程创造条件。尽管通常利用正弦波来解释DDS的功能和工作原理,但利用现代DDS IC也可以轻松产生三角波或方波(时钟)输出,由此消除了前一种情况的查找表以及后一种情况的DAC的必要性,因为集成一个简单而精确的比较器就够了。

DDS的性能与限制

图像和包络: Sin(x)/x滚降

DAC的实际输出不是连续的正弦波,而是带有正弦时间包络的一系列脉冲。对应的频谱是一系列图像和混叠信号。图像沿 $\sin(x)/x$ 包络分布(见图3中的|幅度|曲线图)。有必要进行滤波,以抑制目标频带之外的频率,但是不能抑制通带中出现的高阶混叠(例如,因DAC非线性所致)。

奈奎斯特准则要求,每个周期至少需要两个采样点才能重建所需输出波形。镜像响应产生于采样输出频率中($K f_{CLOCK} \pm f_{OUT}$)。在本例中,其中, $f_{CLOCK} = 25\text{ MHz}$ 且 $f_{OUT} = 5\text{ MHz}$,第一和第二镜频出现在(见图3) $f_{CLOCK} \pm f_{OUT}$,即20 MHz和30 MHz。第三和第四镜频出现在45 MHz和55 MHz。注意, $\sin(x)/x$ 零值出现在采样频率的倍数处。当 f_{OUT} 大于奈奎斯特带宽($1/2 f_{CLOCK}$)时,第一镜频将出现于奈奎斯特带宽之内,发生混叠(例如,15 MHz的信号将向下混叠至10 MHz)。无法用传统的奈奎斯特抗混叠滤波器从输出中滤掉混叠镜频。

表2基准分析小结——频率产生技术(<50 MHz)

	锁相环	DAC + FPGA	DDS
频谱性能	高	中-高	中
系统功耗要求	高	高	低
数字频率调谐	无	是	是
调谐响应时间	高	低	低
解决方案尺寸	中	高	低
波形灵活性	低	中	高
成本	中	高	低
设计重用	中	低	高
实现复杂度	中	高	低

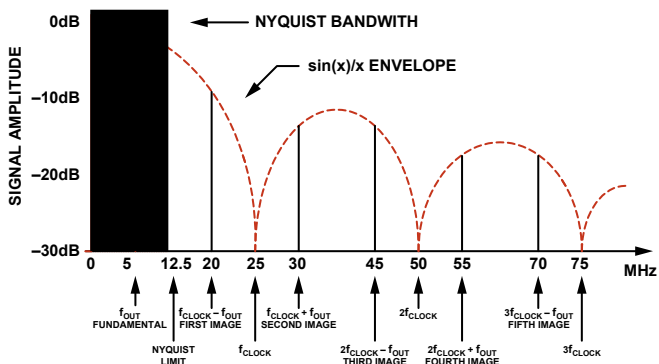


图3. DDS中的 $\sin(x)/x$ 滚降。

在典型的DDS应用中, 利用一个低通滤波器来抑制输出频谱中镜频响应的影响。为了使低通滤波器的截止频率要求保持于合理水平, 并使滤波器设计保持简单, 一种可行的做法是利用一个经济的低通输出滤波器将 f_{OUT} 带宽限制在 f_{CLOCK} 频率的40%左右。

任何给定镜频相对于基波的幅度可用 $\sin(x)/x$ 公式来计算。由于该函数随频率滚降, 因此基本输出的幅度将与输出频率成反比而降低; 在DDS系统中, 降低量为DC-奈奎斯特带宽范围的-3.92 dB。

第一镜频的幅度较大—基波的3 dB范围内。为了简化DDS应用的滤波要求, 必须制定频率计划, 并分析镜频和 $\sin(x)/x$ 幅度响应在 f_{OUT} 和 f_{CLOCK} 目标频率下的频谱要求。在线互动设计工具支持ADI DDS产品系列, 可以快速、轻松地仿真镜像频率大小, 并允许用户选择镜像位于目标频带之外的频率。更多有用信息, 请参阅“更多信息和有用的链接”部分。

输出频谱中的其他不需要的频率(如DAC的积分和微分线性误差、与DAC相关的突波能量和时钟馈通噪声)不会遵循 $\sin(x)/x$ 滚降响应。这些不需要的频率将以谐波和杂散能量出现在输出频谱中的许多地方—但其幅度一般会远远低于镜频响应。DDS器件的一般本底噪声由基板噪声、热噪声效应、接地耦合和其他信号源耦合等因素累积组合决定。DDS器件的本底噪声、性能杂散和抖动受到电路板布局、电源质量以及—最重要的—输入参考时钟质量的深刻影响。

抖动

完美时钟源的边沿将以精确的时间间隔发生, 而该间隔永远都不会变化。当然, 这是不可能的; 即使最好的振荡器也是由不理想的元件构成, 具有噪声等缺陷。优质的低相位噪声晶体振荡器的抖动为皮秒级, 而且是从数百万个时钟边沿累积起来的。导致抖动的因素有热噪声、振荡器电路不稳定以及电源、接地和输出连接等带来的外部干扰等, 所有这些因素都会干扰振荡器的时序特性。另外, 振荡器受外部磁场或电场以及附近发射器的射频干扰的影响。振荡器电路中, 一个简单的放大器、反相器或缓冲器也都会给信号带来额外的抖动。

因此, 选择一个抖动低、边沿陡的稳定的参考时钟振荡器是至关重要的。较高频率的基准时钟允许较大的过采样, 而且, 通过分频可以在一定程度上减轻抖动, 因为对信号进行分频将在更长时期产生相同量的抖动, 因而可以降低信号上的抖动的百分比。

噪声—包括相位噪声

采样系统的噪声取决于诸多因素, 首要因素是参考时钟抖动, 这种抖动表现为基波信号上的相位噪声。在DDS系统中, 截断相位寄存器输出可能带来因代码而异的系统误差。二进制字不会导致截断误差。但对于非二进制字, 相位噪声截断误差会在频谱中产生杂散。杂散的频率/幅度取决于代码字。DAC的量化和线性误差也会给系统带来谐波噪声。时域误差(如欠冲/过冲和代码错误)都会加重输出信号的失真。

应用

DDS应用可以分为两大类:

- 要求捷变频率源以进行数据编码和调制应用的通信和雷达系统
- 要求通用频率合成功能以及可编程调谐、扫描和激励能力的测量、工业和光学应用

两种情况下, 都出现了一种走向更高频谱纯度(更低的相位噪声和更高的无杂散动态范围)的趋势, 同时还存在低功耗和小尺寸的要求, 以适应远程或电池供电设备的需求。

调制/数据编码和同步中的DDS

DDS产品首先出现于雷达和军事应用之中, 其部分特性的发展(性能的提升、成本和尺寸等)已使DDS技术在调制和数据编码应用中日渐盛行。本节将讨论两种数据编码方案及其在DDS系统中的实现方式。

二进制频移键控(BFSK, 或简称FSK)是最简单的数据编码形式之一。数据的发射方式是使一个连续载波的频率在两个离散频率(一为二进制1, 即传号, 一为二进制0, 即空号)之间变换。图4所示为数据和发射信号之间的关系。

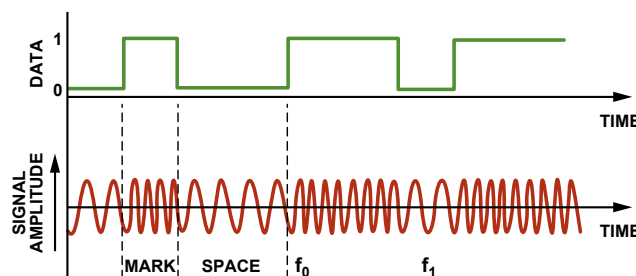


图4. 二进制FSK调制。

二进制1和0表示为两个不同的频率, 分别为 f_0 和 f_1 。这种编码方案可以轻松在DDS器件中实现。代表输出频率的DDS频率调谐字被改变, 以从将发射的1和0产生 f_0 和 f_1 。在ADI纯DDS产品系列中, 至少有两款器件(AD9834和AD9838, 另见附录), 用户可以简单地将两个当前FSK频率调谐字编程进IC的嵌入式频率寄存器之中。要变换输出频率, 则须用专用的引脚FSELECT选择含有相应调谐字的寄存器(见图5)。

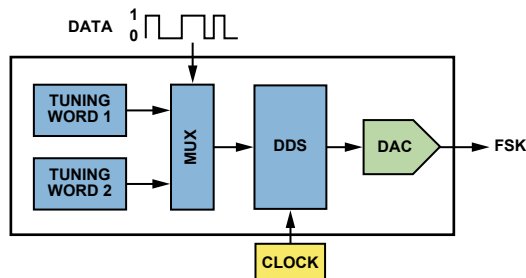


图5. 利用AD9834或AD9838 DDS的调谐字选择器实现FSK编码。

相移键控(PSK)是另一种简单的数据编码形式。在PSK中,载波的频率保持不变,通过改变发射信号的相位来传递信息。可以利用多种方案来实现PSK。最简单的方法通常称为二进制PSK(即BPSK),只采用两个信号相位:0°(逻辑1)和180°(逻辑0)。各位的状态取决于前一位的状态。如果波的相位不变,则信号状态将保持不变(低或高)。如果波的相位改变180°,即相位反转,则信号状态将改变(低变为高,或高变为低)。PSK编码可以轻松在DDS产品中实现,因为多数器件都有一个独立的输入寄存器(相位寄存器),可以加载相位值。该值被直接添加到载波的相位,而不改变其频率。更改该寄存器的内容将调制载波的相位,结果产生一个PSK输出。对于要求高速调制的应用,内置相位寄存器对的AD9834和AD9838允许其PSELECT引脚上的信号在预加载的相位寄存器之间变换,以根据需要调制载波。

更复杂的PSK采用四个或八个波相位。这样,每当相位发生变化时,二进制数据的传输速率将高于BPSK调制。在四相位调制(正交PSK)中,可能的相位角度为0°、+90°、-90°和+180°;每次相位变换可能代表两个信号因子。AD9830、AD9831、AD9832和AD9835提供四个相位寄存器,通过连续更新寄存器的不同相位偏移,可以实现复杂的相位调制方案。

以同步模式利用多个DDS元件实现I/Q功能

许多应用要求产生两个或两个以上具有已知相位关系的正弦波或方波信号。一个常见的例子是**同相和正交调制(I/Q)**,在这种技术中,在0°和90°相位角度从载波频率获得信号信息。可以用相同的源时钟来运行两个单独的DDS元件,以输出可以直接控制和操作其相位关系的信号。在图6中,用一个基准时钟对AD9838器件编程;相同的RESET引脚用于更新两个器件。这样,可以实现简单的I/Q调制。

RESET必须在上电后以及向DDS传输任何数据之前初始化。结果可将DDS输出置于已知相位,使其成为共同的参考角度,以便同步多个DDS器件。当新数据被同时送至多个DDS器件时,DDS之间可以保持相关相位关系,或者通过相位偏移寄存器可以预测性调整多个DDS之间的相对相位偏移。AD983x系列DDS产品拥有12位相位分辨率,有效分辨率为0.1°。

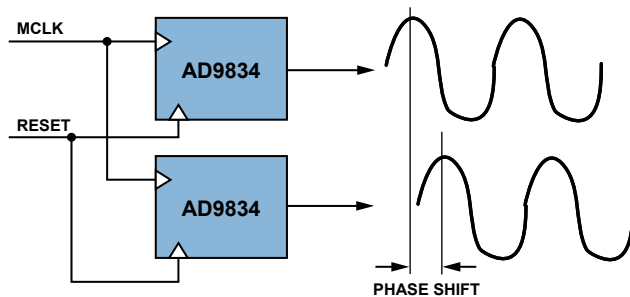


图6. 同步两个DDS元件。

有关同步多个DDS器件的更多信息,请参阅应用笔记AN-605,同步多个基于DDS的频率合成器AD9852。

网络分析

电子世界中的诸多应用都需要收集和解码来自网络的数据,例如模拟测量和光学通信系统。正常情况下,系统分析要求是为了以幅度和相位已知的频率模拟电路或系统,并分析通过系统的响应信号的特性。

对响应信号收集的信息用于确定关键系统信息。测试网络的范围(见图7)可能非常宽泛,包括电缆完整性测试、生物医学传感和流速测量系统。无论何时,只要基本要求是产生基于频率的信号并将响应信号的相位和幅度与原始信号进行比较,或者是要通过系统激励一系列频率,或者要求具有不同相位关系(如具有I/Q功能的系统中)的测试信号,则可利用直接数字频率合成IC,方便、优雅地通过软件以数字方式控制激励频率和相位。

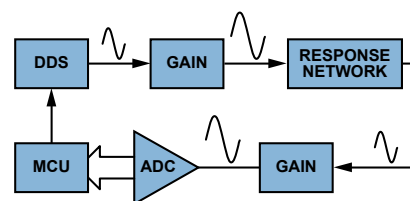


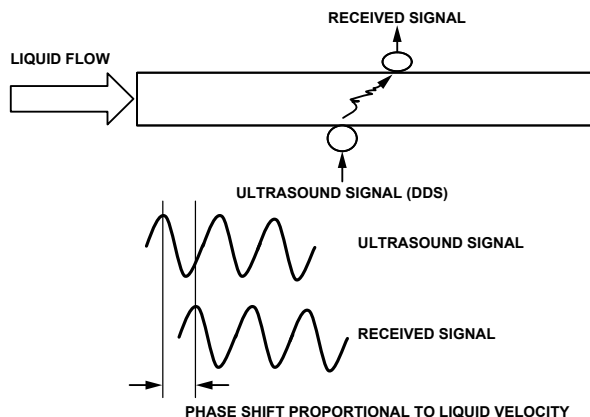
图7. 利用频率激励的典型网络分析架构。

电缆完整性/损耗测量

电缆完整性测量是一种非介入式电缆分析方法,广泛用于飞机布线、局域网(LAN)和电话线路等应用之中。确定性能的一种方式是通过电缆时损耗了多少信号。通过注入频率和幅度已知的信号,用户可以在电缆远端测量幅度和相位,由此算出电缆衰减。直流电阻和特性阻抗等参数将影响具体电缆的衰减。其结果通常表示为在整个测试频率范围内低于信号源的(0 dB)分贝数。目标频率取决于电缆类型。DDS器件因具有产生宽范围频率的能力,所以可以用作具有必要频率分辨率的激励。

流量计

一种相关应用是对管道中的水、其他液体和气体进行流量分析。一个例子是超声流量测量，其工作原理是相移原则，如图8所示。基本而言，从有液体流动的通道的一端发射信号，同时在另一端放置一个传感器以测量相位响应(取决于流速)。这种技术存在多种变化。测试频率取决于测量的物质；一般而言，往往在一系列频率范围内发射输出信号。DDS具有无缝设置和更改频率的灵活性。



作者简介

Brendan Cronin [brendan.cronin@analog.com]是ADI核心产品和技术(CPT)部门的一位产品营销工程师。Brendan于1998年加盟ADI，在工业和汽车产品部门工作了六年，担任混合信号设计工程师。Brendan目前主要研究线性和相关技术。



更多信息和有用的链接

互动式设计工具

它是什么？它是DDS的在线互动式设计工具，是在给定参考时钟和目标输出频率和/或相位时用于选择调谐字的辅助工具。该工具的编程计算结果给出了调谐字和其他配置位，供对器件串行接口编程时使用。在应用外部重构滤波器之后，可以显示选定参考时钟和输出频率的理想输出谐波。ADI设计工具的链接可以在[互动式设计工具](#)主页上找到。[AD9834设计工具](#)即是例子之一。

评估套件

AD983x系列产品配备功能完善的评估套件，并配有原理图和布局指南。借助[评估套件](#)中提供的软件，用户可以轻松对器件进行编程、配置和测试(见图9)。



图9. AD9838评估软件接口。

其他有用的DDS信号可以在DDS网站上找到。

另请参阅：

Murphy, Eva & Colm Slattery. “[直接数字频率合成全攻略](#)。”应用工程师问答—33。模拟对话。2004年第38卷第3期：8–12。

[数字信号合成技术教程](#).1999. Analog Devices, Inc.

附录

AD9838简介：AD9838 DDS的功能框图如图10所示。该器件采用细线CMOS工艺制成，是一款超低功耗(11 mW)的纯DDS。28位的频率寄存器支持0.06 Hz频率分辨率和16 MHz时钟，以及0.02 Hz频率分辨率和5 MHz时钟。相位和频率调制通过片内寄存器利用软件或引脚选择来配置。该器件具有-68 dBc宽带和-97 dBc窄带SFDR，工作温度范围为-40°C至+125°C扩展温度范围。器件采用小型4 mm × 4 mm、20引脚LFCSP(引脚架构芯片级)封装。

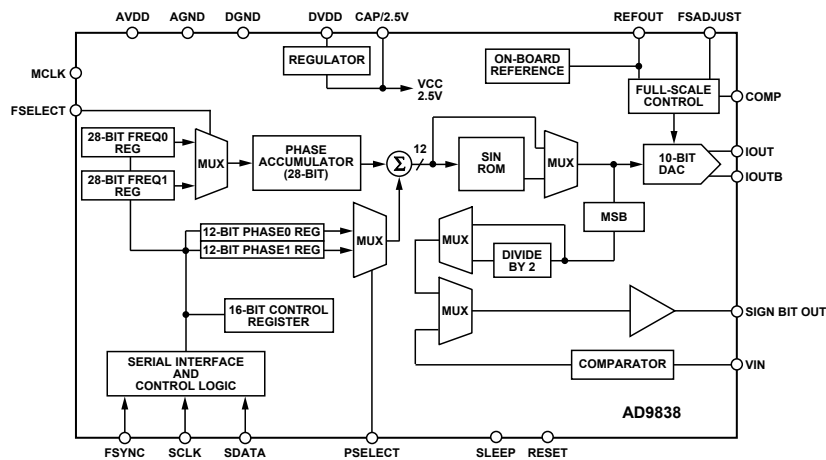


图10. AD9838 DDS的功能框图。

高效FSK/PSK调制器利用多通道DDS实现零交越切换

作者：David Brandon和Jeff Keip

频移键控(FSK)和相移键控(PSK)调制方案广泛用于数字通信、雷达、RFID以及多种其他应用。最简单的FSK利用两个离散频率来传输二进制信息，其中，逻辑1代表传号频率，逻辑0代表空号频率。最简单的PSK为二进制(BPSK)，采用两个相隔180°的相位。图1展示了这两种调制方式。

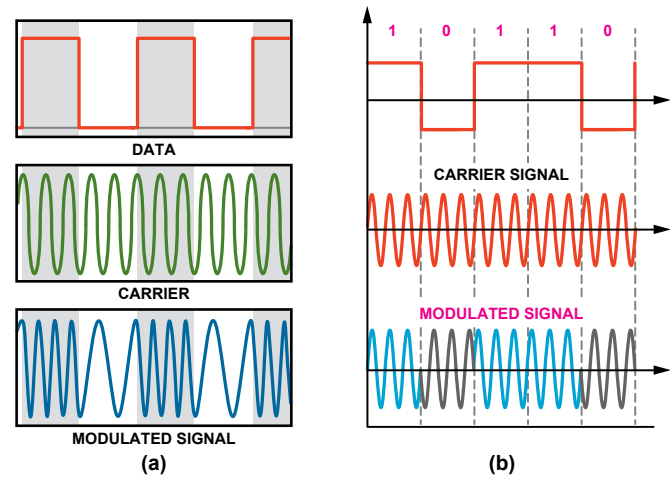


图1二进制FSK (a)和PSK (b)调制。

直接数字频率合成器(DDS)的调制输出能以相位连续或相位相干方式实现频率和/或相位切换(如图1所示，另见“利用多通道DDS实现相位相干FSK调制”)，使DDS技术成为FSK和PSK两种调制方式的理想选择。

本文将介绍如何利用两个同步DDS通道来实现零交越FSK或PSK调制器。在此，我们将利用AD9958双通道、500 MSPS、纯粹的DDS(见附录)来实现零交越切换频率或相位，但是任何双通道同步解决方案应该都可以实现这一功能。在相位相干雷达系统中，零交越切换可以减少目标特征识别所需要的后期处理量，而且在零交越PSK可以减少频谱散射。

尽管AD9958 DDS通道的两个输出相互独立，但它们共用一个内部系统时钟，并在同一硅片上，因此，当温度和供电发生变化时，它们比同步的多个单通道器件的输出具有更加可靠的通道间一致性。另外，不同器件间可能存在的工艺差异性也大于同一硅片上两个通道之间的工艺差异性，由此使多通道DDS成为零交越FSK或PSK调制器的首选。

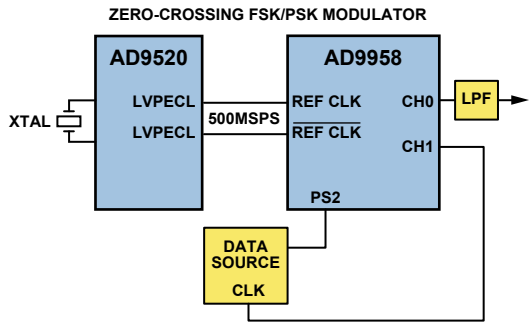


图2. 零交越FSK或PSK调制器的设置。

任何DDS的一个关键元件是相位累加器，在本方案中，其位宽为32位。当累加器溢出时，会保留任何剩余值。当累加器溢出而无余数时(见图3)，输出正好为相位0，DDS引擎从时间0时的值开始工作。零溢出的发生速率被称为DDS的完全重复率(GRR)。

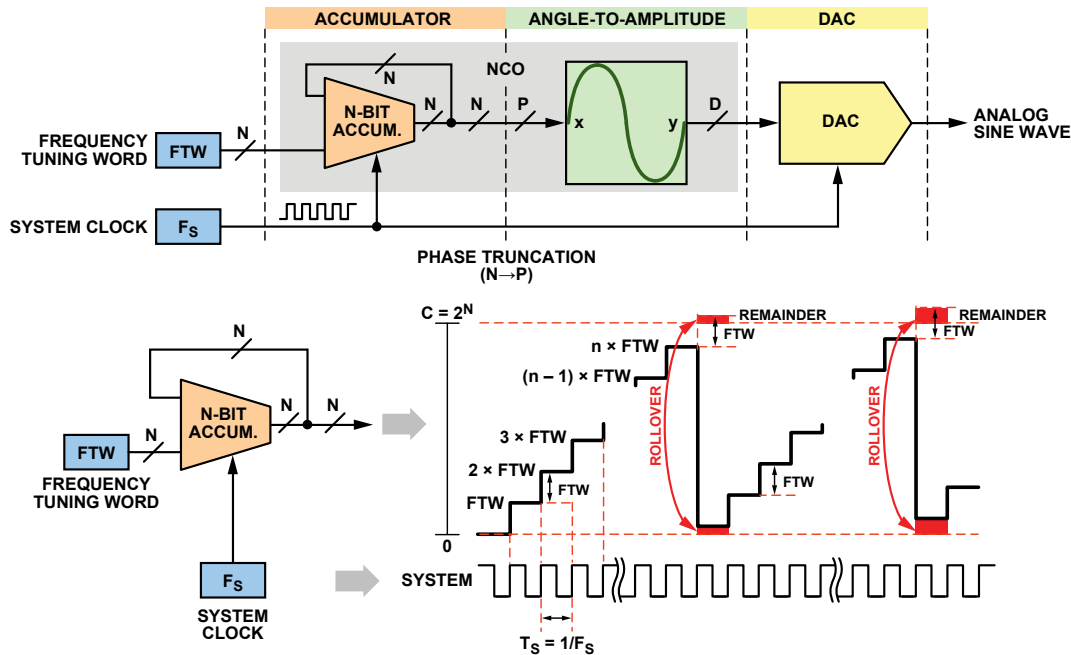


图3. 累加器溢出的基本DDS。

第46卷第1期

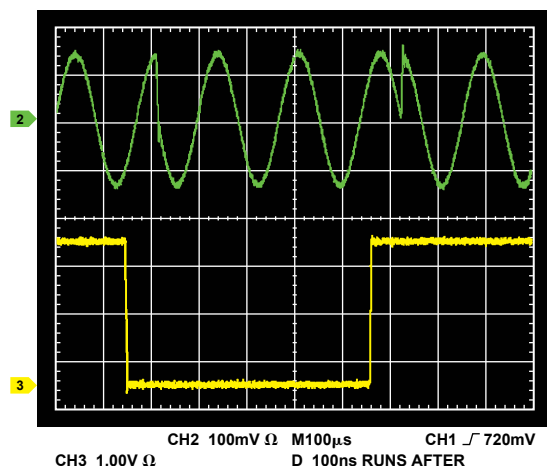


图7. 相位连续BPSK转换。

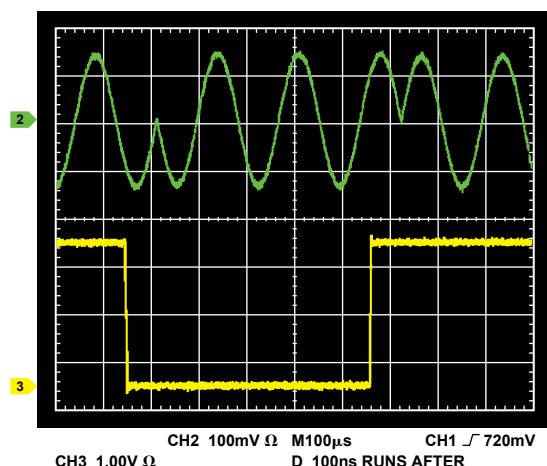


图8. 零交越BPSK转换。

作者简介

David Brandon [david.brandon@analog.com]

自1995年第一款DDS发布起便一直为DDS产品提供支持。他在ADI公司工作了28年之久，最近11年一直担任时钟和信号合成部门应用工程师。David撰写了诸多应用笔记，并在杂志上发表过多篇文章。



Jeff Keip [jeff.keip@analog.com]

在半导体行业拥有近20年从业经验，其中，与频率合成产品打交道的时间超过15年。在过去9年中，Jeff是ADI高速DDS产品组合的主要负责人。



附录

双通道、10位、500 MSPS直接数字频率合成器

AD9958双通道直接数字频率合成器(DDS)功能完善，内置两个10位、500 MSPS电流输出DAC，如图9所示。两个通道共用一个系统时钟，因此本身就具有同步功能；在需要两个以上的通道时，可以使用额外的封装。各通道的频率、相位和幅度可以独立控制，使其可以为系统相关失配提供校正。这些参数可线性扫描；或者可为FSK、PSK或ASK调制选择16个电平。输出正弦波可以32位频率分辨率、14位相位分辨率和10位幅度分辨率进行调谐。AD9958采用1.8 V内核电源供电，与3.3 V I/O电源逻辑兼容，功耗为315 mW(所有通道开启)和13 mW(关断模式)。额定温度范围为-40°C至+85°C，采用56引脚LFCSP封装，千片订量报价为20.24美元/片。

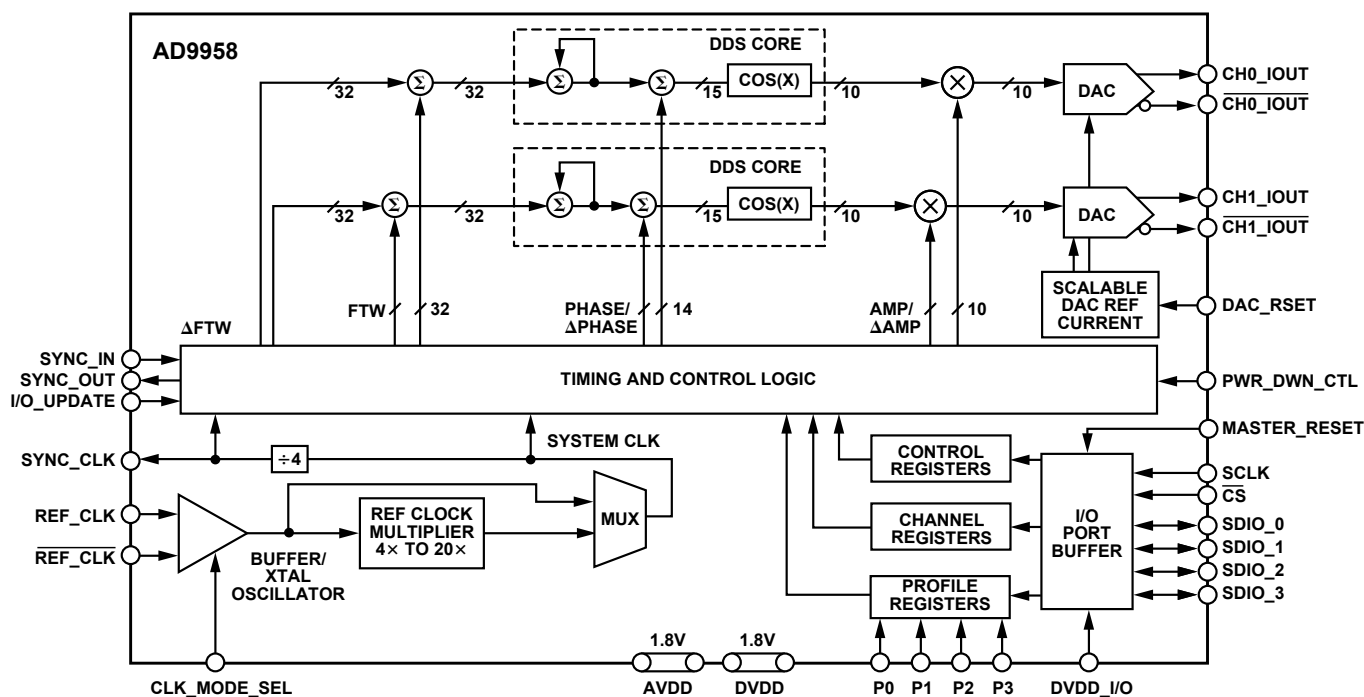


图9. AD9958框图。

低噪声增益可选放大器

作者: Nathan Carter和Chilann Chan

数据采集、传感器信号调理以及输入信号变化范围较大的其他应用要求采用增益可选放大器。传统的增益可选放大器在反馈回路中用开关将电阻连接至反相输入,但开关电阻会降低放大器的噪声性能,增加反相输入上的电容,并提高非线性增益误差。在使用低噪声放大器时,增加的噪声和电容,非线性增益误差,这些都将影响精密应用中的精度。

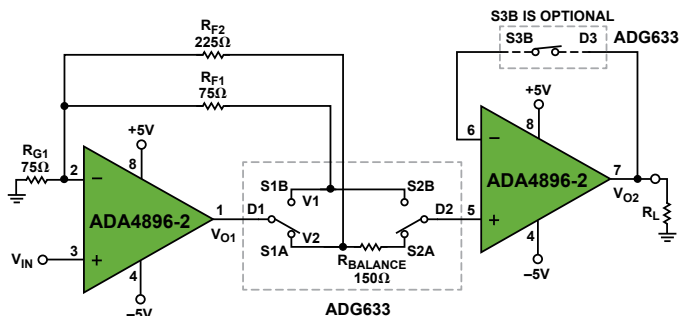


图1. 利用ADA4896-2和ADG633构建低噪声增益可选放大器来驱动低阻负载

图1所示增益可选放大器采用了一种创新的开关技术,可以保持ADA4896-2的1 nV/√Hz噪声性能,同时降低非线性增益误差。利用这种技术,用户可以选择电容最小的开关来使电路的带宽最大化。

通过ADG633三路SPDT CMOS开关实现的开关闭合采用以下配置: S1A和S2A同时开启,或者, S1B和S2B同时开启。开关S1连接至反馈电阻的输出端,开关S2在V1或者V2进行采样,在这些点开关电阻不影响增益。这样可以降低增益误差,同时保持噪声性能不变。在所值下,第一级放大器增益为4 V/V(“A”开关开启)或2 V/V(“B”开关开启)。开关增益的数量可通过增加开关加以扩展,也可通过多路复用器(如4:1 ADG659或8:1 ADG658)进行扩展。

请注意,输出缓冲器流过S2采样开关的非线性导通电阻的输入偏置电流将产生失调。为了补偿该失调,须将未使用的开关(S3B)置于输出缓冲器的反馈路径中。

另外,输入放大器的偏置电流会导致因增益而异的失调。由于输入放大器和输出缓冲器采用同一芯片,因此可以利用其偏置电流的相对匹配性来消除上述失调变化。将一个大小等于 R_{F2} 与 R_{F1} 之差值的电阻与开关S2A串联,可以减少失调-电压差。

下面的推导公式说明,在V1采样可产生所需的信号增益,且无增益误差。 R_S 表示开关电阻。V2可以利用同样的方法导出。

$$V_{O1} = V_{IN} \times \left(1 + \frac{R_{F1} + R_{S1}}{R_{G1}} \right) \quad (1)$$

$$V_1 = V_{O1} \times \left(\frac{R_{F1} + R_{G1}}{R_{F1} + R_{G1} + R_{S1}} \right) \quad (2)$$

将方程1代入方程2可得,

$$V_1 = V_{IN} \times \left(1 + \frac{R_{F1}}{R_{G1}} \right) \quad (3)$$

注意,如果 V_{O1} 产生所需的信号增益且无增益误差,则缓冲输出 V_{O2} 也无增益误差。图2所示为电路在 V_{O2} 处的归一化频率响应。

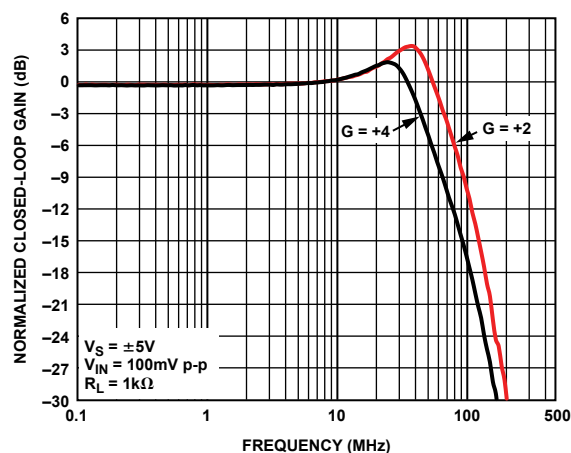


图2. V_{O2}/V_{IN} 的频率响应

作者简介

Nathan Carter [nathan.carter@analog.com]是线性和射频部门的一名设计工程师,在这一岗位上已工作超过10年。他拥有加利福尼亚州立工业大学和伍斯特理工学院的学位。



Chilann Chan [chilann.chan@analog.com]于2008年8月加盟ADI公司,现为高速放大器部门的一名应用工程师。Chilann在美国达特茅斯学院获得工程学士学位。从伍斯特理工学院获得电气工程硕士学位。攻读学位期间,她研究了如何将“分离式ADC”架构用于16位、1 MSPS差分逐次逼近型模数转换器。



低功耗有毒气体探测器设计

作者: Luis Orozco

安全第一! 许多工业过程涉及到有毒化合物, 例如: 制造塑料、农用化学品和医药产品会用到氯气; 生产半导体需要使用磷化氢和砷化氢; 燃烧消费类包装材料会释放出氰化氢。因此, 了解有毒气体浓度是否达到危险程度十分重要。

在美国, 国家职业安全与健康研究所(NIOSH)和美国政府工业卫生学家会议(ACGIH)已规定了许多有毒工业气体的短时间和长时间接触限值。“阈限值—时间加权平均值”(TLV-TWA)是指大多数工人可以在正常8小时工作日内反复接触而不会受到有害影响的时间加权平均浓度。“阈限值—短时间接触限值”(TLV-STEL)是指大多数工人可以短间接接触而不会受到刺激或伤害的浓度。“立即威胁生命或健康的浓度”(IDLHC)是一种限制性浓度, 它会对生命立即或缓慢产生威胁, 导致不可逆转的健康损害, 或者影响工人独立逃生的能力。表1列出了几种常见气体的限值。

对于检测或测量有毒气体浓度的仪器, 电化学传感器能够提供多项优势。大多数传感器都是针对特定气体而设计, 可用分辨率小于气体浓度的百万分之一(1 PPM), 所需工作电流极小, 非常适合便携式电池供电的仪器。电化学传感器的一个重要特性是响应缓慢: 首次上电后, 传感器可能需要数分钟时间才能建立至最终输出值; 暴露于中间量程的气体浓度时, 传感器可能需要25到40秒时间才能达到最终输出值的90%。

本文描述一种使用电化学传感器的便携式一氧化碳(CO)探测器。一氧化碳的IDLH浓度远高于大多数其它有毒气体, 处理起来相对更安全。但一氧化碳仍然属于致命性气体, 测试本文所述电路时应极其小心并采取适当的通风措施。



图1. CO-AX一氧化碳传感器

图1所示为Alphasense公司的CO-AX传感器。表2是CO-AX传感器技术规格摘要。

表2. CO-AX传感器技术规格

灵敏度	55 nA/ppm至90 nA/ppm (典型值65)
响应时间 (T_{90} , 0 ppm - 400 ppm CO)	< 30 s
范围(保证性能)	0 ppm至2,000 ppm
气体过量限值	4,000 ppm

对于这种应用中的便携式仪表, 实现最长的电池寿命是最重要的目标, 因此, 必须将功耗降到最低, 这一点至关重要。在典型的低功耗系统中, 测量电路上电后执行一次测量, 然后关断进入长时间待机状态。然而, 在这种应用中, 由于电化学传感器的时间常数很长, 测量电路必须始终保持上电状态。幸运的是, 因为响应缓慢, 所以我们可以使用微功耗放大器、高值电阻和低频滤波器, 从而将约翰逊噪声和1/f噪声降至最低。此外, 单电源供电可避免双极性电源的功率浪费现象。

图2给出了该便携式气体探测器的电路。双通道微功耗放大器ADA4505-2在恒电位配置(U2-A)和跨导配置(U2-B)下使用。该放大器的功耗和输入偏置电流非常低, 对于恒电位部分和跨导部分都是很好的选择。每个放大器的功耗仅10 μ A, 因此电池寿命非常长。

表1. 某些常见工业有毒气体的接触限值

有毒气体	长时间接触限值 (TLV-TWA) (ppm)	短时间接触限值 (TLV-STEL) (ppm)	立即威胁生命或健康的浓度 (IDLHC) (ppm)
一氧化碳	50	200	1,200
二氧化碳	5,000	30,000	40,000
氯气	0.5	1	10
磷化氢	0.3	1	50
硫化氢	10	20	100

流入WE端的电流会导致U2-A的输出端产生相对于WE端的负电压。对于一氧化碳传感器,此电压通常为数百毫伏,但对于其它类型的传感器,此电压可能高达1 V。为采用单电源供电,低功耗基准电压源ADR291 (U1)将整个电路提升到地以上2.5 V。[ADR291](#)的功耗仅12 μ A;它还能提供基准电压,以使模数转换器可对此电路的输出进行数字化处理。

$$V_O = 2.5 \text{ V} + I_{WE} \times R_f \quad (1)$$

R_f 为跨导电阻(在图2中显示为U4)。

$$\begin{aligned} V_O &= 2.5 \text{ V} + 2,000 \text{ ppm} \times 90 \text{ nA/ppm} \times R_f = \\ &2.5 \text{ V} + 180 \text{ } \mu\text{A} \times R_f \end{aligned} \quad (2)$$

针对不同气体或来自不同制造商的传感器具有不同的电流输出范围。如果U4使用可编程变阻器AD5271，而不是固定电阻，就可以针对不同的气体传感器采用相同的结构和材料。此外，这样的产品还支持调换传感器，因为微控制器可以针对不同的气体传感器，将AD5271设置为适当的电阻值。AD5271的温度系数为5 ppm/°C，优于大多数分立电阻；其电源电流为1 μA，对系统功耗的影响极小。

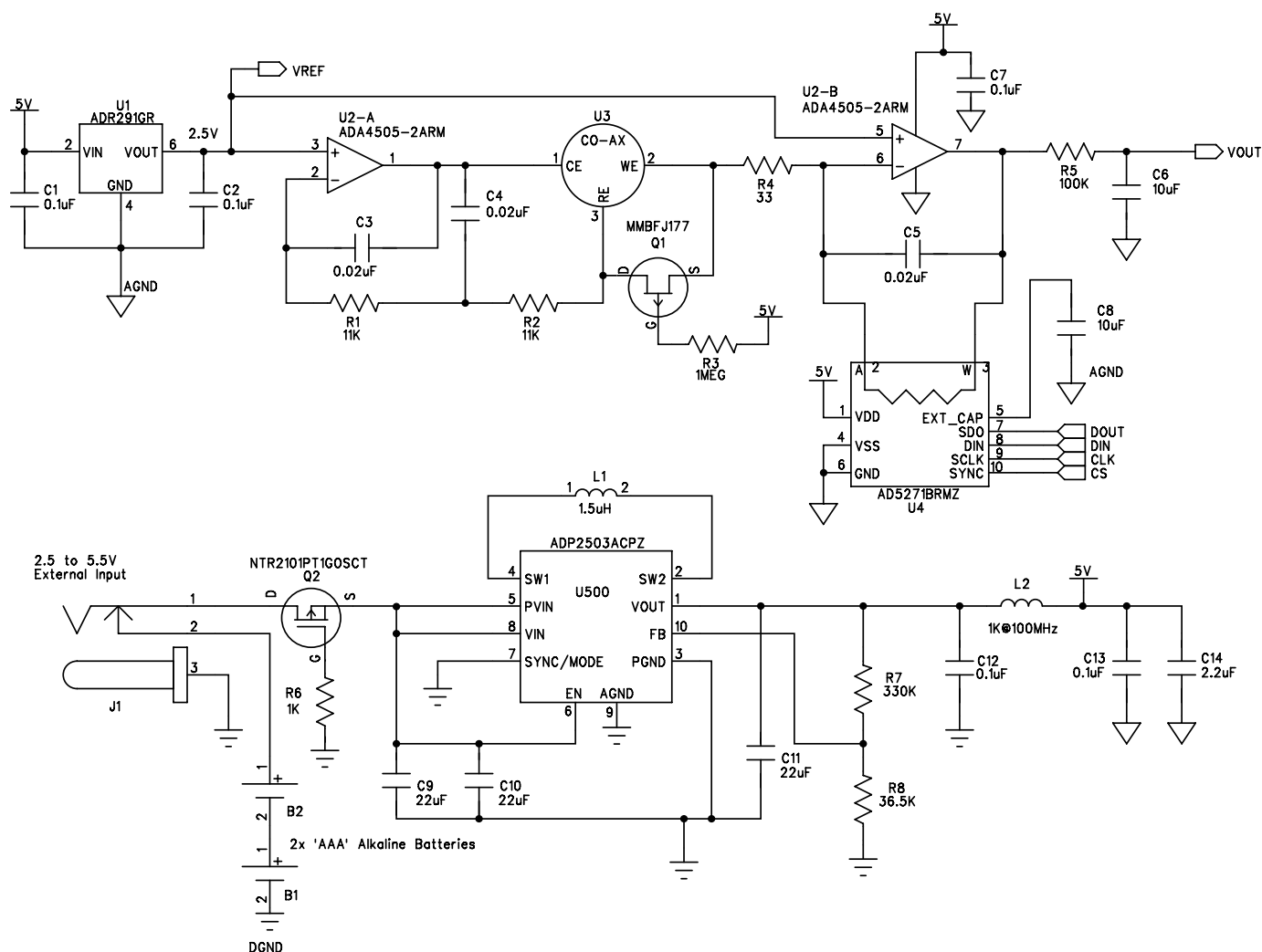


图2. 使用电化学传感器的便携式气体探测器

采用5V单电源供电时,根据公式1可知,跨导放大器U2-B的输出范围为2.5 V。如果将AD5271设置为12.5 k Ω ,就可以利用传感器最差灵敏度情况下的可用范围,并能提供大约10%的超量程能力。

使用65 nA/ppm的典型传感器响应,可以通过下式将输出电压转换为一氧化碳的ppm:

$$V_O = 2.5 \text{ V} + 813 \mu\text{A/ppm} \quad (3)$$

采用差分输入ADC时,只需将2.5 V基准电压输出端连接到ADC的A_{IN}端,从而消除公式3中的2.5 V项。

电阻R4使跨导放大器的噪声增益保持在合理水平。R4的值需权衡两个因素决定:噪声增益的幅度和暴露于高浓度气体时传感器的建立时间误差。对于本电路,R4 = 33 Ω ,由此可计算噪声增益等于380,如公式4所示。

$$NG = 1 + \frac{12.5 \text{ k}\Omega}{33 \Omega} = 380 \quad (4)$$

跨导放大器的输入噪声应乘以此增益。ADA4505-2的0.1 Hz至10 Hz输入电压噪声为2.95 μV p-p,因此输出端的噪声为:

$$V_{\text{output_noise}} = 2.95 \mu\text{V} \times NG = 1.1 \text{ mV p-p} \quad (5)$$

该输出噪声相当于1.3 ppm p-p以上的气体浓度,这种低频噪声难以滤除。幸好传感器响应非常慢,因此由R5和C6构成的低通滤波器可以具有0.16 Hz的截止频率。此滤波器的时间常数为1秒,与传感器的30秒响应时间相比可忽略不计。

Q1为P沟道JFET。电路启动时,栅极电压为V_{CC},晶体管断开。系统关断时,栅极电压降至0 V,JFET开启,使RE端和WE端保持相同的

电位。当电路再次启动时,这可以大大改善传感器的开启建立时间。

该电路由两节AAA电池供电。使用二极管提供反向电压保护会浪费宝贵的电能,因此本电路使用P沟道MOSFET (Q2)。该MOSFET通过阻塞反向电压来保护电路,施加正电压时导通。MOSFET的导通电阻小于100 m Ω ,因此它引起的压降远小于二极管。除AAA电池以外,降压-升压调节器ADP2503还允许使用最高5.5 V的外部电源。在省电模式下工作时,ADP2503的功耗仅38 μA 。由L2、C12和C13构成的滤波器可消除模拟电源轨产生的任何开关噪声。连接外部电源时,该仪表不是通过一个电路来断开电池,而是利用一个插孔以机械方式断开电池,从而避免电能浪费。

使用AAA电池时,正常情况(未检测到气体)下的总功耗约为100 μA ,最差情况(检测到2,000 ppm CO)下的总功耗约为428 μA 。如果该仪表与一个微控制器相连,在不进行测量时可进入低功耗待机模式,则电池寿命可达1年以上。

参考文献

NIOSH化学危害袖珍指南

<http://www.cdc.gov/niosh/npg/>

Alphasense CO-AX数据手册

<http://www.alphasense.com/pdf/COAX.pdf>

作者简介

Luis Orozco [luis.orozco@analog.com]是ADI公司工业和仪器仪表部系统应用工程师,主要涉足精密仪器仪表、化学分析和环境监测应用。他于2011年2月加入ADI公司。



(continued from Page 6)

结论

总而言之,集成过压保护具有许多优势:

1. 提高模拟信号链的鲁棒性和精度。
2. 缩短产品上市时间(TTM)、设计时间,降低测试要求。
3. 降低BOM(物料清单)成本。
4. 核准器件清单所需的器件更少。
5. PCB尺寸更小、密度更高。
6. 故障率更低。

参考文献

1N914数据手册: www.fairchildsemi.com。

1N5711数据手册: www.st.com。

BAV99、BAS70-04和BZB84-C24数据手册: www.nxp.com。

PAD5数据手册: www.vishay.com。

JESD22-A114D标准: www.jedec.org。

作者简介

Eric Modica [eric.modica@analog.com] 2002年毕业于圣何塞州立大学,获得电子工程学士学位(BSEE)。他负责过程模型和精密放大器设计,已在ADI公司工作9年。



Michael Arkin [michael.arkin@analog.com]是精密运算放大器组产品营销经理。他持有西海岸大学电子工程学士学位(BSEE)和德克萨斯大学工商管理硕士学位(MBA)。他拥有超过15年的电子产品营销经验,先后在TI、Pulse、Lineage Power和ADI等公司工作。



Derek Bowers和Harry Holt二位为本文做出了技术贡献,笔者对此表示感谢。

Analog Dialogue

本期介绍

- 2 编者寄语，新产品简介
- 3 高温电子设备给设计和可靠性带来挑战
- 10 采用简单电路提供可调CAN电平差分输出信号
- 11 ADI公司适合医疗保健应用的电容数字转换器技术
- 14 了解麦克风灵敏度
- 17 良好接地指导原则
- 25 改进低值分流电阻的焊盘布局，优化高电流检测精度

200°C

150°C

50°C

本期介绍

高温电子设备对设计和可靠性带来挑战

许多行业都需要电子器件能够在恶劣环境(包括极端高温)下可靠运行。传统上,在设计必须能在正常温度范围之外工作的器件时,工程师不得不依赖有源或无源冷却功能,但有些应用中可能无法实现冷却功能,或者其高成本和低可靠性使得其在另一些应用中根本不适用。详情见第3页。

采用简单电路提供可调CAN电平差分输出信号

控制器局域网(CAN)串行总线拓扑结构允许器件和微控制器在没有主机电脑的情况下彼此通信。它无需仲裁即可进行传输,可在每个设备节点上放置一个控制器和一个主处理器,省去了设备与主机互连时必需的复杂线缆。详情见第10页。

ADI公司适合医疗保健应用的电容数字转换器技术

最近的技术进步已经为医疗保健行业带来很多创新。医疗保健设备面临的挑战包括开发新的诊断方式、简化远程监控和家庭医疗保健、改进质量和可靠性,以及增加灵活性。电容数字转换器技术为医疗保健应用带来了高性能的电容检测能力。详情见第11页。

了解麦克风电灵敏度

灵敏度是指模拟输出电压或数字输出值与输入压力的比值,是任何麦克风的关键特性。本文将介绍模拟和数字麦克风之间的敏感度规格差异、如何为某种应用选择最佳麦克风、如何充分发挥该器件的性能,以及增加一点(或更多)数字增益就能增强麦克风信号的原因。详情见第14页。

良好接地指导原则

接地是系统设计中最复杂的话题之一。虽然基本概念很简单,但实施过程可能很难。没有一种方法能够保证产生良好结果,但是如果实施不当,有些情况可能会导致问题。本文介绍了多种技术,具体取决于使用的特定混合信号器件。在实施PC板布局时,提供尽可能多的选项会很有帮助。详情见第17页。

改进低值分流电阻的焊盘布局,优化高电流检测精度

使用极低值的电流检测电阻时,焊料的电阻将在总电阻中占据很大比例,导致测量误差增加。高精度应用使用4引脚电阻和开尔文检测技术,但它们可能十分昂贵。本文将描述一种方案,该方案采用一种标准的低成本双焊盘检测电阻(4焊盘布局)以实现高精度开尔文检测。详情见第25页。

Dan Sheingold [dan.sheingold@analog.com]

Scott Wayne [scott.wayne@analog.com]

所有ADI产品数据手册都可在www.analog.com/zh网站查到,只需在搜索框中输入产品型号即可。

4月

D类2 × 10 W音频放大器	SSM3302
G类高效率耳机放大器	SSM2932
微功耗轨到轨仪表放大器	AD8420
1 MHz至31 MHz双通道可变增益放大器	ADRF6516
700 MHz至1050 MHz正交解调器	ADRF6807
LCD背光式四串白光LED驱动器	ADD5207
1电压通道和6电流通道电表	ADE7816
低功耗HART调制解调器	AD5700/AD5700-1
5 A、20 V双通道同步降压调节器	ADP2325
100 Mbps半双工/全双工M-LVDS收发器	ADN4690E/ADN4692E
可级联、可编程RMS检波器IF VGA	ADL5336

5月

0.5 W、400 MHz至4000 MHz RF驱动放大器	ADL5324
隔离电源数字控制器	ADP1046
集成2 ppm/°C基准电压源的16/14/12位四通道DAC	AD568xR/AD569xR
双通道隔离式RS-232线路驱动器/接收器	ADM3252E
170 MHz、12位、四通道HDMI接收器	ADV7844
100 Mbps半双工/全双工M-LVDS收发器	ADN4694E/ADN4695E
200 Mbps半双工/全双工M-LVDS收发器	ADN4691E/ADN4693E

6月

3 nV/√Hz低功耗仪表放大器	AD8421
17 MHz轨到轨输出双通道JFET放大器	AD823A
四通道、微功耗、RRIO运算放大器	AD8548
800 mA DC-DC降压转换器	ADP2370/ADP2371
可编程工业电流/电压驱动器	AD5750-2
CCD相机垂直驱动器	ADDI9023
4 A峰值输出隔离式半桥驱动器	ADuM3223/ADuM4223
集成电池短路保护功能的SD视频滤波器	ADA4433-1
双通道、1 kV rms隔离数字隔离器	ADuM7240/ADuM7241
双通道、3 kV rms隔离数字隔离器	ADuM128x
SHARC处理器	ADSP-21477
高精度、低噪声基准电压源	ADR45xx
6 A、20 V低端驱动器降压调节器	ADP2381
隔离式开关调节器	ADuM3070
6自由度战术级惯性传感器	ADIS16485
集成VCO的宽带频率合成器	ADF4351

Analog Dialogue

模拟对话杂志(www.analog.com/analogdialogue)是ADI公司于1967年创办的技术杂志,至今已经连续出版46年,主要讨论有关模拟信号、数字信号和混合信号处理产品、应用、技术和技巧。模拟对话杂志提供两种版本。在线版每月发行一期;印刷版每年发行四期,印刷版和电子版作为对在线版中技术文章的定期回顾和汇集。在线版的内容包括:技术文章;近期应用笔记、新产品简介、在线研讨会和教程、已发表文章等及时信息;以及“集锦”栏目,其中包括从ADI网站(www.analog.com)获得重要相关信息的通用链接网址。感兴趣的读者也可以至Analog Dialogue档案库www.analog.com/library/analogdialogue/archives.html查阅自1967年第1卷第1期创刊至今的每期存档,包括三期纪念特刊。如需订阅,请访问www.analog.com/library/analogdialogue/subscribe.html。欢迎提出您的宝贵意见; Facebook: www.facebook.com/analogdialogue; 模拟对话: analogdiablog.blogspot.com; 电子邮件: dialogue.editor@analog.com、编辑Dan Sheingold, [dan.sheingold@analog.com]或出版人兼总编辑Scott Wayne, [scott.wayne@analog.com]。

高温电子设备对设计和可靠性带来挑战

作者: Jeff Watson和Gustavo Castro

简介

许多行业都需要能够在极端高温等恶劣环境下可靠工作的电子设备。依照传统做法,在设计需要在常温范围之外工作的电子设备时,工程师必须采用主动或被动冷却技术,但某些应用可能无法进行冷却,或是电子设备在高温下工作时更为有利,可提升系统可靠性或降低成本。这便提出了影响电子系统方方面面的诸多挑战,包括硅、封装、认证方法和设计技术。

高温应用

最古老以及目前最大的高温电子设备($>150^{\circ}\text{C}$)应用领域是地下石油和天然气行业(图1)。在该应用中,工作温度和地下井深成函数关系。全球地热梯度一般为 $25^{\circ}\text{C}/\text{km}$ 深度,某些地区更大。

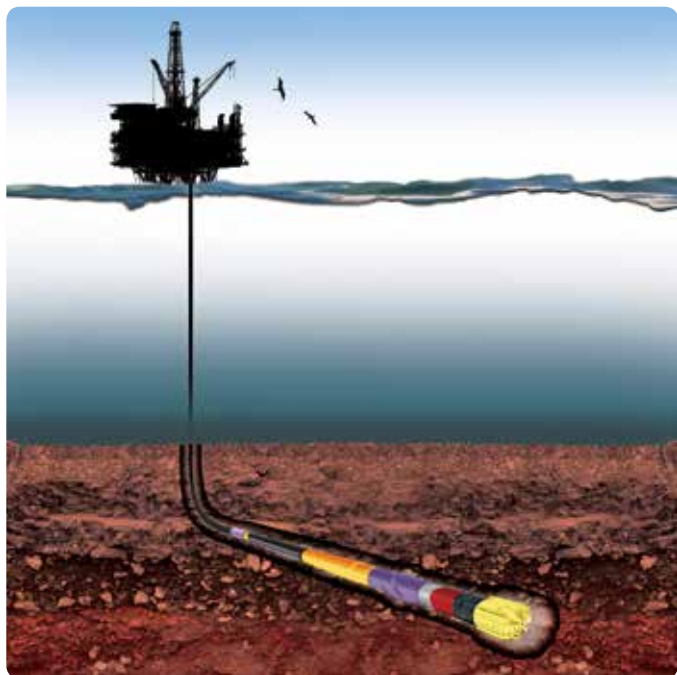


图1. 地下钻探作业

过去,钻探作业最高在 150°C 至 175°C 的温度范围内进行,然而,由于地下易钻探自然资源储备的减少和技术进步,行业的钻探深度开始加深,同时也开始在地热梯度较高的地区进行钻探。这些恶劣的地下井温度超过 200°C ,压力超过25 kpsi。主动冷却技术在这种恶劣环境下不太现实,被动冷却技术在发热不限于电子设备时也不太有效。

地下钻探行业中高温电子设备的应用十分复杂。首先,在钻探作业过程中,电子设备和传感器会引导钻探设备并监控其状态是否正常。随着定向钻探技术的出现,高温地质导向仪器必须将钻孔位置精确引导至地质目标。

钻孔时或钻孔刚结束时,精密的井下仪器会收集周围的地质构造数据。这种做法称为“测井”,可以测量电阻率、放射性、声音传播时间、磁共振和其他属性,以便确定地质构造特性,如岩性、孔隙度、渗透率,以及水/烃饱和度。通过这些数据,地质学家可以从构造上对岩石类型进行判断,还可以判断存在的流体类型及其位置,以及含流体区域能否提取出足够数量的碳氢化合物。

最后,在完成和生产阶段,电子系统会监控压力、温度、振动和多相位流动,并主动控制阀门。要满足这些需求,需要有一个完整的高性能元件信号链(图2)。系统可靠性是最重要的因素,因为设备故障会造成极高的停机成本。在地下数英里作业的钻柱如果出现电子组件故障,需要一天以上的时间来检修及更换,操作复杂深水海上钻井平台每天大约需要花费100万美元!

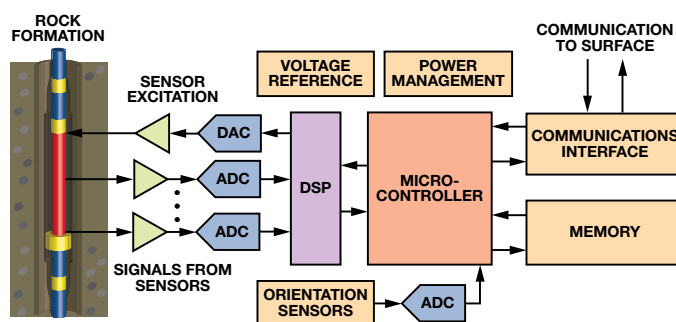


图2. 简化测井仪器信号链

其他应用领域:除了石油和天然气行业外,航空电子等其他应用对高温电子器件的需求也日渐增多。如今,航空业正日益向“多电子飞机”(MEA)的趋势发展。这一方案一方面是为了用分布式控制系统取代传统集中式发动机控制器。¹集中式控制需要采用由数百个导体和多个连接器接口组成的庞大重型线束。分布式控制方案则将发动机控制系统放置在离发动机较近的地方(图3),将互连的复杂性降低了10倍,使飞机的重量减轻了数百磅,²同时增加了系统可靠性(估计值在某种程度上与连接器引脚数成函数关系(根据MIL-HDBK-217F计算))。³



图3. 安装在飞机发动机上的控制系统

但是,代价是发动机附近的环境温度会上升(-55°C至+200°C)。虽然该应用中电子设备可以进行冷却,但依然会产生不利影响,原因有二:首先,冷却会增加飞机的成本和重量,其次(也是最重要的一点),冷却系统故障会导致控制关键系统的电子设备出现故障。

MEA方案另一方面是要用电力电子和电子控制取代液压系统,以提升可靠性,减少维护成本。理想状态下,控制电子设备必须离执行器很近,这也会产生较高的环境温度。

汽车业提供了采用高温电子设备的另一种新兴应用。和航空电子一样,汽车业也在从纯机械和液压系统向机电一体化系统转变。⁴这就需要离热源更近的定位传感器、信号调理,以及控制电子设备。

最高温度和暴露时间依车辆类型和车辆中电子器件的位置而定(图4)。例如,高集成的电气和机械系统(如变速箱配置和变速箱控制器),可以简化汽车子系统的生产、测试和维护过程。⁵电气车辆和混合动力车需要高能量密度的电子设备,用作转换器,电机控制,充电电路这些和高温相关的部分。

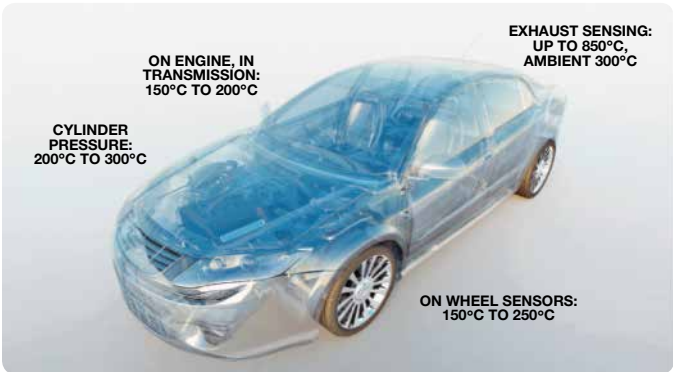


图4. 典型的汽车最高温度范围⁵

使用超出数据手册温度规格的IC

过去,由于无法获得高温IC,石油和天然气等行业的高温电子设备设计师只能使用远高于额定规格的标准温度器件。有些标准温度的IC确实能在高温下工作,但是使用起来非常困难,并且十分危险。例如,工程师必须确定可能选用的器件,充分测试并描述其温度性能,并验证其长期可靠性。器件的性能和寿命经常会大幅递减。这一过程充满挑战且昂贵耗时:

- 器件验证需要用高温印刷电路板(PCB)和设备在实验室烤箱中进行测试,测试时间至少应达到任务剖面所需的时间。由于可能面临新的故障机制,测试速度很难加快。测试过程中如出现故障,需要再次选择器件并经过长期测试,从而延长项目时间。
- 数据手册规格之外的工作情况无法获得保证,性能可能随器件批次而变化。具体而言,IC工艺变化会在极端温度时导致意外故障。
- 塑料封装只在不超过约175°C时保持鲁棒,且工作寿命减少。在这一温度限值附近,如果不进行昂贵耗时的实验室故障分析,很难区分故障是因封装还是硅材料引起的。陶瓷封装的标准器件供货较为稀缺。

- 恶劣环境下使用的器件通常不仅要能承受高温,还要能承受冲击和振动。许多工程师都喜欢采用带引脚的封装(如DIP或鸥翼SMT),因为这些封装可以为PCB提供更加鲁棒的安装。由于其他行业倾向于小型无引脚封装,会进一步限制器件的选择。
- 最好采用裸片形式的器件,尤其是在器件只提供塑料封装的情况下。然后,芯片可以采用符合高温的密封封装或多芯片模式重新封装。但是,能够在高温下工作的器件原本就不多,能够通过测试的芯片就更少。
- 由于时间和测试设备限制,业界工程师可能倾向于将器件的条件限制在特定的应用电路中,而不是涵盖所有的关键器件参数,使器件难以不经进一步测试便重新用于其它项目。
- 数据手册未列出的关键IC属性(如金属互连的电子迁移)可能在高温时引起故障。

针对高温设计并通过认证的IC

幸运的是,凭借最近的IC技术,能够保证以数据手册规格在高温下可靠工作的器件已经问世。工艺技术、电路设计和布局技术均有所发展。

要想在高温条件下顺利工作,必须能够同时管理多个关键器件特性。其中一项最重要也是最为人熟知的挑战是因为衬底漏电流上升而产生。其他因素包括载流子迁移率下降、 V_T 、 β 和 V_{SAT} 等器件参数变化、金属互连电子迁移增加,以及电介质击穿强度下降。⁶虽然标准硅可以在125°C以上的军用温度要求下正常工作,⁷但每上升10°C,标准硅工艺中的泄露就会增加一倍,许多精密应用都不能接受这一情况。

沟道隔离、绝缘硅片(SOI)和标准硅工艺中的其他变化都会大大降低泄露,使高性能工作温度远高于200°C。图5所示为SOI双极性工艺减少泄露区域的过程。碳化硅(SiC)之类的宽带隙材料会使性能进一步提升,实验室研究显示,碳化硅IC可在高达600°C下工作。但是,SiC是一种新型的工艺技术,目前市场上只有功率开关之类的简单器件。

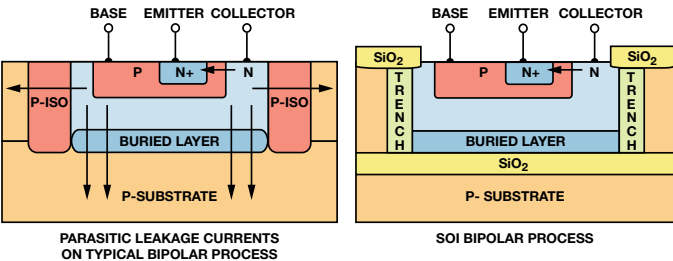


图5. 体硅与SOI的结点泄露机制对比

仪表放大器:用于地下钻探的仪表放大器需要具备高精度,以便放大常见噪声环境中的微弱信号。这种专用放大器通常是测量前端的一个器件,因此,其性能对整个信号链的信能至关重要。

ADI公司开发团队从一开始就选定AD8229仪表放大器用于高温工作环境,且始终针对这一目的进行设计。为了满足其独特的性能要求,还选用了专有的SOI双极性工艺技术。设计人员采用了特殊电路技术,以保证能够在各种器件参数下工作,例如基极-发射极电压和正向电流增益。

IC布局也会显著影响AD8229的性能和可靠性。为了在整个温度范围内维持低失调和高共模抑制比(CMRR),布局应补偿互连和温度系数的变化。此外,仔细分析关键部分的电流密度可以降低电子迁移的影响,并提升极端条件下的可靠性。同样,设计人员还会预测故障条件,以防止过早击穿。

凭借鲁棒的工艺、电路设计和布局技术,器件可以满足整个温度范围内最严苛的精度和可靠性要求。

封装考虑因素

高温功能化硅的采用只相当于完成了一半的工作。在高温下进行芯片封装并将其连接至PCB绝非易事。高温时许多因素都会影响封装完整性(图6)。

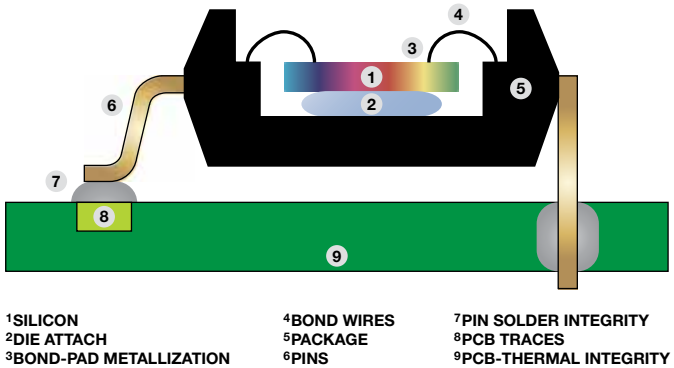


图6. IC封装和贴装元件

芯片粘着材料可以确保将硅连接至封装或基板。许多在标准温度范围能够稳定使用的材料都具有较低的玻璃化转变温度(T_g),不适合在高温下工作。对芯片、芯片粘着材料和基板的热膨胀系数(CTE)进行匹配时需要特别注意,以防止芯片在宽温度范围内反复工作时受到应力或断裂。芯片上即便受到少量的机械应力,也可能导致电气参数发生变化,达到精密应用不可接受的水平。对于需要采用热连接和电气连接连接至封装基板的功率器件,可能需要使用金属芯片粘着材料。

线焊是芯片和引脚互连的一种方法,这种方法是在芯片表面上从引脚架构至焊盘用金属线连接。对高温下的线焊可靠性而言,线所用金属与焊盘金属化层的兼容性是一大问题。由于焊接金属兼容性差产生的故障有两方面,一方面是边界接口的金属间化合物(IMC)生长,这会导致焊接易碎;另一方面是扩散(柯肯达尔效应),这会在接

口处产生空洞,减小焊接强度并增加其电阻。遗憾的是,业界最常见的金属组合之一(金线和铝焊盘金属化层)在高温时就容易产生上述现象。图7是金/铝焊接的剖面图,该图显示了IMC的生长情况,在高温条件下经过500小时后会影响到焊接的完整性。

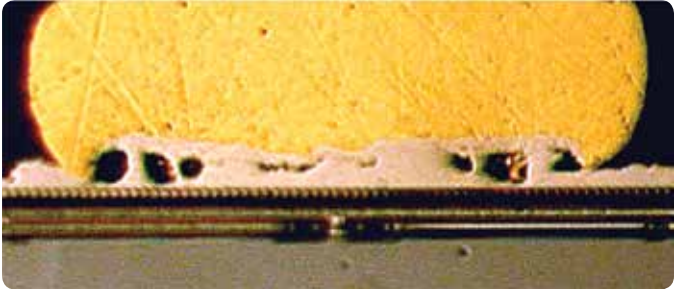


图7. 195°C下500小时后的金/铝焊接

从图8中可以看到,高温焊接失败后出现了明显的金/铝金属间化合物生长和柯肯达尔空洞。更糟的是,溴和氯等卤素(时见于塑封材料)在高温时也会引起边界接口腐蚀,加速焊接失败(幸而业界已转用“绿色”无卤素塑封材料)。因此,焊线和焊盘最好采用相同金属(单金属焊接),以避免上述不良影响。如果不能采用相同金属,工程师应当选择IMC生长和扩散率足够慢的金属,以保证在所需的寿命内可靠使用。

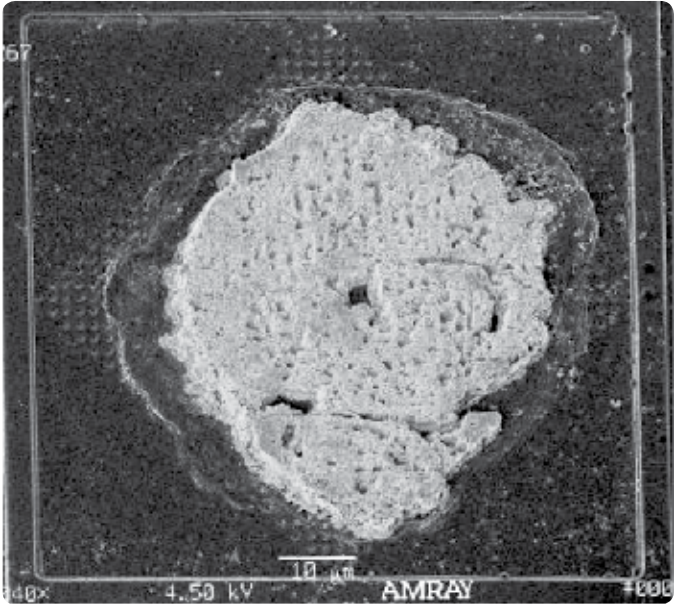


图8. 产生空洞的金属间化合物生长

图9显示了单金属焊接在高温下的鲁棒性。从焊接剖面来看,195°C下经过3000小时后未出现IMC生长迹象。

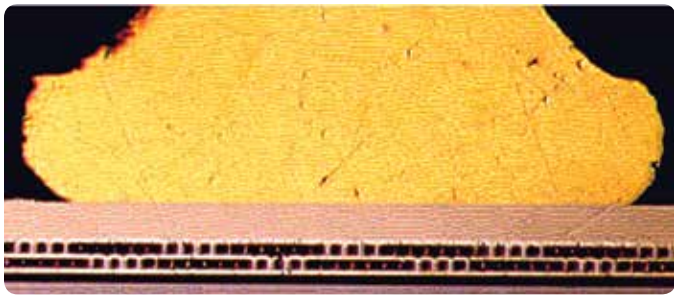


图9. 195°C下3000小时后的单金属焊接

IC封装也必须能够承受恶劣环境下施加的应力。塑料封装尽管达到行业标准,但传统上只能在150°C的额定温度下持续使用。随着近期高温应用日益受到关注,研究表明,这一额定温度可增至175°C,但只能持续较短时间。从封装结构来看,175°C是某些材料(如塑料材料)超过玻璃化转变温度的温度点。在 T_G 以上温度工作会使关键参数(如CTE和弯曲模量)产生显著机械变化,并因热应变引起分层及开裂等焊接失败现象。⁸

因此,高温应用时最好选用密封陶瓷封装(图10)。密封可以防止导致腐蚀的湿气和污染进入。遗憾的是,密封封装通常较大较重,且价格比同类塑料封装贵得多。在极端温度要求(<175°C)较少的应用中,最好采用塑料封装,可以减少PCB面积、降低成本,或是提供更好的振动顺应性。对需要采用密封封装和高器件密度的系统而言,高温多芯片模块是一种比较合理的解决方案。然而,这种方案需要提供已知合格芯片。

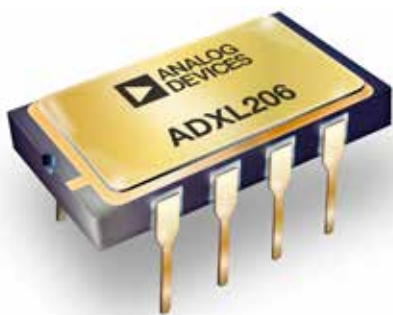


图10. 密封侧面钎焊陶瓷DIP封装

封装引脚配置和金属化情况也必须加以评估。表面贴装器件质量仅取决于焊盘面积以及铜层和预浸材料之间的粘结质量。另一方面,通孔DIP配置(业界最可靠的封装之一)也可提供鲁棒的冲击和振动性能。极端情况下,要想进一步提升连接强度,还可以弯曲电路板底侧引脚,并将其“钉”在PCB上,但是,通孔引脚排列不允许电路板低侧的元件密集分布,这可能是空间限制严格的井下仪器等应用面临的一大问题。

许多情况下,鸥翼SMT引脚配置是一种可行的替代方法,但是,无引脚SMT在许多高温环境下面临高冲击和振动时不够鲁棒。采用SMT器件时,设计人员应当考虑其高度和质量。采用高温环氧树脂可以提高连接鲁棒性,但是会增加制造成本,加大维修难度。在所有情况下,引脚金属化层都必须兼容高温焊料。

最常见的标准焊料合金熔点低于200°C。但是,有一些现成的合金可以列入“高熔点”(HMP)合金,其熔点远高于250°C。即便在这些情况下,对任何受应力影响的焊料而言,其最高推荐工作温度也比其熔点低40°C左右。例如,标准HMP焊料合金由5%的锡、93.5%的铅和1.5%的银组成,熔点为294°C,但其推荐工作温度仅为255°C。⁹注意,BGA(球栅阵列)封装有工厂粘结的焊料球,熔点可能不会太高。

最后,PCB本身也可能是焊接失败的原因。标准FR4材料在130°C至180°C时可在任意位置发生玻璃化转变,依具体成分而定。如果在该温度以上使用(即使时间较短),也会出现扩散和分层。聚酰亚胺是一种可靠的替代材料(Kapton中就采用了这种材料),其 T_G 高达250°C,具体依成分而定。但是,聚酰亚胺的吸湿性极强,可能会使PCB由于各种机制迅速出现故障,因此,控制其在湿气中的暴露至关重要。近些年来,业界引进了吸湿性较小且能在高温时保持完整的新型层压材料。

验证、认证与测试

在实验室验证高温器件并非易事,因为工程师需要综合上述各项技术才能在极端温度下测试器件性能。除了在建造测试夹具时采用特殊材料外,测试工程师还必须谨慎操作环境试验箱,使系统调整至所需的温度变化。由于膨胀系数不匹配,快速温度变化会对PCB板上的焊点造成损害,产生翘曲变形,并最终使系统过早出现故障。业界采用的原则是将温度变化率保持在每分钟3°C以下。

为了加快寿命与可靠性测试过程,在高温下测试电子器件是一种可以接受的方法。这里需要引入一个加速系数 α ,根据Arrhenius方程计算:

$$\alpha = e^{\frac{E_a}{k} \left(\frac{1}{T_a} - \frac{1}{T_s} \right)}$$

其中 E_a 为激活能, k 为玻尔兹曼常数, T_a 为使用时的预期工作温度, T_s 为应力温度。虽然加速老化问题对标准产品影响不大,但是,应力温度远高于额定温度可能会引起新的故障机制,并导致结果不准确。因此,为保证AD8229等高温器件的终身可靠性,需要在210°C的最高额定温度下进行为期1000小时(大约六周)的高温工作寿命测试(HTOL)。在低温情况下,预期寿命可以采用图11所示的加速度关系进行预测。

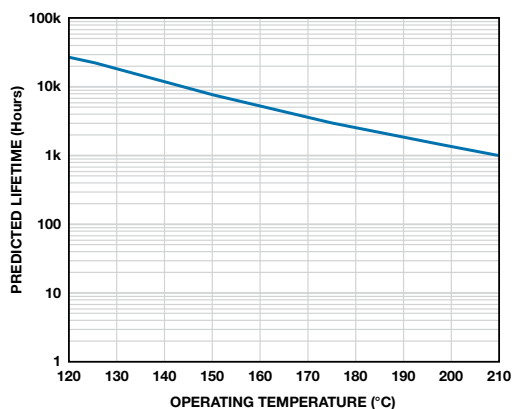


图11. AD8229寿命与工作温度，1000小时(210°C)¹¹

高温IC的可靠特性测试还存在其他阻碍因素。例如，采用的测试和测量系统可靠性取决于其最薄弱的环节。这意味着长期处于高温下的每个要素自身的可靠性都必须优于IC。系统如果不可靠，产生的数据就无法体现器件的长期可靠性，并且使得整个过程不断重复，既昂贵又耗时。统计技术可以提高测试成功率，包括准确加大测试样本，以增加误差余量，防止因DUT(受测试器件)故障导致系统过早出现故障。

另一个阻碍因素由保证极端情况下性能参数所需的生产环节造成，例如测试、探测和调整。开发团队需要针对高温产品对这些环节进行定制。

高温系统设计考虑因素

高温工作电路的设计人员必须考虑IC参数和无源器件在宽温度范围内的变化，特别关注其在极端温度下的特性，以确保电路能够在目标限制内工作。例如失调和输入偏置漂移、增益误差、温度系数、电压额定值、功耗、电路板泄露，以及其他分立器件(如ESD使用的器件和过压保护器件)的固有泄露。例如，在高源阻抗与某放大器输入端串联时，无用的漏电流(非放大器本身的偏置电流)会产生失调，进而引起偏置电流测量误差(图12)。

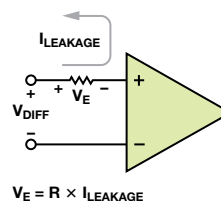


图12. 偏置电流和漏电流如何产生失调误差

在所有情况下，高温工作都会加重由焊剂、灰尘和冷凝等污染引起的电路板泄露。合理的布局有助于最大程度地减少上述影响，具体做法是在敏感节点之间提供足够的空间，例如将放大器输入和含噪声的供电轨分离。

运算放大器和仪表放大器的标准引脚排列方法是将其其中一个输入端放置在负电源端附近。这种做法会大大降低对PCB装配后焊剂残留的耐受能力，这些焊剂残留会增加泄露。为了减少泄露，增加高频CMRR，AD8229采用了与ADI公司其他精密仪表放大器相同的高性能引脚排列(图13)。

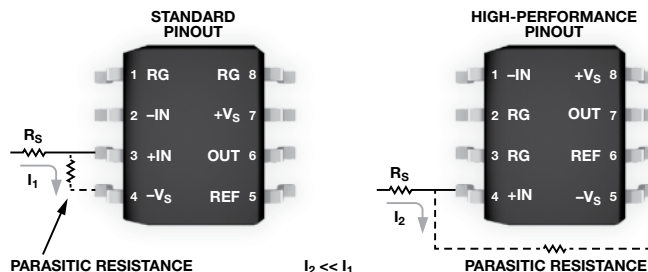


图13. 器件引脚排列改进有助于将寄生泄露降至最低

二极管、瞬态电压抑制器(TVS)和其他半导体器件的泄露都会随着温度升高成指数递增，而且许多情况下都比放大器的输入偏置电流高出很多个数量级。在这些情况下，设计人员必须确保极端温度下的泄露不会降低电路规格，使其超出所需限制。

如今，有多种无源器件可供高温工作环境使用。电阻和电容在各种电路设计中十分常见。表1列出了市场上现有的一些器件。

表1.高温电阻和电容示例

电容	最高额定温度	注释
MLCC(陶瓷)C0G/NP0	200°C	低容值，低温度系数(TC)，提供SMT
MLCC(陶瓷)X7R	200°C	TC高于C0G/NP0，成本低
液体钽电解电容	200°C	高容值，大多数采用通孔封装
钽电解电容	175°C	高容值，提供SMT封装
电阻	最高额定温度	注释
线绕电阻	275°C	高浪涌能力，稳定
金属薄膜电阻	230°C	高精度
金属氧化物电阻	230°C	通用
厚膜电阻	275°C	通用，宽电阻范围
薄膜电阻	215°C	紧凑，低TC，高稳定性，提供电阻阵列
陶瓷复合电阻	220°C	碳素电阻在高温下的替代品

注意,表面贴装器件如果靠着PCB,引脚间就很容易产生泄露,因为焊剂残留在装配结束后还会留在电路板底部。这些焊剂残留会吸湿,从而增加高温时的传导率。此时,表面贴装器件中会出现寄生电阻(特性很难预测),可能会引起其他的电路误差。要解决这一问题,可以考虑选用尺寸较大的芯片、鸥翼引脚,或在特别敏感的电路区域采用通孔器件。最后,在装配过程结束前再增加一道有效的电路板清洗环节(通常采用超声或皂化剂),无用的残留几乎就能全部清除。

设计人员在设计恶劣环境下工作的系统时,必须谨记热管理要求。即使在用到高温专用器件时,也应考虑与其功耗相关的自热效应。例如,AD8229的保证工作温度高达210°C,相当于一个小输出电流负载。由驱动高负载或永久故障条件(如输出短路)造成的额外功耗会增加结温,使其超过器件的最大额定值,大大降低放大器的工作寿命。请务必遵循推荐的散热指南,并且注意电源调节器等邻近热源。

即使是高温电阻,70°C以上时额定功率也会降低。应特别注意目标工作温度时的电阻温度额定值,尤其是在功耗相当大的情况下。例如,假设额定值为200°C的电阻在190°C的环境温度下工作,如果其因功耗产生的自热为20°C,那么还是超过了额定值。

虽然许多无源器件可以承受高温,但其结构可能并不适合长期处于冲击振动和高温兼具的环境。此外,高温电阻和电容制造商也明确规定了其在给定温度下的工作寿命。使所有器件的工作寿命规格保持匹配对建立高度可靠的系统至关重要。最后,不要忘了,许多额定值达到高温的器件可能需要降低额定值,以保持长久工作。

案例研究:绘制烤箱中的热梯度

AD8229和ADXL206(双轴加速度计)在轻便安全的高温环境下工作,可作为高温应用中两种适当的器件进行演示。演示采用了一个小型电烤箱,带有一个旋转组件,上方装有高温PCB,且能够连续工作。烤箱中的加热元件位于顶部附近。这种设计会在烤箱内产生较大的温度梯度。旋转机制用于同时测量温度和位置的实验之中。

AD8229负责调理来自K型热电偶的信号,热电偶在烤箱内不断旋转。热电偶探针伸出PCB约6英寸,目的是为了更好地测量烤箱温度变化。同时,ADXL206负责测量旋转角度。三个信号(温度梯度、x轴加速度和y轴加速度)通过一个额定值达到高温工作条件的滑环(旋转连接器)来传送。滑环可以保持与非旋转线缆的连接,线缆连接至烤箱外的数据采集电路板。由于“冷结点”位于烤箱内部,可以采用附加热电偶为内部温度提供静态参考。AD8495热电偶放大器(也位于烤箱外)采用其集成冷结补偿来调理附加热电偶的信号。

烤箱内的电路板位于中心附近的旋转组件上,该位置的温度约为175°C。电路板结构采用聚酰亚胺材料。铜层上的走线采用0.020英寸的最小宽度,以改进铜与预浸材料的连接(图14)。器件采用标准HMP焊料(5/93.5/1.5锡/铅/银)连接,并采用特氟龙镀膜线连接电路板和滑环。

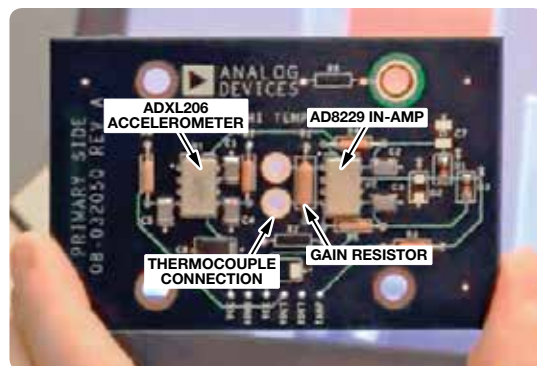


图14. 安装器件的高温PCB

所有的精密器件都采用通孔安装。仪表放大器的增益通过一个25 ppm/°C的金属薄膜电阻来设置。放大器在高增益下工作,因此,放大器到增益电阻的走线长度应尽可能短,以将铜电阻降至最低(4000 ppm/°C TC)。热电偶和放大器的接口位于电路板中心,目的是在旋转时维持温度稳定。热电偶引脚应尽可能靠近,以消除结点上无用的热电动势效应。

高温钽电容和C0G/NP0电容可对电源进行去耦,并用作加速度计输出的滤波器。

计算机处理四个不同来源的数据:旋转角度(矩形x和y分量)、内部温度梯度和参考温度。综合上述各项测量结果即可绘制出温度梯度(图15)。分析结果显示,温度变化达到25°C。正如预期,最高温在烤箱后壁顶部旁边的加热元件附近。由于存在自然对流,烤箱顶部是烤箱内部第二热的区域。最低温在热电偶与加热元件位置相反时测得。

该实验以简化形式表明,在恶劣环境下工作时,记录系统中集成的高温器件如何提取有价值信息。

结论

许多(包括成熟与新兴)应用都需要能够在极端高温环境下工作的器件。过去,由于缺少额定值能够在此类恶劣环境下工作的器件,设计这种可靠的系统十分困难。而现在,能够在这些环境下工作的IC和支持器件都已出现,既节省了工程设计时间,又降低了失败风险。采用这种新技术并遵照高温设计方法,就能使高性能系统在与之前可行环境相比更加极端的环境下可靠工作。

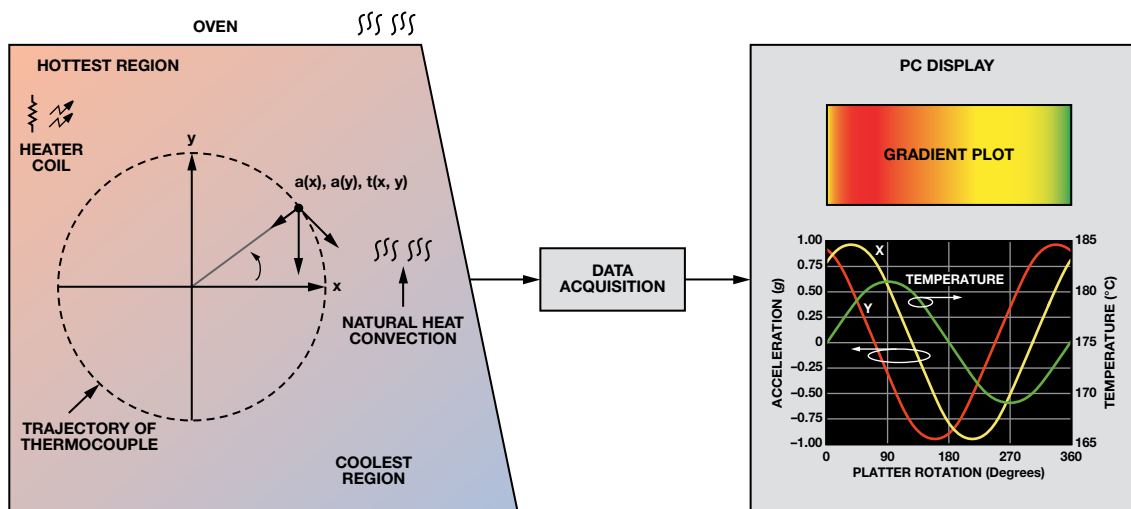


图15. 高温演示图

参考文献

- ¹A.E. I. Mehdi and Karimi K.J Brockschmidt, "A Case for High Temperature Electronics for Aerospace," *IMAPS Int'l. Conference on High Temperature Electronics (HiTEC)*, May 2006.
- ²R.A Normann, *First High-Temperature Electronics Products Survey 2005*, Sandia National Laboratories Sandia Report SAND2006-1580, April 2006.
- ³K.C Reinhardt and M. A. Marciniak, "Wide-Bandgap Power Electronics for the More Electric Aircraft," in *Proc. 3rd Int. High-Temperature Electronics Conf.*, Albuquerque, NM, June 1996, pp. I.9-I.15.
- ⁴B. Blalock, C Huque, L. Tolbert, M. Su, S. Islam, and R. Vijayaraghavan, "Silicon-on-Insulator Based High Temperature Electronics for Automotive Applications," 2008 IEEE International Symposium on Industrial Electronics.
- ⁵J. L. Evans, J. R. Thompson, M. Christopher, P. Jacobsen, and R.W Johnson, "The Changing Automotive Environment: High-Temperature Electronics," *IEEE Trans. on Electronics Packaging Manufacturing*, Vol. 27, No. 3, pp. 164-176, July 2004.
- ⁶E.R Hnatek, "Section 5: Thermal Management," *Practical Reliability of Electronic Equipment and Products*, New York, NY: CRC Press, 2002.
- ⁷National Research Council, "Appendix A: Silicon as a High-Temperature Material," *Materials for High-Temperature Semiconductor Devices*, Washington, DC: The National Academies Press, 1995.
- ⁸F.P McCluskey, R. Grzybowski, and T. Podlesak, *High*

Temperature Electronics, CRC Press, New York, 1997.

- ⁹"Properties of Alloys of Multicore Solder Wires," *Technical Data Sheet*, Henkel Technologies, August 2007.
- ¹⁰"Power Dissipation Considerations in High Precision Vishay Sfernice Thin Film Chips Resistors and Arrays (P, PRA, etc.) (High Temperature Applications)," *Vishay Application Note*, Doc. Number: 53047, Revision: March 2010.
- ¹¹<http://www.analog.com/hightemp>.

作者简介

Jeff Watson [jeffrey.watson@analog.com] 是工业与仪器仪表部门的系统应用工程师，致力于高温应用。加入ADI公司之前，他是地下石油和天然气仪器仪表行业以及非公路用车仪器仪表/控制行业的一名设计工程师。他拥有宾州州立大学的电气工程学士和硕士学位。



Gustavo Castro [gustavo.castro@analog.com] 是马萨诸塞州威明顿市精密信号调理部门的应用工程师。2011年1月加入ADI公司之前，他曾经从事数字万用表及直流源等高精度仪器仪表设计工作达10年。2000年，他从墨西哥蒙特利技术学院获得电子工程学士学位。他还拥有两项专利。



采用简单电路提供可调CAN电平差分输出信号

作者：Darwin Tolentino

控制器局域网(CAN)串行总线拓扑结构可使设备和微控制器在不采用主机的情况下相互通信。它无需仲裁即可进行传输,可在每个设备节点上放置一个控制器和一个主处理器,省去了设备与主机互连时必需的复杂线缆。

通过使用CANH和CANL线缆上的信号,CAN总线有被动和主动两种状态。差分电压大于0.9 V时,总线为主动状态,小于0.5 V时则为被动状态。CAN收发器(如ADM3051)可将CAN控制器连接至物理层总线。

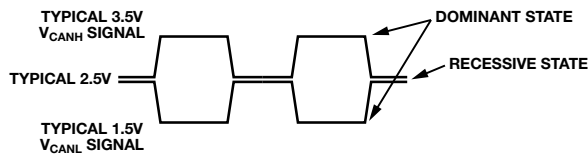


图1. CAN总线信号和状态

CAN收发器可以通过平台上的自动测试设备(ATE)或直流信号进行表征。图2所示的电路采用函数发生器产生的方波信号为收发器提供可调CAN信号。为实现宽带宽和低失真,选用了AD8138高速差分放大器。维持峰-峰电平时,输出端的直流电平转换器使输出信号的差分电平能够得到调整。幅度和频率通过信号发生器调整。

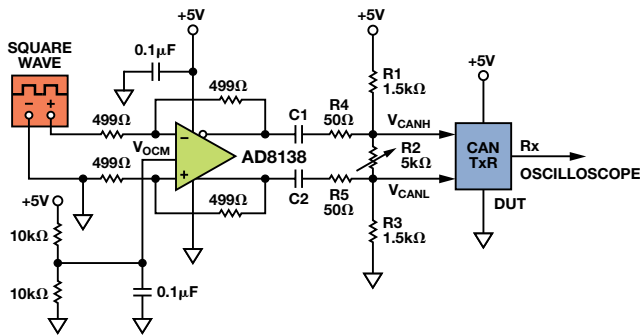
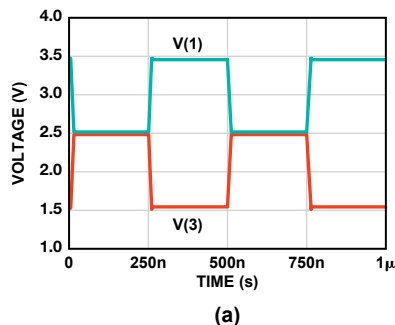


图2. 用AD8138驱动CAN收发器



该电路采用5 V单电源供电,配置为单位增益单端转差分放大器,共模设置为中间电压值。R1、R2和R3组成了直流偏置电路,可将输出信号调节至CAN电平。通过将R4和R5保持在相对于R2的较小值,电位计可轻松调整两个输出信号之间的差值,不会显著影响其各自的幅度,能够向DUT提供具有可变共模电平的CAN信号。由于R1和R3相等,输出端的交流共模也不会调整R2时受到影响。R4、R5和R2共同组成了AD8138放大器输出端分压器的一部分。R4和R5尽可能选用最小值,以便最大程度地减小输出衰减,以及最大程度的降低每个输出端的峰-峰电平在调节R2时受到的影响。若R2短接,R4和R5也能提供最小负载,以保护放大器输出。电容C1和C2可以将直流偏置和放大器的共模输出相隔离。这些电容还与电阻偏置网络一同构成了高通滤波器,其截止频率为:

$$f_c = \frac{1}{2\pi[(R_4 + R_5) + (R_2 \parallel R_L) \parallel (R_1 + R_3)] \frac{C}{2}}$$

其中C = C1 = C2, R_L为负载或DUT输入阻抗,通常为20 kΩ至30 kΩ。

为了避免方波输出信号失真,应选用尽可能大的C1和C2,使输入信号频率达到10倍的最差截止频率,其中R₂||R_L为最小值。例如,假设不存在输出(DUT)负载效应,为使V_{CANH}和V_{CANL}信号达到图3(a)所示的电平,R₂必须达到700 Ω的最小值。0.1 μF或1 μF的耦合电容可处理1 MHz的信号。图3(b)显示了R2调整差分输出电平的过程。

将这些输出信号用做收发器的V_{CANH}和V_{CANL}输入后,可以通过测量平台表征接收器参数,如所需频率下的传播延迟、上升时间和阈值。

作者简介

Darwin Tolentino [darwin.tolentino@analog.com]

是菲律宾ADI公司高速产品部门的高级测试开发工程师。他一直从事放大器和线性产品的测试开发工作,并为高速接口产品提供技术支持。他于2000年进入ADI公司,在半导体行业已有14年的经验。

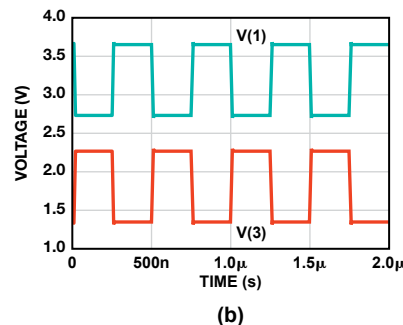


图3. V_{CANH}和V_{CANL}输出

医疗保健应用中的ADI电容数字转换器技术

作者: Ning Jia

简介

近年来, 电子技术的进步为医疗保健行业的诸多创新和改进创造了条件。医疗保健设备面临的挑战包括提出新的诊断和治疗方法, 实现远程监控, 开发家庭护理设备, 提高质量和可靠性, 以及增强灵活性和易用性。

40余年以来, ADI公司丰富而全面的线性、混合信号、MEMS和数字信号处理技术给仪器仪表、成像和病人监护等领域的医疗设备设计带来了重大的变革。本文将集中探讨电容数字转换器(CDC)技术, 该技术使得在医疗保健应用中使用高性能电容检测成为可能。

电容式触摸传感器控制器——一种全新的用户输入法

电容式触摸传感器以类似图1所示的按钮、滑动条、滚轮或其他方式提供一种用户界面。

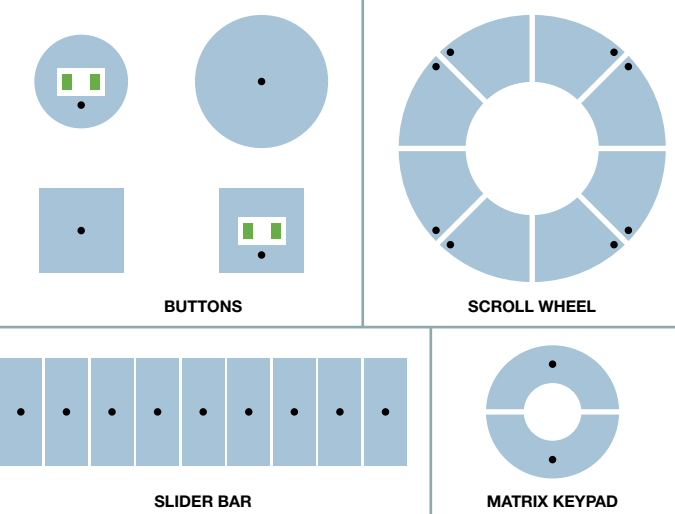


图1. 触摸传感器布局示例。

各个蓝色几何区域表示印刷电路板(PCB)上的一个传感器电极, 构成虚拟电容器的一个极板。另一极板则由用户的手指构成, 实际上, 该极板相对于传感器输入是接地的。AD7147/AD7148 CapTouch™控制器系列专为激励电容式触摸传感器和与之接口而设计, 能够测量来自单电极传感器的电容变化。器件首先输出一个激励信号, 使电容器极板充电。当一个物体(如用户手指)靠近传感器时, 用户充当电容器的另一个极板, 将形成虚拟电容器(如图2)。利用电容数字转换器(CDC)可以测量该电容。

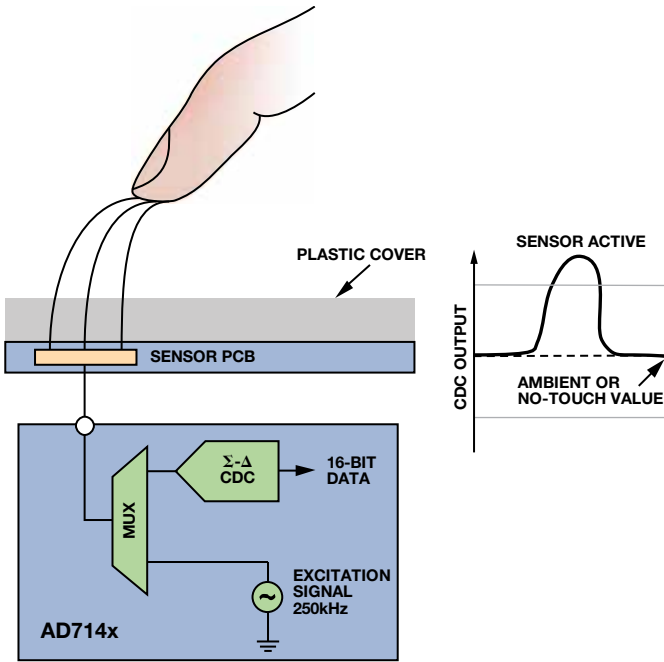


图2. 电容检测示意图和典型响应。

该CDC能够感知外部传感器的电容变化, 并借助此信息来记录传感器激活事件。AD7147和AD7148分别有13个和8个电容输入, 并均配有片内校准逻辑, 用以对环境变化引起的测量变化进行补偿, 从而确保不会因温度变化或湿度变化而在外部传感器上产生误触发事件。

AD7147和AD7148提供多种工作模式、用户可编程的转换序列和极其灵活的控制功能。这些特性使其成为高分辨率触摸传感器功能的理想选择, 比如滑动条或滚轮, 而且其对软件的要求很低。另外, 无需使用任何软件, 即可用片内数字逻辑完整实现按钮传感器应用。

电容检测和测量的基本原理

电容是指电容器在电场中存储能量的能力。在其标称形态中——平行板电容器——电容C衡

量在给定电压 V 下电容器中存储的电荷 Q , 计算公式为 $C = \frac{Q}{V}$ 。

对于平行板电容器, 电容检测和测量技术的本质如图3所示。

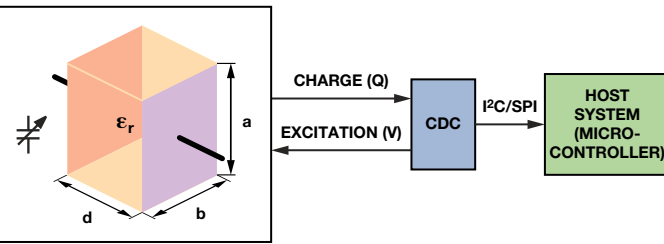


图3. 测量平行板电容器的电容。

平行板电容器由两个导体(金属板)构成,其特性为

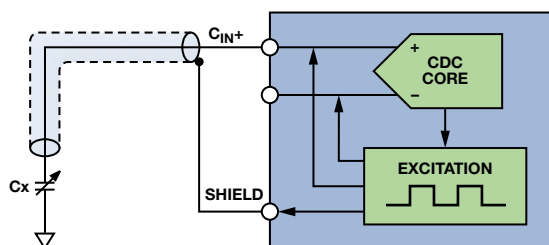
- 导体面积, $a \times b$
- 两个导体极板之间的距离 d
- 两个导体之间的电介质,用介电常数 ϵ_r 表示

根据这种几何结构,电容计算公式如下

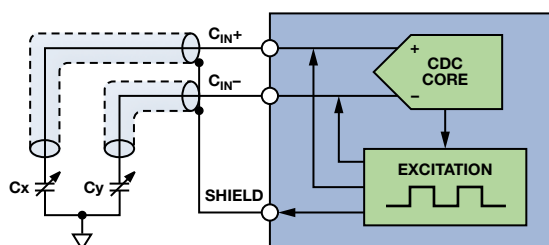
$$C = \epsilon_0 \epsilon_r \frac{a \times b}{d}$$

其中, ϵ_0 为自由空间的介电常数。

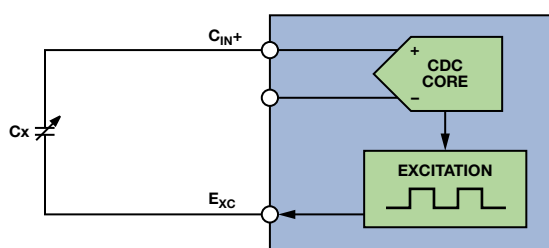
CDC器件将一个激励施加到电容器的一个极板上,然后测量该电容器中存储的电荷;之后,外部主机即可访问数字结果。根据激励的作用方式,可分为四类电容传感器,如图4所示。



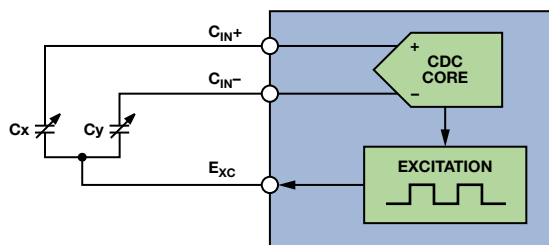
(a) SINGLE-ENDED GROUNDED SENSOR.



(b) DIFFERENTIAL GROUNDED SENSOR.



(c) SINGLE-ENDED FLOATING SENSOR.



(d) DIFFERENTIAL FLOATING SENSOR.

图4. 传感器电气配置。

由于传感器电容由 a 、 b 、 d 和 ϵ_r 决定,因此,通过改变这些参数的值,或者观察其值的变化,即可将CDC技术用于直接测量电容值以及多种其他应用之中,具体视传感器类型而定。例如,如果 a 、 b 和 ϵ_r 是恒定的,CDC输入与两个导体之间的距离成反比。

应用

AD714x、AD715x和AD774x系列CDC产品适用于涉及各类采样速率、分辨率、输入范围和输入传感器类型的广泛应用。电容检测技术的潜在应用范围仅局限于用户的创造力,我们下面就介绍一些其在医疗保健领域的可能的应用方法。

液位监控

在输液等众多应用中,必须测量所用液体量,或者在输液瓶变空之前必须停止输液。为了节省医护人员的时间,可利用自动液位检测技术来消除人工检查的必要。

液位检测的基本原理如图5所示。构建一个平行板电容器,使其极板紧紧地附着在输液瓶的外壁上,并延伸到输液瓶底部附近。随着输液液位的变化,极板之间的电介质数量发生变化,从而导致电容发生变化。为了能够使用介电常数不同的各种输液物质,需在输液瓶底部附近再放一个电容式传感器,充当一个基准通道,以形成比率式测量。

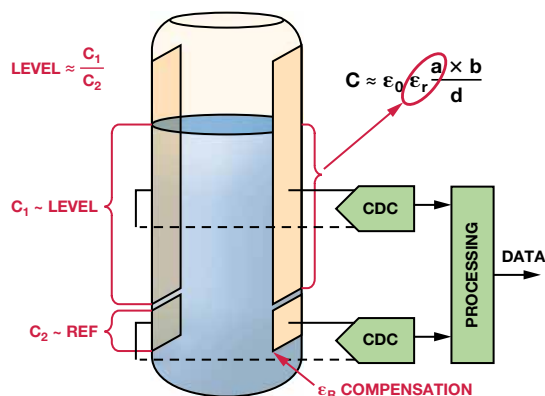


图5. 液位检测。

24位AD7746搭载两个电容测量通道,可以用于这类应用。

电极和人体之间的连接检测

对于在人体皮肤附近使用的设备(如图6所示的那些设备),在激活设备或进行测量之前,首先了解设备表面与病人皮肤之间接触的质量通常是有好处的。最终使用的范围可能包括需要接触皮肤的医疗探头、生物电位电极传感器或把导管固定到适当位置的壳体。为了获得这种额外的信息,在生产过程中的注塑阶段可能会将多个电容式传感器电极(以蓝色显示)直接嵌入到设备的塑料壳体中。有了电极信息后,主机控制器上运行的简单算法就可以确定所有传感器电极是否与皮肤进行良好的接触。

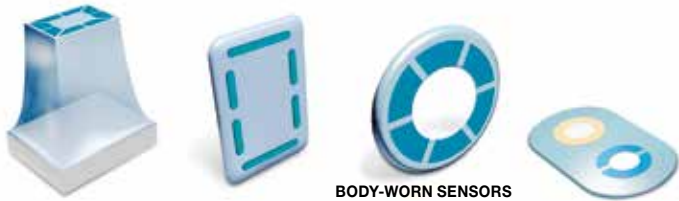


图6. 采用电容式传感器电极的设备。

图6所示示例运用电容式传感器的方式打破了常规：用户将一个含有电容式检测电极的设备固定于人体上，而在传统的电容式检测人机界面应用中，人们一般通过手指触摸的方式启动与传感器电极的接触事件。利用AD7147/AD7148开发如图6所示应用非常简单。

汗液检测

在某些医疗和保健测试设备中，需要测量人体排出的汗液。这一般是通过测量皮肤的导电性来实现的。然而，如果需要在不进行电接触的情况下进行测量，则可通过用电容传感器检测人体附近的湿度来实现这种功能。

出汗时，人体皮肤附近的湿度(介电常数)会增加；可在出汗处皮肤附近用一个非接触式电极来测量出汗导致的电容变化。

可以再增加一个电容传感器，以测量环境湿度，并用其实现共模补偿。

呼吸速率测量

呼吸速率测量是病人监护系统中的一个重要模块。

在其中一种实现方式中(如图7所示)，将一块激励极板放在病人背部，同时，将传感器电极带固定到病人胸部右侧。肺部呼吸导致的胸部运动会改变两块极板之间的距离。介电常数也会因呼吸过程中复杂的生理活动而改变。这些电容的变化可以通过CDC设备来测量。

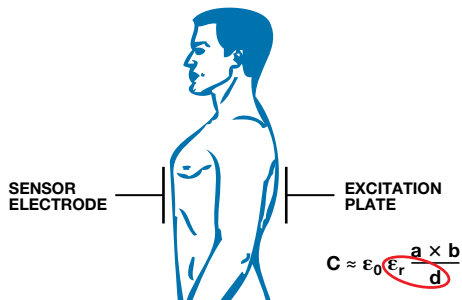


图7. 呼吸速率测量。

将传感器电极置于病人胸部右侧的原因在于，这个位置受其他生理活动的影响最小。然而，通过将多个传感器电极放在病人胸部的不同位置，可以获得有关人体功能的更多信息。这个话题非常有趣，需要进一步研究。

血压测量

在使用充气臂带的血压测量应用中，一项重要的任务是测量气阀处的压力。在这类压力检测应用中，电容式传感器使用起来非常简单。

如图8所示，压力传感器的薄膜基本是由两个电容极板构成。向传感器施加压力时，电容极板之间的距离缩短。极板间的距离缩短会导致电容升高。

可使用一个温度传感器来检测传感器的温度变化，以补偿温度变化导致的特性变化。AD774x系列内置一个温度传感器，用于测量片内温度—另外还搭载了一个ADC电压通道，可用来测量电容传感器位置的温度。

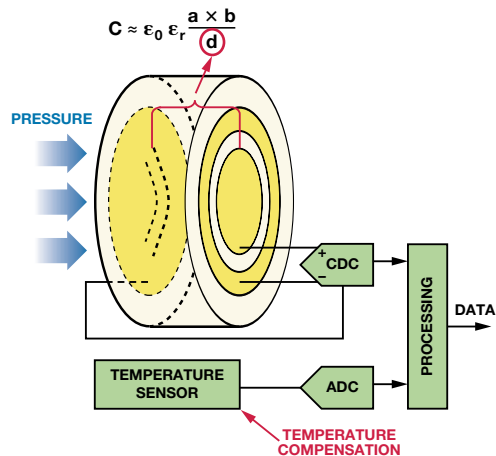


图8. 用电容式传感器检测压力。

结束语

本文简要介绍了ADI公司在CDC技术领域取得的一些成就，暗示了CDC技术在医疗保健应用中的巨大潜力。然而，传感器设计—包括样式、尺寸和位置—相关的详细电子电路设计，以及深入研究、综合实验和有效测试的必要性在很大程度上取决于各种应用的性质，因此，我们在本文中只是抛砖引玉而已。

参考文献

ADI CDC主页: <http://www.analog.com/cdc>.

ADI公司医疗保健产品主页: <http://healthcare.analog.com>.

Prutchi, David, and Michael Norris. *Design and Development of Medical Electronic Instrumentation*. ISBN 0-471-67623-3. John Wiley & Sons, Inc., 2005. 有关所有ADI公司信息，请访问: www.analog.com。

作者简介

Ning Jia [ning.jia@analog.com]是ADI亚洲客户应用中心的一名应用工程师，负责整个亚洲地区关于众多模拟产品的技术支持。Ning毕业于北京邮电大学，获得信号与信息处理硕士学位，于2007年加入ADI。



了解麦克风灵敏度

作者: Jerad Lewis

灵敏度,即模拟输出电压或数字输出值与输入压力之比,对任何麦克风来说都是一项关键指标。在输入已知的情况下,从声域单元到电域单元的映射决定麦克风输出信号的幅度。

本文将探讨模拟麦克风与数字麦克风在灵敏度规格方面的差异,如何根据具体应用选择灵敏度最佳的麦克风,同时还会讨论为什么增加一位(或更多)数字增益可以增强麦克风信号。

模拟与数字

麦克风灵敏度一般在94 dB的声压级(SPL)(或者1帕(Pa)压力)下,用1 kHz正弦波进行测量。麦克风在该输入激励下的模拟或数字输出信号幅度即是衡量麦克风灵敏度。该基准点只是麦克风的特性之一,并不代表麦克风性能的全部。

模拟麦克风的灵敏度很简单,不难理解。该指标一般表示为对数单位dBV(相对于1 V的分贝数),代表着给定SPL下输出信号的伏特数。对于模拟麦克风,灵敏度(表示为线性单位mV/Pa)可以用对数表示为分贝:

$$Sensitivity_{dBV} = 20 \times \log_{10} \left(\frac{Sensitivity_{mV/Pa}}{Output_{AREF}} \right)$$

其中 $Output_{AREF}$ 为1000 mV/Pa (1 V/Pa)参考输出比。

有了该信息和正确的前置放大器增益,则可轻松将麦克风信号电平匹配至电路或系统其他部分的目标输入电平。图1显示了如何设置麦克风的峰值输出电压(V_{MAX}),以匹配ADC的满量程输入电压(V_{IN}),其增益为 V_{IN}/V_{MAX} 。例如,以4 (12 dB)的增益,可将一个最大输出电压为0.25 V的ADMP504匹配至一个满量程峰值输入电压为1.0 V的ADC。

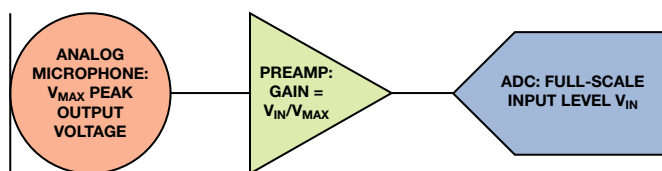


图1. 模拟麦克风输入信号链,以前置放大器使麦克风输出电平与ADC输入电平相匹配。

数字麦克风的灵敏度(单位为dBFS,相对于数字满量程的分贝数)则并非如此简单。单位的差异表明,数字麦克风与模拟麦克风的灵敏度在定义上存在细微差异。对于提供电压输出的模拟麦克风,输出信号大小的唯一限制实际上是系统电源电压的限制。

虽然对多数设计来说并不实用,但从物理本质上讲,模拟麦克风完全可以拥有20 dBV的灵敏度,其中用于基准电平输入信号的输出信号为10 V。只要放大器、转换器和其他电路能支持所需的信号电平,完全可以实现这一水平的灵敏度。

数字麦克风的灵敏度没有这样灵活,而只取决于一个设计参数,即最大声学输入。只要将满量程数字字映射到麦克风的最大声学输入(实际上,这是唯一有用的映射),则灵敏度一定是该最大声学信号与94 dB SPL参考信号之差。因此,如果数字麦克风的最大SPL为120 dB,则其灵敏度为-26 dBFS (94 dB - 120 dB)。除非将最大声学输入降低相同的量,否则无法通过调整设计使给定声学输入的数字输出信号变得更高。

对于数字麦克风,灵敏度表示为94 dB SPL输入所产生的输出占满量程输出的百分比。数字麦克风的换算公式为:

$$Sensitivity_{dBFS} = 20 \times \log_{10} \left(\frac{Sensitivity_{\%FS}}{Output_{DREF}} \right)$$

其中 $Output_{DREF}$ 为满量程数字输出电平。

现在来比较最后一个非常难懂的地方,数字和模拟麦克风在峰值电平和均方根电平的使用上并不一致。麦克风的声学输入电平(单位为dB SPL)始终为均方根测量值,与麦克风的类型无关。模拟麦克风的输出以1 V rms为参考,因为均方根测量值更常用于比较模拟音频信号电平。然而,数字麦克风的灵敏度和输出电平却表示为峰值电平,因为它们是以满量程数字字(即峰值)为参考的。一般来说,在配置可能依赖于精确信号电平的下游信号处理时,必须记住用峰值电平指定数字麦克风输出的惯例。例如,动态范围处理器(压缩器、限幅器和噪声门)通常基于均方根信号电平来设置阈值,因此,必须通过降低dBFS值从峰值到均方根值按比例调整数字麦克风的输出。对于正弦输入,其均方根电平比峰值电平低3 dB(即 $FS/\sqrt{2}$ 的对数测量);对于更加复杂的信号来说,均方根电平与峰值电平之间的差值可能与此不同。例如,ADMP421(提供脉冲密度调制(PDM)数字输出的MEMS麦克风)的灵敏度为-26 dBFS。一个94 dB SPL正弦输入信号将产生-26 dBFS的峰值输出电平,或-29 dBFS的均方根电平。

由于数字麦克风和模拟麦克风的输出采用不同的单位,因此,对两类麦克风进行比较时可能会使人难以理解;但二者在声域中却有一个共同的测量单位, SPL。一种麦克风可能为模拟电压输出,另一种为调制PDM输出,还一种为 I^2S 输出,但它们的最大声学输入与信噪比(SNR,即94 dB SPL参考电平与噪声电平之差)却是可以直接比较的。以声域而非输出格式为参考,这两个规格为比较不同麦克风提供了一种便利的方式。图2显

示了给定灵敏度下，模拟麦克风和数字麦克风的声学输入信号与输出电平之间的关系。图2(a)所示为ADMP504模拟麦克风，其灵敏度为-38 dBV，信噪比为65 dB。相对于左侧的94 dB SPL基准点改变灵敏度时，结果会导致以下情况：向上滑动dBV输出条将降低灵敏度，向下滑动输出条则会提高灵敏度。

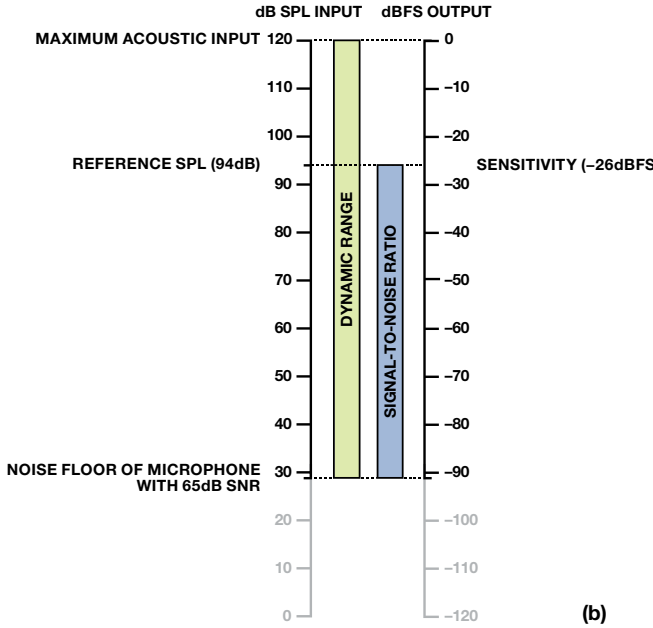
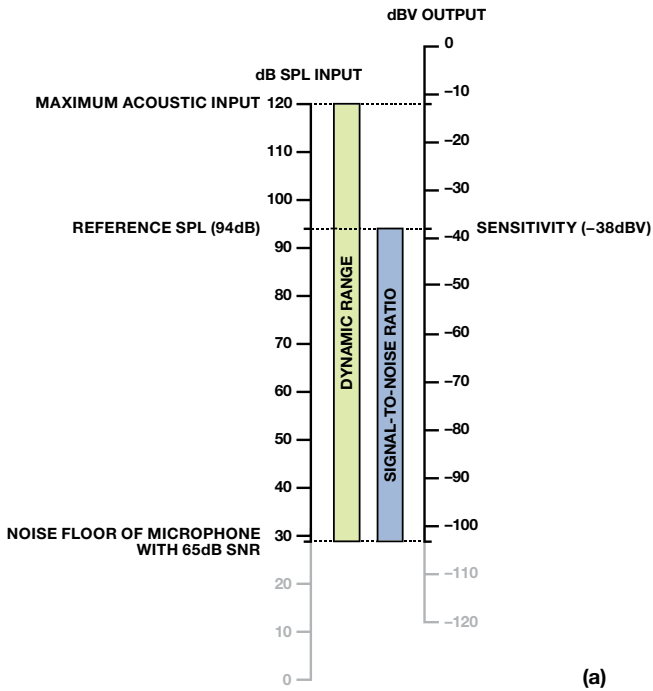


图2. (a)将声学输入电平映射到电压输出电平(模拟麦克风)；(b)将声学输入电平映射到数字输出电平(数字麦克风)。

图2(b)所示为ADMP521数字麦克风，其灵敏度为-26 dBFS，信噪比为65 dB。该数字麦克风输入到输出电平映射示意图表明，调整该麦克风的灵敏度会破坏最大声学输入与满量程数字字之间的映射。与灵敏度相比，SNR、动态范围、电源抑制比、THD等规格能更好地显示麦克风的性能。

选择灵敏度和设置增益

高灵敏度麦克风并非始终优于低灵敏度麦克风。虽然灵敏度可以显示麦克风的部分特性，但不一定能体现麦克风的性能。麦克风噪声电平、削波点、失真和灵敏度之间的平衡决定了麦克风是否适用于特定应用。高灵敏度麦克风在模数转换之前需要的前置放大器增益可能较少，但其在削波前的裕量可能少于低灵敏度麦克风。

在手机等近场应用中，麦克风接近声源，灵敏度较高的麦克风更可能达到最大声学输入，产生削波现象，最后导致失真。另一方面，较高的灵敏度可能适合远场应用(如会议电话和安保摄像头)，因为在这类应用中，随着麦克风与声源之间距离的增加，声音会被衰减。图3显示了麦克风与声源之间的距离会对SPL产生什么影响。与声源的距离每增加一倍，声学信号电平将下降6 dB(一半)。

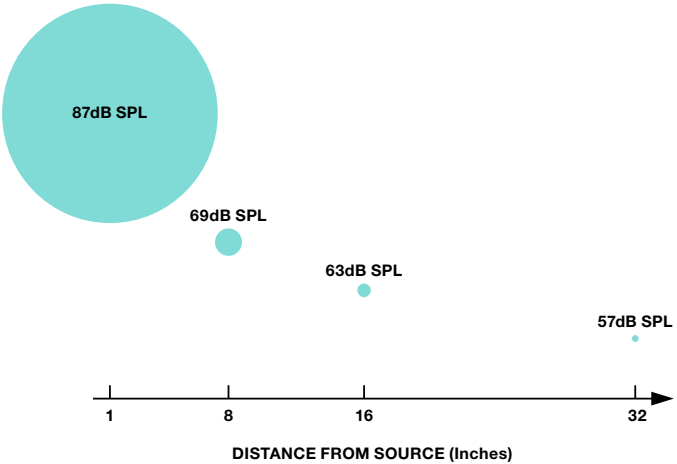


图3. 随着与声源距离的增加，麦克风声压电平将下降。

作为参考，图4显示了各种声源的典型SPL，从安静的录音棚(10 dB SPL以下)到痛阈(130 dB SPL以下)，痛阈指声音给正常人带来痛苦的点。麦克风很少能整个覆盖一甚至大致覆盖一该范围，因此，针对所需的SPL范围选择正确的麦克风是一个重要的设计决定。应利用灵敏度规格，使麦克风在整个目标动态范围内的输出信号电平与音频信号链的常见信号电平相匹配。

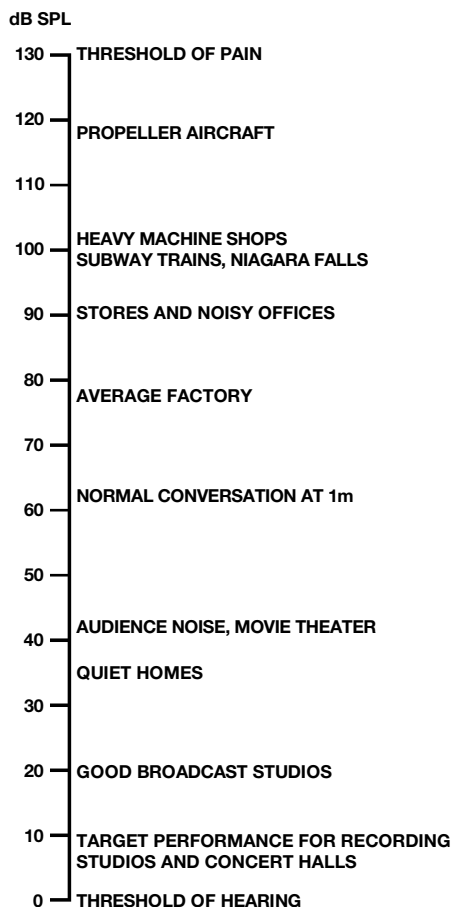


图4. 各种声源的声压电平。¹

模拟麦克风的灵敏度范围较宽。有些动态麦克风的灵敏度可能低至-70 dBV。有些电容麦克风模块集成前置放大器，因而具有极高的灵敏度，达到-18 dBV。多数模拟驻极体麦克风和MEMS麦克风的灵敏度在-46 dBV至-35 dBV(5.0 mV/Pa至17.8 mV/Pa)之间。这种水平代表着本底噪声(ADMP504和ADMP521 MEMS麦克风可能低至29 dB SPL)与最大声学输入(典型值约为120 dB SPL)之间的良好折衷。模拟麦克风的灵敏度可以在前置放大器电路中调节，该电路通常与传感器元件一起集成在封装中。

尽管数字麦克风的灵敏度似乎缺乏灵活性，但可通过数字处理器中的增益轻松调节麦克风信号的电平。对于数字增益，只要处理器的位数足以完全表示原始麦克风信号的动态范围，就不会导致信号的噪声电平降低。在模拟设计中，每个增益级都会向信号中引入一些噪声；需要系统设计师来保证每个增益级的噪声足够低，以避免其注入噪声而降低音频信号。例如，我们可以看看ADMP441，这是一款数字(I²S)输出麦克风，最大SPL为120 dB(灵敏度为-26 dBFS)，等效输入噪声为33 dB SPL(61 dB SNR)。该麦克风的动态范围为其能可靠重现的最大信号(最大SPL)与最小信号(本底噪声)之间的差值(ADMP441为：120 dB - 33 dB = 87 dB)。该动态范围可用一个15位数据字再现。当数字字中的数据发生1位移

位时，信号电平会出现6 dB移位。因此，即便是动态范围为98 dB的16位音频处理器也可使用11 dB的增益或衰减，而不会影响原始动态范围。请注意，在许多处理器中，数字麦克风的最大声学输入被映射到DSP的内部满量程电平。在这种情况下，增加任意增益都会使动态范围等量下降，进而降低系统的削波点。以ADMP441为例，在一个满量程以上无裕量的处理器中，增加4 dB的增益会导致系统对116 dB SPL的信号削波。

图5所示为一个数字麦克风，其提供I²S或PDM输出并直接与一个DSP相连。在该信号链中，不需要使用中间增益级，因为麦克风的峰值输出电平已经与DSP的满量程输入字相匹配。

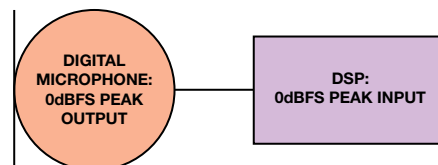


图5. 直接与一个DSP相连的数字麦克风输入信号链。

结束语

本文说明了如何理解麦克风的灵敏度规格，如何将其应用到系统的增益级中，同时解释了虽然灵敏度与SNR相关，但并不像SNR一样可以体现麦克风的质量的原因所在。无论是用模拟麦克风还是用数字MEMS麦克风进行设计，本文都有助于设计师选择最适合具体应用的麦克风，从而发挥麦克风的最大潜能。

参考文献

- “Designing with MEMS Microphones.” http://ez.analog.com/community/ask_the_expert/archived/mems-microphones.
- Lewis, Jerad. [AN-1112 Application Note. Microphone Specifications Explained](#). Analog Devices, 2011.
- “MEMS Microphones.” <http://www.analog.com/en/audio/video-products/mems-microphones/products/index.html>.

¹John Eargle, “The Microphone Book,” Elsevier/Focal Press, 2004.

作者简介

Jerad Lewis [jerad.lewis@analog.com] 是ADI公司的一名MEMS麦克风应用工程师。他毕业于宾州大学，获得电气工程学士学位，并于2001年加盟公司。之后，Jerad一直负责为各种音频IC提供支持，包括SigmaDSP、转换器和MEMS麦克风。他目前在宾州大学攻读工学硕士学位。



良好接地指导原则

作者: Hank Zumbahlen

接地无疑是系统设计中最为棘手的问题之一。尽管它的概念相对比较简单,实施起来却很复杂,遗憾的是,它没有一个简明扼要可以用详细步骤描述的方法来保证取得良好效果,但如果在某些细节上处理不当,可能会导致令人头痛的问题。

对于线性系统而言,“地”是信号的基准点。遗憾的是,在单极性电源系统中,它还成为电源电流的回路。接地策略应用不当,可能严重损害高精度线性系统的性能。

对于所有模拟设计而言,接地都是一个不容忽视的问题,而在基于PCB的电路中,适当实施接地也具有同等重要的意义。幸运的是,某些高质量接地原理,特别是接地层的使用,对于PCB环境是固有不变的。由于这一因素是基于PCB的模拟设计的显著优势之一,我们将在本文中对其进行重点讨论。

我们必须对接地的其他一些方面进行管理,包括控制可能导致性能降低的杂散接地和信号返回电压。这些电压可能是由于外部信号耦合、公共电流导致的,或者只是由于接地导线中的过度IR压降导致的。适当地布线、布线的尺寸,以及差分信号处理和接地隔离技术,使得我们能够控制此类寄生电压。

我们将要讨论的一个重要主题是适用于模拟/数字混合信号环境的接地技术。事实上,高质量接地这个问题可以——也必然——影响到混合信号PCB设计的整个布局原则。

目前的信号处理系统一般需要混合信号器件,例如模数转换器(ADC)、数模转换器(DAC)和快速数字信号处理器(DSP)。由于需要处理宽动态范围的模拟信号,因此必须使用高性能ADC和DAC。在恶劣的数字环境内,能否保持宽动态范围和低噪声与采用良好的高速电路设计技术密切相关,包括适当的信号布线、去耦和接地。

过去,一般认为“高精度、低速”电路与所谓的“高速”电路有所不同。对于ADC和DAC,采样(或更新)频率一般用作区分速度标准。不过,以下两个示例显示,实际操作中,目前大多数信号处理IC真正实现了“高速”,因此必须作为此类器件来对待,才能保持高性能。DSP、ADC和DAC均是如此。

所有适合信号处理应用的采样ADC(内置采样保持电路的ADC)均采用具有快速上升和下降时间(一般为数纳秒)的高速时钟工作,即使吐量看似较低也必须视为高速器件。例如,中速12位逐次逼近型(SAR)ADC可采用10 MHz内部时钟工作,而采样速率仅为500 kSPS。

Σ - Δ 型ADC具有高过采样比,因此还需要高速时钟。即使是高分辨率的所谓“低频”工业测量ADC(例如AD77xx-系列)吞吐速率达到10 Hz至7.5 kHz,也采用5 MHz或更高时钟频率工作,并且提供高达24位的分辨率。

更复杂的是,混合信号IC具有模拟和数字两种端口,因此如何使用适当的接地技术就显示更加错综复杂。此外,某些混合信号IC具有相对较低的数字电流,而另一些具有高数字电流。很多情况下,这两种类型的IC需要不同的处理,以实现最佳接地。

数字和模拟设计工程师倾向于从不同角度考察混合信号器件,本文旨在说明适用于大多数混合信号器件的一般接地原则,而不必了解内部电路的具体细节。

通过以上内容,显然接地问题没有一本快速手册。遗憾的是,我们不能提供可以保证接地成功的技术列表。我们只能说忽视一些事情,可能会导致一些问题。在某一个频率范围内行之有效的方法,在另一个频率范围内可能行不通。另外还有一些相互冲突的要求。处理接地问题的关键在于理解电流的流动方式。

星型接地

“星型”接地的理论基础是电路中总有一个点是所有电压的参考点,称为“星型接地”点。我们可以通过一个形象的比喻更好地加以理解——多条导线从一个共同接地点呈辐射状扩展,类似一颗星。星型点并不一定在外表上类似一颗星——它可能是接地层上的一个点——但星型接地系统上的一个关键特性是:所有电压都是相对于接地网上的某个特定点测量的,而不是相对于一个不确定的“地”(无论我们在何处放置探头)。

虽然在理论上非常合理,但星型接地原理却很难在实际中实施。举例来说,如果系统采用星型接地设计,而且绘制的所有信号路径都能使信号间的干扰最小并可尽量避免高阻抗信号或接地路径的影响,实施问题便随之而来。在电路图中加入电源时,电源就会增加不良的接地路径,或者流入现有接地路径的电源电流相当大和/或具有高噪声,从而破坏信号传输。为电路的不同部分单独提供电源(因而具有单独的接地回路)通常可以避免这个问题。例如,在混合信号应用中,通常要将模拟电源和数字电源分开,同时将在星型点处相连的模拟地和数字地分开。

单独的模拟地和数字地

事实上,数字电路具有噪声。饱和逻辑(例如TTL和CMOS)在开关过程中会短暂地从电源吸入大电流。但由于逻辑级的抗扰度可达数百毫伏以上,因而通常对电源去耦的要求不高。相反,模拟电路非常容易受噪声影响——包括在电源轨和接地轨上——因此,为了防止数字噪声影响模拟性能,应该把模拟电路和数字电路分开。这种分离涉及到底接地回路和电源轨的分开,对混合信号系统而言可能比较麻烦。

然而,如果高精度混合信号系统要充分发挥性能,则必须具有单独的模拟地和数字地以及单独电源,这一点至关重要。事实上,虽然有些模拟电路采用+5 V单电源供电运行,但并不意味着该电路可以与微处理器、动态RAM、电扇或其他高电流设备共用相同+5 V高噪声电源。模拟部分必须使用此类电源以最高性能运行,而不只是保持运行。这一差别必然要求我们对电源轨和接地接口给予高度注意。

请注意,系统中的模拟地和数字地必须在某个点相连,以便让信号都参考相同的电位。这个星点(也称为模拟/数字公共点)要精心选择,确保数字电流不会流入系统模拟部分的地。在电源处设置公共点通常比较便利。

许多ADC和DAC都有单独的“模拟地”(AGND)和“数字地”(DGND)引脚。在设备数据手册上,通常建议用户在器件封装处将这些引脚连在一起。这点似乎与要求在电源处连接模拟地和数字地的建议相冲突;如果系统具有多个转换器,这点似乎与要求在单点处连接模拟地和数字地的建议相冲突。

其实并不存在冲突。这些引脚的“模拟地”和“数字地”标记是指引脚所连接到的转换器内部部分,而不是引脚必须连接到的系统地。对于ADC,这两个引脚通常应该连在一起,然后连接到系统的模拟地。由于转换器的模拟部分无法耐受数字电流经由焊线流至芯片时产生的压降,因此无法在IC封装内部将二者连接起来。但它们可以在外部连在一起。

图1显示了ADC的接地连接这一概念。这样的引脚接法会在一定程度上降低转换器的数字噪声抗扰度,降幅等于系统数字地和模拟地之间的共模噪声量。但是,由于数字噪声抗扰度经常在数百或数千毫伏水平,因此一般不太可能有问题。

模拟噪声抗扰度只会因转换器本身的外部数字电流流入模拟地而降低。这些电流应该保持很小,通过确保转换器输出没有高负载,可以最大程度地减小电流。实现这一目标的好方法是在ADC输出端使用低输入电流缓冲器,例如CMOS缓冲器-寄存器IC。

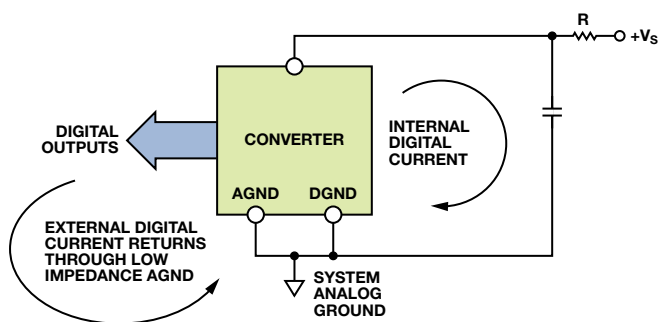


图 1. 数据转换器的模拟地(AGND)和数字地(DGND)引脚应返回到系统模拟地。

如果转换器的逻辑电源利用一个小电阻隔离,并且通过0.1 μF (100 nF)电容去耦到模拟地,则转换器的所有快速边沿数字电流都将通过该电容流回地,而不会出现在外部地电路中。如果保持低阻抗模拟地,而能够充分保证模拟性能,那么外部数字地电流所产生的额外噪声基本上不会构成问题。

接地层

接地层的使用与上文讨论的星型接地系统相关。为了实施接地层,双面PCB(或多层PCB的一层)的一面由连续铜制造,而且用作地。其理论基础是大量金属具有可能最低的电阻。由于使用大型扁平导体,它也可能具有最低的电感。因而,它提供了最佳导电性能,包括最大程度降低导电平面之间的杂散接地差异电压。

请注意,接地层概念还可以延伸,包括电压层。电压层提供类似于接地层的优势—极低阻抗的导体—但只用于一个(或多个)系统电源电压。因此,系统可能具有多个电压层以及接地层。

虽然接地层可以解决很多地阻抗问题,但它们并非灵丹妙药。即使是一片连续的铜箔,也会有残留电阻和电感;在特定情况下,这些就足以妨碍电路正常工作。设计人员应该注意不要在接地层注入很高电流,因为这样可能产生压降,从而干扰敏感电路。

保持低阻抗大面积接地层对目前所有模拟电路都很重要。接地层不仅用作去耦高频电流(源于快速数字逻辑)的低阻抗返回路径,还能将EMI/RFI辐射降至最低。由于接地层的屏蔽作用,电路受外部EMI/RFI的影响也会降低。

接地层还允许使用传输线路技术(微带线或带状线)传输高速数字或模拟信号,此类技术需要可控阻抗。

由于“总线(bus wire)”在大多数逻辑转换等效频率下具有阻抗,将其用作“地”完全不能接受。例如,#22标准导线具有约20 nH/in的电感。由逻辑信号产生的压摆率为10 mA/ns的瞬态电流,流经1英寸该导线时将形成200 mV的无用压降:

$$\Delta v = L \frac{\Delta i}{\Delta t} = 20 \text{ nH} \times \frac{10 \text{ mA}}{\text{ns}} = 200 \text{ mV} \quad (1)$$

对于具有2 V峰值范围的信号,此压降会转化为大约200 mV或10%的误差(大约“3.5位精度”)。即使在全数字电路中,该误差也会大幅降低逻辑噪声裕量。

图2显示数字返回电流调制模拟返回电流的情况(顶图)。接地返回导线电感和电阻由模拟和数字电路共享,这会造成相互影响,最终产生误差。一个可能的解决方案是让数字返回电流路径直接流向GND REF,如底图所示。这显示了“星型”或单点接地系统的基本概念。在包含多个高频返回路径的系统中很难实现真正的单点接地。因为各返回电流导线的物理长度将引入寄生电阻和电感,所以获得低阻抗高频

接地就很困难。实际操作中, 电流回路必须由大面积接地层组成, 以便获取高频电流下的低阻抗。如果无低阻抗接地层, 则几乎不可能避免上述共享阻抗, 特别是在高频下。

所有集成电路接地引脚应直接焊接到低阻抗接地层, 从而将串联电感和电阻降至最低。对于高速器件, 不推荐使用传统IC插槽。即使是“小尺寸”插槽, 额外电感和电容也可能引入无用的共享路径, 从而破坏器件性能。如果插槽必须配合DIP封装使用, 例如在制作原型时, 个别“引脚插槽”或“笼式插座”是可以接受的。以上引脚插槽提供封盖和无封盖两种版本。由于使用弹簧加载金触点, 确保了IC引脚具有良好的电气和机械连接。不过, 反复插拔可能降低其性能。

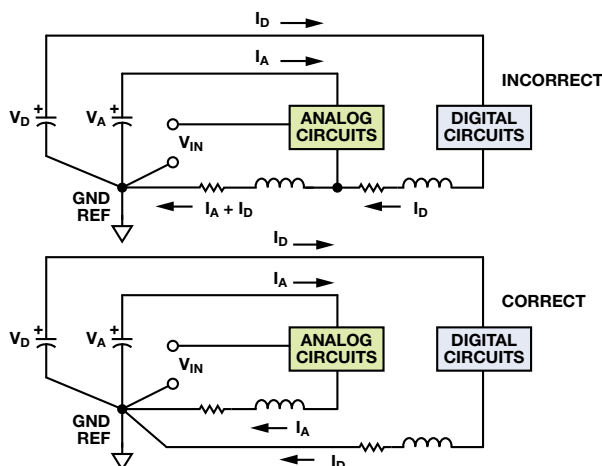


图2. 流入模拟返回路径的数字电流产生误差电压。

应使用低电感、表面贴装陶瓷电容, 将电源引脚直接去耦至接地层。如果必须使用通孔式陶瓷电容, 则它们的引脚长度应该小于1 mm。陶瓷电容应尽量靠近IC电源引脚。噪声过滤还可能需铁氧体磁珠。这样的话, 可以说“地”越多越好吗? 接地层能解决许多地阻抗问题, 但并不能全部解决。即使是一片连续的铜箔, 也会有残留电阻和电感; 在特定情况下, 这些就足以妨碍电路正常工作。图3说明了这个问题, 并给出了解决方法。

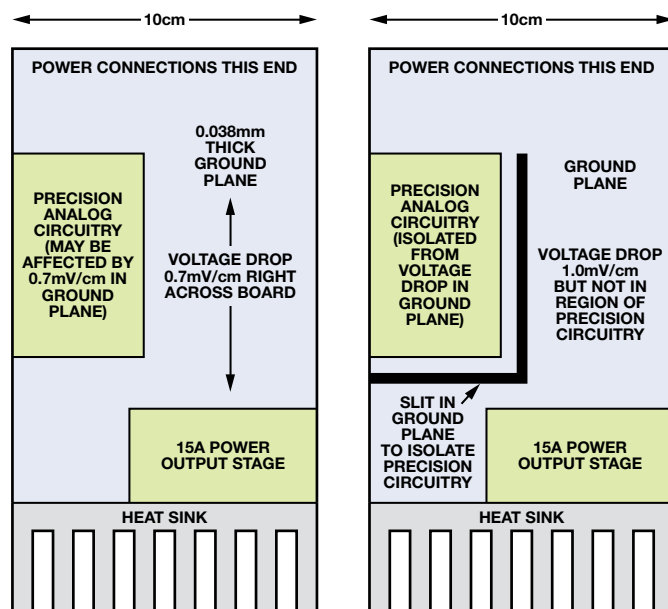


图3. 割裂接地层可以改变电流流向, 从而提高精度。

由于实际机械设计的原因, 电源输入连接器在电路板的一端, 而需要靠近散热器的电源输出部分则在另一端。电路板具有100 mm宽的接地层, 还有电流为15 A的功率放大器。如果接地层厚0.038 mm, 15 A的电流流过时会产生68 $\mu\text{V}/\text{mm}$ 的压降。对于任何共用该PCB且以地为参考的精密模拟电路, 这种压降都会引起严重问题。可以割裂接地层, 让大电流不流入精密电路区域, 而迫使它环绕割裂位置流动。这样可以防止接地问题(在这种情况下确实存在), 不过该电流流过的接地层部分中电压梯度会提高。

在多个接地层系统中, 请务必避免覆盖接地层, 特别是模拟层和数字层。该问题将导致从一个层(可能是数字地)到另一个层的容性耦合。要记住, 电容是由两个导体(两个接地层)组成的, 中间用绝缘体(PC板材料)隔离

具有低数字电流的混合信号IC的接地和去耦

敏感的模拟元件, 例如放大器和基准电压源, 必须参考和去耦至模拟接地层。具有低数字电流的ADC和DAC(和其他混合信号IC)一般应视为模拟元件, 同样接地并去耦至模拟接地层。乍看之下, 这一要求似乎有些矛盾, 因为转换器具有模拟和数字接口, 且通常有指定为模拟接地(AGND)和数字接地(DGND)的引脚。图4有助于解释这一两难问题。

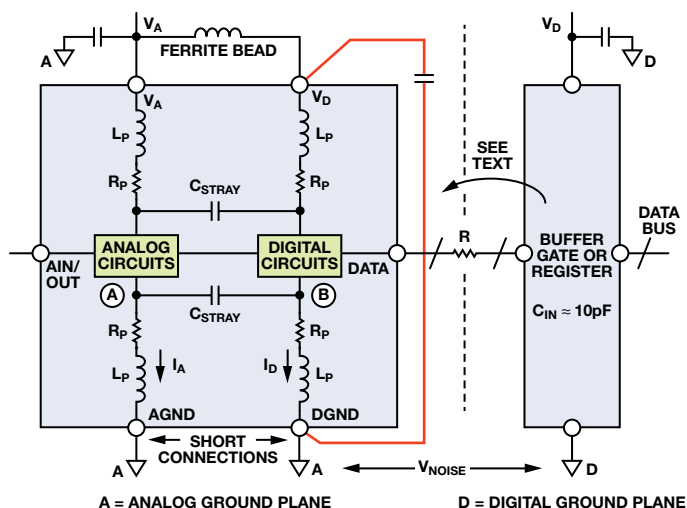


图4. 具有低内部数字电流的混合信号IC的正确接地。

同时具有模拟和数字电路的IC(例如ADC或DAC)内部, 接地通常保持独立, 以免将数字信号耦合至模拟电路内。图4显示了一个简单的转换器模型。将芯片焊盘连接到封装引脚难免产生线焊电感和电阻, IC设计人员对此是无能为力的, 心中清楚即可。快速变化的数字电流在B点产生电压, 且必然会通过杂散电容 C_{STRAY} 耦合至模拟电路的A点。此外, IC封装的每对相邻引脚间约有0.2 pF的杂散电容, 同样无法避免! IC设计人员的任务是排除此影响让芯片正常工作。不过, 为了防止进一步耦合, AGND和DGND应通过最短的引线在外部连在一起, 并接到模拟接地层。DGND连接内的任何额外阻抗将在B点产生更多数字噪声; 继而使更多数字噪声通过杂散电容耦合至模拟电路。请注意, 将DGND连接到数字接地层会在AGND和DGND引脚两端施加 V_{NOISE} , 带来严重问题!

“DGND”名称表示此引脚连接到IC的数字地, 但并不意味着此引脚必须连接到系统的数字地。可以更准确地将其称为IC的内部“数字回路”。

这种安排确实可能给模拟接地层带来少量数字噪声, 但这些电流非常小, 只要确保转换器输出不会驱动较大扇出(通常不会如此设计)就能降至最低。将转换器数字端口上的扇出降至最低(也意味着电流更低), 还能让转换器逻辑转换波形少受振铃影响, 尽可能减少数字开关电流, 从而减少至转换器模拟端口的耦合。通过插入小型有损铁氧体磁珠, 如图4所示, 逻辑电源引脚 V_D 可进一步与模拟电源隔离。转换器的内部瞬态数字电流将在小环路内流动, 从 V_D 经去耦电容到达DGND(此路径用图中红线表示)。因此瞬态数字电流不会出现在外部模拟接地层上, 而是局限于环路内。 V_D 引脚去耦电容应尽可能靠近转换器安装, 以便将寄生电感降至最低。去耦电容应为低电感陶瓷型, 通常介于0.01 μF (10 nF)和0.1 μF (100 nF)之间。

再强调一次, 没有任何一种接地方案适用于所有应用。但是, 通过了解各个选项和提前进行规则, 可以最大程度地减少问题。

小心处理ADC数字输出

将数据缓冲器放置在转换器旁不失为好办法, 可将数字输出与数据总线噪声隔离开(如图4所示)。数据缓冲器也有助于将转换器数字输出上的负载降至最低, 同时提供数字输出与数据总线间的法拉第屏蔽(如图5所示)。虽然很多转换器具有三态输出/输入, 但这些寄存器仍然在芯片上; 它们使数据引脚信号能够耦合到敏感区域, 因而隔离缓冲区依然是一种良好的设计方式。某些情况下, 甚至需要在模拟接地层上紧靠转换器输出提供额外的数据缓冲器, 以提供更好的隔离。

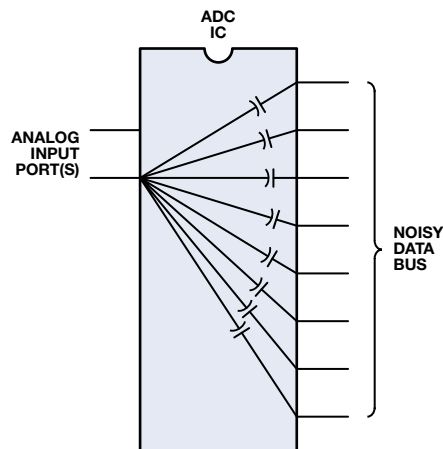


图5. 在输出端使用缓冲器/锁存器的高速ADC具有对数字数据总线噪声的增强抗扰度。

ADC输出与缓冲寄存器输入间的串联电阻(图4中标示为“R”)有助于将数字瞬态电流降至最低, 这些电流可能影响转换器性能。电阻可将数字输出驱动器与缓冲寄存器输入的电容器隔离开。此外, 由串联电阻和缓冲寄存器输入电容构成的RC网络用作低通滤波器, 以减缓快速边沿。

典型CMOS栅极与PCB走线和通孔结合在一起, 将产生约10 pF的负载。如果无隔离电阻, 1 V/ns的逻辑输出压摆率将产生10 mA的动态电流:

$$\Delta i = C \frac{\Delta v}{\Delta t} = 10 \text{ pF} \times \frac{1 \text{ V}}{\text{ns}} = 10 \text{ mA} \quad (2)$$

驱动10 pF的寄存器输入电容时, 500 Ω 串联电阻可将瞬态输出电流降至最低, 并产生约11 ns的上升和下降时间:

$$t_r = 2.2 \times t = 2.2 \times R \times C = 2.2 \times 500 \Omega \times 10 \text{ pF} = 11 \text{ ns} \quad (3)$$

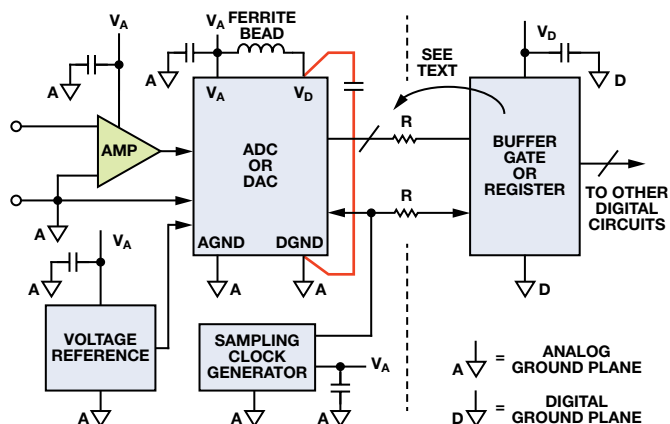


图6. 接地和去耦点。

由于TTL寄存器具有较高输入电容，可明显增加动态开关电流，因此应避免使用。

缓冲寄存器和其他数字电路应接地并去耦至PC板的数字接地层。请注意，模拟与数字接地层间的任何噪声均可降低转换器数字接口上的噪声裕量。由于数字噪声抗扰度在数百或数千毫伏水平，因此一般不太可能有问题。模拟接地层噪声通常不高，但如果数字接地层上的噪声（相对于模拟接地层）超过数百毫伏，则应采取措施减小数字接地层阻抗，以将数字噪声裕量保持在可接受的水平。任何情况下，两个接地层之间的电压不得超过300 mV，否则IC可能受损。

最好提供针对模拟电路和数字电路的独立电源。模拟电源应当用于为转换器供电。如果转换器具有指定的数字电源引脚（V_D），应采用独立模拟电源供电，或者如图6所示进行滤波。所有转换器电源引脚应去耦至模拟接地层，所有逻辑电路电源引脚应去耦至数字接地层，如图6所示。如果数字电源相对安静，则可以使用它为模拟电路供电，但要特别小心。

某些情况下，不可能将V_D连接到模拟电源。一些高速IC可能采用+5 V电源为其模拟电路供电，而采用+3.3 V或更小电源为数字接口供电，以便与外部逻辑接口。这种情况下，IC的+3.3 V引脚应直接去耦至模拟接地层。另外建议将铁氧体磁珠与电源走线串联，以便将引脚连接到+3.3 V数字逻辑电源。

采样时钟产生电路应与模拟电路同样对待，也接地并深度去耦至模拟接地层。采样时钟上的相位噪声会降低系统信噪比（SNR），我们将稍后对此进行讨论。

采样时钟考量

在高性能采样数据系统中，应使用低相位噪声晶体振荡器产生ADC(或DAC)采样时钟，因为采样时钟抖动会调制模拟输入/输出信号，并提高噪声和失真底。采样时钟发生器应与高噪声数字电路隔离开，同时接地并去耦至模拟接地层，与处理运算放大器和ADC一样。

采样时钟抖动对ADC信噪比（SNR）的影响可用以下公式4近似计算：

$$\text{SNR} = 20 \log_{10} \left[\frac{1}{2\pi f t_j} \right] \quad (4)$$

其中， f 为模拟输入频率，SNR为完美无限分辨率ADC的SNR，此时唯一的噪声来源自rms采样时钟抖动 t_j 。通过简单示例可知，如果 $t_j = 50 \text{ ps (rms)}$ ， $f = 100 \text{ kHz}$ ，则SNR = 90 dB，相当于约15位的动态范围。

应注意，以上示例中的 t_j 实际上是外部时钟抖动和内部ADC时钟抖动(称为孔径抖动)的方和根(rss)值。不过，在大多数高性能ADC中，内部孔径抖动与采样时钟上的抖动相比可以忽略。

由于信噪比(SNR)降低主要是由于外部时钟抖动导致的，因而必须采取措施，使采样时钟尽量无噪声，仅具有可能最低的相位抖动。这就要求必须使用晶体振荡器。有多家制造商提供小型晶体振荡器，可产生低抖动(小于5 ps rms)的CMOS兼容输

理想情况下，采样时钟晶体振荡器应参考分离接地系统中的模拟接地层。但是，系统限制可能导致这一点无法实现。许多情况下，采样时钟必须从数字接地层上产生的更高频率、多用途系统时钟获得，接着必须从数字接地层上的原点传递至模拟接地层上的ADC。两层之间的接地噪声直接添加到时钟信号，并产生过度抖动。抖动可造成信噪比降低，还会产生干扰谐波。

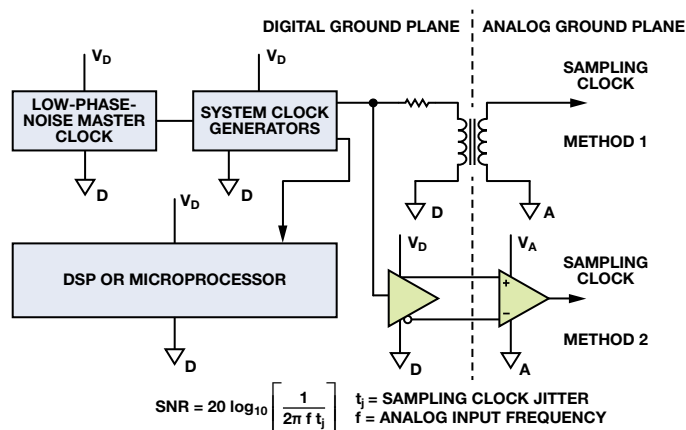


图7. 从数模接地层进行采样时钟分配。

通过使用小型射频变压器(如图7所示)或高速差分驱动器和接收机，将采样时钟信号作为差分信号传输，可在一定程度上解决这个问题。如果使用后者，应该选择ECL来最大程度地减小相位抖动。在单个+5 V电源系统中，ECL逻辑可在地面和+5 V（PECL）之间连接，输出端交流耦合到ADC采样时钟输入。不管是哪种情况，原始主系统时钟必须从低相位噪声晶体振荡器产生。

混合信号接地的困惑根源

大多数ADC、DAC和其他混合信号器件数据手册是针对单个PCB讨论接地，通常是制造商自己的评估板。将这些原理应用于多卡或多ADC/DAC系统时，就会让人感觉困惑茫然。通常建议将PCB接地层分为模拟层和数字层，并将转换器的AGND和DGND引脚连接在一起，并且在同一点连接模拟接地层和数字接地层，如图8所示。这样就基本在混合信号器件上产生了系统“星型”接地。所有高噪声数字电流通过数字电源流入数字接地层，再返回数字电源；与电路板敏感的模拟部分隔离开。系统星型接地结构出现在混合信号器件中模拟和数字接地层连接在一起的位置。

该方法一般用于具有单个PCB和单个ADC/DAC的简单系统，不适合多卡混合信号系统。在不同PCB(甚至在相同PCB上)上具有数个ADC或DAC的系统中，模拟和数字接地层在多个点连接，使得建立接地环路成为可能，而单点“星型”接地系统则不可能。鉴于以上原因，此接地方法不适用于多卡系统，上述方法应当用于具有低数字电流的混合信号IC。

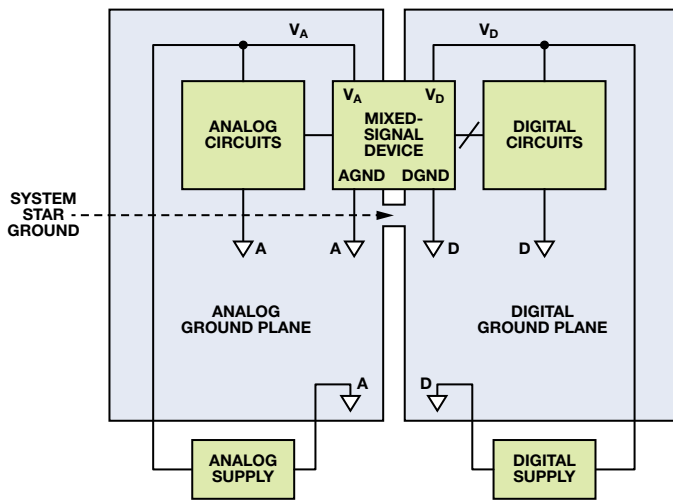


图8. 混合信号IC接地：单个PCB(典型评估/测试板)。

针对高频工作的接地

一般提倡电源和信号电流最好通过“接地层”返回，而且该层还可为转换器、基准电压源和其它子电路提供参考节点。但是，即便广泛使用接地层也不能保证交流电路具有高质量接地参考。

图9所示的简单电路采用两层印刷电路板制造，顶层上有一个交直流电流源，其一端连到过孔1，另一端通过一条U形铜走线连到过孔2。两个过孔均穿过电路板并连到接地层。理想情况下，顶端连接器以及过孔1和过孔2之间的接地回路中的阻抗为零，电流源上的电压为零。

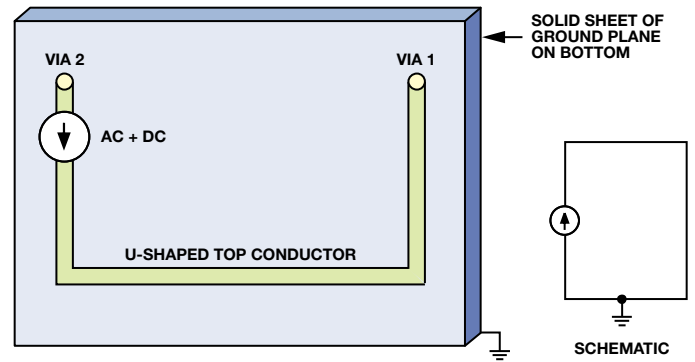


图9. 电流源的原理图和布局，PCB上布设U形走线，通过接地层返回。

这个简单原理图很难显示出内在的微妙之处，但了解电流如何在接地层中从过孔1流到过孔2，将有助于我们看清实际问题所在，并找到消除高频布局接地噪声的方法。

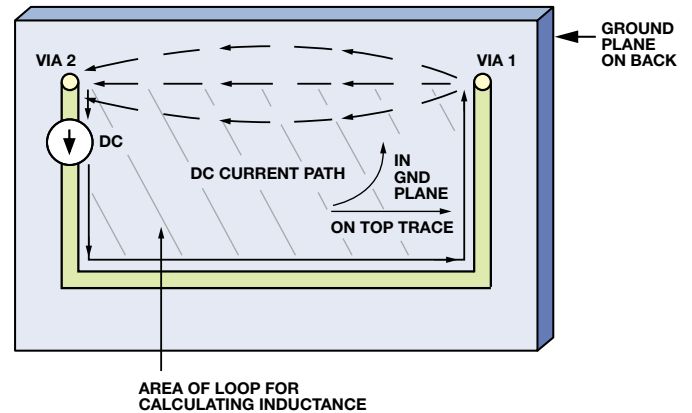


图10. 图9所示PCB的直流电流的流动。

图10所示的直流电流的流动方式，选取了接地层中从过孔1至过孔2的电阻最小的路径。虽然会发生一些电流扩散，但基本上不会有电流实质性偏离这条路径。相反，交流电流则选取阻抗最小的路径，而这要取决于电感。

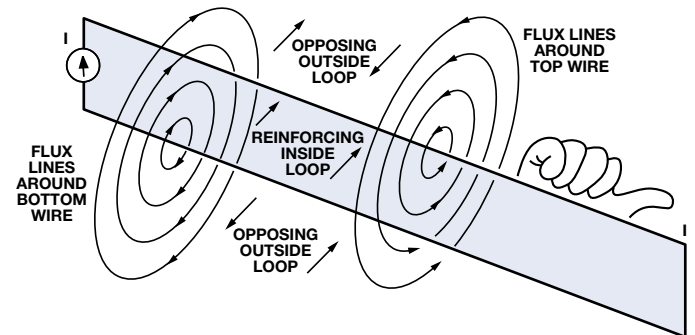


图11. 磁力线和感性环路(右手法则)。

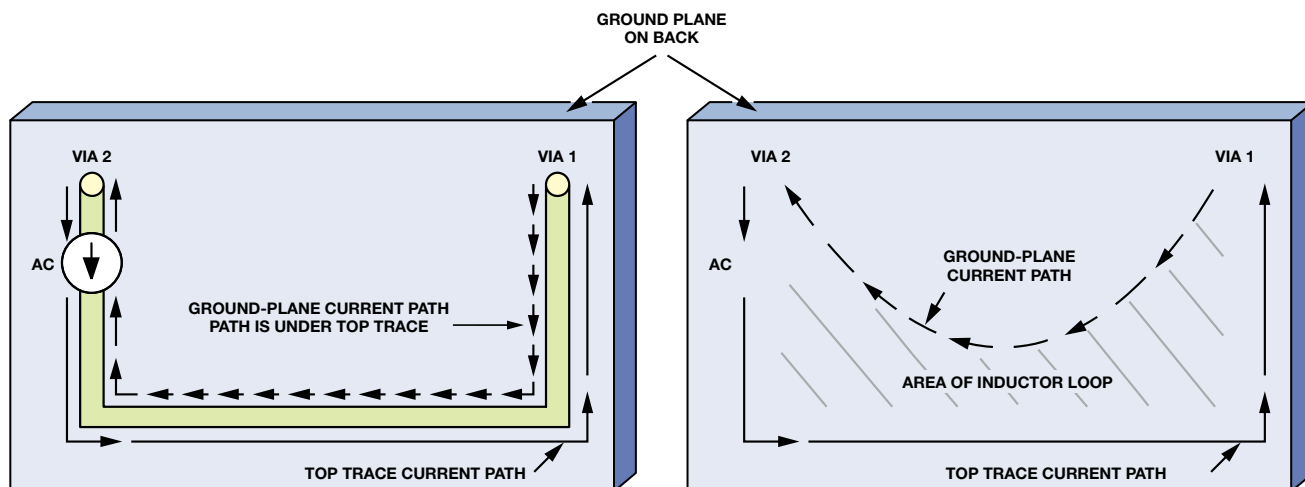


图12. 接地层中不含电阻(左图)和含电阻(右图)的交流电流路径。

电感与电流环路的面积成比例，二者之间的关系可以用图11所示的右手法则和磁场来说明。环路之内，沿着环路所有部分流动的电流所产生的磁场相互增强。环路之外，不同部分所产生的磁场相互削弱。因此，磁场原则上被限制在环路以内。环路越大则电感越大，这意味着：对于给定的电流水平，它储存的磁能(Li^2)更多，阻抗更高($X_L = j\omega L$)，因而将在给定频率产生更大电压。

电流将在接地层中选取哪一条路径呢？自然是阻抗最低的路径。考虑U形表面引线和接地层所形成的环路，并忽略电阻，则高频交流电流将沿着阻抗最低，即所围面积最小的路径流动。

在图中所示的例子中，面积最小的环路显然是由U形顶部走线与其正下方的接地层部分所形成的环路。图10显示了直流电流路径，图12则显示了大多数交流电流在接地层中选取的路径，它所围成的面积最小，位于U形顶部走线正下方。实际应用中，接地层电阻会导致低中频电流流向直接返回路径与顶部导线正下方之间的某处。不过，即使频率低至1 MHz或2 MHz，返回路径也是接近顶部走线的下方。

小心接地层割裂

如果导线下方的接地层上有割裂，接地层返回电流必须环绕裂缝流动。这会导致电路电感增加，而且电路也更容易受到外部场的影响。图13显示了这一情况，其中的导线A和导线B必须相互穿过。

当割裂是为了使两根垂直导线交叉时，如果通过飞线将第二根信号线跨接在第一根信号线和接地层上方，则效果更佳。此时，接地层用作两个信号线之间的天然屏蔽体，而由于集肤效应，两路地返回电流会在接地层的上下表面各自流动，互不干扰。

多层板能够同时支持信号线交叉和连续接地层，而无需考虑线路问题。虽然多层板价格较高，而且不如简单的双面电路板调试方便，但是屏蔽效果更好，信号路由更佳。相关原理仍然保持不变，但布局布线选项更多。

对于高性能混合信号电路而言，使用至少具有一个连续接地层的双面或多层PCB无疑是最成功的设计方法之一。通常，此类接地层的阻抗足够低，允许系统的模拟和数字部分共用一个接地层。但是，这一点能否实现，要取决于系统中的分辨率和带宽要求以及数字噪声量。

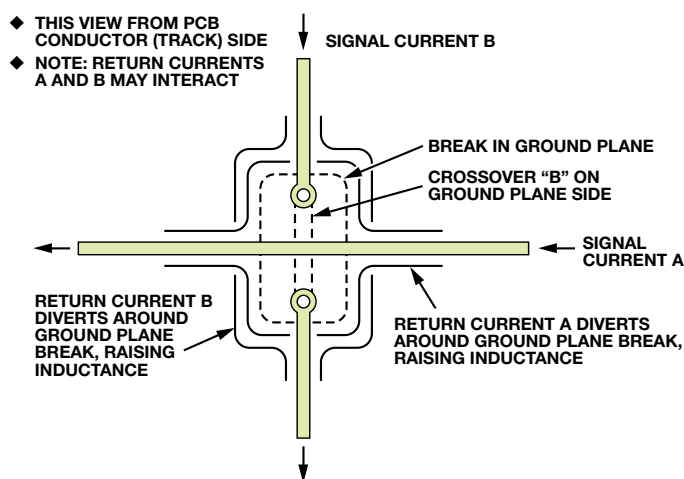


图13. 接地层割裂导致电路电感增加，而且电路也更容易受到外部场的影响。

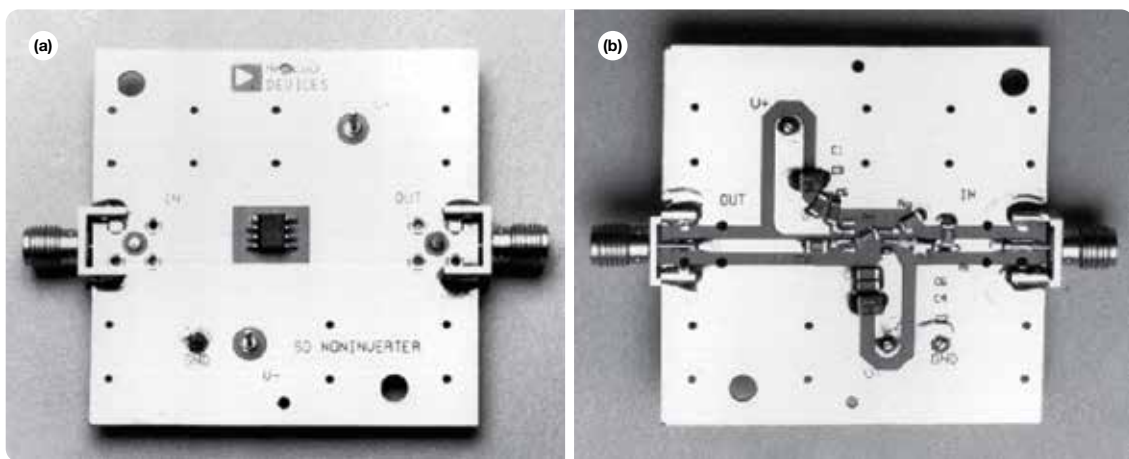


图14. AD8001AR评估板—俯视图(a)和仰视图(b)。

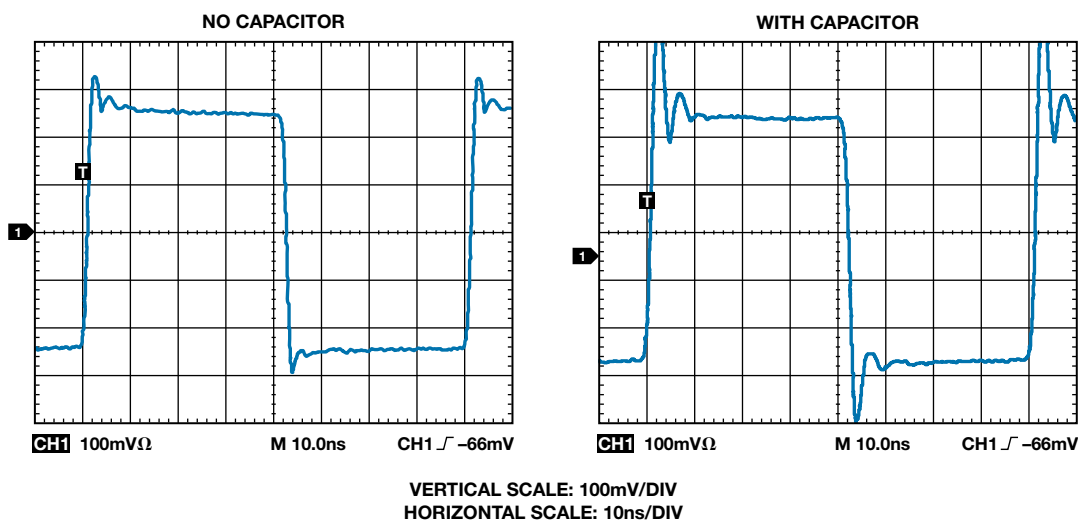


图15. 10 pF反相输入杂散电容对放大器(AD8001)脉冲响应的影响。

其他例子也可以说明这一点。高频电流反馈型放大器对其反相输入周围的电容非常敏感。接地层旁的输入走线可能具有能够导致问题的那一类电容。要记住，电容是由两个导体(走线和接地层)组成的，中间用绝缘体(板和可能的阻焊膜)隔离。在这一方面，接地层应与输入引脚分隔开，如图14所示，它是AD8001高速电流反馈型放大器的评估板。小电容对电流反馈型放大器的影响如图15所示。请注意输出上的响铃振荡。

接地总结

没有任何一种接地方法能始终保证最佳性能。本文根据所考虑的特定混合信号器件特性提出了几种可能的选项。在实施初始PC板布局时，提供尽可能多的选项会很有帮助。

PC板必须至少有一层专用于接地层！初始电路板布局应提供非重叠的模拟和数字接地层，如果需要，应在数个位置提供焊盘和过孔，以便安装背对背肖特基二极管或铁氧体磁珠。此外，需要时可以使用跳线将模拟和数字接地层连接在一起。

一般而言，混合信号器件的AGND引脚应始终连接到模拟接地层。具有内部锁相环(PLL)的DSP是一个例外，例如ADSP-21160 SHARC®处理器。PLL的接地引脚是标记的AGND，但直接连接到DSP的数字接地层。

鸣谢

本文提供的材料由多名投稿人编辑，包括James Bryant、Mike Byrne、Walt Jung、Walt Kester、Ray Stata以及ADI公司的工程设计人员。

请参考第27页的相关文献

改进低值分流电阻的焊盘布局, 优化高电流检测精度

作者: Marcus O' Sullivan

简介

电流检测电阻有多种形状和尺寸可供选择, 用于测量诸多汽车、功率控制和工业系统中的电流。使用极低值电阻(几mΩ或以下)时, 焊料的电阻将在检测元件电阻中占据很大比例, 结果大幅增加测量误差。高精度应用通常使用4引脚电阻和开尔文检测技术以减少这种误差, 但是这些专用电阻却可能十分昂贵。另外, 在测量大电流时, 电阻焊盘的尺寸和设计在确定检测精度方面起着关键作用。本文将描述一种替代方案, 该方案采用一种标准的低成本双焊盘检测电阻(4焊盘布局)以实现高精度开尔文检测。图1所示为用于确定五种不同布局所致误差的测试板。

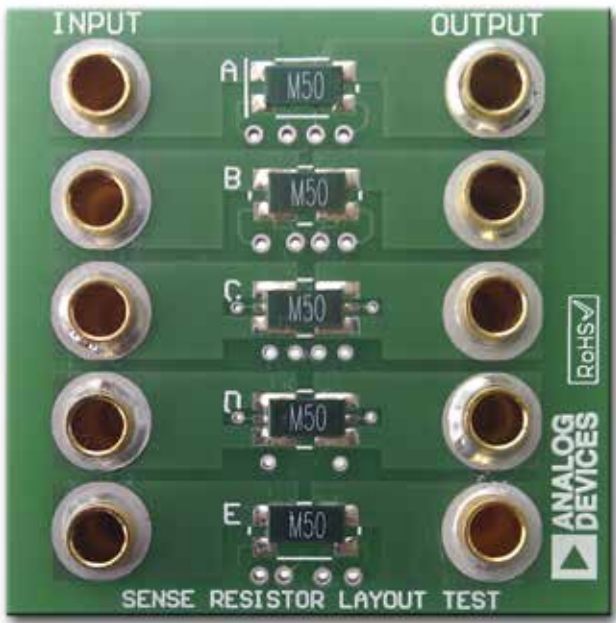


图1. 检测电阻布局测试PCB板。

电流检测电阻

采用2512封装的常用电流检测电阻的电阻值最低可达0.5 mΩ, 其最大功耗可能达3 W。为了展现最差条件下的误差, 这些试验采用一个0.5 mΩ、3 W电阻, 其容差为1%(型号: [ULRG3-2512-0M50-FLFSLT](#); 制造商: [Welwyn/TTElectronic](#))。其尺寸和标准4线封装如图2所示。

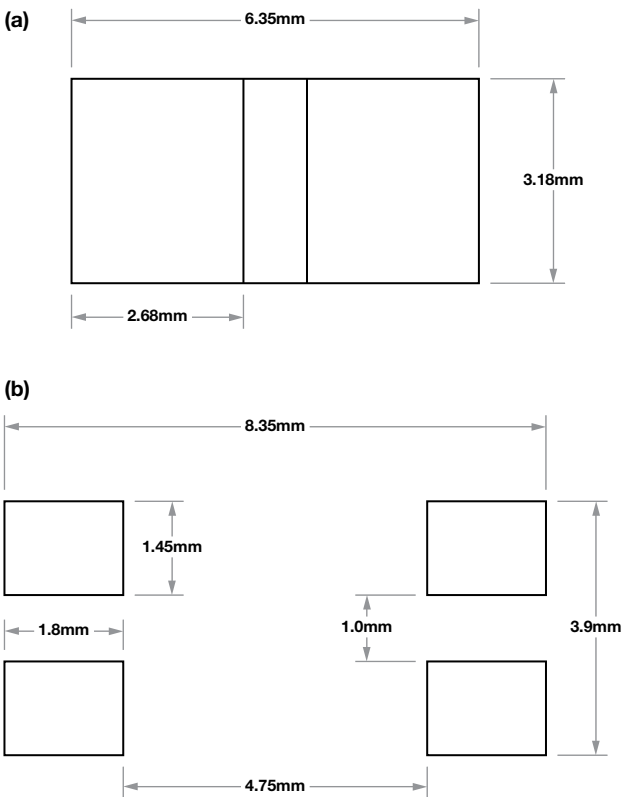


图2. (a) ULRG3-2512-0M50-FLFSLT电阻的外形尺寸; (b) 标准4焊盘封装。

传统封装

对于开尔文检测, 必须将标准双线封装焊盘进行拆分, 以便为系统电流和检测电流提供独立的路径。图3显示了此类布局的一个例子。系统电流用红色箭头表示的路径。如果使用一种简单的双焊盘布局, 则总电阻为:

$$R_{TOTAL} = R_{SENSE} + (2 \times R_{SOLDER})$$

为了避免增加电阻, 需要把电压检测走线正确的布局到检测电阻焊盘处。系统电流将在上部焊点导致显著的压降, 但检测电流则会在下部焊点导致可以忽略不计的压降。可见, 这种焊盘分离方案可以消除测量中的焊点电阻, 从而提高系统的总体精度。

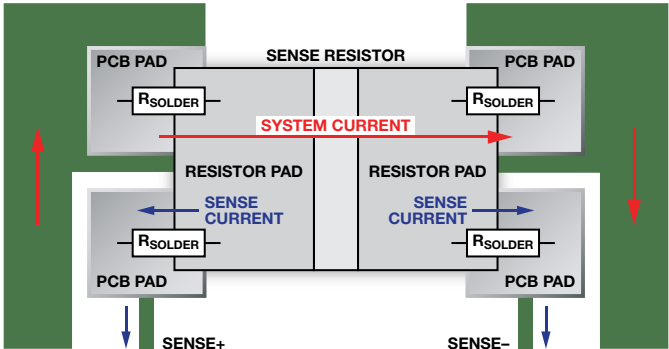


图3. 开尔文检测。

优化开尔文封装

图3所示布局是对标准双焊盘方案的一种显著的改进,但是,在使用极低值电阻(0.5 mΩ或以下)时,焊盘上检测点的物理位置以及流经电阻的电流对称性的影响将变得更加显著。例如, ULRG3-2512-0M50-FLFSL是一款固态金属合金电阻,因此,电阻沿着焊盘每延伸一毫米,结果都会影响有效电阻。使用校准电流,通过比较五种定制封装下的压降,可以确定最佳检测布局。

测试PCB板

图4展示在测试PCB板上构建的五种布局模式,分别标记为A到E。我们尽可能把走线布局到沿着检测焊盘延伸的不同位置的测试点,表示为图中的彩点。各个电阻封装为:

- A. 基于2512建议封装的标准4线电阻(见图2(b))。检测点对(X和Y)位于焊盘外缘和内缘(x轴)。
- B. 类似于A,但焊盘向内延伸较长,以便更好地覆盖焊盘区(见图2(a))。检测点位于焊盘中心和末端。
- C. 利用焊盘两侧以提供更对称的系统电流通路。同时把检测点移动到更中心的位置。检测点位于焊盘中心和末端。
- D. 与C类似,只是系统电流焊盘在最靠里的点接合。只使用了外部检测点。
- E. A和B的混合体。系统电流流过较宽的焊盘,检测电流流过较小的焊盘。检测点位于焊盘的外缘和内缘。

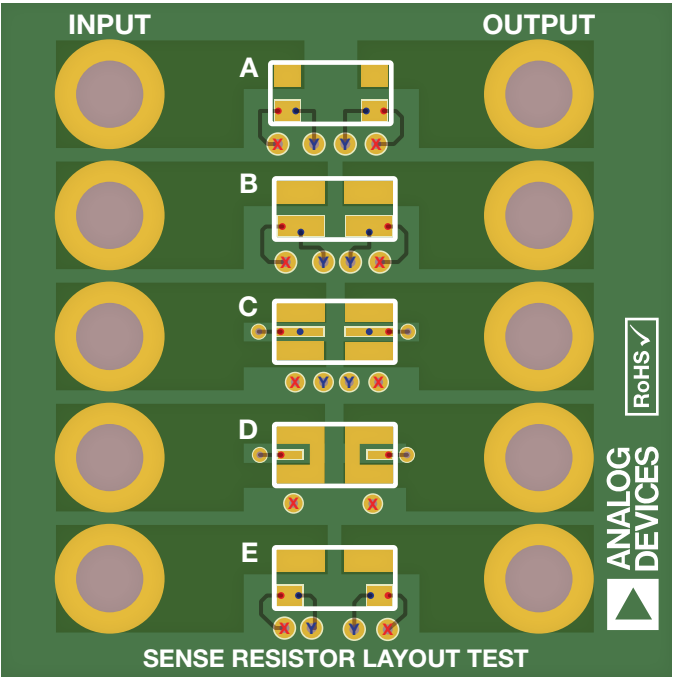


图4. 测试PCB板的布局。

用在模板上涂抹焊料,并在回流炉中使用回流焊接。使用的是 ULRG3-2512-0M50-FLFSLT电阻。

测试步骤

测试设计如图5所示。使20 A的校准电流通过各个电阻,同时使电阻保持在25°C。在加载电流后1秒内,测量产生的差分电压,以

防止电阻温度升高1°C以上。同时监控各个电阻的温度,以确保测试结果均在25°C下测得。电流为20 A时,通过0.5 mΩ电阻的理想压降为10 mV。

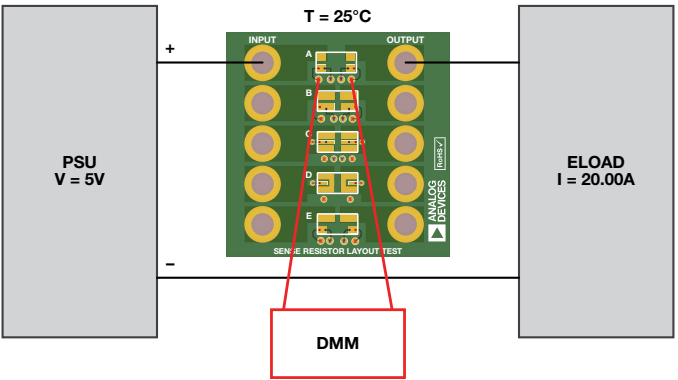


图5. 测试设置。

测试结果

表1列出了采用图4所示检测焊盘位置测得的数据。

表1. 测得电压和误差

封装	检测焊盘	测得值(mV)	误差(%)
A	Y	9.55	4.5
	X	9.68	3.2
B	Y	9.50	5
	X	9.55	4.5
C	Y	9.80	2
	X	9.90	1
D	X	10.06	0.6
E	Y	9.59	4.1
	X	9.60	4
	上焊盘*	12.28	22.8

*无开尔文检测。对通过高电流主焊盘的电压进行测量,以展示与焊料电阻相关的误差。

观察结果

1. 由于结果的可比较性以及各电阻偏差都在容限范围之内,所以得出封装C和D的误差最少,。封装C为首选封装,因为它不大可能导致与元件放置容限相关的问题。
2. 在每一种情况下,电阻外端的检测点提供的结果最准确。这表明,这些电阻是制造商根据电阻的总长度设计的。
3. 请注意,在未使用开尔文检测时,焊料电阻相关误差是22%。这相当于约0.144 mΩ的焊料电阻。
4. 封装E展示了不对称焊盘布局的效应。回流期间,元件通过大量焊料才能焊盘。应避免这种封装。

结论

根据前面所示结果, 最佳封装是C, 其预期测量误差小于1%。该封装的建议尺寸如图6所示。

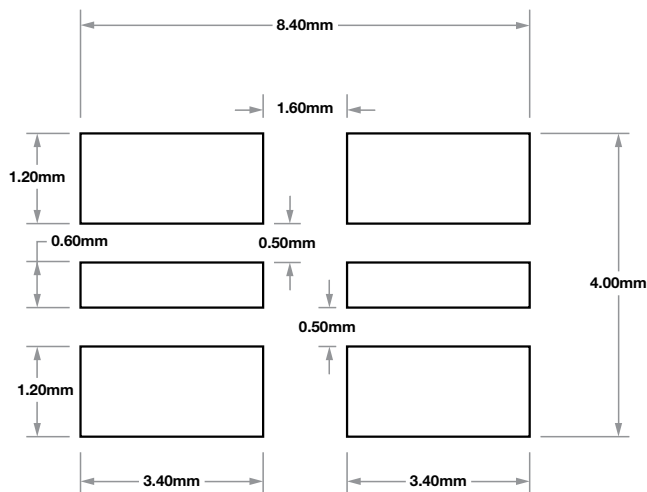


图6. 最佳封装尺寸。

检测走线的布局也会影响测量精度。为了实现最高精度, 应在电阻边缘测量检测电压。图7所示建议布局采用通孔, 把焊盘外边缘布局到另一层, 从而避免切割主电源层。

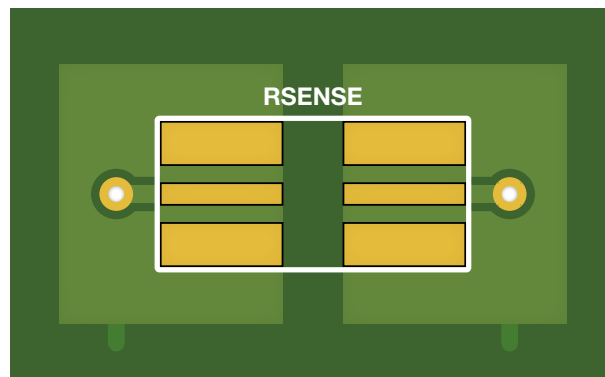


图7. 建议PCB走线路由。

本文中的数据可能并不适用于所有电阻, 而且结果可能因情况而异, 具体取决于电阻的材质和尺寸。应该咨询电阻制造商。用户有责任确保封装的布局尺寸和结构均符合各项SMT制造要求。对于因使用本封装而可能导致的任何问题, ADI概不负责。

作者简介

Marcus O' Sullivan [marcus.osullivan@analog.com]

于1999年加盟ADI, 目前是电源管理组的应用工程师。他毕业于利默里克大学, 获电子工程学士学位。



接第24页

参考文献

Barrow, Jeff. "Avoiding Ground Problems in High Speed Circuits." *RF Design*, July 1989.

Barrow, Jeff. "Reducing Ground Bounce in DC-to-DC Converters—Some Grounding Essentials." *Analog Dialogue*. Vol. 41, No. 2, pp. 3-7, 2007.

Bleaney, B & B.I. *Electricity and Magnetism*. Oxford at the Clarendon Press, 1957: pp. 23, 24, and 52.

Brokaw, Paul. AN-202 Application Note. *An IC Amplifier User's Guide to Decoupling, Grounding and Making Things Go Right for a Change*. Analog Devices, 2000.

Brokaw, Paul and Jeff Barrow. AN-345 Application Note. *Grounding for Low- and High-Frequency Circuits*. Analog Devices.

The Data Conversion Handbook. Edited by Walt Kester. Newnes, 2005. ISBN 0-7506-7841-0.

Johnson, Howard W. and Martin Graham. *High-Speed Digital Design*. PTR Prentice Hall, 1993. ISBN: 0133957241.

Kester, Walt. "A Grounding Philosophy for Mixed-Signal Systems." *Electronic Design Analog Applications Issue*, June 23, 1997: pp. 29.

Kester, Walt and James Bryant. "Grounding in High Speed Systems." *High Speed Design Techniques*. Analog Devices, 1996: Chapter 7, pp. 7-27.

Linear Circuit Design Handbook. Edited by Hank Zumbahlen. Newnes, February 2008. ISBN 978-0-7506-8703-4.

Montrose, Mark. *EMC and the Printed Circuit Board*. IEEE Press,

1999 (IEEE Order Number PC5756).

Morrison, Ralph. *Grounding and Shielding Techniques*. 4th Edition. John Wiley & Sons, Inc., 1998. ISBN: 0471245186.

Morrison, Ralph. *Solving Interference Problems in Electronics*. John Wiley & Sons, Inc., 1995.

Motchenbacher, C. D. and J. A. Connelly. *Low Noise Electronic System Design*. John Wiley & Sons, Inc., 1993.

Op Amp Applications Handbook. Edited by Walt Jung. Newnes, 2005. ISBN 0-7506-7844-5.

Ott, Henry W. *Noise Reduction Techniques in Electronic Systems*. 2nd Edition. John Wiley & Sons, Inc., 1988. ISBN: 0-471-85068-3.

Rempfer, William C. "Get All the Fast ADC Bits You Pay For." *Electronic Design*. Special Analog Issue, June 24, 1996: pp. 44.

Rich, Alan. "Shielding and Guarding." *Analog Dialogue*. Vol. 17, No. 1, pp. 8, 1983.

Sauerwald, Mark. "Keeping Analog Signals Pure in a Hostile Digital World." *Electronic Design*. Special Analog Issue, June 24, 1996: pp. 57.

作者简介

Louis "Hank" Zumbahlen [hank.zumbahlen@analog.com]

1989年进入ADI公司, 最初担任驻加州的现场应用工程师。在过去数年中, 他还作为高级应用工程师, 参与了培训和研讨会发展工作。此前, 他在Sigmetrics (飞利浦) 担任类似职位, 还曾在多家公司担任设计工程师, 主要涉足测试和测量领域。Hank拥有伊利诺伊大学的电子工程学士学位(BSEE)。他是《线性电路设计手册》(Newnes-Elsevier 2008)的作者。



Analog Dialogue

本期介绍

- 2 编者寄语，新产品简介
- 3 借助隔离技术将太阳能光伏发电系统整合于智能电网
- 6 设计适合恶劣环境下工业应用的鲁棒隔离式RS-232数据接口
- 11 ADuC7026提供可编程电压，用于评估多电源系统
- 15 利用快速、高精度SAR型模数转换器延长电池寿命
- 18 检测线束中的开路和短路的诊断技术
- 19 分析稳定系统中的惯性MEMS的频率响应



本期介绍

借助隔离技术将太阳能光伏发电系统整合于智能电网

太阳能光伏逆变器转换来自太阳能电池板的电能并以高达98%的效率将其部署到公用电网中。隔离栅必须能保护测量电路免受功率处理电路和开关瞬变的影响。本文讨论*iCoupler*®隔离技术如何降低太阳能PV逆变器的成本、增加智能电网整合度并提高其安全性。详情见第3页。

设计适合恶劣环境下工业应用的鲁棒隔离式RS-232数据接口

工业和仪器仪表(I&I)应用的一个关键要求是具有可靠的数据接口,用于通过诊断端口检查相连系统。RS-232总线标准是最古老且使用最广泛的物理层总线设计标准之一。它最初于1962年推出,这种单端数据传输标准目前仍然广泛用于短线通信中。详情见第6页。

ADuC7026提供可编程电压,用于评估多电源系统

高压开关、双极性ADC以及其它具有多个电源的器件通常要求以特定序列施加或移除电源电压。本文提出一种简单的方法,用于确定系统在受电源瞬变、中断或序列变化影响下的行为。通过所提供的评估板,投入最少的开发即可完成原型。详情见第11页。

利用快速、高精度SAR型模数转换器延长电池寿命

低功耗已成为当今设备的关键要求:便携式设备要求具有更小的尺寸和重量、更长的操作时间、更低的价格和更多的功能——并且线路供电式系统无需散热器或风扇也能工作,因而尺寸更小、成本更低,而且更加可靠,同时也“更加绿色环保”。每次转换后降低电源电压并关闭SAR ADC的快速时钟可减少功耗。详情见第15页。

检测线束中的开路和短路的诊断技术

作为现代汽车的一个关键部件,电线束包括数以千计的装配元件,它们将各个电子系统连接在一起,使得它们能够协同工作。任何线束出现的小故障,都可能对整个系统产生影响。本文提出了一种电路构想,可以提供可靠而经济高效的技术,在汽车应用的视频和音频传输线路上实施诊断。详情见第18页。

分析稳定系统中的惯性MEMS的频率响应

无人飞行器安装的监控设备、海上微波接收机、车辆安装的红外成像系统传感器都需要具有稳定的平台,以达到最佳性能,但它们通常在可能遇到振动及其他不良类型运动的应用中使用。平台稳定系统采用闭环控制系统,以主动消除此类运动,从而保证达到这些仪器的重要性能目标。详情见第19页。

Dan Sheingold [dan.sheingold@analog.com]

Scott Wayne [scott.wayne@analog.com]

产品目录: 第46卷 第3期

所有ADI产品数据手册都可在www.analog.com/zh网站查到,只需在搜索框中输入产品型号即可。

7月

16位流水线式125 MSPS LVDS四通道ADC AD9653
电源路径型USB可编程电池充电器 ADP5061
降压跟踪同步式DC-DC控制器 ADP1853
650 kHz/1.3 MHz 升压型DC-DC转换器 ADP1614
具有电池短路保护功能的单端标清视频滤波器 ADA4432-1
128通道数字X射线系统模拟前端 AD8488
完整音频/视频前端 ADV7850
10自由度惯性传感器 ADIS16480

8月

12/14位流水线式125 MSPS LVDS双通道ADC AD9635/AD9645
1 A/36 V DC-DC同步降压稳压器 ADP2441

9月

12位逐次逼近型超低功耗1 MSPS ADC AD7091R
数字3轴±2/±4/±8/±16g MEMS加速度计 ADXL343
数字微功耗3轴±2/±4/±8g MEMS加速度计 ADXL362
集成2 W、D类音频处理器的音频功率放大器 SSM2529
集成2 W、D类数字输入的音频功率放大器 SSM2519
微功耗、零漂移仪表放大器 AD8237
精密、超低噪声、零漂移双通道运算放大器 ADA4528-2
四通道微功耗OVP运算放大器 ADA4096-4
四通道微功耗精密运算放大器 AD8659
集成4个ADC和2个DAC的低功耗音频处理器编解码器 ADAU1772
集成10位nanoDAC®、2 ppm/°C基准电压源的电压输出型DAC AD5316R/AD5317R
集成12/16位nanoDAC+的四通道电压输出型DAC AD5684/AD5686/AD5694/AD5696
集成I²C兼容型接口的1 A LED闪光驱动器 ADP1649
低功耗5电极ECG系统模拟前端 ADAS1000
4通道、3.75 kV rms隔离式数字隔离器 ADuM3480/ADuM3481/ADuM3482
10自由度精密惯性传感器 ADIS16448
集成VCO和小数N分频PLL的100 MHz至2400 MHz正交调制器 ADRF6755
高压防门锁型8通道差分CMOS多路复用器 ADG5207
高压防门锁型16通道CMOS多路复用器 ADG5206
三通道可调型线路均衡差分接收器 AD8122
12位DAC、3.5/2.5 GSPS直接数字频率合成器 AD9914/AD9915
自适应型4路输入、双锁相环多服务线路卡时钟转换器 AD9559

Analog Dialogue

模拟对话杂志(www.analog.com/zh/analogdialogue)是ADI公司于1967年创办的技术杂志,至今已经连续出版46年,主要讨论有关模拟信号、数字信号和混合信号处理产品、应用、技术和技巧。模拟对话杂志提供两种版本。在线版每月发行一期;印刷版每年发行四期,印刷版和电子版作为对在线版中技术文章的定期回顾和汇集。在线版的内容包括:技术文章;近期应用笔记、新产品简介、在线研讨会和教程、已发表文章等及时信息;以及“集锦”栏目,其中包括从ADI网站(www.analog.com/zh)获得重要相关信息的通用链接网址。感兴趣的读者也可以至Analog Dialogue档案库www.analog.com/library/analogdialogue/china/archives.html查阅自1967年第1卷第1期创刊至今的每期存档,包括三期纪念特刊。如需订阅,请访问www.analog.com/library/analogdialogue/china/subscribe.html。欢迎提出您的宝贵意见;Facebook: www.facebook.com/analogdialogue;模拟对话博客: analogdiablog.blogspot.com;电子邮件: dialogue.editor@analog.com、编辑Dan Sheingold, [dan.sheingold@analog.com]或出版人兼总编辑Scott Wayne, [scott.wayne@analog.com]。

借助隔离技术将太阳能光伏发电系统整合于智能电网

作者: Martin Murnane

太阳能光伏逆变器

利用太阳辐射直接产生的电能绝大部分来自太阳能光伏(PV)电池,它将光子能量转换成电子流,进而形成电流。图1所示为大型光伏发电设备的航拍照片。



图1. 亚利桑那州尤马县太阳能光伏发电设备¹

太阳能光伏(PV)逆变器转换来自太阳能电池板的电能并高效地将其部署到公用电网中。来自太阳能电池板的直流电(类似于直流电流源)会被转换成交流,并以正确的相位关系馈送到公用电网上,效率高达98%。PV逆变器转换过程可以分为一级或多级。

第1级通常为从构成太阳能电池板的低电压高电流太阳能电池到与电网交流电压兼容的高电压低电流水平的DC/DC转换。根据具体拓扑结构,如果直流端以串联方式连接有足够多的太阳能电池,那么可能无需该级,便可确保所有负载条件下均具有稳定的高电压。

在第2级中,通常利用H桥拓扑结构将直流转换成交流。PV逆变器设计可能会使用中性点箝位(NPC)等H桥变体来提高功效,并降低系统无功功率。

早期太阳能PV逆变器只是将电能转储到公用电网的模块。较新设计则强调安全性、智能电网整合并削减成本。设计人员正在考虑采用现有太阳能逆变器模块中未使用的新技术来改善性能和降低成本。

一个关键因素是基于计算机的仪器仪表和控制,但必须使用隔离栅来保护测量和计算电路,使其不受功率处理电路以及开关所引起的瞬态信号影响。本文将讨论*iCoupler*® 隔离技术如何利用ADI公司的隔离式模数转换器(ADC)和栅极驱动器来降低太阳能PV逆变器的成本、增加智能电网整合度并提高其安全性。

智能电网

什么是智能电网? IMS Research将智能电网定义为“一种自身能够高效匹配和管理发电和用电并可最大程度地利用各种可用资源的公用供电基础设施”。这意味着新一代太阳能PV逆变器需要更加智能,以便与智能电网连接,尤其是处理多个来源供电大于电网所需电能时出现的不平衡情况。因此,PV系统智能需要重点关注电网整合,其中贡献系统电能的每个方面必须相互配合,以稳定电网,而不是简单地开环供电。电网整合要求更好地对馈入电网的电能进行测量、控制和质量分析。此外,新指令和更高的技术要求也需要新技术。

因此,智能电网整合的一项重要局部特性可能是储能,即通过将不需要的电能储存起来供高峰时段使用,从而减少电网中的湍流。本文余下部分将重点讨论电气隔离在保护仪器仪表电路(用于测量和控制来源、互连和储能元件)上的作用,并首要强调*iCoupler*技术的重要作用。具体而言,AD7401A隔离式ADC和ADuM4223隔离式栅极驱动器可提供满足新型太阳能PV逆变器设计要求的性能。

隔离技术

在*iCoupler*技术中,变压器会在两个单独供电的电路之间耦合数据,同时避免这两个电路之间存在任何电流连接。变压器采用晶圆级工艺直接在片内制造。位于镀金层下方的高击穿电压聚酰亚胺层将上方线圈与下方线圈隔离开来。利用1 ns脉冲编码的输入逻辑转换送至变压器的原边。从一个变压器线圈耦合到另一个变压器线圈的脉冲由变压器副边上的电路来检测。

隔离式ADC

图2显示的是一对与简介中所述类似的太阳能PV逆变器。它们接到与电网相连的电源总线,可以单独地进行测量和开关。每个太阳能电池板均连接到其DC/DC升压电路,然后连接到DC/AC逆变器。(使用时,储能电池的连接和开关均受控制。为了简便起见,本文忽略了关于储能的所有讨论内容。)

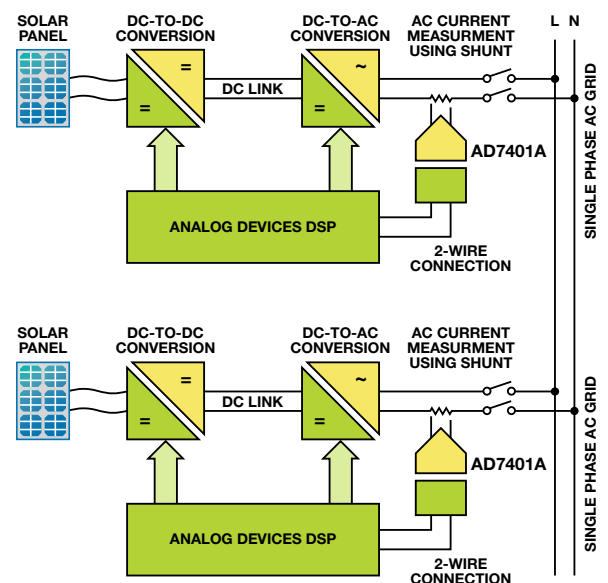


图2. 太阳能PV系统示例

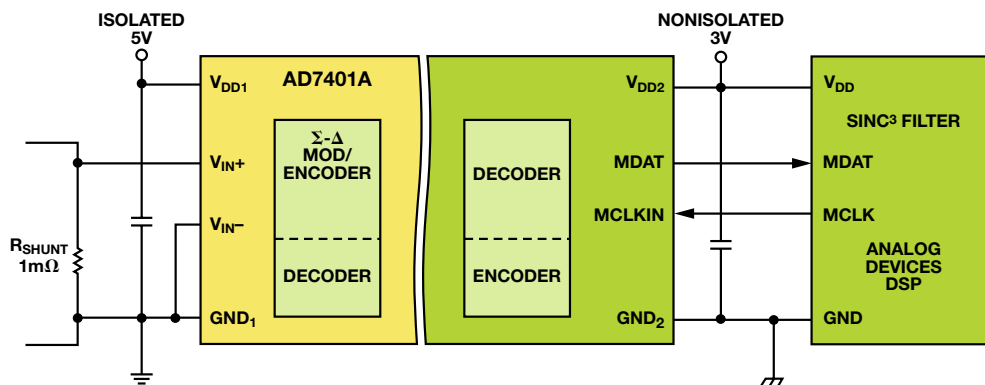


图3. 隔离式AD7401A ADC

数字信号处理器(DSP)负责控制该过程。AD7401A隔离式ADC测量约为25A的交流输出电流。太阳能PV逆变器系统可能在输出端连接有隔离变压器，也可能没有。如果为节省成本而省略该变压器，太阳能PV逆变器还必须测量输出电流的任何直流成分。该“直流注入”存在与否及其幅度是一个关键问题，因为如果注入电网的直流电流过多，则可能导致其路径上的所有变压器发生饱和。该值必须限制在很低的微安范围内；因此，AD7401A必须测量25 A左右的交流电流和毫安范围内的低直流电流。

AD7401A iCoupler隔离式Σ-Δ调制器ADC对分流电阻上的电压进行连续采样，如图3所示。其输出为1位数据流，该数据流会被隔离并直接馈入DSP。输出流中1的密度代表输入幅度，可利用DSP中实现的数字滤波器来重构。

太阳能PV逆变器系统中需要隔离，主要原因是交流电网上的高电压。即使是在单相系统中，交流电压也可能高达380V。AD7401A的隔离能力能够处理高达561 V的双极性电压，因此非常适合该应用。采用AD7401A的主要优势之一是其小型封装允许ADC非常靠近实际的交流分流电阻，而DSP可能相距较远，甚至可能位于系统的其它电路板上。这可以提高测量和控制系统中的数据精度和可靠性。ADC输出数据通过单个位流以串行方式发送至DSP，其中时钟速率为16 MHz并由DSP提供。

这个系统可以测量高达25 A的交流电流和较低微安范围内的直流注入。图4展示的是AD7401A SMS太阳能模块的失调和线性误差。这表明整个温度范围内分流电阻上的失调电流范围为±20 mA。因此，该模块可以利用单个解决方案测量低至20 mA的直流注入以及25 A(或以上)的系统电流。电流变压器及其它类型的测量系统可能需要两个器件，一个用于测量较大的交流电流(25 A左右)，一个用于测量较小的直流电流(300 mA左右)。这是显示iCoupler技术如何降低智能电网整合成本的一个例子。

为将分流电阻上的功率损耗(以及因自热效应而导致的热误差)降至最小，其电阻值必须尽可能小，典型值为1 mΩ。Σ-Δ型转换器的极高分辨率使得可将分流电阻损耗保持在与传统磁换能器解决方案同等水平，同时提高精度并降低失调，如图4所示。

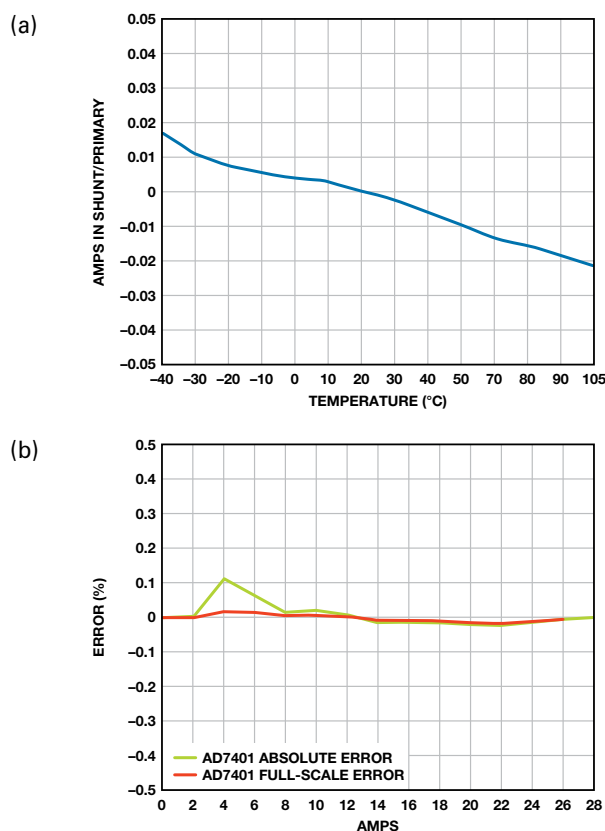


图4. AD7401A SMS太阳能模块的失调和线性度

虽然满量程精度非常好，但器件线性度的真正考验在于其绝对误差，尤其是低电平范围内。绝对误差是指与其值范围内测量相关的误差，而不只是满量程时的误差。有些电流变压器是按0.1%满量程范围来规定器件规格。虽然这看起来不错，但可能无法说明完整情况。根据图4所示的数据，利用AD7401A测量电流时的绝对误差在整个范围内都相当小，这表明太阳能PV逆变器的输出波形具有低非线性度和更少的谐波失真。在与电网集成时，这样有助于降低谐波失真，这也是该新技术如何提高性能的另一个例子。

隔离式栅极驱动器

对于给定太阳能输入，太阳能PV逆变器的效率越高，其每年发电量就越多，因而太阳能电厂的投资回报率也就越高。由于其成本较低，目前趋势是使用无变压器型电气系统来馈入公用电网。由于逆变器的效率水平相当高，因此需要更加注意其测量和控制电子设备的内部隔离，即逆变器MOSFET和/或栅极驱动器的电源部分和低压电路之间需要进行隔离。

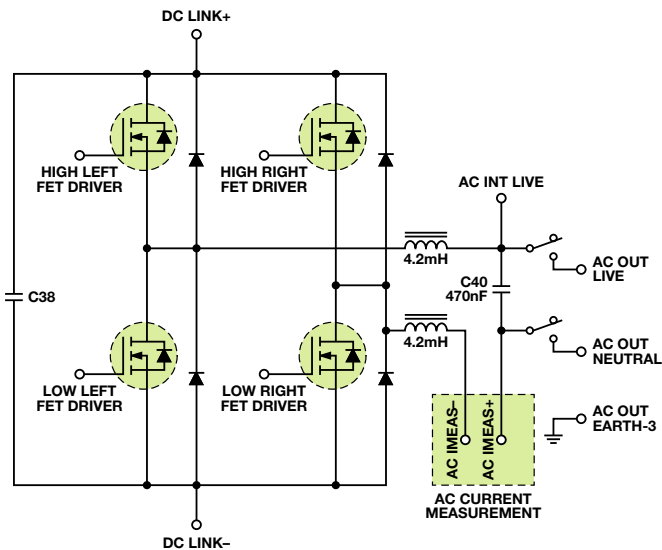


图5. 太阳能PV逆变器的H桥电路示例

图5所示为典型太阳能PV逆变器中DC/AC转换器的一种可能的H桥配置实现方法。对于当今市场上的新型SiC型JFETS，该电路的直流链路电压范围为300 V至1000 V。H桥的电流输出波形由电感和电容进行滤波。输出继电器将经过滤波的输出以受控方式连接到电网。在高压环境中，需要使用栅极驱动器来驱动MOSFET的栅极和源极——太阳能PV逆变器中又一个需要隔离的场合。

举例来说，图6所示的ADuM4223就是一款具有两个独立隔离通道的4 A隔离式、双通道栅极驱动器。其最大传播延迟为60 ns，共模瞬变抗扰度大于100 kV/ μ s(最大值)。该器件符合DIN VDE 0110、DIN VDE 088410和UL1577等多种标准的相关部分要求，如数据手册中所述。

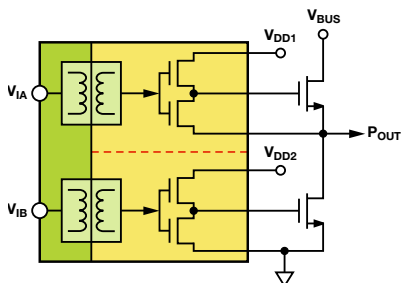


图6. ADuM4223栅极驱动器

下面是ADuM4223的一些最重要的隔离参数：

- 最大连续工作电压
- 交流单极性和直流电压：1131 V
- 交流双极性电压：565 V
- 浪涌隔离电压：6 kV
- 额定电介质隔离电压：5 kV

该器件在单个封装中有两个通道，分别用于高端和低端MOSFET。通过在单个封装内集成这两个通道，不仅可以节省成本，而且还可以节省PCB空间。

使用传统光耦合器时，要么需要一个隔离式栅极上具有电平转换功能的光耦合器，要么可能需要两个光耦合器(有关更多详情，请参考MS-2318技术文章)——这是该创新隔离技术如何降低成本的另一个例子。

太阳能PV逆变器的另一个重要问题是需要具有高共模瞬态抗扰度，以确保系统中的任何大瞬态(dV/dt)不能以容性耦合或其他方式跨越隔离栅，因为这可能会使高端和低端MOSFET同时(突发)打开。ADuM4223具有高共模瞬变抗扰度： >100 kV/ μ s(最大值)，这是该创新技术如何提高系统安全性的另一个例子。

结论

电流隔离是实施智能电网来整合大量太阳能光伏逆变器时所需测量和控制系统的一项重要要求。ADI公司的隔离式ADC能够利用单个解决方案测量大电流和直流注入电流，有助于构建高效而紧凑的智能电网整合电路。ADI公司的隔离式栅极驱动器具有良好的共模瞬变抗扰度特性，有助于确保这些新型PV逆变器系统的安全性和可靠性。

新技术是促成智能电网整合和绿色能源安全高效生产的主要因素——在稳定电网和提高电网系统上所有工作人员的安全性方面扮演着重要角色。本文所述隔离产品是ADI公司针对工业测量和控制的丰富创新产品中当前和未来设计的突出例子。

参考文献

¹图片来源: First Solar。

“Defining Smart Grids and Smart Opportunities.” http://imsresearch.com/news-events/press-template.php?pr_id=2659

“‘Smart’ PV Inverter Shipments to Grow to 27 GW by 2015—Grid Integration the Key Driving Factor.” http://www.pvmarketresearch.com/press-release/Smart_Inverter_Shipments_to_Grow_to_27_GW_by_2015_Grid_Integration_the_Key_Driving_Factor/4

Technical Article MS-2318, *Design Fundamentals of Implementing an Isolated Half-Bridge Gate Driver*. http://www.analog.com/static/imported-files/tech_articles/TA10756-0-5_12.pdf

作者简介

Martin Murnane [martin.murnane@analog.com] 是工业和仪器仪表部太阳能PV系统工程师，专注于能源/太阳能PV应用。加入ADI公司之前，他曾从事过能源循环利用系统中电力电子技术(Schaffner Systems)、基于Windows的应用软件/数据库开发(Dell Computers)以及采用应变计技术的HW/FW产品开发(BMS)等领域的工作。Martin毕业于利默里克大学，获电子工程学士学位。



设计适合恶劣环境下工业应用的鲁棒隔离式RS-232数据接口

作者：Maurice O'Brien

简介

工业和仪器仪表(I&I)应用的一个关键要求是具有可靠的数据接口，用于通过诊断端口检查相连系统。**RS-232总线标准**是I&I应用中使用最早也最广泛的物理层总线设计标准之一。RS-232最初于1962年推出，是一种单端数据传输标准；尽管有谣传称其很快消亡，但其实它现在仍然是短线通信行业广泛采用的一种通信标准。

要在恶劣的工业环境下实现鲁棒的数据通信链路，RS-232诊断端口必须在RS-232电缆网络与相连系统之间提供一个隔离接口，以

预防高噪声环境中的电压尖峰和接地环路并提高系统稳定性(图1)。RS-232通信链路的电源隔离利用隔离式DC/DC电源或ADI公司的isoPower®集成式DC/DC转换器技术实现。RS-232通信链路的信号隔离利用光耦合器或ADI公司的iCoupler®技术实现。

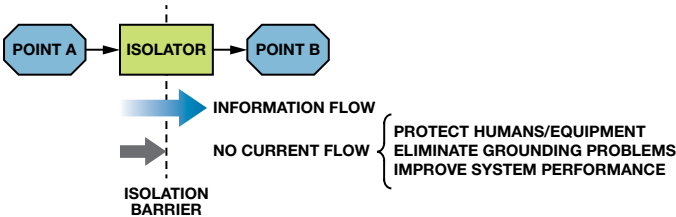


图2. 隔离功能

如图2所示，隔离栅在RS-232总线与与该总线相连的每个系统之间提供电隔离，既允许在两点之间传输数字数据，又可防止接地环路电流流过；这样可以消除耦合到通信电缆上的噪声，从而降低信号失真和误差。

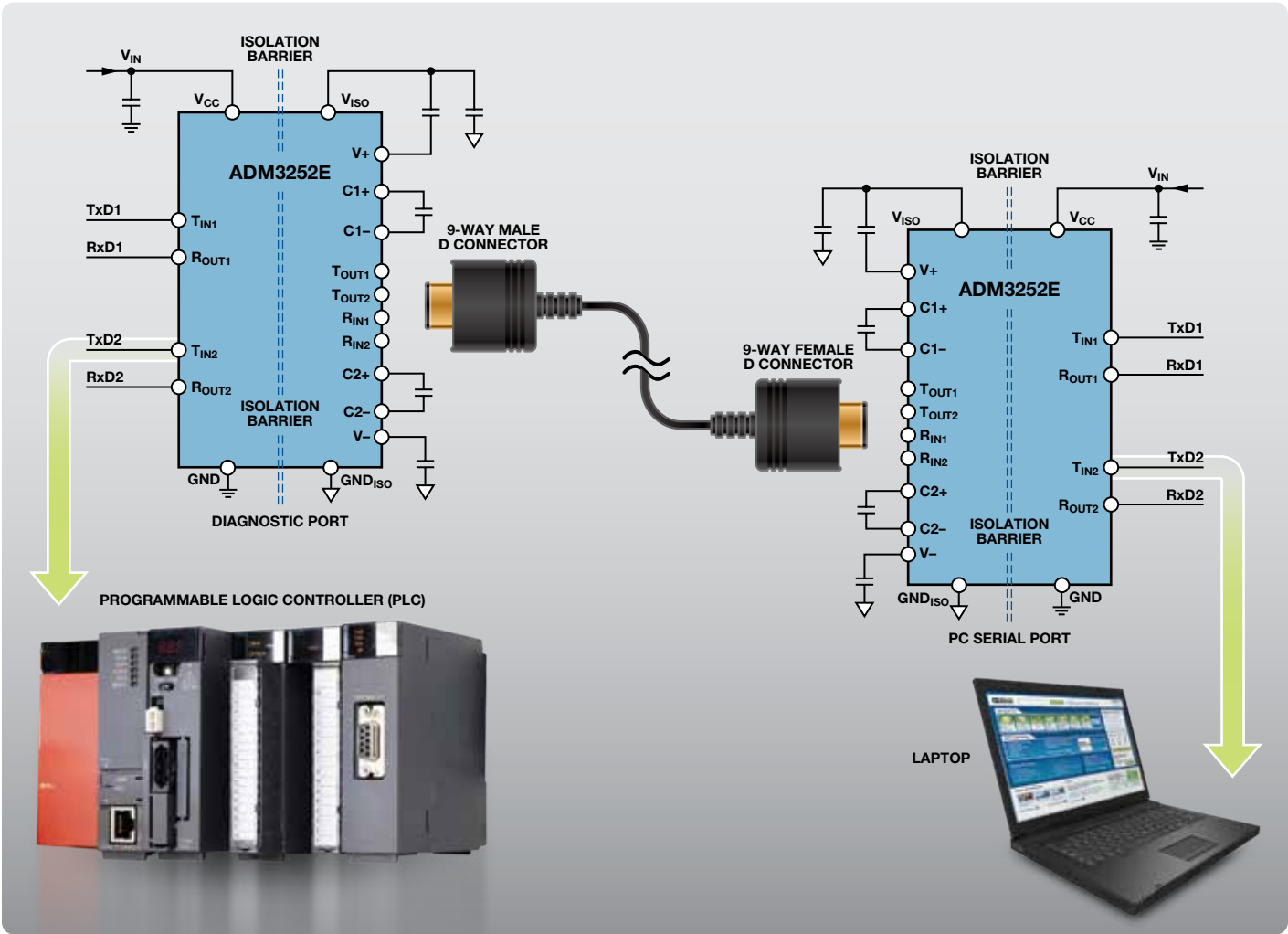


图1. 典型的隔离式RS-232通信链路

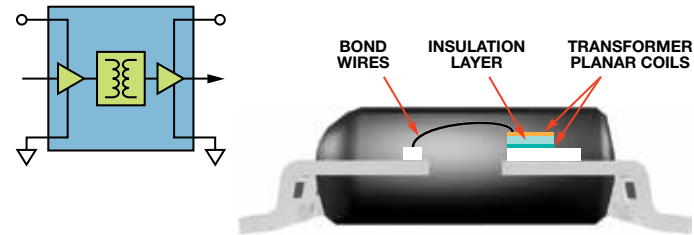
实现隔离式RS-232接口

要提供隔离式RS-232通信接口，两端的器件必须与所连的RS-232电缆相互隔离。要隔离数据链路，则必须对数据信号线路和用于驱动该电缆的电源进行隔离。来自诊断端口上UART的数据需要跨越隔离栅并传输至隔离总线侧上的RS-232收发器。本地5 V/3.3 V电源也需要跨越隔离栅来为隔离总线侧上的RS-232收发器供电。工业PC端也同样需要如此：数据和电源均需跨越隔离栅(图3)。

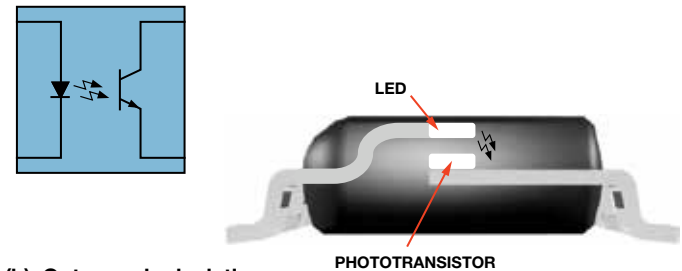
通过将器件与RS-232电缆网络隔离开来，诊断端口和工业PC电路均受到保护，不受恶劣环境下可能耦合到RS-232电缆上的瞬变影响。隔离还可以中断因诊断端口和工业PC端存在不同接地电位而可能出现的接地环路。RS-232总线上可能出现的高共模电压不能跨越隔离栅，从而保护隔离数据的用户。

隔离技术：数据和电源

图4比较了两种主要隔离技术。*iCoupler*技术(图4(a))利用厚膜工艺技术构建可实现2.5 kV隔离的微型片上变压器，从而在RS-232系统中提供信号隔离。较古老但广泛采用的光耦合器解决方案(图4(b))则采用发光二极管(LED)和光电二极管。LED用于将电信号转换为光，光电检测器则用于将光转换回为电信号。光电转换本身的低转换效率导致功耗相对较高；光电检测器的慢速响应则限制其速度；而老化问题会限制其使用寿命。



(a). iCoupler isolation.



(b). Optocoupler isolation.

图4. 隔离技术比较

通过使用晶圆级工艺直接在片上制造变压器，*iCoupler*通道能以较低成本相互集成以及与其它半导体功能集成在一起。ADM3252E即是这样的一个例子，它是一个紧凑器件中的隔离式双通道RS-232收发器。*iCoupler*隔离技术至少在以下五个方面克服了旧式光耦合器解决方案所造成的限制：集成(由于*iCoupler*支持双向操作，因此可缩小总体尺寸并降低系统成本)、性能更高、功耗更低、易于使用且可靠性更高。

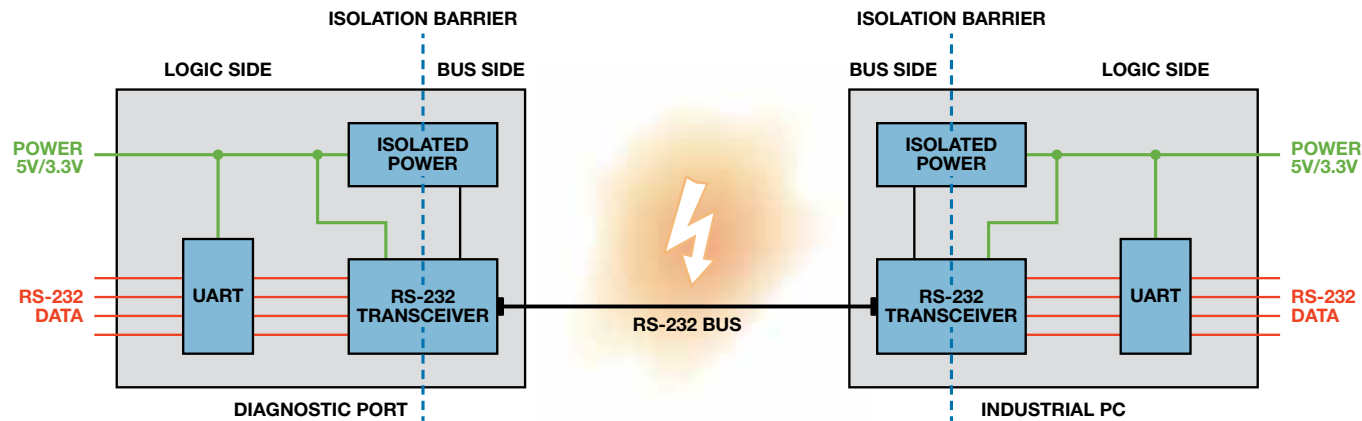


图3. 隔离式RS-232接口

直到最近，跨越隔离栅传输电源需要使用单独的DC/DC转换器或定制分立方法，前者体积相对较大、价格昂贵且隔离不充分，后者则体积庞大且难以设计。即使是在隔离式RS-232数据通信等只需少量隔离电源的应用中，这些方法也一直是唯一可行的替代方案。为了解决这一问题，ADI公司研发并制造了一款完整的全集成式解决方案，利用微变压器跨越隔离栅实现信号和电源传输。这是对我们完善iCoupler技术的延伸，是一种突破性的替代方案，称为isoPower。在单个器件中便可实现高达2.5 kV的信号和电源隔离，因而不需体积庞大、价格昂贵且难以设计的隔离电源。它可以显著缩减典型隔离式RS-232接口的电路板面积、设计时间和隔离系统总成本。下文介绍两种适用该技术的典型RS-232设计情况。

隔离、高速双通道RS-232接口

图5将使用分立元件的传统解决方案与完全集成式解决方案进行了比较。

实施完全隔离式双通道RS-232接口(图5(a))的传统方式是采用光耦合器来提供RS-232链路的数据隔离。每条数据线路(TIN1、TIN2、ROUT1、ROUT2)需要一个光耦合器以及一个外部缓冲器。隔离电源采用变压器驱动器IC来驱动分立变压器，并与简单的整流电路和LDO(低压差稳压器)一起来净化隔离式5V或3.3VISO V_{CC}供电轨。实施时，该设计需要八个IC和若干无源元件，并需占用极大的电路板面积。

在图5(b)所示的单芯片解决方案中，可利用一个IC (ADM3252E)、两个去耦电容和四个电荷泵电容来为所有四路信号实现一个完全隔离式(2.5 kV)双通道RS-232接口。

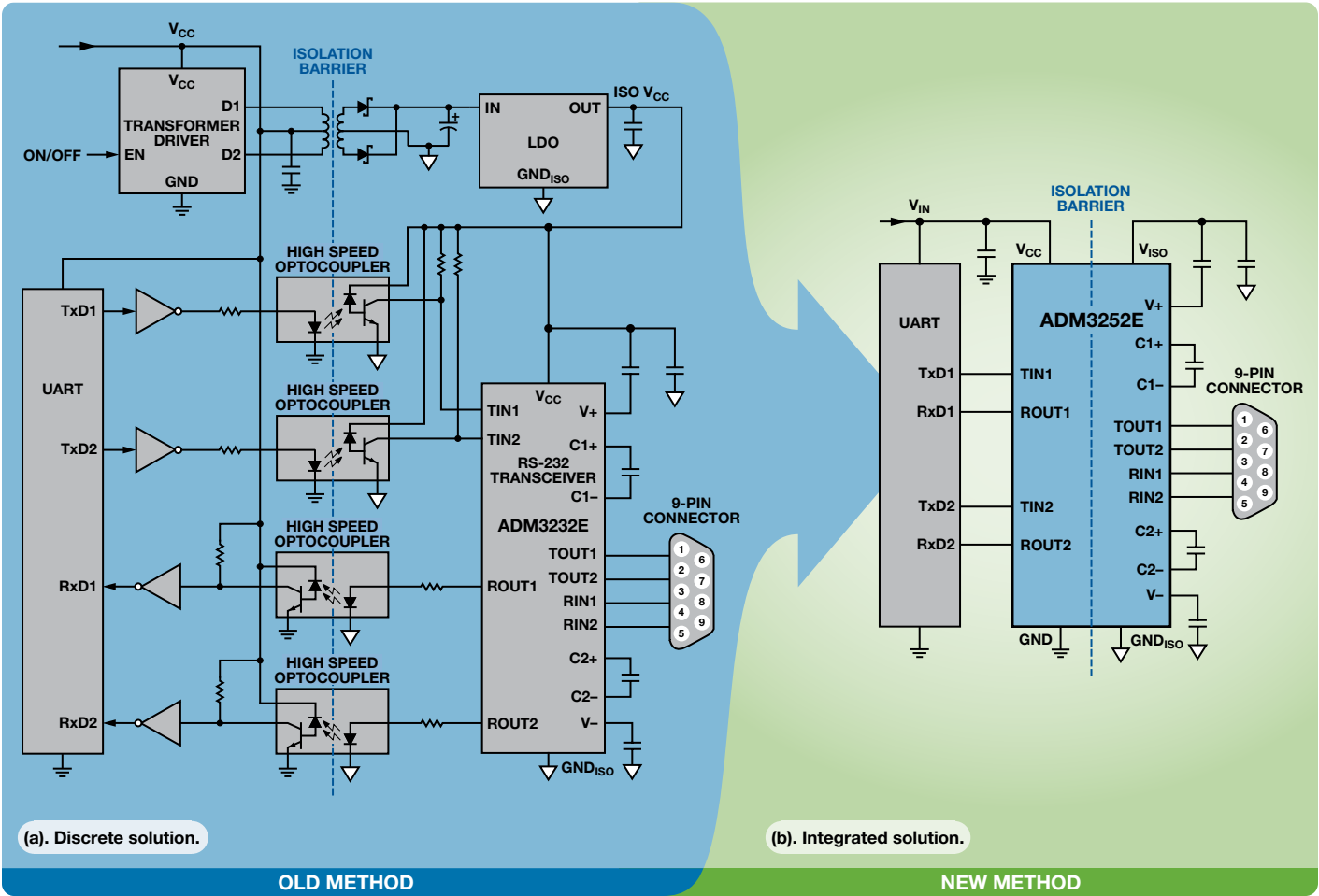


图5. 隔离式RS-232设计比较

ADM3252E(图6)将一个标准RS-232收发器与一个4通道iCoupler结合,用于提供RS-232数据信号的信号隔离。它还集成isoPower技术,以提供片内电源隔离。通过将iCoupler和isoPower隔离技术相结合而集成RS-232收发器,ADM3252E能够在单个封装(12 mm × 12 mm)内提供具有2.5 kV rms隔离性能的完全隔离式RS-232接口,并且只需六个外部电容。

该单芯片解决方案能够显著缩减隔离式RS-232接口所需的设计时间和电路板面积。由于PCB上的元件数量明显减少,因此能够降低制造成本并提高可靠性。此外,ADM3252E无需进行任何修改,便可用于5V或3.3V应用,避免了分立设计所必须进行的设计更改。

isoPower技术能够直接在44引脚BGA封装的芯片上提供2.5 kV电源隔离,因而无需传统解决方案中所用的昂贵分立变压器。此外,iCoupler技术能够提供信号(数据)隔离,因而无需四个分立式光耦合器通道。

ESD保护

因为RS-232电缆要由用户亲手连接和断开,因此RS-232发射(Tx)和接收(Rx)引脚(TxD1、TxD2、RxD1、RxD2)的ESD(静电放电)保护非常重要,以确保接口稳定可靠。ADM3252E在RINx和TOUTx上的ESD保护能力符合IEC 1000-4-2 (801.2)标准,具体如下所示:

- 接触放电: ±8 kV
- 气隙放电: ±15 kV

瞬变保护

为使RS-232收发器能够在工业应用中极其恶劣的工作条件下工作,隔离技术(iCoupler和isoPower)提供高共模瞬变抗扰度(>25 kV/μs),

该抗扰度是指在维持额定工作时能保持的最大共模电压(逻辑和总线端间的电位差)压摆率。瞬变幅度是共模电压压摆的范围。共模电压压摆率适用于共模电压的上升沿和下降沿。该规格确保恶劣环境下耦合到RS-232电缆上的任何瞬变无法损坏RS-232收发器或导致传输错误数据,从而使数据链路具有极高稳定性。

2.5 kV隔离保护和认证

隔离收发器能够在器件的逻辑和总线端之间提供2.5 kV的隔离。该隔离额定值确保逻辑端没有电流能够进出RS-232电缆。它还确保不会有电压或瞬态耦合到RS-232电缆进而到达逻辑端。2.5 kV隔离保护还意味着,可保护逻辑端的用户不受RS-232电缆上可能出现的高电压或瞬变影响。ADM3252E的2.5 kV隔离额定值正在接受下列机构的认证:美国保险商实验所(UL)、德国电气工程师协会(VDE)和加拿大标准协会(CSA)。UL 1577认证要求所有ADM3252E器件的隔离栅(与光耦合器一样)都要100%经过生产测试:

- UL认证
 - 1分钟2,500 V rms, 符合UL 1577
- VDE合格证书
 - IEC 60747-5-2 (VDE 0884, Part 2)
 - VIORM = 560 V峰值
- CSA元件验收通知#5A

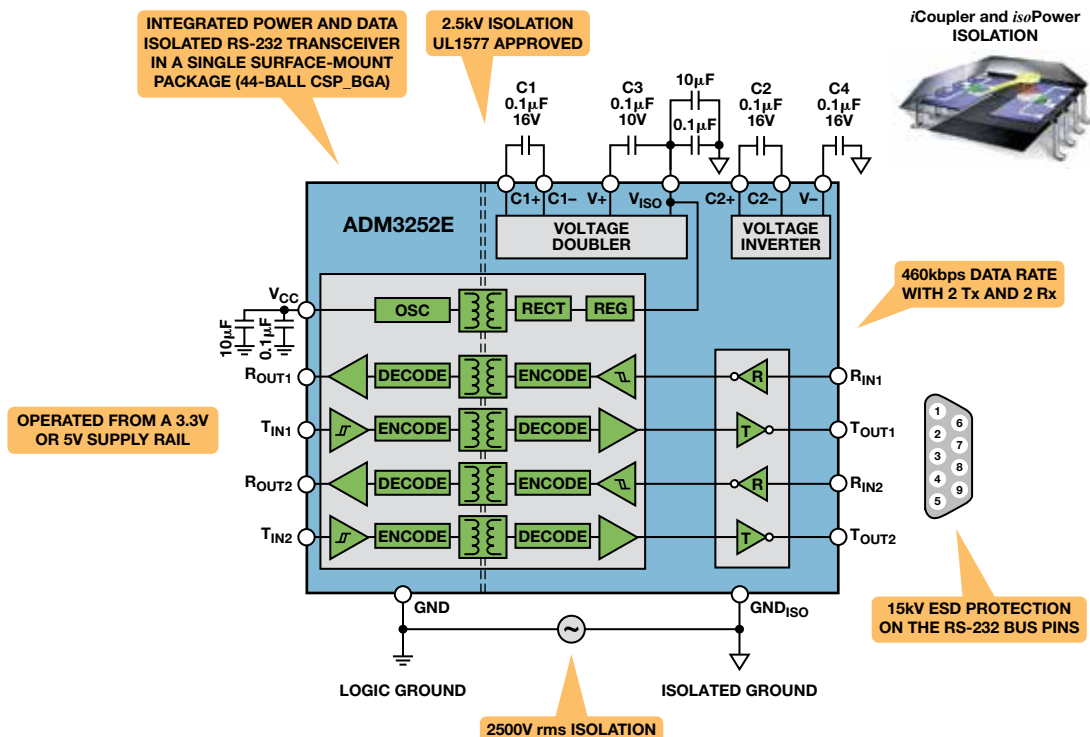


图6. ADM3252E隔离、双通道RS-232收发器

ADM3252E规格

ADM3252E是一款双通道、高速、全隔离式(数据和电源)RS-232收发器，非常适合在电气条件恶劣的环境下工作，或频繁插拔RS-232电缆的场合。它集成了四个独立的iCoupler数字隔离通道(两个发射，两个接收)和一个isoPower芯片级DC/DC转换器，提供2.5 kVrms隔离，25 kV/μs瞬变抗扰度和±15 kV ESD保护。它符合TIA/EIA-232E规范，最高通信数据速率为460 kbps。片内倍压器和反相器支持单电源工作。ADM3252E采用3.0 V至5.5 V单电源供电，无负载时功耗为20 mA。它采用12 mm × 12 mm的44引脚CSP BGA封装，额定温度范围为-40°C至+85°C，千片订量报价为8.49美元/片。

PCB布局

隔离收发器的PCB布局对于确保在实际设计中实现2.5 kV的额定隔离性能至关重要。主要考虑因素是逻辑端GND和总线端GND之间的爬电距离(沿壳体最短距离)和电气间隙(最短空气距离)。ADM3252E的逻辑接口不需要外部电路。输入和输出供电引脚需要电源旁路(图7)。欲了解有关PCB布局指南和辐射(EMI)控制结构的更多信息，请参考AN-0971应用笔记“isoPower器件的辐射控制建议”。

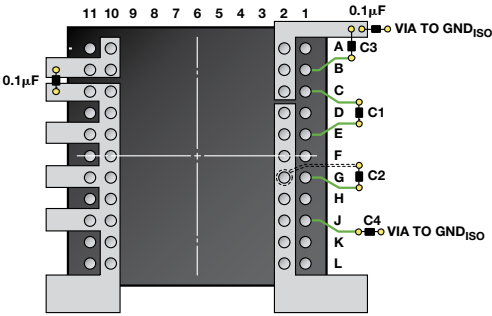


图7. ADM3252E推荐的印刷电路板布局

隔离、高速单通道RS-232接口

对于只需单通道(1 Tx、1 Rx)5 V隔离式RS-232接口的收发器应用，ADM3251E提供一个20引脚宽体SOIC封装的单芯片解决方案。ADM3251E收发器整合iCoupler和isoPower隔离技术，也是第一款能提供数据线路与电源二者完全隔离的表面贴装RS-232收发器。它具有2.5 kV隔离额定值，符合工业标准隔离要求(UL1577和DIN VDE 0884-10)。这可确保达到高噪声工作环境中所要求的鲁棒性，如工业自动化和控制应用中的隔离式RS-232诊断数据端口。与传统IC相比，表贴(SMT)封装可使电路板空间减少45%，有助于加速制造工艺并降低系统开发成本(图8)。

结论

如今，工业和仪器仪表应用中的RS-232接口链路需要尺寸小、性能可靠、成本低且隔离良好。通过将芯片级变压器隔离与标准RS-232接口收发器相集成，可以通过单芯片、全隔离式RS-232收发器(含隔离电源)来提供上述优势。双通道ADM3252E和单通道ADM3251E能够显著缩短设计时间，并为这些要求苛刻的应用提供一种紧凑、可靠、低成本的高性能解决方案。

更多信息

- 数字隔离器
- 数字隔离器产品选型与资源指南

作者简介

Maurice O’ Brien [maurice.obrien@analog.com] 于2002年毕业于爱尔兰利默里克大学，获得电子工程学士学位，毕业之后即加入ADI公司。他目前是电源管理产品线的产品营销经理。业余时间，Maurice喜欢骑马、室外运动和旅游。

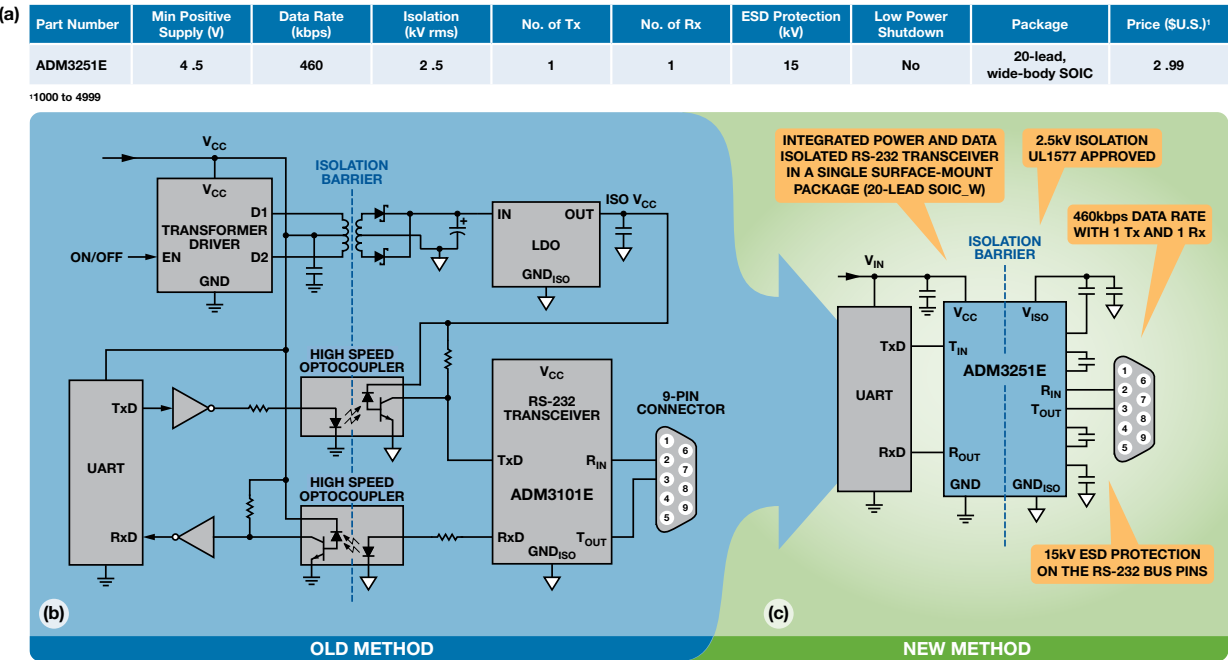


图8. 单通道RS232收发器应用(a) ADM3251E规格 (b) 传统方法(c) iCoupler + isoPower方法

ADuC7026提供可编程电压，用于评估多电源系统

作者：Steven Xie、Karl Wei、Claire Croke

简介

高压开关、双极性ADC以及其它具有多个电源的器件通常要求以特定序列施加或移除电源电压。本文提出一种简单且经济高效的方法，用于确定系统在受电源瞬变、中断或序列变化影响下的行为。[AD7656-1](#)(表1)就是一个使用多个电源的器件例子，该器件是一款16位、250 kSPS、6通道、同步采样、双极性输入ADC。[ADuC7026](#)精密模拟微控制器的四个12位DAC提供DUT的可编程电源电压。利用[AD7656-1评估板](#)和[ADuC7026评估板](#)，可借助最少的硬件和软件开发工作来完成原型制作。

表1. AD7656-1典型电源电压和最大电源电流

电源	AV_{CC} , DV_{CC}	V_{DRIVE}	V_{DD}	V_{SS}
电压(V)	5	3.3	10	-10
电流(mA)	30	10	0.25	0.25

表1所示为该ADC每个电源的典型电压和最大电流。ADuC7026上四个DAC产生的可编程序列可控电压波形由AD7656-1评估板上的超低噪声和失真AD797运算放大器来进行调整，以提供额定电源电压和电流。微控制器的速度和可编程性有助于控制电源电压的电压水平、周期、脉冲宽度和斜坡时间。

例如，使用外部电源时，AD7656-1评估板(增益配置为5)上的AD797放大器可以产生0 V至12.5 V范围内的电压，以驱动ADC的 V_{DD} 供电轨。AD797的高输出驱动能力允许向各供电轨提供高达50 mA的电流。图1给出了该ADC的连接图。

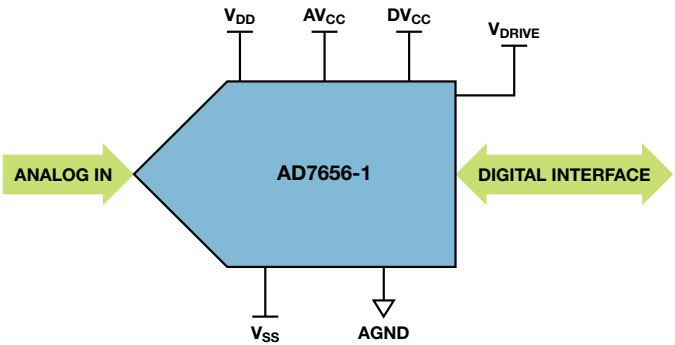


图1. AD7656-1连接图

ADuC7026的DAC数据寄存器可以采用41.78 MHz内核时钟来以7 MHz的速率进行更新，从而使电压更新速率达到最大。下文介绍开发过程并提供利用评估板获得的测量结果。

硬件开发和设置

硬件连接和测试设置如图2所示。ADuC7026评估板上的四个DAC输出引脚和AGND分别连接到AD7656-1评估板上的四个AD797输入端和AGND。Agilent E3631A外部电源模块为AD797提供 ± 15 V电源。通过USB连接到ADuC7026评估板的电脑则提供5 V电源和串行通信。

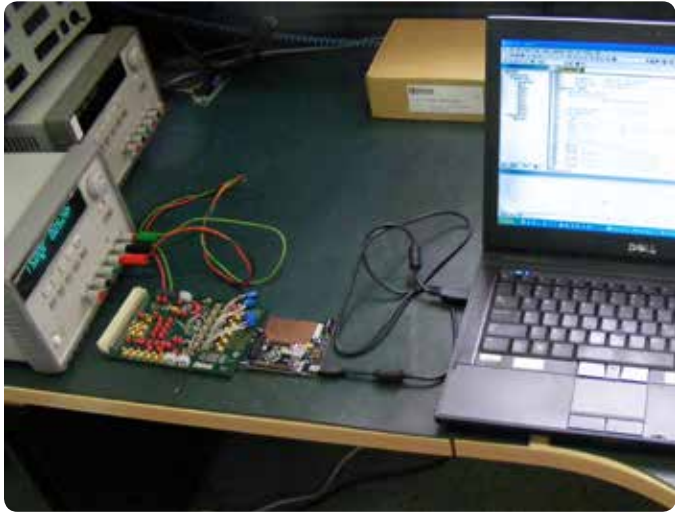


图2. 硬件连接和测试基准

原理图设计

AD7656-1评估板上唯一需要进行的硬件更改与AD797有关。可以针对不同的增益和带宽要求来选择R1和R2。图3显示的是AD797配置为采用大小为4的增益，来从ADuC7026 DAC的0 V至2.5 V提供0 V至10 V输出。R3和C1构成一个低通滤波器，以降低高频噪声。CL用作供电轨上的负载电容。

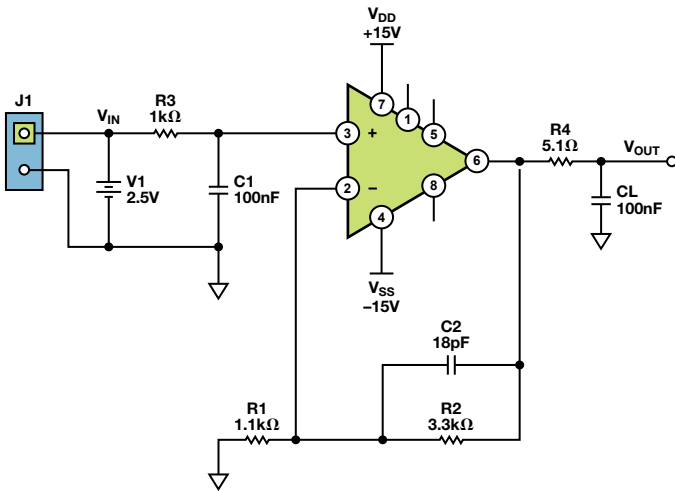


图3. 增益为4的AD797原理图设计

图4显示的是从NI Multisim™仿真工具得到增益为4时AD797的频率响应。1.0 MHz带宽和73°相位裕量可提供快速瞬态响应和稳定操作。

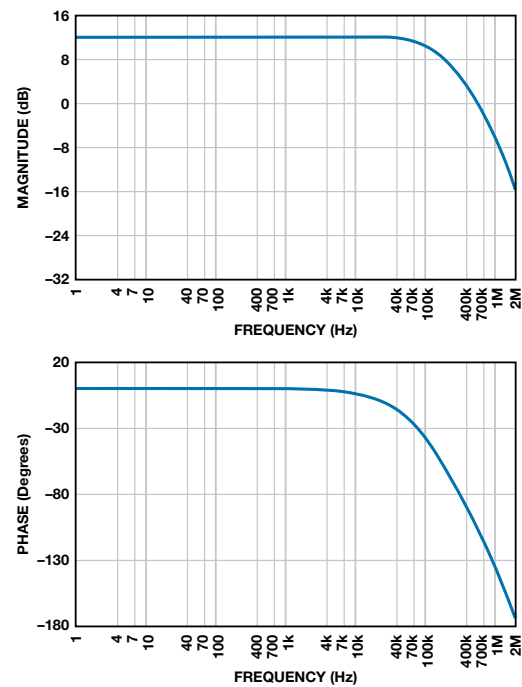


图4. 增益为4时AD797的频率响应

AD797设计笔记

AD797是一款超低失真、超低噪声运算放大器，采用±15 V电源供电时具有80 μV最大失调电压、出色的直流精度、800 ns的16位建立时间、50 mA输出电流以及±13 V输出摆幅等特性，非常适合驱动供电轨。

该器件的容性负载相当大，但未针对这点进行内部补偿，因此必须采用外部补偿技术来优化该应用。图5显示的是驱动容性负载而导致AD797输出上出现的振荡。

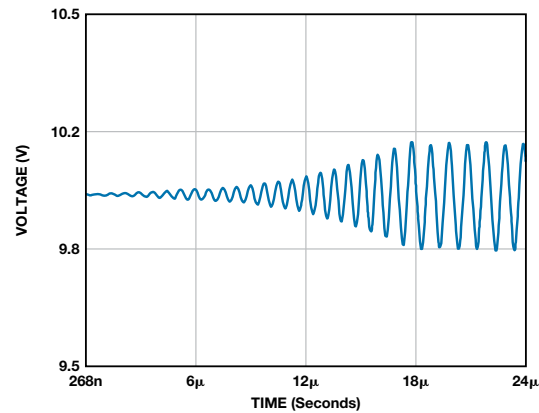


图5. 未进行补偿时的振荡情况

为稳定驱动供电轨上的容性负载，应在输出端和负载之间放置电阻R4。该电阻将运算放大器输出和反馈网络与容性负载隔离开来，可在反馈网络的传递函数内引入一个零点，从而降低高频条件下的相移。¹反馈电容C2补偿运算放大器输入端的容性负载，包括C1。

应用DAC

ADuC7026精密模拟微控制器配有四个12位电压输出DAC，这些DAC具有轨到轨输出缓冲器、三种可选范围和10 μs建立时间等特性。

每个DAC有三种可选范围：0 V至VREF(内部带隙2.5 V基准电压源)、0 V至DACREF(0 V至AV_{DD})和0 V至AV_{DD}。范围由控制寄存器DACxCON进行设置。DAC可以采用0 V至AV_{DD}范围的外部基准电压源。采用内部基准电压源时，VREF引脚与AGND之间必须接上一个0.47 μF电容，以确保稳定性。

四个DAC每个都可通过控制寄存器DACxCON和数据寄存器DACxDAT独立配置。通过DACxCON寄存器配置DAC后，可向DACxDAT中写入数据来获取所需的输出电压电平。

四个DAC输出可以轻松采用C语言或汇编语言进行控制。下列C语言代码示例显示如何选取内部2.5 V基准电压源并将DAC0输出设置为2.5 V。

```
//connect internal 2.5 V reference to VREF pin
REFCON = 0x01;
//enable DAC0 operation
DAC0CON = 0x12;
//update DAC0DAT register with data 0xFFFF
DAC0DAT = 0x0FFF0000;
```

采用汇编语言时：

```
DAC0CON[5] is cleared to update DAC0 using core
clock (41.78 MHz) for fast update rate;
DAC0CON[1:0] is set to '10' to use 0 V to VREF
(2.5 V) output range
'DAC0DAT = 0x0FFF0000' can be compiled to assembly
code with two instructions:
MOV      R0, #0x0FFF0000
STR      R0, [R1, #0x0604]
```

这两条指令总共需要六个时钟周期来执行，当内核时钟频率为41.78 MHz时对应的更新速率为7 MHz。因此，供电轨之间的时间延迟可以精确到144 ns。

测量结果

ADuC7026中的四个DAC为AD7656-1提供四个电源，以测试其在电源瞬态或序列变化下的行为。表2给出了ADC的电源和电压电平。

表2. AD7656-1的电源

DAC通道	DAC0	DAC1	DAC2	DAC3
输出范围	0 V至1.250 V	0 V至0.825 V	0 V至2.500 V	0 V至2.500 V
AD797增益	4	4	5	-5
AD797输出摆幅	0 V至5.00 V	0 V至3.30 V	5.00 V至12.50 V	-12.50 V至-5.00 V
标称电压	5.00 V	3.30 V	10.00 V	-10.00 V
AD7656-1电源	AV _{CC} , DV _{CC}	V _{DRIVE}	V _{DD}	V _{SS}

四个DAC输出(如表2中所述)的波形是采用示波器获得的,具体如图6所示。各通道的电压电平、周期、脉冲宽度和斜坡时间均可通过编程设置,控制非常方便。下文将测量并介绍具体参数。

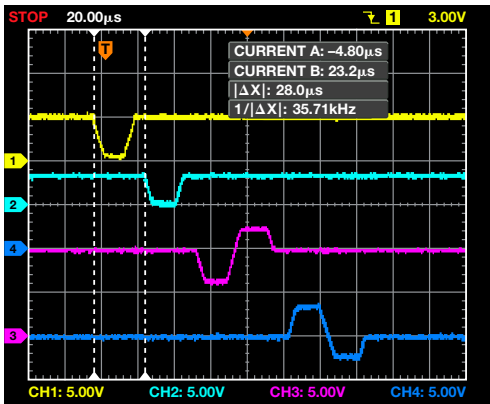


图6. 四通道电压波形

要使各个电源实现精确的电压电平,可使用可调电阻作为图3中的R1。电压电平通过利用Agilent 34401A数字万用表调整R1来校准。要确定电压波形的最大频率,应测量上升和下降斜坡时间。斜坡时间与电阻R4和容性负载CL的值有关。针对较慢的斜坡时间,可以为R4和CL选用较大的电阻和电容值。此处测试了不同负载电容条件下AV_{CC}和DV_{CC}的上升和下降斜坡时间,具体结果如表3所示。采用1 μF电容时的上升波形如图7所示。斜坡时间在10 V的10%和90%之间测得。

表3. 容性负载条件下的斜坡时间

容性负载	10 nF (V/μs)	0.1 μF (V/μs)	1 μF (V/μs)	10 μF (V/μs)
上升沿	6.90	0.97	0.07	0.01
下降沿	5.71	0.93	0.06	0.01

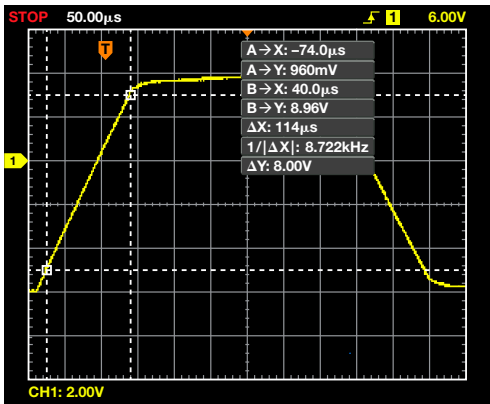


图7. 1 μF容性负载条件下的上升时间

电源纹波

AD797具有出色的直流精度,可通过调整反馈电阻R1轻松地AD7656-1提供精确的标准电压电平。电源的峰峰值纹波是在标称电压电平、200 MHz及20 MHz带宽和0.1 μF容性负载条件下利用DS1204B示波器测得的。表4显示纹波小于标称电压的1%,因此四个电源均符合要求。

表4. 各电源的纹波

电源	AV _{CC} , DV _{CC} (5.00 V)	V _{DRIVE} (3.30 V)	V _{DD} (10.00 V)	V _{SS} (-10.00 V)
200 MHz (mV)	20.8	28.0	25.6	30.4
20 MHz (mV)	12.8	24.8	15.2	18.4

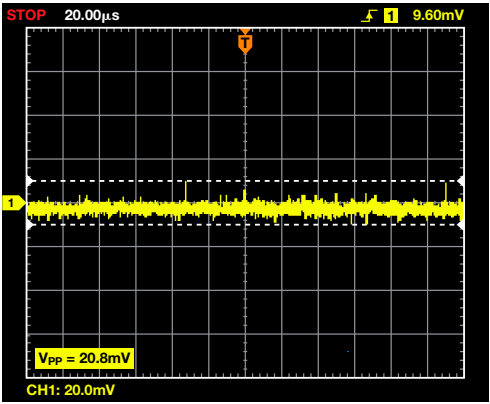


图8. AV_{CC}和DV_{CC}上5 V电源的纹波

生成波形

对ADuC7026源代码进行简单修改后,便可以针对要求评估不同电源条件下器件工作状况的不同应用生成多种不同序列的电压波形。生成的典型波形如图9和图10所示。

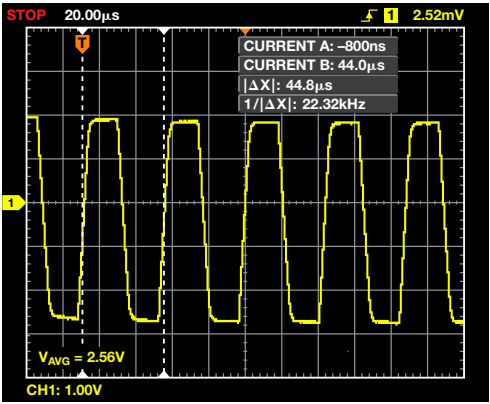


图9. 22.32 kHz方波波形

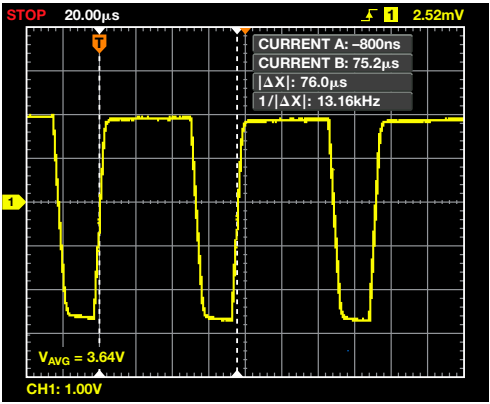


图10. 13.16 kHz脉冲波形

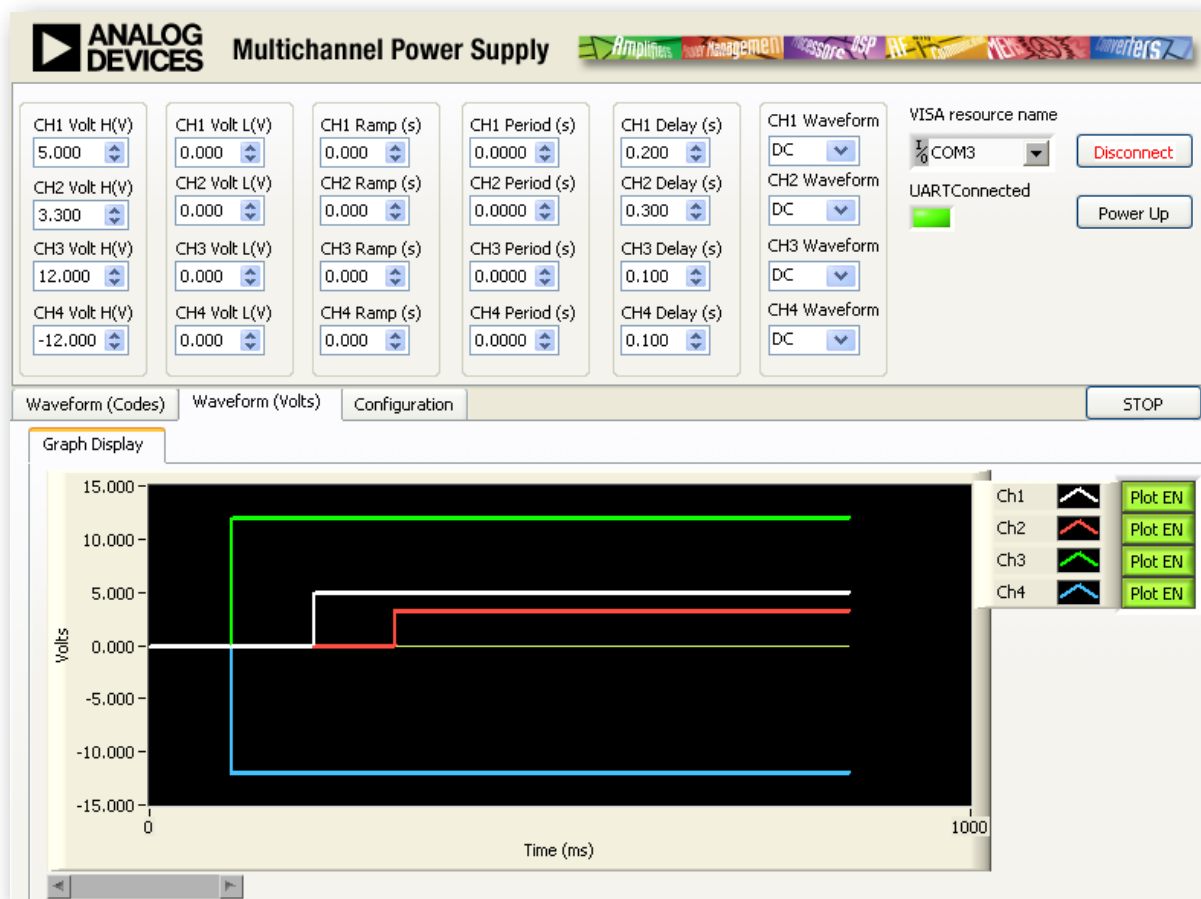


图11. 电源配置GUI

图11所示的LabVIEW® GUI可用于生成电源波形。可以轻松配置四个通道的电压电平、斜坡时间、周期和序列延迟时间。GUI和ADuC7026之间利用串行端口进行通信。

结论

此处利用AD7656-1和ADuC7026评估板开发并验证了一种简单而经济高效的方式来评估电源时序控制影响。ADuC7026评估板为四个电源产生可控可编程时序，以评估不同电源时序/斜坡条件下ADC的工作情况。微控制器中的三相16位PWM发生器可以提供总共七个电压通道。

采用标准±15V直流电源模块时，此便携式电源评估系统允许设计人员评估ADC，尤其是那些具有较多电源的ADC。

鸣谢

Aude Richard(ADuC应用工程师)为本文撰写提供了很好的建议和帮助，在此表示衷心感谢。

¹Bendaoud、Soufiane和Giampaolo Marino，[避免因容性负载而出现不稳定的实用技术\(应用工程师问答—32\)](#)，模拟对话第38卷第2期(2004)。

作者简介

Steven Xie [steven.xie@analog.com] 于2011年加入ADI北京分公司，是中国设计中心的一名ADC应用工程师。他负责中国市场精密ADC产品的技术支持工作。在此之前，他曾在Ericsson CDMA团队做过四年的硬件设计人员。2007年，Steven毕业于北京航空航天大学，并获得通信与信息系统硕士学位。



Karl Wei [karl.wei@analog.com] 于2000年加入ADI公司，任微转换器部产品工程师。Karl目前是精密ADC部应用工程师。加入ADI公司之前，Karl曾在北京集成电路设计中心和BIEC担任测试工程师和营销职位。他拥有哈尔滨工业大学的半导体和微电子硕士学位。



Claire Croke [claire.croke@analog.com] 于1999年加入ADI公司，任职于爱尔兰利默里克的精密转换器应用部门，负责为精密ADC提供应用支持。她毕业于爱尔兰利默里克大学，获电子工程学士学位。



利用快速、高精度SAR型模数转换器延长电池寿命

作者：Shane O'Meara

随着医疗、消费电子和工业市场上的便携式手持仪器仪表日趋向尺寸更小、重量更轻、电池(或每次充电)续航时间更长、成本更低且通常功能更多方向发展,低功耗已经成为如今电池供电模数转换器应用的一项关键要求。即使是在非电池供电的应用中,低功耗的好处也不容忽视,因为低功耗系统无需散热器或风扇也能工作,因而尺寸更小、成本更低,而且更加可靠,同时也“更加绿色环保”。此外,许多设计人员在设计产品时都面临一个挑战,即在增强产品功能或性能的同时降低或者至少不得超过当前的功耗预算。

当今市场上品种繁多的ADC则使得选择符合特定系统要求的最佳器件变得更加困难。如果说低功耗是必须的条件,那么除了评估速度和精度等常见的转换器性能特性之外,还需要考虑更多性能指标。了解这些指标以及设计决策会对功耗预算有何影响,对于确定系统功耗和电池寿命计算非常重要。

ADC的平均功耗是转换期间所用功耗、不转换时所用功耗以及各模式下所用时间的函数,如等式1所示。

$$P_{AVG} = (P_{CONV} \times \frac{t_{CONV}}{t_{CONV} + t_{STBY}}) + (P_{STBY} \times \frac{t_{STBY}}{t_{CONV} + t_{STBY}}) \quad (1)$$

P_{AVG} = 平均功耗。

P_{CONV} = 转换期间的功耗。

P_{STBY} = 待机或关断模式下的功耗。

t_{CONV} = 转换所用时间。

t_{STBY} = 处于待机或关断模式的时间。

转换期间所用功耗通常远大于待机功耗,因此如果处于待机模式的时间增加,平均功耗会显著降低。逐次逼近(SAR)型转换器尤其适合此类工作模式。

影响系统电源使用情况的最大因素之一是板上电源的选择。对于便携式应用,系统通常由3 V纽扣式锂电池直接供电。这样就无需使用低压差稳压器,从而节省电能、空间和成本。非电池应用也可受益于具有低 V_{DD} 电源电压范围的转换器,因为功耗与输入电压成正比。为ADC选择最低可接受 V_{DD} 将可降低功耗。

针对低功耗应用的所有ADC都具有关断或待机模式,以便在闲置期间节省电能。ADC可以在单次转换之间关断,或者以高吞吐速率突发执行一阵转换,在这些突发之间关断ADC。对于单通道转换器,工作模式的控制功能可以集成到通信接口,或者在完成一次转换后自动进行。

将模式控制集成到通信接口的好处是可以减少引脚数量。这样可以降低功耗,因为要驱动的输入更少,同时漏电流也更小。此外,引脚数量越少,封装尺寸也就越小,同时MCU所需的I/O也越少。无论采用何种控制方法,只要谨慎使用这些模式都能显著节省电能。

顾名思义,关断模式会关闭部分ADC电路,从而降低功耗。关断后电路重新启动转换所需的时间决定可有效使用此类模式的吞吐速率。对于带有内部基准电压源的ADC,重新启动时间将由基准电容重新充电所需的时间决定。采用外部基准电压源的模数转换器需要足够的时间在重新启动时正确跟踪模拟输入。

对于当今市场上的所有ADC,功耗均与吞吐速率成正比。功耗由静态功耗和动态功耗组成。静态功耗是恒定的,动态功耗则和吞吐速率呈线性变化关系。因此,在满足应用要求的前提下尽可能选择最低的吞吐速率可以省电。

图1所示为AD7091R的典型功耗与吞吐速率的函数关系,该器件是ADI公司最近推出的超低功耗ADC。图中还比较了利用器件的关断模式(尤其是在较低吞吐速率条件下)可以带来怎样的额外省电效果。AD7091R的吞吐速率和关断模式利用率取决于器件的重新启动时间,以及基准电容的重新充电时间,因为AD7091R具有片内基准电压源。基准电容重新充电所需的时间取决于电容大小,以及片内基准电压源重新启动时电容的剩余电荷水平。

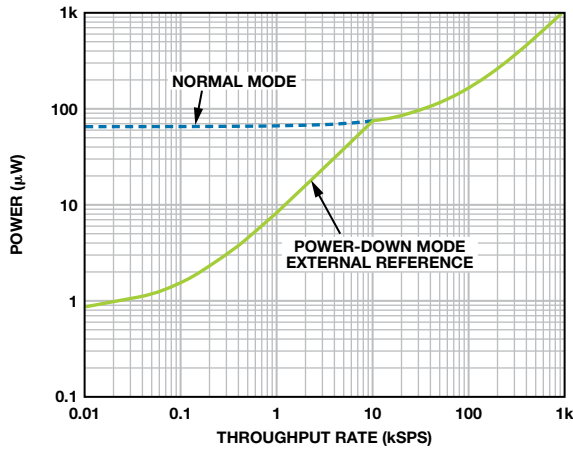


图1. AD7091R ADC功耗与吞吐速率的关系

ADC中启动转换请求的最常见方法是采用专用转换输入引脚或通过串行接口进行控制。采用专用输入引脚(CONVST)时,转换在下降沿启动。然后,由片内振荡器控制转换,转换完成后,可通过串行接口回读结果。因此,转换始终以恒定的最佳速度运行,允许器件在转换完成时进入低功耗模式,从而节省电能。

当ADC中的采样时刻由片选($\overline{CS}$)上的下降沿启动时,转换由内部采样时钟(SCLK)信号控制。SCLK频率将会影响转换时间和可实现的吞吐速率,进而影响功耗。SCLK速率越快,转换时间就越短。转换时间越短,器件处于低功耗模式的时间比例相对于正常模式就越大,因此可以实现显著的省电效果。也就是说,如果每次转换需要 N 个SCLK周期,那么对于每秒执行 S 次转换,SCLK开关的总时间为 $S \times N/f_{SCLK}$,每秒内的静态时间如等式2所示。

$$\left(1.00 - \frac{S \times N}{f_{SCLK}}\right) \quad (2)$$

因此,对于给定的每秒采样次数,随着 f_{SCLK} 增加,每秒内的静态时间也会增加。

例如,假设完成转换并读取结果需要16个SCLK周期,则对于采样速率为100 kSPS且SCLK为30 MHz的系统,静态时间所占比例为94.67%,也就是说转换所用时间占5.33%(每秒内53.3 ms)。当SCLK为10 MHz时,同一系统的静态时间仅占84%,也就是说转换用时为160 ms。因此,要实现最佳功耗性能,转换器应以可支持的最高SCLK频率工作。

针对低功耗应用而设计时,有个很重要的参数却往往被忽视,即输出引脚(尤其是SCLK、CS和SDO等通信接口引脚)上的容性负载,因为这些I/O变量会在转换过程中不断改变状态。输出端上的容性负载等于驱动器IC本身的引脚电容、输入引脚的引脚电容以及PCB走线电容之和。走线电容通常都很小,处于飞法范围内,因此意义不大。为容性负载充电所需的功率(P_L)是负载(C_L)、驱动电压(V_{DRIVE})以及充电频率(f)的函数,其定义如等式3所示。

$$P_L = C_L \times V_{DRIVE}^2 \times f \quad (3)$$

因此,整个系统的功率等于负载电容(C_{Ln})和开关频率(f_n)乘积之和乘以驱动电压的平方。

$$P_L = \sum (C_{Ln} \times f_n) \times V_{DRIVE}^2 \quad (4)$$

由于ADC驱动SDO引脚,主机微控制器驱动 $\overline{CS}$ 、 $\overline{CONVST}$ 和SCLK引脚,因此可通过尽可能减少所有器件的引脚电容来实现最低功耗。

对于 $\overline{CS}$ 和 $\overline{CONVST}$ 引脚,开关频率仅取决于吞吐速率。如前所述,SCLK频率应设置为可支持的最大频率,以便降低功耗。这并不矛盾:重要的是SCLK并不是自由运行——它应该仅在尽可能短的时间内激活,以便在SDO线路上传播每个位检验的结果并控制转换过程。这点依器件和分辨率而定,但通常为每位一个周期,再加上一些开销;对于12位转换器SPI接口,每次采样约为16个SCLK周期。因此,SCLK的最小频率为所需周期数乘以吞吐速率。

SDO线路的频率取决于吞吐速率和转换结果。虽然这个无法进行控制,但是设计人员应该了解它会对转换功耗造成什么影响。当结果为101010...序列时,功耗最大;当结果为全1或全0时,功耗最小。

除了降低吞吐速率之外,减小 V_{DRIVE} 电压也可明显降低功耗。模数转换器通过单电源引脚或单独的电源来为模拟电路和数字接口供电。使用单独的 V_{DRIVE} 电源时,设计灵活性更高并且无需电平转换器,因为模数接口电压可与SPI主机的电压相匹配。为 V_{DRIVE} 选择可用的最低电压时,系统功耗将最低。

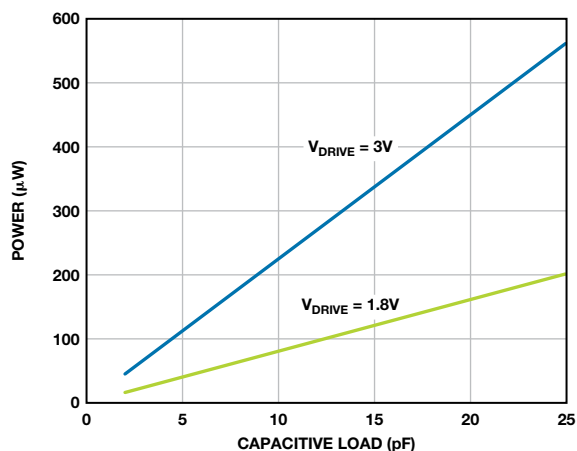


图2. 典型接口功耗与容性负载的关系

图2比较了12位ADC在 V_{DRIVE} 值为3 V和1.8 V时标准SPI接口(含CS、SDO和SCLK)的典型功耗要求与总容性负载的关系，其中吞吐速率为100 kSPS、每次转换16个SCLK周期以及最差情况SDO输出为1010...

ADC电路设计的其它典型构成要素包括基准电压源和运算放大器。不言而喻，应针对低功耗认真选择这些元件。有些基准电压源带有关断模式，以便在非活动期间降低功耗。放大器选择视应用而定，因此应考虑到系统吞吐速率，以确保所选放大器能够使ADC性能达到最佳，同时使功耗降至最低。

12位AD7091R专为低功耗应用而设计，具有一个SPI接口和一个片内精密2.5 V基准电压源，采样速率为1 MSPS。转换通过CONVST引脚启动。片内振荡器控制转换过程，使之能够优化功耗。引脚电容很小，最大值为5 pF。宽输入电压范围(2.7 V至5.25 V)允许集成到更广泛的应用中，而不仅仅是电池供电应用。单独的1.65 V至5.25 V V_{DRIVE} 电源则可降低功耗，并提高系统集成能力。

采样速率为1 MSPS且 V_{DD} 为3V时，AD7091R功耗为349 μA(典型值)。由于其功率与吞吐速率成正比，因此100 kSPS时静态电流为55 μA。不执行转换但基准电压源激活时，静态电流为21.6 μA；在关断模式下，电流仅为264 nA。AD7091R采用10引脚MSOP或LFCSP封装。

驱动AD7091R的典型放大器包括AD8031(针对快速吞吐速率应用)和AD8420(针对较低带宽应用)。采用2.7 V电源供电时，AD8031的静态功耗为750 μA(典型值)；采用5 V电源供电时，AD8420的静态功耗为70 μA(典型值)。

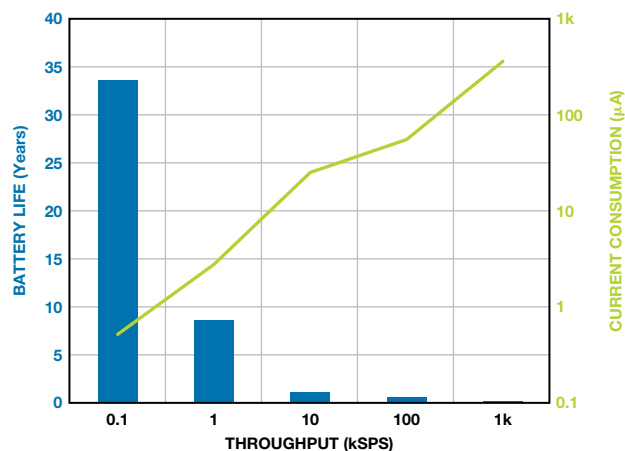


图3. AD7091R电池寿命和功耗与吞吐速率的关系

图3所示为通过CR2032锂电池供电时AD7091R的典型功耗和计算得出的电池寿命。可以清楚看出，随着吞吐速率降低，电池寿命明显延长。

与多数其它ADC相比，AD7091R可以在功耗预算上实现显著节省效果。例如，与最接近的可用竞争产品(一款不带内部基准电压源的器件)相比时，对于1 MSPS吞吐速率，AD7091R可使功耗降低3倍(对于3 V电源，其功耗典型值为1 mW，而比较产品的功耗典型值为3.9 mW)。这相当于将CR2032电池寿命延长400小时。考虑需要外部基准电压源的其它器件时，节省效果更为明显。

结论

除延长电池寿命之外，降低功耗还有其它很多好处。产生的热量变少，进而使尺寸变小。稳定性因温度应力降低而得以提高。由于采用更小的元件，因此PCB尺寸得以缩小；另外，由于无需散热器之类的配件，因此元件数量得以减少；这些使系统成本降低。本文概述了系统设计人员在采用ADC的设计中优化功耗时应考虑到的几个重要因素和好处。

参考文献

Casamayor, Mercedes and Claire Croke. "How to Save Power in Battery Applications Using the Power-Down Mode in an ADC." *Analog Dialogue*, Vol. 37, No. 3, pp. 3-9, 2003.

作者简介

Shane O' Meara [shane.omeara@analog.com]

是ADI公司的应用工程师。他于2011年加入ADI公司，就职于爱尔兰利默里克的精密转换器应用部门。他毕业于利默里克大学，获电子工程学士学位。



检测线束中的开路和短路的诊断技术

作者: Don Nisbett

作为现代汽车的一个关键部件, 电线束包括数以千计的装配元件, 它们将各个电子系统连接在一起, 使得它们能够协同工作。任何线束出现的小故障, 都可能对整个系统产生影响。然而, 为了应对车辆内部电子系统的日益增长的需求, 汽车线束的复杂性也在不断增加, 因而我们更加迫切地需要快速简单地检测断路和短路线路。线路诊断在整个车辆使用寿命期间都是非常重要的。从安装阶段开始, 诊断和修理线路故障可能导致严重制造延迟。在运行阶段, 诊断和修理线路故障可能导致汽车修理次数增加, 从而大幅增加制造商的保修成本。

主动安全系统, 包括车道检测和停车辅助系统(前视和后视摄像头), 以及信息娱乐系统(包括导航和后座娱乐), 是人们更为关注的汽车电子系统。要使这些系统高效运行, 从汽车任何角落通过电缆传输的视频数据必须能够可靠地传送到驾驶员和乘客。电缆健康状况对于维持这些系统的正常运行至关重要。

本文提出了一种电路构想, 可以提供可靠而经济高效的技术, 在汽车应用的视频和音频传输线路上实施诊断。

图1中所示电路可以有效地检测电池短路(STB)、对地短路(STG)、开路和短路故障。该电路使用ADA4433-1 (U1)全集成视频重构滤波器, 作为视频传输信号链的一部分, 还使用ADA4830-1 (U2)高速差动放大器作为检测电路。ADA4433-1内置一个高阶滤波器, -3 dB截止频率为10 MHz, 在27 MHz频率下提供45-dB的抑制, 还具有2 V/V的内部固定增益。它具有出色的视频特性, 在输出上提供过压保护(OVP)和过流保护(STG), 而且功耗较低。ADA4830-1提供0.50 V/V的衰减增益, 还提供故障检测输出标志, 指示其输入上是否存在过压状况。它提供高达18 V的输入过压保护, 具有宽输入共模电压范围和出色的ESD稳定性。

在图1所示的示例电路中, U1代表差分输出缓冲, 它可将视频信号从后视摄像头或发动机控制单元(ECU)传输到接收机。输入通常是由CMOS成像元件或视频编码器驱动的。U1的主要功能是提供有源滤波功能(重构), 并驱动视频信号通过电缆向显示屏的传输。U2的输入跨接到U1的输出, 以提供表1中所列的故障检测功能, 下面的段落将对此进行说明。

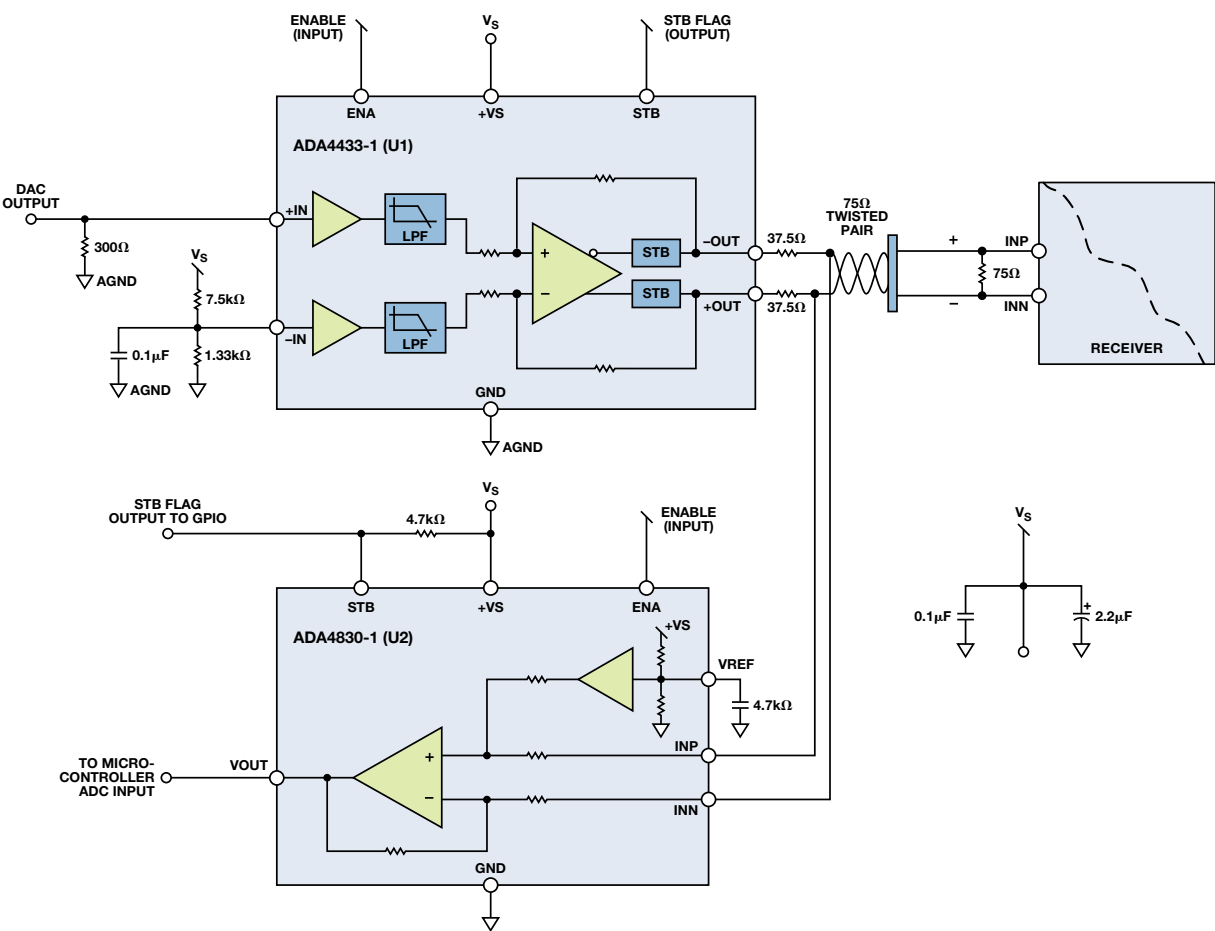


图 1. 使用ADA4433-1 (U1)和ADA4830-1 (U2)的线路诊断电路。

(接第23页)

分析稳定系统中的惯性MEMS的频率响应

作者：Mark Looney

稳定系统简介

无人飞行器安装的监控设备、海上微波接收机、车辆安装的红外成像系统传感器以及其他仪器系统都需要具有稳定的平台，以达到最佳性能，但它们通常在可能遇到振动和其他类型不良运动的应用中使用。振动和正常车辆运动会导致通信中断、图像模糊以及其他很多行为，从而降低仪器的性能和执行所需功能的能力。平台稳定系统采用闭环控制系统，以主动消除此类运动，从而保证达到这些仪器的重要性能目标。图1是平台稳定系统的整体框图，它使用伺服电机来校正角向运动。反馈传感器为仪器平台提供动态方位信息。反馈控制器处理这些信息，并将其转换为伺服电机的校正控制信号。

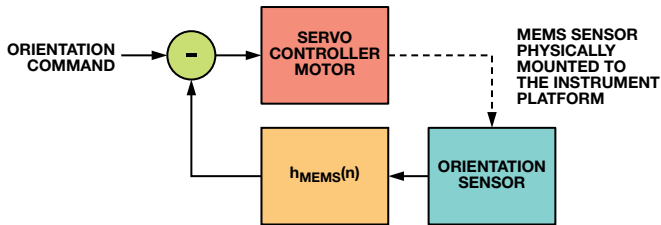


图1. 基本平台稳定系统。

由于很多稳定系统需要多个轴向的主动校正，因此惯性测量单元(IMU)通常包括至少三个轴向的陀螺仪(测量角速度)和三个轴向的加速度计(测量加速度和角定向)来提供反馈检测功能。反馈传感器的最终目标是提供平台定向的精确测量，即使当平台正在运动时也要做到。由于没有“万能”传感器技术能够在任何条件下提供精确的角度测量，因此平台稳定系统中的IMU通常在每个轴上使用两种或三种传感器类型。

加速度计响应每个轴向上的静态和动态加速。“静态加速度”似乎是一个陌生的词汇，但它涉及重要的传感器行为：对重力的响应。假定不存在动态加速，并通过校准消除了传感器误差，则每个加速度计输出将代表它的相对于重力的轴定向。为了确定在存在振动和快速加速的情况下稳定系统中通常出现的实际平均定向，通常会将滤波器和融合程序(组合来自多个传感器类型的读数，得出最佳估计值)应用于原始测量。

另一种类型的传感器是陀螺仪，它提供角速率测量。陀螺仪测量通过有限周期内的角速率的积分，在角度测量中发挥作用。执行积分时，偏差误差将导致成比例的角度漂移，随时间累加。因此，陀螺仪性能通常与设备偏差对不同环境因素的灵敏度相关，这些因素包

括温度变化、电源变化、离轴旋转和线性加速度(线性 g 和整流 $g \times g$)。校准的高质量陀螺仪，具有对线性加速度的高抑制，使这些设备能够提供宽带角信息，作为对加速度计提供的低频信息的补充。

第三种类型的传感器是3轴磁力计，它可以测量磁场强度。从三个正交轴的磁场测量实现了相对于地球磁场本地方向的定向角估算。当磁力计接近电机、显示器和其他动态磁场干扰源时，管理其精度可能非常困难，但在适当情况下，它的角度数据可作为来自加速度计和陀螺仪的数据的补充。虽然很多系统仅使用加速度计和陀螺仪，但磁力计可以改进某些系统的测量精度。

图2的整体框图显示了如何使用陀螺仪和加速度计测量，既利用它们的基本优势，同时又最大程度减少它们的弱点产生的影响。低通加速度计和高通陀螺仪滤波器的极点位置通常取决于应用，另外精度目标、相位延迟、振动和“正常”运动预测都会对位置决定产生影响。因系统而异的行为也会影响加权因子，而加权因子会对如何组合这两种测量产生影响。扩展卡尔曼滤波器就是一个组合滤波和加权函数以计算动态角度估计的算法的例子。

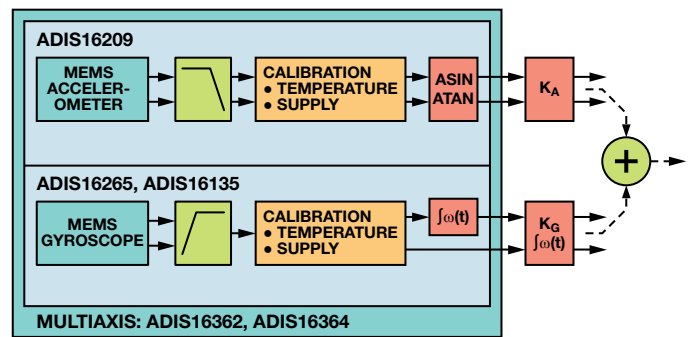


图2. 组合单轴传感器输出。

MEMS IMU频率响应分析

围绕新的MEMS IMU开发稳定系统时，在系统设计早期阶段了解频率响应是非常重要的，因为IMU的频率响应将对控制器设计产生直接影响，可以帮助识别潜在稳定性问题—特别是在考虑到新一代设计的高带宽解决方案时。这些信息对于预测陀螺仪的振动响应也非常有用。

评估IMU带宽的一种策略是确定哪些信息在产品文档中提供，分析此类信息对系统的惯性运动响应的影响，并稳定系统的响应。此类分析以及它涉及的所有校正操作将成为初始测试的基础。

频率响应在IMU和陀螺仪的规格表中表示为“带宽”。作为一个性能参数，它表示某个频率，输出信号幅度在该频率下降低到传感器遇到的实际运动幅度的大约70% (-3 dB)。某些情况下，带宽可也定义为输出响应落后于实际运动90度时的频率(对于双极系统)。这两个指标可以直接影响控制环路的一个重要稳定准则：单位增益、相位裕量—环路响应的实际相位角度和-180°之间的差值，环路增益为1。了解反馈传感器的频率响应，是优化稳定性保证和系统响应之间的平衡的关键因素。除了管理稳定性标准之外，频率响应还会对振动抑制和制定采样策略产生直接影响，通过这些策略可以测量惯性平台上的所有关键瞬态信息。

要分析系统中的频率响应，首先要从一个高层次“黑盒子”视图开始，它描述了系统在整个目标频率范围内对输入的响应。在电子电路中，输入和输出是从一般意义上定义的，例如信号电平(伏特)，分析通常包括开发传递函数，使用s域表示和电路-电平关系，例如基尔霍夫的电压和电流定律。对于惯性MEMS系统，输入是IMU遇到的惯性运动，输出通常以数字码表示。s域分析技术固然有很大作用，但要为这种类型的系统开发完整的传递函数，通常还需要采用其他技术，并且考虑到更多问题。

开始分析过程时，首先要了解与传感器信号链相关的所有组件。图3提供了典型函数的整体示意图。信号链从核心传感器元件开始，它将惯性运动转化为代表性的电信号。如果带宽在传感器元件中未受限制，则通常受ADC模块前的信号调理电路中的滤波器限制。信号数字化后，处理器通常应用纠错(校准)公式和数字滤波。第二级的数字滤波器会减小反馈系统在控制程序中使用的带宽和采样速率。所有这些级都可能影响传感器信号的增益和相位，与频率相关。图3提供了一个示例，IMU在混合信号处理系统中具有多个滤波器。该系统可作为一些实用分析技术的示例。

核心MEMS传感器元件

要进行此类分析，必须了解可以量化和应该量化的所有行为，然后可对那些无法轻易量化的行为做出合理假设。充分了解“已知”可变因素之后，通常可以更加简单地重新评估这些假设以进行检查和澄清。ADIS16488的规格表(图3)显示了330 Hz的-3 dB带宽。假定核心传感器处于临界阻尼状况，而且在远低于其谐振范围(16 kHz至20 kHz)的带宽下并非主要贡献因素。这种情况并非总会出现，但它是一个很好的起点，可以使用噪声密度或完全运动测试，稍后在流程中测试到。

接口电路/模拟滤波器

此外，每个陀螺仪传感器在通过ADC模块之前都会通过双极低通滤波器。这样可以提供足够的信息，以便使用拉普拉斯变换来开发S域中的传递函数表示。第一极(f_1)的频率为404 Hz，第二极(f_2)的频率为757 Hz。

$$H_G(s) = \frac{\omega_1}{s + \omega_1} \times \frac{\omega_2}{s + \omega_2} = \frac{808\pi}{s + 808\pi} \times \frac{1514\pi}{s + 1514\pi}$$

$$\text{Magnitude} = |H_G(s)|_{s=j\omega}$$

$$\text{Phase} = \arctan(H_G(s))_{s=j\omega}$$

$$f_1 = 404 \text{ Hz, filter pole \#1}$$

$$\omega_1 = 2\pi f_1 = 808\pi$$

$$f_2 = 757 \text{ Hz, filter pole \#2}$$

$$\omega_2 = 2\pi f_2 = 1514\pi$$

加速度计的单极(f_1)传递函数为：

$$H_A(s) = \frac{\omega_1}{s + \omega_1} = \frac{660\pi}{s + 808\pi}$$

$$\text{Magnitude} = |H_A(s)|_{s=j\omega}$$

$$\text{Phase} = \arctan(H_A(s))_{s=j\omega}$$

$$f_1 = 330 \text{ Hz, filter pole \#1}$$

$$\omega_1 = 2\pi f_1 = 660\pi$$

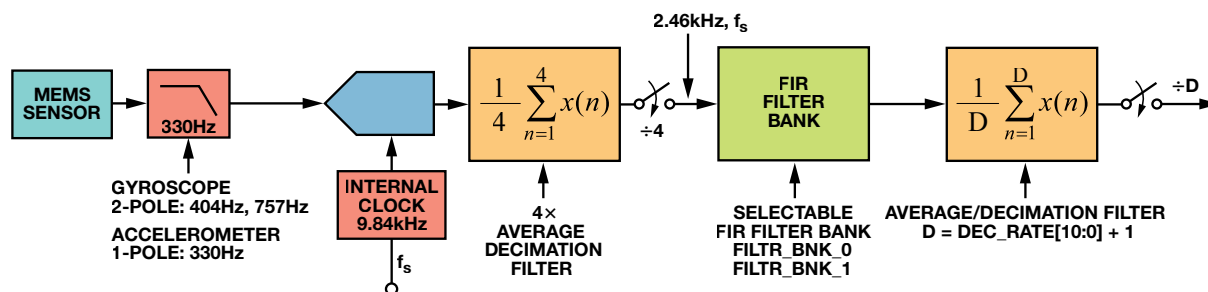


图3. 信号链中用于频率分析的ADIS16488传感器。

这些公式为程序中的数字分析提供了依据，这些程序可管理与“ $s = j\omega$ ”恒等式相关的复数。在MATLAB中，以下的 m 脚本将生成幅度(比率，无单位)和相位(度)信息：

```
Fmax = 9840/2; % one-half of the sample rate
for f = 1:Fmax
    w(f) = 2*pi*f;
end
p1 = 404; % pole location = 404Hz
p2 = 757; % pole location = 757Hz
NUM1 = 2*pi*p1;
DEN1 = [1 2*pi*p1];
NUM2 = 2*pi*p2;
DEN2 = [1 2*pi*p2];
H1 = tf(NUM1,DEN1); % transfer function for first pole
H2 = tf(NUM2,DEN2); % transfer function for second pole
H488a = H1 * H2; % transfer function for 2-pole filter
[maga,phasea] = bode(H488,w);
for f = 1:Fmax
    Mag488a(f) = maga(1,1,f);
    Phase488a(f) = phasea(1,1,f);
end
```

为快速评估与这些滤波器相关的时间延迟，请注意单极滤波器的相位延迟在-3 dB频率下等于45°，也就是转折频率周期的1/8。在此情况下，加速度计的滤波器的时间延迟大约等于0.38 ms。对于陀螺仪，延迟等于两级的时间延迟的总和，约为0.47 ms。

$$t_A = \frac{45}{360} \times \frac{1}{330 \text{ Hz}} = 0.38 \text{ ms}$$

$$t_G = \frac{45}{360} \times \left(\frac{1}{404 \text{ Hz}} + \frac{1}{757 \text{ Hz}} \right) = 0.47 \text{ ms}$$

均值/抽取滤波器级

图3说明了两个均值/抽取滤波器级的使用，它们可以降低级的输出采样速率，并且提供额外的滤波。在具有有限脉冲响应(FIR)的数字滤波器中，相位延迟等于总抽头数的一半，除以每个抽头的采样速率。在第一个滤波级，采样速率为9.84 kHz。有四个抽头，在此种类型的滤波器中，这个数字等于均值数量。相位延迟约为0.2 ms。均值滤波器的幅度响应遵循这种关系。

$$H(f) = \left| \frac{\sin\left(4 \times \pi \times f / 9840\right)}{4 \times \sin\left(\pi \times f / 9840\right)} \right|$$

使用MATLAB进行分析时，请使用9.84 kSPS的采样速率(f_s)和4个抽头(N)，以及用于分析模拟滤波器的相同频率数组(f)。使用相同频率数组，可以更加简单地组合每级的结果。请使用以下代码来分析第一级：

```
Fmax = 9840/2; % one-half of the sample rate
f = 1:Fmax;
NUM(f) = sin(4*pi*f/9840);
DEN(f) = 4 * sin(pi*f/9840);
for fq = 1:Fmax
    Hda(fq) = abs(NUM(fq)/DEN(fq));
end
```

要分析第二个均值/抽取滤波器，需要事先了解控制系统的采样速率，但应使用相同的关系。例如，如果控制环路需要接近400 SPS的采样速率，则第二个滤波器的均值和抽取率将等于6(采样速率为410 SPS，有四个样本，因此为9840/[410 × 4] = 6)。使用相同的 m 脚本代码可分析幅度响应，有三个例外：(1) 将采样速率从9480更改为2460；(2) 将两个位置的“4”更改为“6”；以及(3) 将 F_{MAX} 从9840/2更改为2460/2。相位等于总抽头数的一半，除以采样速率，约为1.22 ms (3/2460)。

复合响应

图4和图5提供了复合幅度和相位响应，包括陀螺仪的模拟滤波器和两个抽取滤波器。图4表示针对数组中的每个频率，将各级的幅度相乘的结果。图5表示将每个频率下的各级的相位贡献相加的结果。标记“没有抽取”的坐标图假定输出数据速率为2460 SPS，第二个抽取滤波器级有效关闭。标记“有抽取”的坐标图假定抽取率等于6，最终输出数据速率为410 SPS。两个坐标图说明了响应差异，帮助实现控制环路采样速率和相应频率响应的系统级平衡。

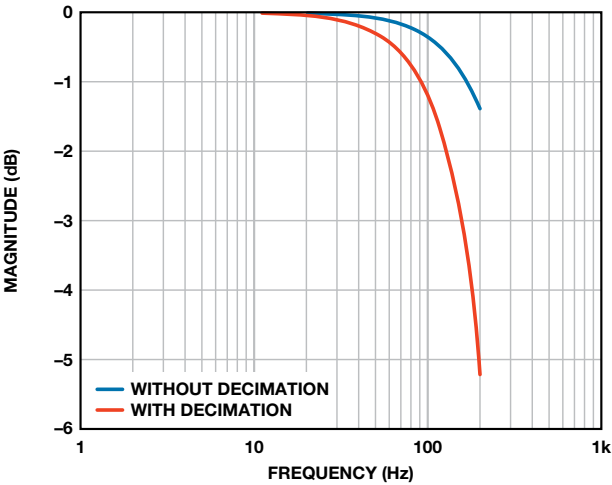


图4. 模拟滤波器和第一个抽取滤波器级。

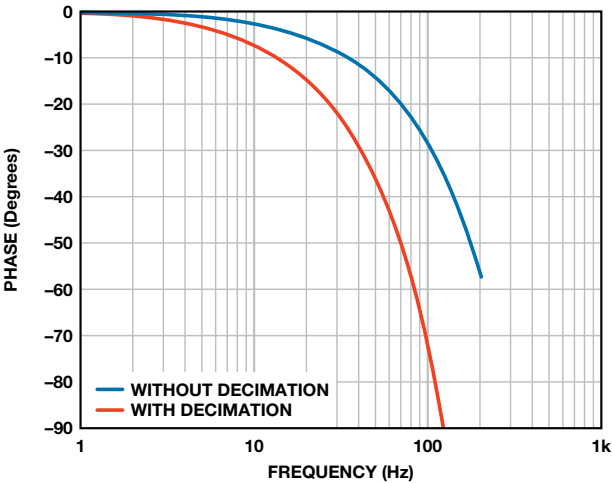


图5. 410-SPS数据速率的复合响应。

可编程FIR滤波器分析

知道模拟滤波器和抽取滤波器的贡献之后，我们可以评估使用片内抽取滤波器和设计自定义FIR滤波器之间的比较权衡。在图3所示的ADIS16488中，FIR滤波器包括在IMU中，但有些系统在数字信号处理程序中实施滤波器。FIR滤波器的时域 $f(n)$ 以差分方程表示，其中 z 变换提供了用于频率分析的分析工具：

$$y(n) = \sum_{m=0}^{M-1} a_m \times x(n-m)$$

$$H(z) = \frac{Y(n)}{X(n)} = \sum_{m=0}^M a_m \times z^{-k}$$

$$z = e^{sT}$$

$$s = j\omega$$

幸运的是，很多现代程序都包含根据基本关系进行此类分析的特定工具或命令。但在验证自动评估工具的结果或对FIR设计工具输出产生直觉的疑问时，了解它们仍然是有用的。MATLAB“fdatool”命令可启动滤波器分析和设计软件包，帮助设计和分析系统FIR滤波器实施

惯性频率响应测试方法

在陀螺仪中测试频率响应的最直接方法是使用惯性速率表，它能够引入适当的频率成分。速率表通常包括可编程伺服电机和光学编码器，可验证电机轴上的编程旋转。这种测试方法的优势是它应用了实际惯性运动。它的弱点在于它通常不适用于刚开始使用MEMS的工程师。

对于未使用速率表的早期分析验证，测试目标频段内的频谱噪声可以提供有用的信息。这种简化方法不需要复杂的测试设备，而只需要与稳定平台的安全机械连接以及数据收集仪表。但是，它要求机械噪声具有相对于频率的“平坦”噪声幅度。

图6详细说明了使用相同双极低通滤波器的两个例子。第一个例子(ADIS16375)使用了在有用频率范围内具有平坦响应的陀螺仪。第二个例子(ADIS16488)使用在1.2 kHz频率下具有适中峰化量的陀螺仪，它实际上将-3 dB频率扩展到大约380 Hz。对于在为控制回路进行建模和仿真的人员而言，了解这种共振行为可能是非常有价值的。在简单测试中识别这种行为，还有助于解释在执行更全面系统特征化时噪声电平高于预期的原因。如果在项目早期了解和识别这些行为，则通常可通过对滤波器极点的调整，对它们进行管理。

测量噪声密度时，请确保采样速率至少达到最高目标频率的两倍，以满足奈奎斯特准则。此外，还应提取足够的数据样本，以降低测量的不确定性。图6中的坐标图源于FFT时间记录分析，长度为256000个采样，最大速率为2.46 kSPS。

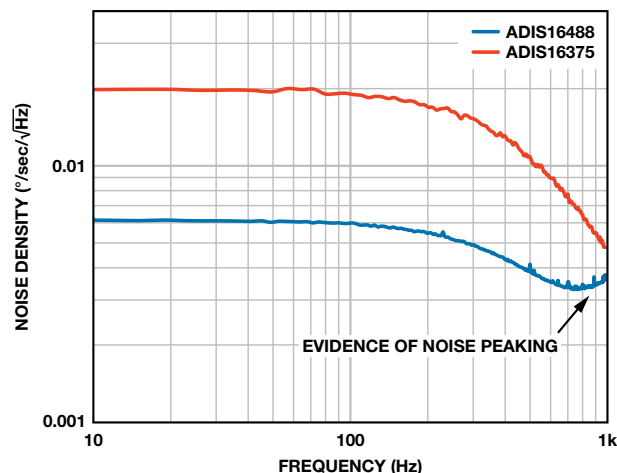


图6. 噪声密度比较。

另一种方法使用了陀螺仪的自测功能。自测功能提供了使用电气信号来模拟传感器的机械结构的机会，而无需对设备施加外部惯性运动。自测功能迫使模拟对实际运动的响应的传感器内核中发生变化，从而在电气输出上产生相应变化。并非所有产品都提供对此信息的实时访问，但它可能是一种有用工具，另外制造商或许能够提供此种类型的频率-响应测试的数据。在最简单的方法中，可将自测(模拟对步骤的响应)与分析预期结果进行比较。重复在特定频率下的自测置位，也是一种研究每个频率下的传感器响应幅度的直接方法。以图7中的两种不同响应为例。在较低频率下，陀螺仪输出类似于方波，每个转换的瞬态响应除外。瞬态响应符合传感器信号链中的滤波器网络的“步骤响应”预期。在第二个示例中，自测的频率足够高，能够防止完全建立，因而发生了幅度减小。请注意在本图底部信号上，蓝色和黑点响应之间的幅度差异。有多种方法可以估测这些时间记录的幅度。离散傅里叶变换(DFT)可将主要频率成份(自测频率)与谐波内容隔离开，这可能导致幅度/频率响应的误差。

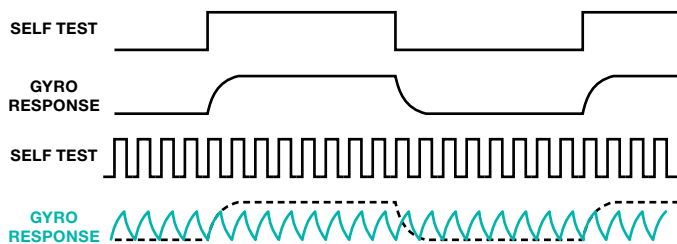


图7. 自测。

结论

向高带宽IMU发展的趋势为反馈稳定系统的设计提供了显著优势。高带宽使得多传感器系统能够实现更好的时序对齐和相位裕量管理。滤波电容的值和温度响应的变化范围可能非常广，可能导致极点频率的成比例变化。由于相位延迟取决于极点位置，因此了解和管理极点位置非常重要。例如，当反馈传感器的截止频率比控制器的单位增益反馈高两倍时，则会为环路响应增加大约22.3°的相位延迟。如果截止频率降低20%，则相位延迟增加大约5.6°。提高单位增益带宽中的截止频率的比率，可将这些影响减小4倍。

要了解IMU的带宽及其在系统稳定性中的角色，应该使用分析、建模、测试数据以及这些因素的迭代。首先要量

化可用信息，做出假设以弥补所有漏洞，然后制定计划来优化这些假设。

更多信息

- MEMS惯性传感器
- 五种运动检测：利用MEMS惯性感测技术实现应用
- 利用集成式MEMS惯性传感器改善工业控制

作者简介

Mark Looney [mark.looney@analog.com] 是ADI公司（美国北卡罗来纳州格林斯博罗）的iSensor应用工程师。自1998年加入ADI公司以来，他在传感器信号处理、高速模数转换器和DC-DC电源转换领域积累了丰富的工作经验。他拥有内华达州大学雷诺分校电子工程专业学士（1994年）和硕士（1995年）学位，曾发表过数篇文章。加入ADI公司之前，他曾协助创立汽车电子和交通解决方案公司IMATS，还担任过Interpoint公司的设计工程师。



(接第18页)

电池短路故障检测

U1和U2都具有集成电池短路检测功能和STB输出标志。在电池短路事件中，U2的输出标志位将发信号指示逻辑低状态，微控制器的通用输入/输出(GPIO)端口可以轻松地读取该信号。

对地短路故障检测(单路输出)

将U1的正输入端(INP)连接到负输入端(INN)。+OUT和-OUT之间的差分输出应为0V。如果任一个输出对地短路，则U2输出端的差分电压应大于500 mV。

对地短路故障检测(两路输出)

将U1的正输入(INP)设置为0 V。+OUT和-OUT之间的差分输出应为大约1 V。如果两路输出都对地短路，则U2输出端的差分电压为大约0V。

开路

将U1的正输入(INP)设置为0V。+OUT和-OUT之间的差分输出应为大约1V。如果有短开的连接，则在U2的输出端产生的差分电压为大约500 mV。

相邻输出短路

将U1的正输入(INP)设置为0V。+OUT和-OUT之间的差分输出应为大约1V。如果两路输出短路连在一起，则在U2的输出端产生的差分电压为大约0V。

正常运行(无电缆故障)

将U1的正输入(INP)设置为0 V。+OUT和-OUT之间的差分输出应为大约1 V。在U2的输出端产生的差分电压为大约250 mV。

作者简介

Don Nisbett [don.nisbett@analog.com] 担任ADI公司高速信号调理部营销工程师。在担任当前职位之前，他曾经分别负责产品工程和应用工程工作。他于2002年毕业于伍斯特理工学院，获得电气工程学士学位，随后一直在ADI公司工作。



表 1. 诊断输出指示器小结

故障状况	U1输入配置	U2输出指示器	指示器的电平 ¹
电池短路		引脚5	85 mV
对地短路(单路输出)	INP = INN	引脚6	530 mV
对地短路(两路输出)	INP ≠ INN	引脚6	10 mV
开路	INP ≠ INN	引脚6	500 mV
相邻输出短路	INP ≠ INN	引脚6	0 mV
正常运行(无电缆故障)		引脚6	250 mV

¹所有电平均为粗略值，应针对特定设计确定特征。

Analog Dialogue

本期介绍

- 2 编者寄语，新产品简介
- 3 对增益大于等于10时保持稳定的放大器进行补偿以在较低增益下工作
- 5 精密SAR模数转换器的前端放大器和RC滤波器设计
- 10 实现隔离式半桥栅极驱动器
- 13 检测并区分心脏起搏伪像
- 19 多功能低功耗精密单端转差分转换器
- 21 小巧灵活的低功耗调制解调器IC改进HART通信网络

本期介绍

对增益大于等于10时保持稳定的放大器进行补偿以在较低增益下工作

本文说明如何补偿一个增益为9倍以上时保持稳定的放大器以在增益低至2倍时工作, 提供比等效内部补偿放大器更高的压摆率和更快的建立时间。本文提出的两种方法通过提高复杂度来降低总宽带噪声。文中列举了ADA4895-2双通道、高速、低功耗运算放大器的实例。详情见第3页。

精密SAR模数转换器的前端放大器和RC滤波器设计

逐次逼近型ADC提供高分辨率、出色的精度和低功耗特性。一旦选定一款精密ADC, 系统设计师就必须确定获得最佳结果所需的支持电路。需要考虑的三个主要方面是: 前端、基准电压源和数字接口。本文重点讨论前端。详情见第5页。

实现隔离式半桥栅极驱动器

许多应用——从隔离式DC-DC电源, 到太阳能逆变器——都采用隔离式半桥栅极驱动器控制大功率, 它们具有高效率 and 功率密度、隔离电压以及长期的稳定性。本文将详细阐述这些设计理念, 以展现采用小型封装的隔离式半桥栅极驱动器IC在造就高性能方面的卓越能力。详情见第10页。

检测并区分心脏起搏伪像

当心脏病患者进行ECG测试时, 心脏科医师必须能够检测到起搏器的存在及其效果。起搏信号的电气特征由小而窄的脉冲构成。由于这些伪像被淹没在噪声和较大的心电信号中, 因而难以检测到。本文将描述起搏伪像的性质, 同时介绍检测这种伪像的一种器件和方法。详情见第13页。

多功能低功耗精密单端转差分转换器

许多应用(包括驱动现代ADC、通过双绞线电缆传输信号以及调理高保真音频信号)需要采用差分信号, 以提高信噪比、增加共模噪声抗扰度并减少二次谐波失真。本文介绍了一种可将单端信号转换成差分信号的电路模块。详情见第19页。

小巧灵活的低功耗调制解调器IC改进HART通信网络

采用传感器和执行器进行测量、控制并与仪器仪表系统通信是现代制造厂的重心所在。4 mA至20 mA的模拟信号通信过去被广泛采用, 但是仪器仪表已经从这些单纯的模拟系统发展到现今的成熟智能系统, 可采用HART协议来使能双向数字数据传输。详情见第21页。

Dan Sheingold [dan.sheingold@analog.com]

Scott Wayne [scott.wayne@analog.com]

所有ADI产品数据手册都可在www.analog.com/zh网站查到, 只需在搜索框中输入产品型号即可。

10月

降压同步DC-DC控制器 ADP1851
单导联心率监护模拟前端 AD8232
四通道低压微处理器监控器 ADM8710
集成 ± 15 kV ESD保护的双通道RS-422收发器 ADM4168E

11月

3轴、 ± 200 g、低功耗MEMS加速度计 ADXL377
3轴、 ± 1 g/ ± 2 g/ ± 4 g/ ± 8 g数字MEMS加速度计 ADXL350
双通道14位、170 MSPS/250 MSPS、JESD204B流水线式ADC AD9250
单声道、2.9 W、D类数字输出型音频放大器 SSM4321
双通道高精度运算放大器 ADA4077-2
双通道、低功耗、低噪声运算放大器 ADA4895-2
雷达接收路径LNA/PGA/AAF/ADC模拟前端 AD8284
8路低抖动LVPECL输出时钟发生器 AD9525
6通道1 kV rms隔离式数字隔离器 ADuM764x
集成 Σ - Δ 型ADC和ARM
Cortex-M3的微控制器 ADuCM360/ADuCM361
双通道IF接收器 AD6673
降压、20 V、4 A同步DC-DC稳压器 ADP2384
10位监视和控制系统 AD7292

12月

3轴、 ± 2 g/ ± 4 g/ ± 8 g/ ± 16 g数字MEMS加速度计 ADXL344
24位、250 kSPS、20 μ s建立时间 Σ - Δ 型ADC AD7176-2
12位、1 MSPS、低功耗逐次逼近型ADC AD7091
单声道2.7 W、D类PDM输入型音频放大器 SSM2537
双通道、10 MHz、零交失真运算放大器 ADA4500-2
电源路径、USB兼容型电池充电器 ADP5062
升压、2 MHz DC-DC转换器 ADP1607
集成式DC-DC转换器 ADuM5010/ADuM6010
双通道、16位、1600 MSPS TxDAC+ DAC AD9142
宽带225 mA差分线路驱动器 ADA4312-1
750 mA双输出闪光LED驱动器 ADP1660
低功耗3电极ECG系统模拟前端 ADAS1000-3/ADAS1000-4
低功耗5电极ECG系统模拟前端 ADAS1000-2
双通道、5 kV rms隔离式数字隔离器 ADuM228x
单通道/双通道/四通道、128/256位数字电位计 AD512x/AD514x
隔离式开关调节器 ADuM4070
 $\pm 14,000^\circ$ /s动态范围角速率传感器 ADIS16266
高性能数字输出型角速率传感器 ADXRS810
6自由度精密惯性传感器 ADIS16445
四通道输入、双通道输出、
2.25 GHz XpressView HDMI分路器 ADV7630
小数N分频频率合成器 ADF4153A
18 GHz微波PLL频率合成器 ADF41020
8通道、16位、1 MSPS数据采集系统 ADAS3022

Analog Dialogue

模拟对话杂志(www.analog.com/zh/analogdialogue)是ADI公司于1967年创办的技术杂志, 至今已经连续出版47年, 主要讨论有关模拟信号、数字信号和混合信号处理产品、应用、技术和技巧。模拟对话杂志提供两种版本。在线版每月发行一期; 印刷版每年发行四期, 印刷版和电子版作为对在线版中技术文章的定期回顾和汇集。在线版的内容包括: 技术文章; 近期应用笔记、新产品简介、在线研讨会和教程、已发表文章等及时信息; 以及“集锦”栏目, 其中包括从ADI网站(www.analog.com/zh)获得重要相关信息的通用链接网址。感兴趣的读者也可以至Analog Dialogue档案库www.analog.com/library/analogdialogue/china/archives.html查阅自1967年第1卷第1期创刊至今的每期存档, 包括三期纪念特刊。如需订阅, 请访问www.analog.com/library/analogdialogue/china/subscribe.html。欢迎提出您的宝贵意见: Facebook; www.facebook.com/analogdialogue; 模拟对话博客: analogdiablog.blogspot.com; 电子邮件: dialogue.editor@analog.com; 编辑Dan Sheingold, [dan.sheingold@analog.com]或出版人兼总编辑Scott Wayne, [scott.wayne@analog.com]。

对增益大于等于10时保持稳定的放大器进行补偿以在较低增益下工作

作者：Charly El-Khoury

本文说明如何补偿一个增益为9倍以上时通常保持稳定的放大器(如ADA4895-2), 以使其在增益低至2时工作, 提供比等效内部补偿放大器更高的压摆率和更快的建立时间。本文将提出两种方法并突出每种电路的优缺点。

ADA4895-2与ADA4896-2、ADA4897-1和ADA4897-2同属一个系列, 是一款双通道、低噪声、高速、电压反馈、轨到轨输出型放大器。它在增益为10时可保持稳定, 增益带宽积为1.5 GHz, 压摆率为940V/ μ s, 0.1%建立时间为26 ns, 10 Hz时1/ $\sqrt{\text{Hz}}$ 噪声为2 nV/ $\sqrt{\text{Hz}}$, 宽带噪声为1 nV/ $\sqrt{\text{Hz}}$, 2 MHz时无杂散动态范围为-72 dBc。这款器件采用3V至10V电源供电, 每个放大器的静态功耗为3 mA。

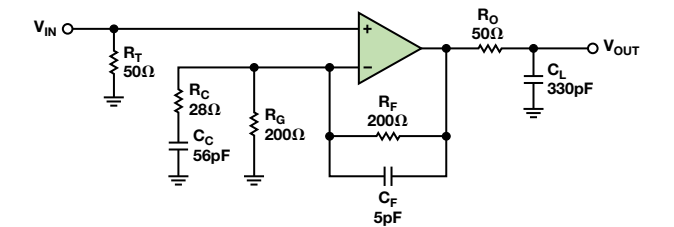


图1. 方法1: 补偿ADA4895-2实现增益为+2时保持稳定

方法1如图1所示, 在反相输入端增加一个简单的RC电路($R_C = 28\ \Omega$ 且 $C_C = 56\ \text{pF}$), 且反馈电阻并联一个反馈电容($C_F = 5\ \text{pF}$)。该电路在高频时的噪声增益为+9, 在谐振频率($1/2\pi R_C C_C = 100\ \text{MHz}$)以下的频率时噪声增益为+2。虽然高频时的噪声增益接近+9, 但只要由 R_O 和 C_L 构成的低通滤波器能够阻隔高频成分, 总输出噪声就能保持在低水平。这种情况下, 放大器可以在增益为+2时工作, 而总输出噪声则非常低(3.9 nV/ $\sqrt{\text{Hz}}$)。

可以扩展这种配置以支持+2到+9之间的任何增益。表1显示了各种增益设置的元件值和总宽带输出噪声。

表1. 用于增益低于+10的元件值, $R_T = R_O = 49.9\ \Omega$						
增益	R_C (Ω)	C_C (pF)	R_G (Ω)	R_F (Ω)	C_L (pF)	总输出噪声 ¹ (nV/ $\sqrt{\text{Hz}}$)
+2	28.6	56	200	200	330	3.88
+3	33.3	56	100	200	270	5.24
+4	40	56	66.7	200	200	6.60
+5	50	56	50	200	150	7.96
+6	66.7	40	40	200	150	9.32
+7	113	30	37.5	226	120	10.82
+8	225	20	32.1	226	120	12.18
+9	N/A	N/A	31.1	249	100	13.67

¹完整的总噪声公式见下文。

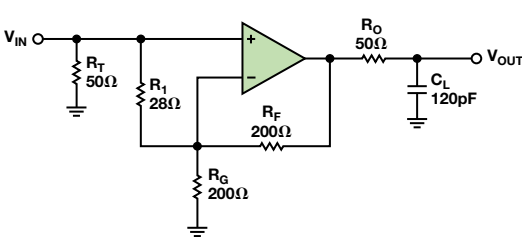


图2. 方法2: 补偿ADA4895-2实现增益为+2时保持稳定

方法2如图2所示, 在反相输入端与同相输入端之间增加一个电阻($R_I = 28\ \Omega$), 将放大器的噪声增益提高到+9。 R_I 上无电压, 因而无电流通过其中。因此, R_I 与同相输入端并联所得的输入阻抗仍然非常高。输入至输出信号增益等于 $1 + R_F/R_G$, 本例中即为+2。补偿电路未使用电容, 因而不存在频率依赖性。这意味着, 与第一种方法相比, 低频时的宽带输出噪声始终较高。

可以扩展这种配置以支持+2到+9之间的任何增益。表2显示了各种增益设置的元件值和总宽带输出噪声。

表2. 用于增益低于+10的元件值, $R_T = R_O = 49.9\ \Omega$, $C_L = 120\ \text{pF}$				
增益	R_I (Ω)	R_G (Ω)	R_F (Ω)	总输出噪声 ¹ (nV/ $\sqrt{\text{Hz}}$)
+2	28.6	200	200	13.39
+3	33.3	100	200	13.39
+4	40	66.5	200	13.39
+5	49.9	49.9	200	13.39
+6	66.5	40	200	13.39
+7	113	37.4	226	13.53
+8	225	32.4	226	13.53
+9	N/A	30.9	249	13.67

¹完整的总噪声公式见下文。

图3显示了图1和图2所示电路的小信号和大信号频率响应, 采用50 Ω 分析仪, $G = +5\ \text{V/V}$ 或14 dB。如图所示, 两个电路均非常稳定, 峰化略高于1 dB。只要使用表1和表2中的值, 增益范围在+2至+9时均可保持稳定。

为降低总输出噪声, 可以调整输出端的低通RC滤波器以将此电路的带宽降至50 MHz或更低, 具体取决于应用。

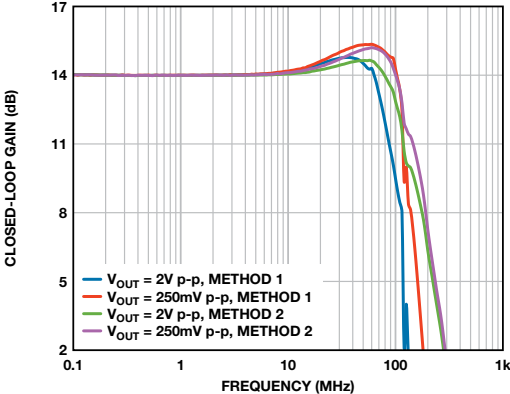


图3. $G = +5$ 时的频率响应

方法1的公式: 总输出噪声=

$$\sqrt{\left(\sqrt{4KTR_T} \times \left(1 + \frac{R_F}{R_G}\right)\right)^2 + \left(e_n \times \left(1 + \frac{R_F}{R_G}\right)\right)^2 + \left(i_n \times 10^{-3} \times R_T \times \left(1 + \frac{R_F}{R_G}\right)\right)^2 + \left(\sqrt{4KTR_G} \times \left(\frac{R_F}{R_G}\right)\right)^2 + \left(i_n \times 10^{-3} \times R_F\right)^2 + \left(\sqrt{4KTR_F}\right)^2 + \left(\sqrt{4KTR_O}\right)^2}$$

方法2的公式: 总输出噪声=

$$\sqrt{\left(\sqrt{4KTR_T} \times \left(1 + \frac{R_F}{R_E}\right)\right)^2 + \left(e_n \times \left(1 + \frac{R_F}{R_E}\right)\right)^2 + \left(i_n \times 10^{-3} \times R_T \times \left(1 + \frac{R_F}{R_E}\right)\right)^2 + \left(\sqrt{4KTR_E} \times \left(\frac{R_F}{R_E}\right)\right)^2 + \left(i_n \times 10^{-3} \times R_F\right)^2 + \left(\sqrt{4KTR_F}\right)^2 + \left(\sqrt{4KTR_O}\right)^2}$$

为什么方法1中的输出噪声优于方法2中的输出噪声?

方法1中的输出噪声远低于方法2, 尤其是在增益低于+7时, 这是因为方法1中的噪声增益仅在高频时较高。高频时, 可以利用低通滤波器来消除高频噪声成分。但在方法2中, 放大器始终在噪声增益为+9时工作, 即使在低频时亦如此。因此, 总输出噪声不随增益而变化, 如表2所示。下面是这两种方法对应的公式(注意: $R_E = R_G/R_I$)。

每种方法的优缺点

我们给出了两种不同的方法, 说明如何利用若干外部元件来使高增益稳定型放大器能在低增益下稳定地工作。与方法2相比, 方法1采用了更多的无源元件, 因而可能会占用更多的电路板空间, 成本更高。作为回报, 第一种电路的总输出噪声低于第二种电路。因此, 选择何种电路取决于具体应用及其要求的规格。

如图4所示, 与增益大于等于+1时保持稳定的内部补偿放大器ADA4897-2相比, 去补偿的ADA4895-2提供更高的压摆率(300 V/μs对100 V/μs)和更快的建立时间。随着电路增益提高, 这些优势还会扩大。

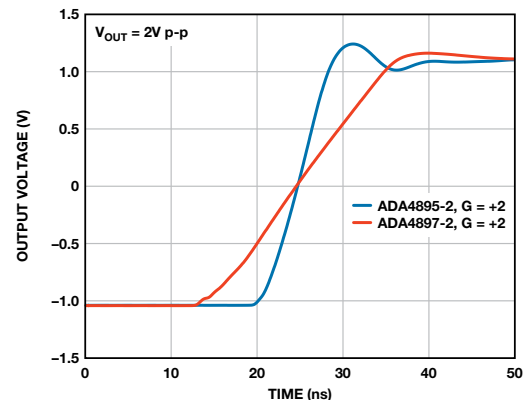


图4. G = +2时对比补偿与去补偿放大器

结论

ADA4895-2去补偿放大器在增益大于9时保持稳定, 可以通过补偿来实现低增益工作。本文提出的两种方法通过提高复杂度来降低总宽带噪声。与增益大于等于+1时保持稳定的内部补偿放大器ADA4897-2相比, 两种方法均能提供更高的压摆率和更快的建立时间。

作者简介

Charly El-Khoury [charly.el-khoury@analog.com]

高速放大器部门的应用工程师。他于2006年毕业于伍斯特理工学院(WPI), 获得电气与计算机工程(ECE)硕士学位, 之后加入ADI公司。



精密SAR模数转换器的前端放大器和RC滤波器设计

作者：Alan Walsh

逐次逼近型(SAR) ADC提供高分辨率、出色的精度和低功耗特性。一旦选定一款精密SAR ADC, 系统设计师就必须确定获得最佳结果所需的支持电路。需要考虑的三个主要方面是: 模拟输入信号与ADC接口的前端、基准电压源和数字接口。本文将重点介绍前端设计的电路要求和权衡因素。关于其它方面的有用信息, 包括具体器件和系统信息, 请参阅数据手册和本文的参考文献。

前端包括两个部分: 驱动放大器和RC滤波器。放大器调节输入信号, 同时充当信号源与ADC输入端之间的低阻抗缓冲器。RC滤波器限制到达ADC输入端的带外噪声, 帮助衰减ADC输入端中开关电容的反冲影响。

为SAR ADC选择合适的放大器和RC滤波器可能很困难, 特别是当应用不同于ADC数据手册的常规用途时。根据各种影响放大器和RC选择的应用因素, 我们提供了设计指南, 可实现最佳解决方案。主要考虑因素包括: 输入频率、吞吐速率和输入复用。

选择合适的RC滤波器

要选择合适的RC滤波器, 必须计算单通道或多路复用应用的RC带宽, 然后选择R和C的值。

图1显示了一个典型的放大器、单极点RC滤波器和ADC。ADC输入构成驱动电路的开关电容负载。其10 MHz输入带宽意味着需要在宽频带内保证低噪声以获得良好的信噪比(SNR)。RC网络限制输入信号的带宽, 并降低放大器和上游电路馈入ADC的噪声量。不过, 带宽限制过多会延长建立时间并使输入信号失真。

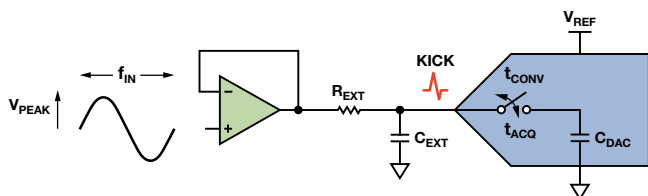


图1. 典型放大器、RC滤波器和ADC

在建立ADC输入和通过优化带宽限制噪声时所需的最小RC值, 可以由假设通过指数方式建立阶跃输入来计算。要计算阶跃大小, 需要知道输入信号频率、幅度和ADC转换时间。转换时间 t_{CONV} (图2)是指容性DAC从输入端断开并执行位判断以产生数字代码所需的时间。转换时间结束时, 保存前一样本电荷的容性DAC切换回输入端。此阶跃变化代表输入信号在这段时间的变化量。此阶跃建立所需的时间称为“反向建立时间”。

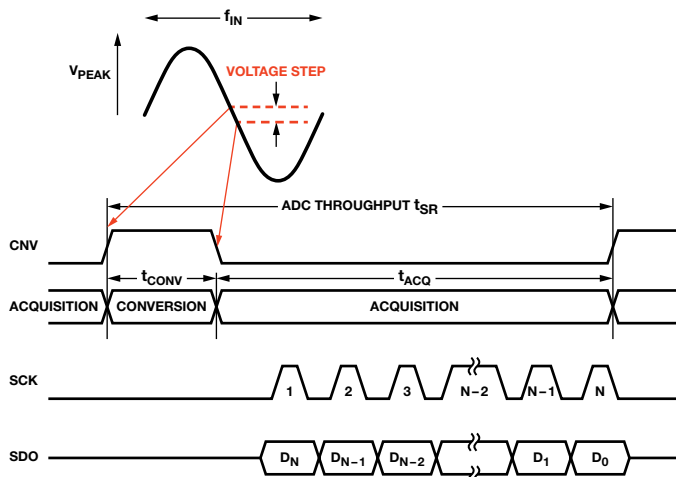


图2. N位ADC的典型时序图

在给定输入频率下, 一个正弦波信号的最大不失真变化率可通过下式计算:

$$2\pi f_{IN} V_{PEAK}$$

如果ADC的转换速率大大超出最大输入频率, 则转换期间输入电压的最大变化量为:

$$2\pi f_{IN} V_{PEAK} t_{CONV}$$

这是容性DAC切换回采集模式时出现的最大电压阶跃。然后, DAC电容与外部电容的并联组合会衰减此阶跃。因此, 外部电容必须相对较大, 达到几nF。此分析假设输入开关导通电阻的影响可忽略不计。现在需要建立的阶跃大小为:

$$V_{STEP} = \frac{2\pi f_{IN} V_{PEAK} t_{CONV} C_{DAC}}{C_{EXT} + C_{DAC}}$$

接下来计算在ADC采集阶段, ADC输入建立至 $\frac{1}{2}$ LSB的时间常数。假设阶跃输入以指数方式建立, 则所需RC时间常数 τ 为:

$$\tau = \frac{t_{ACQ}}{N_{TC}}$$

其中, t_{ACQ} 为采集时间, N_{TC} 为建立所需的时间常数数目。所需的时间常数数目可以通过计算阶跃大小 V_{STEP} 与建立误差(本例为 $\frac{1}{2}$ LSB)之比的自然对数来获得:

$$V_{half_lsb} = \frac{V_{REF}}{2^{N+1}}$$

因此,

$$N_{TC} = \ln \left(\frac{V_{STEP}}{V_{half_lsb}} \right)$$

将上式代入前面的公式可得：

$$\tau = \frac{t_{ACQ}}{\ln\left(\frac{V_{STEP}}{V_{half_lsb}}\right)}$$

$$\text{等效RC带宽} = \frac{1}{2 \times \pi \times \tau}$$

示例：借助RC带宽计算公式，选择16位ADC AD7980(如图3所示)，其转换时间为710 ns，吞吐速率为1 MSPS，采用5 V基准电压。最大目标输入频率为100 kHz。计算此频率时的最大阶跃：

$$2\pi(100 \text{ kHz}) \left(\frac{5 \text{ V}}{2} \right) (710 \text{ ns}) = 1.115 \text{ V}$$

然后，外部电容的电荷会衰减此阶跃。使用27 pF的DAC电容并假设外部电容为2.7 nF，则衰减系数约为101。将这些值代入 V_{STEP} 计算公式：

$$V_{STEP} = \frac{1.115 \text{ V} \times 27 \text{ pF}}{2.7 \text{ nF} + 27 \text{ pF}} = 11.042 \text{ mV}$$

接下来计算建立至 $\frac{1}{2}$ LSB(16位、5 V基准电压)的时间常数数目：

$$N_{TC} = \ln\left(\frac{11.042 \text{ mV}}{\frac{5 \text{ V}}{2^{16+1}}}\right) = 5.668$$

采集时间为：

$$t_{ACQ} = t_{SR} - t_{CONV} = \frac{1}{1 \text{ MSPS}} - 710 \text{ ns} = 290 \text{ ns}$$

计算 τ ：

$$\tau = \frac{290 \text{ ns}}{5.668} = 51.16 \text{ ns}$$

因此，带宽为3.11 MHz， R_{EXT} 为18.9 Ω 。

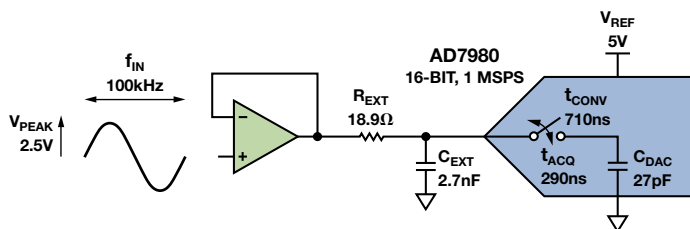


图3. 采用16位1 MSPS ADC AD7980的RC滤波器

最小带宽、吞吐速率和输入频率之间的这种关系说明：输入频率越高，则要求RC带宽越高。同样，吞吐速率越高，则采集时间越短，从而提高RC带宽。采集时间对所需带宽的影响最大；如果采集时间加倍(降低吞吐速率)，所需带宽将减半。此简化分析未包括二阶电荷反冲效应，它在低频时变成主要影响因素。输入频率非常低时(<10 kHz，包括DC)，容性DAC上建立的始终是大约100 mV的电压阶跃。此数值应作为上述分析的最小电压阶跃。

多路复用输入信号很少是连续的，通常由不同通道切换产生的大阶跃组成。最差情况下，一个通道处于负满量程，而下一个通道则处于正满量程(见图4)。这种情况下，当多路复用器切换通道时，阶跃大小将是ADC的满量程，对于上例而言是5 V。

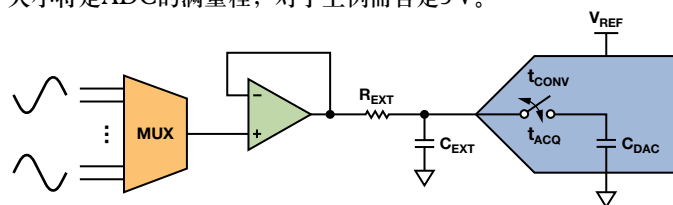


图4. 多路复用设置

在上例中使用多路复用输入时，线性响应所需的滤波器带宽将提高到3.93 MHz(此时阶跃大小为5 V，而非单通道时的1.115 V)。假设条件如下：多路复用器在转换开始后不久即切换(图5)，放大器和RC正向建立时间足以使输入电容在采集开始前稳定下来。

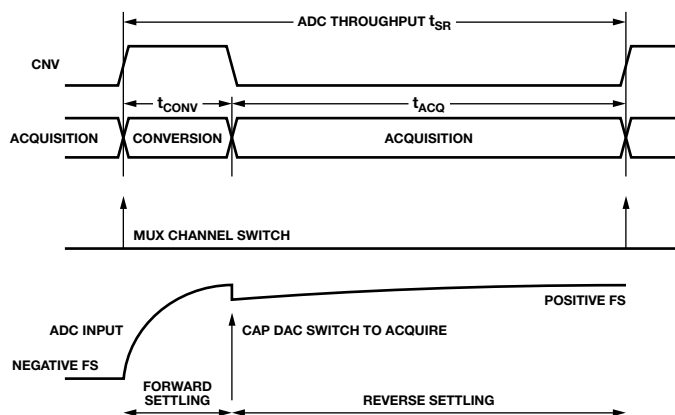


图5. 多路复用时序

对于计算得到的RC带宽，可以利用表1进行检查。从表中可知，要使满量程阶跃建立至16位，需要11个时间常数(如表1)。对于计算的RC，滤波器的正向建立时间为 $11 \times 40.49 \text{ ns} = 445 \text{ ns}$ ，远少于转换时间710 ns。正向建立不需要全部发生在转换期间(容性DAC切换到输入端之前)，但正向和反向建立时间之和不应超过所需的吞吐速率。对于低频输入，信号的变化率低得多，因此正向建立并不十分重要。

表1. 建立至N位分辨率所需的时间常数数目

分辨率(位)	LSB (%FS)	建立至1 LSB误差的时间常数数量
6	1.563	4.16
8	0.391	5.55
10	0.0977	6.93
12	0.0244	8.32
14	0.0061	9.70
16	0.0015	11.09
18	0.00038	12.48
20	0.000095	13.86
22	0.000024	15.25

计算出滤波器近似带宽后, 就可以分别选择 R_{EXT} 和 C_{EXT} 的值。上述计算假设 $C_{EXT} = 2.7 \text{ nF}$, 这是数据手册所示应用电路的典型值。如果选择较大的电容, 则当容性DAC切换回输入端时, 对反冲的衰减幅度会更大。然而, 电容越大, 驱动放大器就越有可能变得不稳定, 特别是给定带宽下 R_{EXT} 值较小时。如果 R_{EXT} 值太小, 放大器相位裕量会降低, 可能导致放大器输出发生响铃振荡或变得不稳定。对于串联 R_{EXT} 较小的负载, 应采用低输出阻抗的放大器来驱动。可以利用RC组合和放大器的波特图执行稳定性分析, 以便验证相位裕量是否充足。最好选择1 nF至3 nF的电容值和合理的电阻值, 以使驱动放大器保持稳定。此外务必使用低电压系数的电容, 如NP0型, 以保持低失真。

R_{EXT} 的值必须能使失真水平保持在要求的范围以内。图6显示了驱动电路电阻对失真的影响与AD7690输入频率的函数关系。失真随着输入频率和源电阻的提高而提高。导致这种失真的原因主要是容性DAC提供的阻抗的非线性特性。

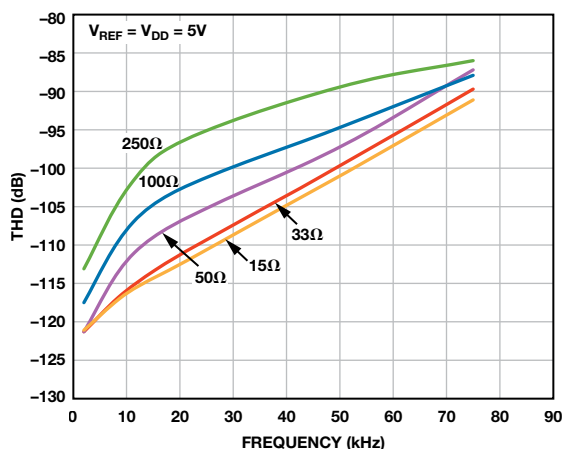


图6. 源电阻对THD的影响与输入频率的关系

低输入频率(<10 kHz)可以支持较大的串联电阻值。失真还与输入信号幅度有关; 对于同一失真水平, 较低的幅度可以支持较高的电阻值。计算上例中的 R_{EXT} : $= 51.16 \text{ ns}$, 假设 C_{EXT} 为2.7 nF, 得到电阻值为18.9 Ω。这些值接近ADI数据手册应用部分给出的常见值。

此处计算的标称RC值是有用的指南, 但不是最终解决方案。选择 R_{EXT} 与 C_{EXT} 之间的适当平衡点, 需要了解输入频率范围、放大器可以驱动多大的电容以及可接受的失真水平。为了优化RC值, 必须利用实际的硬件进行试验, 从而实现最佳性能。

选择合适的放大器

在上一部分中, 我们根据输入信号和ADC吞吐速率, 计算了适合ADC输入的RC带宽。接下来必须利用此信息选择合适的ADC驱动放大器。需要考虑如下方面:

- 放大器大小信号带宽
- 建立时间
- 放大器噪声特性以及对系统噪声的影响
- 失真
- 失真对于电源轨的裕量要求

该数据手册通常会给出放大器的小信号带宽。但是, 根据输入信号的类型, 大信号带宽可能更重要, 尤其是高输入频率(>100 kHz)或多路复用应用(因为电压摆幅较大), 而且输入信号的正向建立更加关键。例如, ADA4841-1的小信号带宽为80 MHz (20 mV p-p信号), 但大信号带宽仅3 MHz (2 V p-p信号)。上例采用AD7980, 计算的RC带宽为3.11 MHz。对于较低的输入频率, ADA4841-1是很好的选择, 因为其80 MHz小信号带宽对于反向建立而言绰绰有余, 但在多路复用应用中则有困难, 因为对于大信号摆幅, 此时的RC带宽要求提高到3.93 MHz。这种情况下, 更合适的放大器是ADA4897-1, 它具有30 MHz的大信号带宽。一般而言, 放大器的小/大信号带宽至少应比RC带宽大两三倍, 具体取决于是以反向建立还是正向建立为主。如果要求放大器级提供电压增益(这会降低可用带宽), 更适用这条原则, 甚至可能需要带宽更宽的放大器。

看待正向建立要求的另一种方式是查看放大器的建立时间特性, 它通常是指建立到额定阶跃大小某一百分比所需的时间。对于16位到18位性能, 通常要求建立到0.001%, 但大多数放大器仅指定不同阶跃大小的0.1%或0.01%建立时间。因此, 为了确定建立特性是否支持ADC吞吐速率, 需要对这些数值进行折中。ADA4841-1针对8 V阶跃给出的0.01%建立时间为1 μs。在驱动1 MSPS(1 μs周期)AD7980的多路复用应用中, 它将无法使满量程阶跃的输入及时建立, 但如果降低吞吐速率, 例如500 kSPS可能是可行的。

RC带宽对于确定放大器的最大容许噪声量十分重要。放大器噪声一般通过低频1/f噪声(0.1 Hz至10 Hz)和高频时的宽带噪声谱密度(图7所示噪声曲线的平坦部分)来规定。

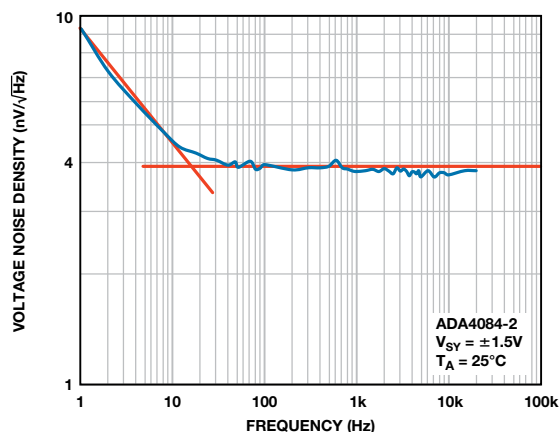


图7. ADA4084-2电压噪声与频率的关系

折合到ADC输入端的总噪声可以按照如下方法计算。首先，计算放大器宽带噪声谱密度在RC带宽上的噪声。

$$v_{n, rms} = N e_{n, rms} \sqrt{\frac{\pi}{2} B W_{RC}}$$

其中， e_n = 噪声频谱密度($V/\sqrt{Hz}$)， N = 放大器电路噪声增益， BW_{RC} = RC带宽(Hz)。

然后，通常通过下式计算低频1/f噪声；它通常指定为峰峰值，需要转换为均方根值。

$$v_{n, 1/f, rms} = N \frac{v_{n, 1/f, pk-pk}}{6.6}$$

其中， $v_{n, 1/f, pk-pk}$ = 1/f峰峰值噪声电压， N = 放大器电路噪声增益。

总噪声为以上两个噪声的和方根：

$$v_{n, total} = \sqrt{v_{n, rms}^2 + v_{n, 1/f, rms}^2}$$

为将驱动器噪声对总SNR的影响降至最低，此总噪声应为ADC噪声的1/10左右。根据目标系统的SNR要求，可能还允许更高的噪声。例如，如果ADC的SNR为91 dB， $V_{REF} = 5$ V，则总噪声应小于或等于

$$\frac{5 \text{ V}}{2\sqrt{2}} 10^{\left(-\frac{91 \text{ dB}}{20} - 1\right)} = 5 \mu\text{V rms}$$

由此值很容易算出1/f噪声和宽带噪声谱密度的最大允许值。假设拟用的放大器具有可忽略不计的1/f噪声，以单位增益工作，并采用RC带宽为上例计算值(3.11 MHz)的滤波器，那么

$$v_{n, rms} = 5 \mu\text{V} \Rightarrow e_{n, rms} = \frac{5 \mu\text{V}}{(1) \sqrt{\frac{\pi}{2} (3.11 \text{ MHz})}} = 2.26 \text{ nV}/\sqrt{\text{Hz}}$$

因此，该放大器的宽带噪声谱密度必须小于或等于 $2.26 \text{ nV}/\sqrt{\text{Hz}}$ 。ADA4841-1的宽带噪声谱密度为 $2.1 \text{ nV}/\sqrt{\text{Hz}}$ ，符合这一要求。

放大器需要考虑的另一个重要特性是特定输入频率时的失真。通常，为获得最佳性能，16位ADC需要大约100 dB的总谐波失真(THD)，18位ADC需要大约110 dB。图8显示对于2 V p-p输入信号，ADA4841-1的典型失真与频率的关系图。

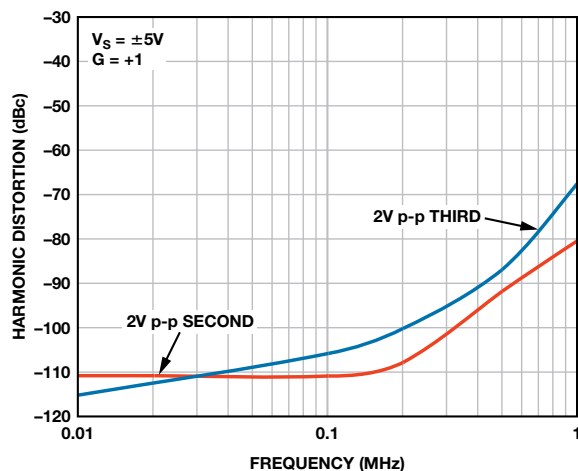


图8. ADA4841-1的失真与频率的关系

图中显示的不是总谐波失真，而是一般最为重要的二次和三次谐波成分。ADA4841-1的噪声非常小，失真特性优异，足以驱动18位ADC到大约30 kHz。当输入频率接近100 kHz或更高时，失真性能开始下降。为在高频时实现低失真，需要使用功耗更高、带宽更宽的放大器。较大的信号也会降低性能。对于0 V至5 V的ADC输入，失真性能信号范围将提高到5 V p-p。从图8所示的失真图可看出，这将产生不同的性能，因此放大器可能需要测试，以确保它满足要求。图9比较了多个输出电压水平的失真性能。

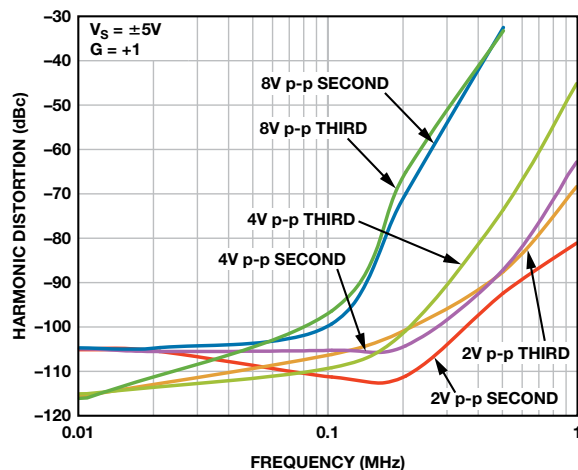


图9. 不同输出电压水平下失真与频率的关系

裕量,即放大器最大实际输入/输出摆幅与正负电轨之差,也可能影响THD。放大器可能具有轨到轨输入和/或输出,或者要求最高1 V甚至更大的裕量。即便是轨到轨输入/输出,如果工作信号电平接近放大器的供电轨,也将难以获得良好的失真性能。因此,最好应选择让最大输入/输出信号远离供电轨的电源电平。考虑一个0 V至5 V输入范围的ADC,采用ADA4841-1放大器驱动,需要将ADC的范围提高到最大。该放大器具有轨到轨输出,对输入有1 V的裕量要求。如果用作单位增益放大器,则至少需要1 V的输入裕量,正电源至少必须是6 V。输出为轨到轨,但仍然只能驱动到地或正供电轨的大约25 mV范围内,因而需要一个负供电轨,以便一直驱动到地。为了给失真性能留有一定的裕量,负供电轨可以是-1 V。

如果允许降低ADC输入范围,从而丧失一定的SNR,则可以消除负电源。例如,如果ADC的输入范围降为0.5 V至5 V,此10%损失将导致SNR降低大约1 dB。然而,这样就可以将负供电轨接地,从而消除用以产生负电源的电路,降低功耗和成本。

因此,选择放大器时,务必考虑输入和输出信号范围要求,以便确定所需的电源电压。本例中,额定工作电压为5 V的放大器不能满足要求;但ADA4841-1的额定电压高达12 V,所以使用较高的电源电压将能实现出色的性能,并提供充足的电源裕量。

关于特殊器件的附加信息

具有轨到轨输出的低功耗、低噪声、低失真运算放大器

ADA4841-1低功耗运算放大器提供 $2\text{ nV}/\sqrt{\text{Hz}}$ 宽带噪声和-110 dBc无杂散动态范围(SFDR),非常适合驱动16位和18位PulSAR[®] ADC,适用于便携式仪器仪表、工业过程控制和医疗设备。该单位增益稳定型放大器的特性包括:60 μV 输入失调电压、114 dB开环增益、114 dB共模抑制、80 MHz带宽(-3 dB)、12 V/ μs 压摆率和175 ns的0.1%建立时间。输入信号范围可扩展至负供电轨以下100 mV,输出摆幅可以达到任一供电轨的100 mV范围内,从而提供单电源工作能力。ADA4841-1可采用2.7 V至12 V单电源或 $\pm 1.5\text{ V}$ 至 $\pm 6\text{ V}$ 双电源供电,正常模式下的功耗为1.1 mA,掉电模式下为40 μA 。它采用8引脚SOIC封装,额定温度范围为-40°C至+125°C,千片订量报价为1.59美元/片。

具有轨到轨输出的低噪声、低功耗运算放大器

ADA4897-1是一款低噪声、高速运算放大器,具有轨到轨输出、 $1\text{ nV}/\sqrt{\text{Hz}}$ 电压噪声、 $2.8\text{ pA}/\sqrt{\text{Hz}}$ 电流噪声、230 MHz带宽、120 V/ μs 压摆率、45 ns建立时间,以及单位增益稳定性,是超声、低噪声前置放大器,以及驱动高性能ADC和缓冲高性能DAC等应用的理想选择。AD4897-1采用3 V至10 V单电源供电,功耗为3 mA。它采用8引脚MSOP、LFCSP和SOIC封装,额定温度范围为-40°C至+125°C,千片订量报价为1.89美元/片。

功耗7 mW的16位、1 MSPS逐次逼近型ADC

AD7980低功耗逐次逼近型ADC提供16位分辨率,无失码,采样速率为1 MSPS。它接受0至VREF范围内的伪差分输入,特性包括91.5 dB信纳比(SINAD)、-110 dB总谐波失真(THD)和最大 ± 1.25 LSB积分非线性。逐次逼近架构可确保无流水线延迟,菊花链配置则允许多个ADC共用一条总线。两次转换的间隙会自动掉电,其功耗与吞吐速率成正比。AD7980采用2.5 V单电源供电,1 MSPS时功耗为7 mW,10 kSPS时为70 μW ,待机模式下为350 pA。它采用10引脚MSOP封装,额定温度范围为-40°C至+85°C,千片订量报价为11.95美元/片。

参考文献

AN-931 应用笔记; 了解PulSAR ADC支持电路。

AN-1024 应用笔记; 如何计算多路复用器的建立时间和采样速率。

MT-048 培训和指南; 运算放大器噪声关系: $1/f$ 噪声、均方根(RMS)噪声与等效噪声带宽。

John Ardizzoni, 驱动爱耍小姐脾气的ADC。非常见问题。

John Ardizzoni, 对基础知识了解得越全面,越有可能达到期望。非常见问题。

John Ardizzoni & Jonathan Pearson, 高速差分ADC驱动器设计指南。模拟对话第43卷第2号,2009年。

数据转换知识资源。www.analog.com/zh/data-conversion-knowledge-resource/conversions/index.html。

作者简介

Alan Walsh [alan.walsh@analog.com]是ADI公司的应用工程师。他于1999年加入ADI公司,就职于美国马萨诸塞州威明顿市的精密转换器应用部门。他拥有都柏林大学电子工程学士学位。



实现隔离式半桥栅极驱动器

作者：Brian Kennedy

许多应用都采用隔离式半桥栅极驱动器来控制大量功率，从要求高功率密度和效率的隔离式DC-DC电源模块，到高隔离电压和长期可靠性至关重要的太阳能逆变器等等，不一而足。本文将详细阐述这些设计理念，以展现采用小型封装的隔离式半桥栅极驱动器IC在造就高性能方面的卓越能力。

采用光耦合器隔离的基本半桥驱动器(如图1所示)以极性相反的信号来驱动高端和低端N沟道MOSFET(或IGBT)的栅极，由此来控制输出功率。驱动器必须具备低输出阻抗以减少传导损耗，同时还须具有快速开关能力以减少开关损耗。出于精度和效率的考虑，高端和低端驱动器需要具备高度匹配的时序特性，以便减少在半桥的第一个开关关闭，第二个开关开启前的停滞时间。

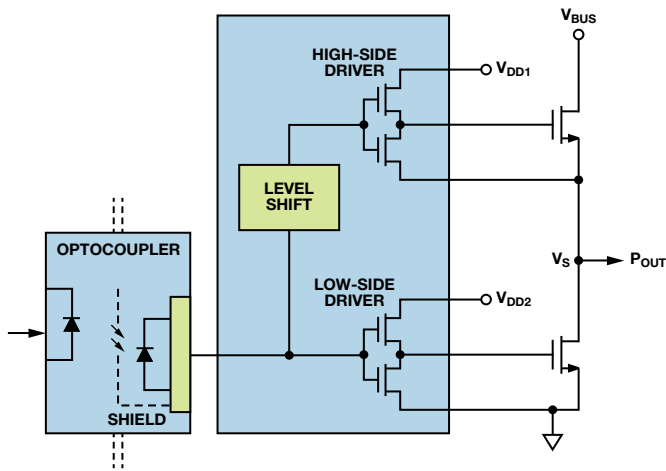


图1. 高压半桥栅极驱动器

如图所示，这种功能的一种常规实现方式是用一个光耦合器进行隔离，其后用一个高压栅极驱动器IC。这种电路的一个潜在不足，就是单隔离输入通道依赖高压驱动器电路来实现所需要的通道间时序匹配和停滞时间。另一问题是，高压栅极驱动器并无电流隔离，而是依赖IC的结隔离来分离高端驱动电压和低端驱动电压。在低端开关事件中，电路中的寄生电感可能导致输出电压 V_S 降至地电压以下。发生这种情况时，高端驱动器可能发生自锁，并永久性损坏。

光耦合器栅极驱动器

另一种方法(如图2所示)利用两个光耦合器和两个栅极驱动器来实现输出之间的电流隔离，从而避免了高端-低端交互作用的问题。栅极驱动器电路往往置于与光耦合器相同的封装中，因而一般需要两个独立的光耦合器栅极驱动器IC来构成完整的隔离式半桥，结果使解决方案的物理尺寸变大。另需注意的是，两个光

耦合器即使封装在一起，也是独立制造的，从而限制了匹配两个通道的能力。这种失配会增加关闭一个通道与打开另一个通道之间的停滞时间，从而导致效率下降。

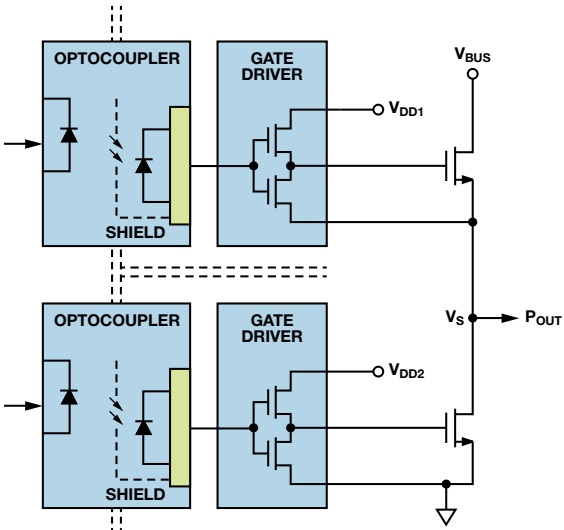


图2. 双光耦合器半桥栅极驱动器

光耦合器的响应速度受到原边发光二极管(LED)电容的限制，而且将输出驱动至高达1 MHz的速度也会受到其传播延迟(最大值为500 ns)以及较慢的上升和下降时间(最大值为100 ns)的限制。要使光耦合器接近最高速度，需要将LED电流增加至10 mA以上，这会消耗更多功率，缩短光耦合器的寿命并降低其可靠性，尤其是在太阳能逆变器和电源应用中常见的高温环境下。

脉冲变压器栅极驱动器

接下来，我们来看看通过变压器耦合实现电流隔离的电路。这些电路的传播延迟较低、时序特性更精确，与光耦合器相比，具有速度优势。在图3中，采用的是一个脉冲变压器，其工作速度可以达到半桥栅极驱动器应用通常所需的水平(最高1 MHz)。栅极驱动器IC可用于提供容性MOSFET栅极充电所需的高电流。在此，栅极驱动器以差分方式驱动脉冲变压器的原边，两个副边绕组驱动半桥的各个栅极。在这种应用中，脉冲变压器具有显著优势，不需要用隔离式电源来驱动副边MOSFET。

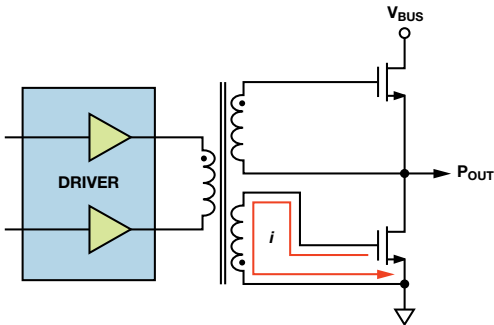


图3. 脉冲变压器半桥栅极驱动器

然而，当感应线圈中流动的较大瞬态栅极驱动电流导致振铃时，就可能出现问题。结果可能使栅极不合需要地开启和关闭，从而损坏 MOSFET。脉冲变压器的另一个局限在于，它们在要求信号占空比在50%以上的应用中可能表现欠佳。这是由于脉冲变压器只能提供交流信号，而且铁芯磁通量必须每半个周期复位一次以维持伏秒平衡。最后一点不足：脉冲变压器的磁芯和隔离式绕组需要相对较大的封装，再加上驱动器IC和其他分立式元件，最终形成的解决方案可能尺寸过大，无法适应许多高密度应用。

数字隔离器栅极驱动器

现在，我们来看看把数字隔离器用在隔离式半桥栅极驱动器中的情况。图4中的数字隔离器使用标准CMOS集成电路工艺，以金属层形成变压器线圈，并以聚酰亚胺绝缘材料来分离线圈。这种组合可以实现5 kV rms以上(1分钟额定值)的隔离能力，可用于鲁棒型隔离电源和逆变器应用。

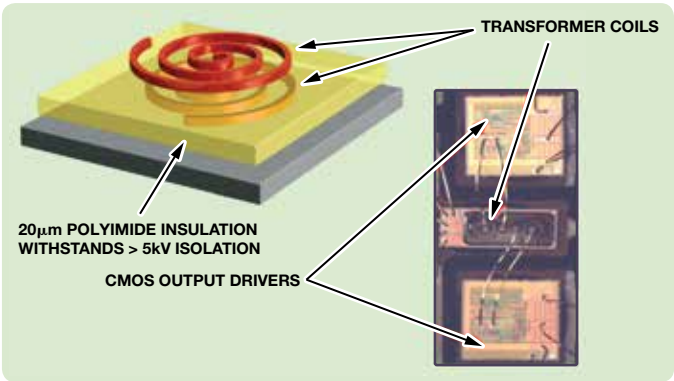


图4. 采用变压器隔离的数字隔离器

如图5所示，数字隔离器消除了光耦合器中使用的LED以及与之相关的老化问题，而且功耗更低、可靠性更高。输入与输出以及输出与输出之间提供电流隔离(虚线)，以消除高端-低端的交互作用。输出驱动器通过低输出阻抗降低导通损耗，同时通过快速开关时间降低开关损耗。

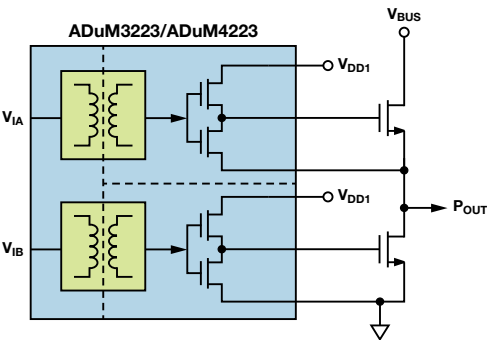


图5. 采用数字隔离的4 A栅极驱动器

与光耦合器设计不同，高端和低端数字隔离器以单个集成电路为基础制造而成，其输出天生匹配，具有更高的效率。请注意，图1所示高压栅极驱动器集成电路会增加电平转换电路中的传播延迟，因而不能像数字隔离器一样实现通道间时序特性的匹配。另外，在单个IC封装中同时集成栅极驱动器和隔离机制可以最大限度地减小解决方案的尺寸。

共模瞬变抗扰度

在针对高压电源的许多半桥栅极驱动器应用中，开关元件中可能发生极快的瞬变。在这些应用中，在隔离栅上发生容性耦合的、快速变化的瞬态电压(高 dV/dt)可能在隔离栅上造成逻辑瞬变错误。在隔离式半桥驱动器应用中，这种情况可能在交叉传导过程中同时打开两个开关，因而可能损坏开关。隔离栅上的任何寄生电容都可能成为共模瞬变的耦合路径。

光耦合器需要以敏感度极高的接收器来检测隔离栅上传递的少量光，而且较大的共模瞬变可能扰乱其输出。可以在LED与接收器之间添加一个屏蔽，从而降低光耦合器对共模瞬变电压的敏感度，这种技术被运用在多数光耦合器栅极驱动器中。该屏蔽可以提高共模瞬变抗扰度(CMTI)，从标准光耦合器不到10 kV/ μ s的额定值提升至光耦合器栅极驱动器的25 kV/ μ s。虽然该额定值对许多栅极驱动器应用都是合适的，但是对于瞬变电压较大的电源以及太阳能逆变器应用来说，可能需要CMTI达到50 kV/ μ s或以上。

数字隔离器可以向其接收器提供更高的信号电平，并能承受极高的共模瞬变而不会导致数据错误。作为四端差分器件，基于变压器的隔离器可向信号提供低差分阻抗，向噪声提供高共模阻抗，从而实现出色的CMTI性能。另一方面，利用容性耦合形成不断变化的电场并在隔离栅上传输数据的数字隔离器是双端器件，因而噪声和信号共用一个传输路径。对于双端器件，信号频率需要远高于预期的噪声频率，以便隔离栅电容对信号提供低阻抗，而对噪声提供高阻抗。当共模噪声电平大到足以淹没信号时，则可能扰乱隔离器输出端的数据。图6所示为基于电容的隔离器中发生数据扰乱示例，其中，输出信号(通道4，绿线)在仅10 kV/ μ s的共模瞬变过程中下降了6 ns，造成毛刺。

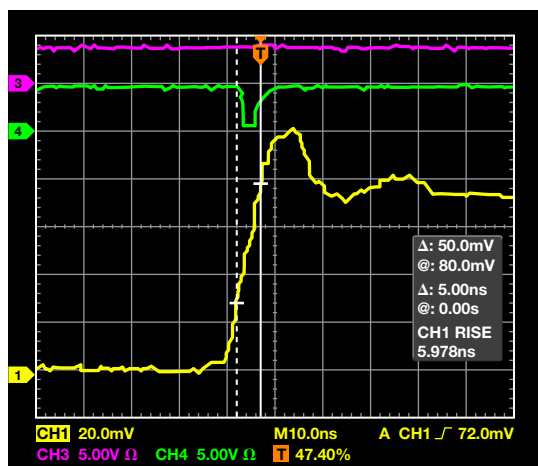


图6. 基于电容的数字隔离器(CMTI <10 kV/ μ s)

图中数据是在基于电容的隔离器瞬变的扰乱阈值下采集的;如果瞬变要大得多,结果可能使扰乱持续更长时间,从而使MOSFET开关变得不稳定。相比之下,基于变压器的数字隔离器能够承受超过100 kV/ μ s的共模瞬变,而输出端不会出现数据扰乱问题(图7)。

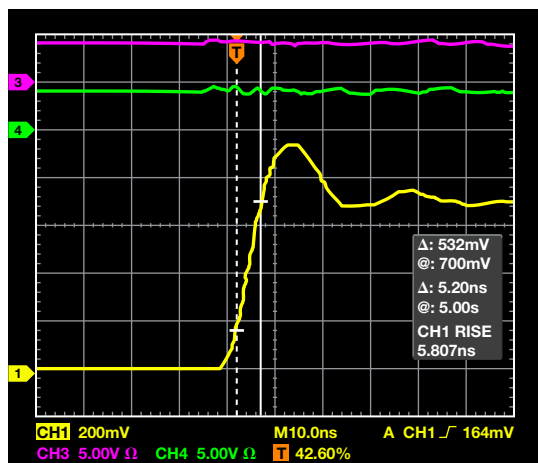


图7. 基于变压器的数字隔离器(CMTI为100 kV/ μ s, ADuM140x)

隔离式半桥驱动器提供4 A峰值输出电流

ADuM3223/ADuM4223隔离式半桥栅极驱动器(如图8所示)采用iCoupler[®]技术以独立的隔离式输出来驱动电机控制、开关电源和工业逆变器中所使用的高端和低端IGBT及MOSFET器件的栅极。这些隔离组件集高速CMOS与单芯片变压器技术于一体,可提供精密时序、高可靠性以及优于光耦合器或脉冲变压器的整体性能。相对于输

入,各路输出的持续工作电压最高可达565 V_{PEAK},因而支持低端切换至负电压。高端与低端之间的差分电压最高可达700 V_{PEAK}。输出开关频率最高可达1 MHz,可提供4 A的峰值电流。CMOS兼容型输入可提供50 kV/ μ s的共模瞬变抗扰度。驱动器采用3.0 V至5.5 V的输入电源,可兼容低电压系统。其额定工作温度范围为-40°C至+125°C,采用16引脚SOIC封装。ADuM3223的千片订量报价为1.70美元/片,采用窄体设计,可提供3 kV rms的隔离能力。ADuM4223的千片订量报价为2.03美元/片,采用宽体设计,可提供5 kV rms的隔离能力。

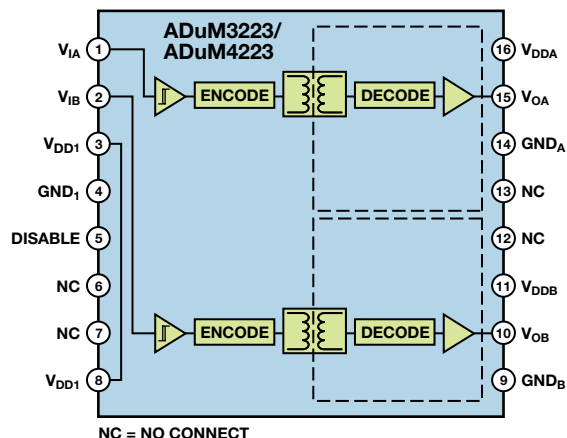


图8. ADuM3223/ADuM4223框图

总结

对于隔离式半桥栅极驱动器应用,事实表明,相对于基于光耦合器和脉冲变压器的设计,集成变压器的数字隔离器具有众多优势。通过集成大幅降低了尺寸和设计复杂性,从而极大地提高了时序特性。输出驱动器采用的电流隔离技术则改进了鲁棒性,变压器耦合技术则显著提高了CMTI。

参考文献

Coughlin, Chris. 技术文章, [共模瞬变抗扰度](#)。

此文的一个版本于2012年5月作为技术文章MS-2318发布,标题为“隔离式半桥栅极驱动器的实现”。

作者简介

Brian Kennedy (brian.kennedy@analog.com)

是ADI公司数字隔离器部门的应用工程师。他于2008年4月加入ADI公司,负责电源数字隔离产品。他拥有纽约州立大学(布法罗校区)电气工程学士学位(BSEE)。



检测并区分心脏起搏伪像

作者： John Kruse和Catherine Redmond

当植入了起搏器的心脏病患者进行心电图(ECG)测试时, 心脏科医师必须能够检测到起搏器的存在及其效果。起搏信号的电气特征(或称伪像)由小而窄的脉冲构成。由于这些伪像被淹没在噪声和较大的心电信号中, 因而难以检测到。本文将描述起搏伪像的性质, 同时介绍检测这种伪像的一种器件和方法。

心脏作为一种生化机电系统, 会产生电脉冲, 从右上心房的窦房结(SA)传导至房室结(AV)。窦房结节充当该系统的起搏器(图1)。

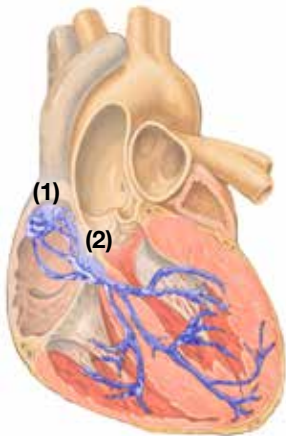


图1. 心肌与窦房结(1)和房室结(2)¹

该电脉冲产生P波, 在图2中的ECG截图中可以看见。电信号从房室结节开始传播, 经过浦肯野纤维系统, 来到心室, 导致心室肌肉收缩。这种收缩(R波)使含氧血从左心室进入并流过身体, 同时使缺氧血从右心室进入肺部。

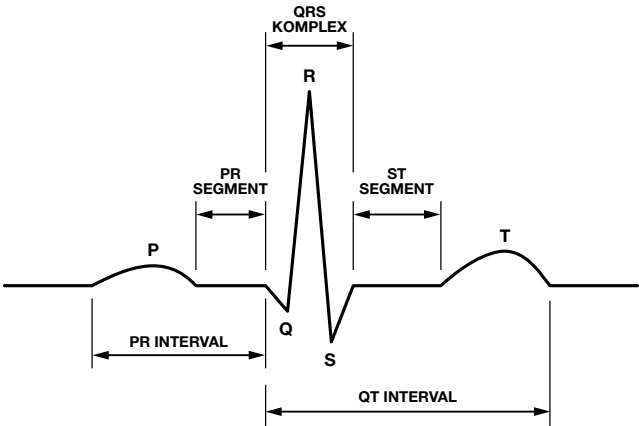


图2. 心肌收缩期间电行为的ECG图形表示²

如果心脏这种机电系统存在缺陷, 则可能导致诸多心脏问题。例如, 当心脏搏动过慢或者不搏动时, 就是心动过缓。对于这种状况, 典型的手术治疗方法是在患者胸部皮下植入一个起搏器(脉冲发生器), 并将心内膜导线通过静脉直接引导至心脏, 如图3所示。

在称为心动过速的另一类心律失常症状中, 心脏搏动过快。这是一种十分严重的疾病, 可通过植入式心脏除颤器(ICD)进行治疗。现代ICD也可治疗多种缓慢性心律失常。

当心脏变大时, 由于传导路径变长, 扰乱了心室收缩的时机, 因而可能发生心力衰竭。结果形成一种正反馈系统, 进一步加重心脏负担。植入式心脏再同步(ICR)器件同时使两个心室和(通常)一个心房起搏, 进而对心室重新定时。实际上, 这些器件会改善心输出量, 从而使心脏恢复到一定程度。心脏再同步治疗(CRT)器件是一种包括ICD在内的系统。

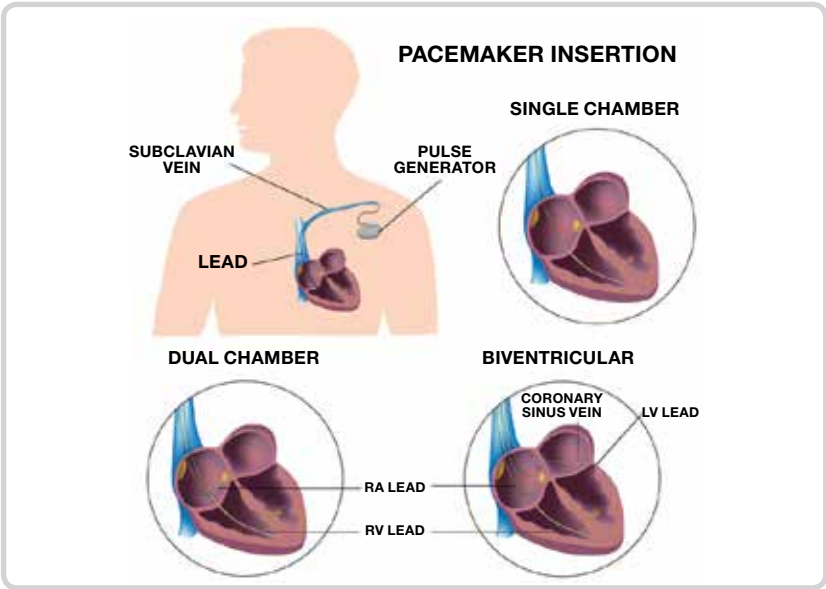


图3. 植入式起搏器的位置以及不同种类起搏器的导联线 (RA—右心房、RV—右心室、LV—左心室)

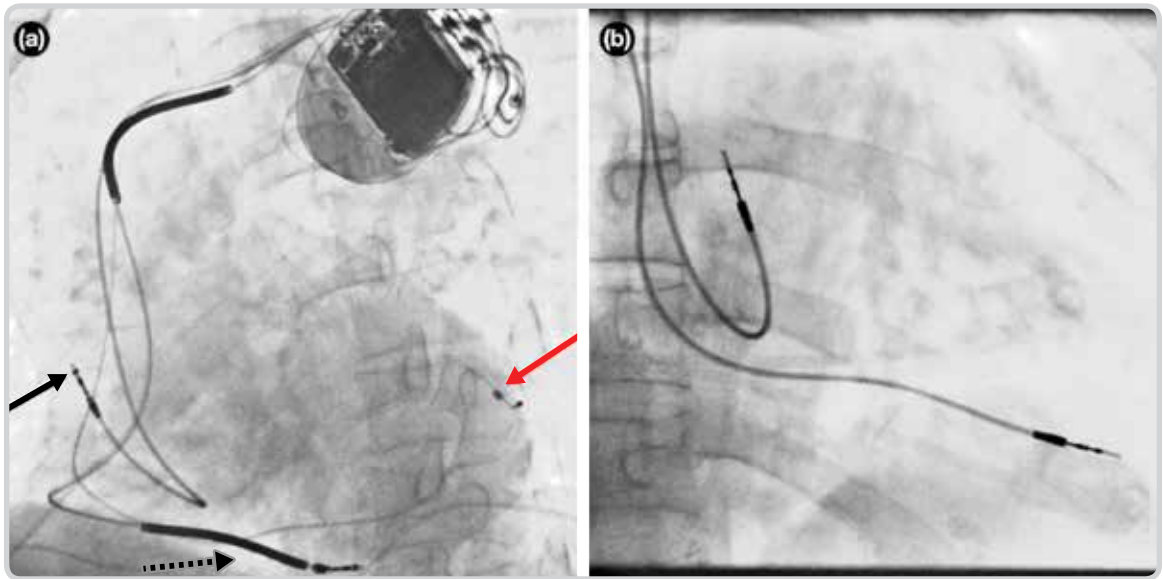


图4. 起搏器导联线放置的透视图像³
(a). 单腔起搏器; (b). 双腔起搏器

CRT器件在图4(a)中的透视图像中可以看见。医师就是利用这种影像来放置导联线的。对于非专业人士来说,这种影像是很难解读的。可以看到心脏淡淡的轮廓——这是搏动中的心脏的静态视图。起搏器位于右心房上,心脏顶点指向右下方。在这个典型的导联线放置实例中,黑色箭头指向右心房导联线。虚线黑色箭头指向右心室导联线。红色箭头标示的导联线只能看到一部分,这是左心室导联线(红箭头指向电极尖端)。图4(b)展示的是双腔起搏器的典型导联线放置透视图像。右心房导联线指向上方,置于右心房中。右心室导联线则位于右心室顶部。

植入式起搏器(图5)一般都很轻、体积小。它们含有必要的电路,以便通过植入式导联线来监控心脏的电活动,并在必要时刺激心肌以确保心脏跳动的规律性。起搏器必须是低功耗器件,它们采用的都是小型电池,寿命一般是10年。美国国家工程院称,截至2010年,每年超过40万台起搏器被植入患者身体。⁴

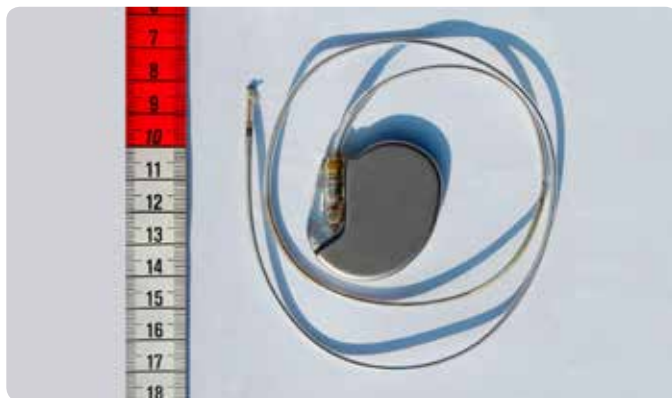


图5. 起搏器示例⁵

起搏伪像

在正常的ECG图中,一般很难发现简单的植入式起搏器的活动,因为超快脉冲(宽度仅有数微秒)会被过滤掉,但在任何情况下,在毫秒级分辨率的心电图中,这些脉冲都太窄,而不会出现。然而,其信号可以通过起搏伪像推断出来,伪像是与通过ECG导联线在皮肤表面测得的心脏自身电活动相伴的电压脉冲。检测和识别起搏伪像的能力很重要,因为伪像显示了起搏器的存在,而且有助于评估其与心脏的交互作用。

由于伪像幅度小、宽度窄、波形多变,结果使起搏伪像难以检测,尤其是存在可能数倍于伪像幅度的电噪声时。另外,起搏疗法已经十分发达,如今有数十种起搏模式,从单腔起搏到三腔起搏等,不一而足。使得起搏伪像检测更加复杂的是,起搏器会产生导联线完整性脉冲、分钟通气量(MV)脉冲、遥测信号以及可能被误认为起搏伪像的其他信号。

实时起搏器遥测技术的应用使得在心电图上显示起搏伪像不如过去那么重要了,但经验丰富的医师可以从心电图中推测出患者所使用的起搏疗法的种类,并确定起搏器是否工作正常。另外,包括以下标准在内的所有相关医用标准都要求显示起搏伪像。这些标准对需要捕获的起搏器信号的高度和宽度等具体要求有所差异。

- AAMI EC11:1991/(R)2001/(R)2007
- EC13:2002/(R)2007, IEC60601-1 ed. 3.0b, 2005
- IEC60601-2-25 ed. 1.0b
- IEC60601-2-27 ed. 2.0, 2005

例如, IEC60601-2-27规定:

设备须能够显示存在幅度为 $\pm 2\text{ mV}$ 至 $\pm 700\text{ mV}$ 、持续时间为 0.5 ms 至 2.0 ms 的起搏器脉冲的心电图信号。显示屏上的起搏器脉冲应清晰可见, 折合到输入端(RTI)的幅度不得小于 0.2 mV ;

AAMI EC11则规定:

设备须能显示存在幅度为 2 mV 至 250 mV 、持续时间为 0.1 ms 至 2.0 ms 、上升时间少于 $100\text{ }\mu\text{s}$ 且频率为 100 脉冲/分 的起搏器脉冲的心电图信号。对于持续时间为 0.5 ms 至 2.0 ms (幅度、上升时间和频率参数如上一句所规定)的起搏器脉冲, 必须在心电图图中显示该起搏器脉冲; 显示屏上应予以清晰的展现, 折合到输入端的幅度不得小于 0.2 mV 。

就需要捕获的高度和宽度来说, 虽然这些差异很小, 但终归是差异。

起搏器的起搏方式

所有起搏导联线都有两个电极, 电极的位置决定着信号的极性。

在单极性起搏中, 起搏导联线由单起搏导联线顶部的电极与起搏器外壳本身的金属壳所构成, 因而只有一根导联线插入心脏。这种起搏模式导致的起搏伪像在皮肤表面可能为数百毫伏, 宽度为两、三毫秒。目前, 单极性起搏已不再常用。

在双极性起搏中, 用起搏导联线顶端的电极使心脏起搏。返回电极是一个环形电极, 非常接近顶端电极。目前, 多数起搏伪像都是由双极性起搏造成的。这类导联线产生的伪像比单极性起搏产生的伪像要小得多; 皮肤表面的脉冲可能非常小, 高度只有几百微伏, 宽度只有 $25\text{ }\mu\text{s}$, 伪像的平均高度和宽度分别为 1 mV 和 $500\text{ }\mu\text{s}$ 。当检测矢量与起搏导联线矢量不直接成行时, 伪像的幅度可能会更小。

许多起搏器可以通过编程, 使脉冲宽度短至 $25\text{ }\mu\text{s}$, 但这些设置一般只用于在电生理学实验室中进行的起搏器阈值测试中。将下限值设为 $100\text{ }\mu\text{s}$, 即可消除将分钟通气量(MV)和导联线完整性(LV导联线)脉冲误检为有效的起搏伪像问题。这些低于阈值的脉冲一般编程至 $10\text{ }\mu\text{s}$ 与 $50\text{ }\mu\text{s}$ 之间。

市面上各种不同的起搏器是针对不同的腔室起搏:

- 单腔起搏只对心脏一个腔室起搏; 可能为单极性, 也可能为双极性。单腔起搏应用于右心房或右心室。
- 双腔起搏同时对右心房和右心室起搏。
- 双心室起搏同时对右心室和左心室起搏。另外, 心脏一般在右心房起搏。这种起搏模式很难正确显示出现, 其原因有二: 首先, 两个心室的起搏可能同时发生, 在皮肤表面表现为单个脉

冲。第二, 左心室导联线的放置与右心室导联线一般不在同一矢量上, 而且实际上可能与其是成正交关系。通常情况下, 右心房可在导联线aVF中得到最佳展示, 而右心室则可在导联线II中得到最佳展示。多数心电图系统并不采用三个同步导联线检测电路或算法, 结果使左心室导联线最难捕获。因而有时最好用其中一个V导联线来检测。

起搏伪像波形

多数起搏脉冲都有着超快的上升沿。起搏器输出端测得的上升时间一般为 100 ns 左右。当在皮肤表面测量时, 受起搏导联线电感和电容的影响, 上升时间会略低。皮肤表面的起搏伪像大多为 $10\text{ }\mu\text{s}$ 或以下。作为内置保护机制的复杂器件, 起搏器可能会产生高速毛刺, 虽然不会影响心脏, 但会影响起搏器检测电路。

图6所示为理想起搏伪像的示例。正脉冲的上升边沿很快。在脉冲达到最大幅度之后, 会发生容性下降, 然后出现后沿。之后, 在起搏脉冲的再充电部分, 伪像会改变极性。之所以需要该再充电脉冲, 是为了使心脏组织保持净零电荷。对于单相脉冲, 离子会在电极周围聚集, 结果产生的直流电荷可能导致心脏组织损坏。

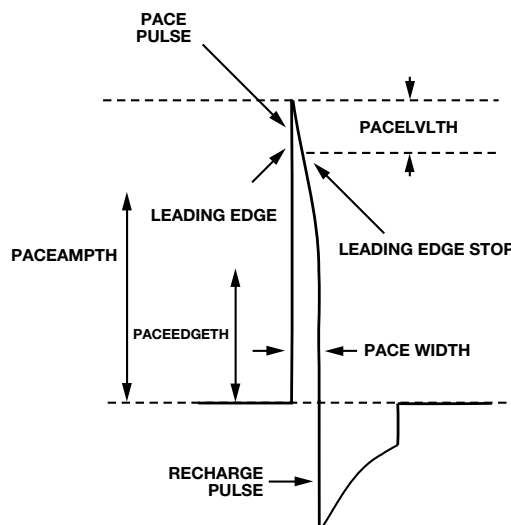


图6. 理想型起搏伪像

采用心脏再同步器件会给起搏伪像的检测和显示带来更多麻烦。这些器件对患者的右心房和左右心室起搏。两个心室的脉冲可能非常接近、重叠或同时发生; 左心室甚至可能在右心室之前起搏。目前, 多数器件都是同时对两个心室起搏, 但研究显示, 调整时序特性可以改善心输出量, 对多数患者有益。分开检测和显示两个脉冲并非总能如愿以偿, 很多时候, 它们将在心电图电极上表现为单个脉冲。如果两个脉冲同时发生, 且导联线方向相反, 则两个脉冲可能在皮肤表面相互抵消。虽然发生这种情况的几率很小, 但我们完全可以设想极性相反的

两个心室起搏伪像同时出现在皮肤表面的情况。如果两个脉冲被很短的时间间隔抵消,则结果产生的脉冲波形将变得非常复杂。

图7所示为心脏再同步器件起搏模式在盐水箱中的示波器轨迹。这是起搏器验证的标准测试环境;大家认为,盐水的导电性能与人体相似。由于示波器探头十分接近起搏导联线,结果导致幅度远远大于皮肤表面的预期值。另外,由于盐溶液导致心电图电极阻抗变低,结果使噪声远远低于皮肤表面测量的正常值。

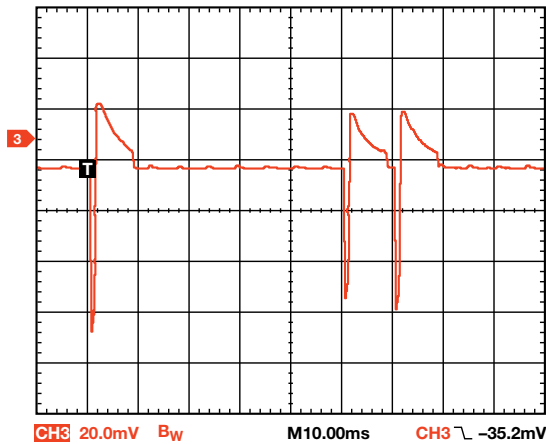


图7. 再同步器件在盐水箱捕获的起搏信号

第一个脉冲是心房,第二个脉冲是右心室,第三个脉冲是左心室。导联线置于盐水箱中,其矢量经过优化以便把脉冲清晰地显示出来。负向脉冲为起搏,正向脉冲为再充电。心房脉冲的幅度略大于其他两个脉冲的幅度,因为导联线的矢量稍微好于两根心室导联线,但在实际应用中,再同步器件中的全部三个起搏输出都编程为相同的幅度和宽度。对于真正的患者,每根起搏器导联线的幅度和宽度一般都是不同的。

检测起搏伪像

在对目标信号的形态和缘由有了初步了解之后,我们可以集中探讨如何检测起搏伪像这个话题了。以符合成本效益的方式检测所有起搏伪像并抑制所有可能的噪声源是不可能做到的,这是其性质使然。部分难点在于,起搏检测系统必须监控多个腔室,检测过程中会遇到干扰信号,而且不同制造商生产的起搏器种类繁多。伪像的检测方案从硬件解决方案到数字算法,十分广泛。接下来,我们将对此进行详细讨论。

心脏再同步器件所用的起搏导联线不可能都具有相同的矢量。右心

房导联线通常与导线线II对齐,但有时也可能直接指向胸部以外,因而可能需要Vx矢量才能看见。右心室导联线通常置于右心室顶部,因而经常与导联线II对齐。从冠状窦穿过的左心室起搏导联线实际上位于左心室的外部。通常情况下,该导联线与导联线II对齐,但其方向却可能是V轴向。除颤器和再同步器件的起搏导联线有时置于心脏中未发生梗塞的区域。把它们置于梗塞区域周围,这是该系统采用三个矢量并要求高性能起搏伪像检测功能的原因所在。

一个主要噪声源是多数植入式心脏器件所使用的H场遥测方案。其他噪声源包括呼吸胸阻抗测量、电灼器和与患者相连的其他医疗设备带来的传导噪声。

此外,每家起搏器制造商都采用不同的遥测方案,使起搏伪像检测变得更加复杂。在有些情况下,一家制造商可能针对不同的植入式器件型号采用多种不同的遥测系统。实际上,许多植入式器件可能同时采用H场遥测以及MICS频段或ISM频段遥测进行通信。不同型号采用不同的H场遥测方案,这种情况使得滤波器设计变得十分困难。心电图器件必须为CF级,但其他医疗器件则可能是B级或BF级,而且其较高的泄漏电流可能干扰心电图采集设备的性能。

ADAS1000心电图模拟前端包含起搏伪像检测算法

ADAS1000(图8)是一款5通道心电图(ECG)模拟前端(AFE),旨在帮助解决新一代低功耗、低噪声、高性能系留式和便携式ECG系统设计人员面对的部分挑战。ADAS1000专门针对监控级和诊断级心电图测量而设计,由5个电极输入和1个专用右腿驱动(RLD)输出参考电极构成。

ADAS1000不但支持基本的心电图信号监控元件,还配有多种功能,比如前面讨论过的呼吸测量(胸阻抗测量)、导联线/电极连接状态、内部校准、起搏伪像检测功能等。

一个ADAS1000支持5个电极输入,为进行传统的6导联心电图测量提供了方便。通过另外级联一个ADAS1000-2(辅助)器件,系统可以进行真正的12导联测量;通过级联多个器件(3个及以上),系统可测量15条及以上的导联线。有关ADAS1000不同变体的详情,请参阅表1。

ADAS1000的呼吸特性能够测量患者的胸阻抗变化,从而显示出呼吸的程度或有无缺失。呼吸功能的核心是在可编程频率(46 kHz至64 kHz)下集成DAC(数模数据器)呼吸驱动,以及有利于简化这种复杂测量的专用模数测量电路。信号经过解调,作为幅度和相位信息提供,由此可以确定相应的呼吸信息,从而得到具体的线缆参数。利用内部电容,电路能够检测最小为200 mΩ的分辨率——使用外

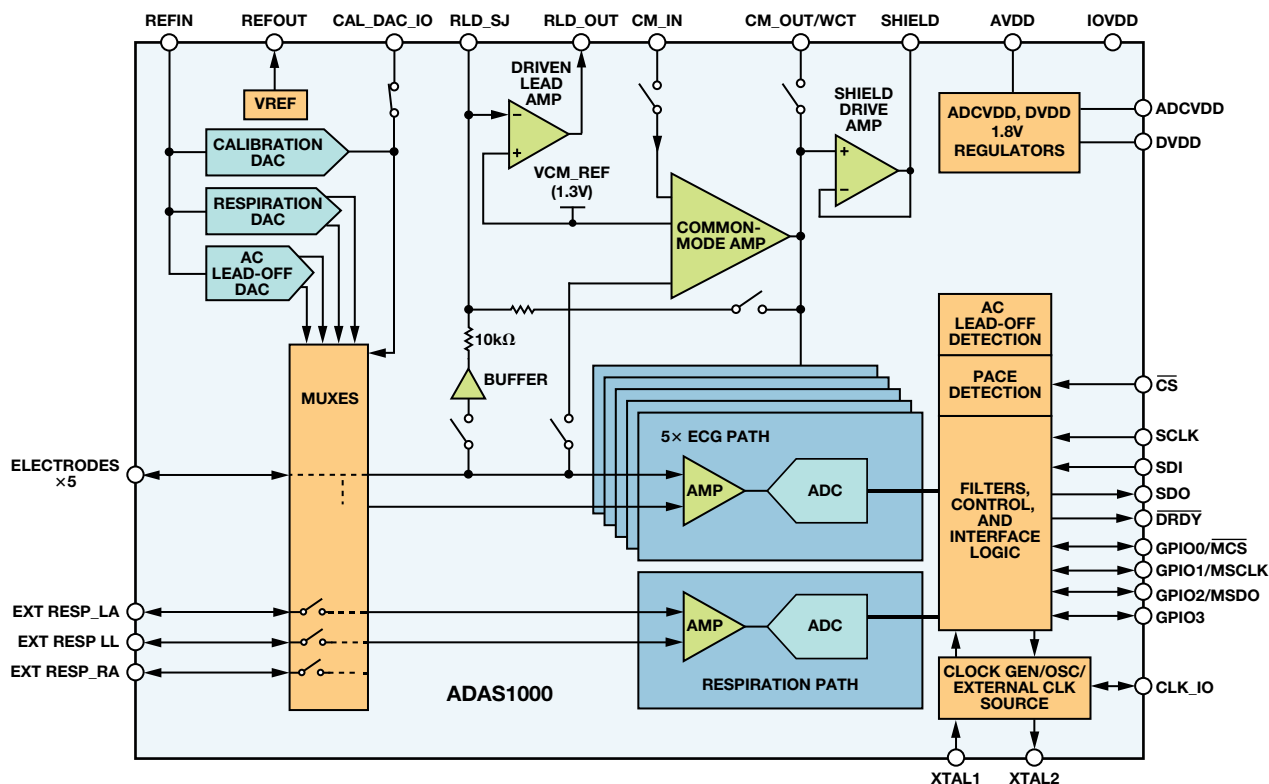


图8. ADAS1000功能框图

表1. ADAS1000现有型号概览

产品型号	电极数	额外特性	输入噪声 0.05 Hz至150 Hz ($\mu\text{V p-p}$)	CM I/P 范围(V)	电源电压	封装选项
ADAS1000	5个心电图电极+ RLD	呼吸、起搏和 起搏I/F	10	± 1	3.3至5.5	56引脚 LFCSP、 64引脚 LQFP
ADAS1000-1	5个心电图电极+ RLD		10	± 1	3.3至5.5	56引脚 LFCSP
ADAS1000-2	5心电图电极 (组合模式配套组件)		10	± 1	3.3至5.5	56引脚 LFCSP、 64引脚 LQFP
ADAS1000-3	3个心电图电极+ RLD		10	± 1	3.3至5.5	56引脚 LFCSP、 64引脚 LQFP
ADAS1000-4	3个心电图电极+ RLD	呼吸、起搏和 起搏I/F	10	± 1	3.3至5.5	56引脚 LFCSP、 64引脚 LQFP

部电容时，甚至可以检测更精确的分辨率——而且开关方案十分灵活，可对三根导联线(I、II、III)之一进行测量。

起搏检测算法

器件的前端包含一种数字起搏器伪像检测算法，可以检测到宽度范围为100 μs 至2 ms、幅度范围为400 μV 至1000 mV的起搏伪像——符合上述AAMI和IEC标准。根据测试结果和医师意见，这些限制要比医用标准宽松许多。

起搏检测算法在四根可能的导联线(I、II、III或aVF)中的三根上运行

三个数字算法实例。在高频心电图数据上运行，与内部抽取和滤波并行运行。该算法设计用于检测并测量宽度范围为100 μs 至2 ms、幅度范围为400 μV 至1000 mV的起搏伪像，返回一个标志，用以表示是在一根还是多根导联线上检测到起搏信号，同时返回检测到的信号的高度和宽度。对于希望运行自己的数字起搏算法的用户，ADAS1000提供了一个高速起搏接口，可以快速的数据速率(128 kHz)提供心电图数据，与此同时，标准接口上经过滤波和抽取的心电数据保持不变。ADAS1000 ECG IC在其算法中内置一个分钟通气量滤波器。分钟通气量脉冲(从双极性导联线的圆环传导至起搏器外壳)将检测呼

吸速率,从而控制起搏速率。其宽度总是小于100 μs ,变化范围约为15 μs 至100 μs 。

许多植入式器件能够编程以支持最窄25 μs 的起搏脉冲,但医师几乎不会将植入式器件编程为如此窄,因为在超过起搏阈值以后,能量安全裕量将变得不足。

这种起搏伪像系统是由一个工程师和起搏专家团队与起搏行业共同研发的。这种合作带来了一种同步三矢量起搏伪像检测系统,该系统可以检测起搏伪像,尽管电气噪声显著大于伪像。三个起搏算法实例中的每个实例都可以编程以检测不同导联线(I、II、II或aVF)上的起搏信号。该系统的阈值水平可编程,因而可以针对实际的脉冲宽度和高度检测范围进行定制,同时还配置内部数字滤波器,以便抑制心跳、噪声和分钟通气量脉冲。当证实起搏信号的单个实例中存在起搏信号时,器件会输出一个标志,因而,用户可以在心电图上标记或识别出起搏信号。

起搏器算法的简化流程图如图9所示。

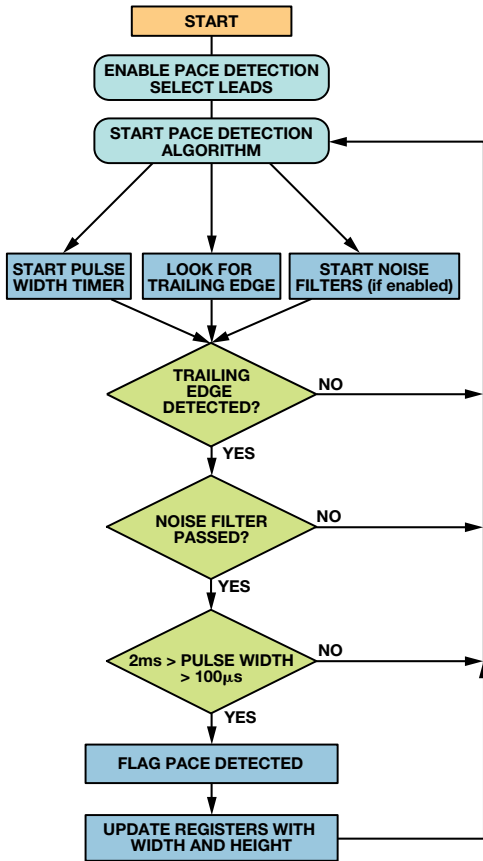


图9. 起搏算法的流程图

起搏伪像算法的采样速率选择非常重要,因为不能与Medtronic、St.

Jude和Boston Scientific针对H场遥测载波器采用的频率完全相同。三家公司都采用不同的频率,而且每家公司都有多种不同的遥测系统。ADI公司相信,ADAS1000所用采样频率与这三家起搏器厂家的主要遥测系统都不相同。

如前所述,ADAS1000同时包括呼吸测量和交流导联脱落模式。这些特性不但可以把不同频率的交流信号注入患者电极,而且不会干扰起搏伪像的采集。电灼器信号虽然可以在ADAS1000心电图输入之前进行滤波处理,但起搏伪像检测算法的性能却可能因滤波而下降,因此,在这种设计中,务必十分小心。

结论

植入式起搏器产生的伪像变化范围较大,幅度范围为2 mV至700 mV,持续时间范围为0.1 ms至2 ms,上升时间范围为15 μs 至100 μs 。伪像往往被淹没在遥测噪声或心电信号中,难以检测。ADAS1000模拟前端专门面向心电图系统而设计,包括检测心脏及其辅助起搏器所产生的电信号所需要的全部电路,还有一种有助于区分起搏伪像并将其显示在心电图上的嵌入算法。

参考文献

- ¹Jaffe, C. Carl, MD, cardiologist and Patrick J. Lynch, medical illustrator. http://en.wikipedia.org/wiki/File:Reizleitungssystem_1.png.
- ²<http://en.wikipedia.org/wiki/File:SinusRhythmLabels.svg>.
- ³(a) http://en.wikipedia.org/wiki/File:Cardiac_resynchronisation_therapy.png.
- (b) http://en.wikipedia.org/wiki/File:Fluoroscopy_pacemaker_leads_right_atrium_ventricle.png.
- ⁴<http://www.nae.edu/page20019090/WhatisaPacemaker.aspx>.
- ⁵http://en.wikipedia.org/wiki/File:St_Jude_Medical_pacemaker_with_ruler.jpg.

作者简介

John Kruse [john.kruse@analog.com]是ADI公司的一名现场应用工程师,工作地点为明尼苏达州明尼阿波里斯市。他于2005年加入ADI公司,专门从事医学应用产品工作。他已发表多篇文章,获得多项专利,其中数项专利涉及起搏伪像采集技术。他已在医疗行业工作20余年。John于1980年毕业于明尼苏达大学,获电气工程学士学位(BSEE),1997年获圣托马斯大学电子工程硕士学位。他目前在该大学担任客座教授,讲授多门工程设计研究生课程。



Catherine Redmond [catherine.redmond@analog.com]

是ADI公司的应用工程师,工作地点为爱尔兰利默里克。自2005年加入ADI以来,她为自动化测试设备专用精密DAC提供支持,在工业市场领域积累了宝贵的经验,目前专注于精密ADC产品工作,负责ADAS1000 ECG前端应用。她毕业于科克理工学院,获电气工程学士学位。毕业后一直在ADI公司从事应用工作。



多功能低功耗精密单端转差分转换器

作者：Sandro Herrera和Moshe Gerstenhaber

很多应用都需要差分信号,包括驱动现代模数转换器(ADC)、通过双绞线电缆传输信号、调理高保真音频信号。由于差分信号在一组特定电源电压下使用较大信号,提高了对共模噪声的抑制能力,降低了二次谐波失真,因而实现了更高的信噪比。由于这一需求,我们需要可将大多数信号链中的单端信号转换为差分信号的电路模块。

图1显示了简单的单端转差分转换器,它使用AD8476精密低功耗完全差分放大器(diff-amp),带有集成精密电阻。差分放大器内部配置的差分增益为1,因此电路的传递函数为:

$$V_{OUT, DIFF} = V_{OP} - V_{ON} = V_{IN}.$$

输出共模电压($V_{OP} + V_{ON}$)/2由V_{OCM}引脚上的电压设置。如果允许V_{OCM}引脚浮空,则由于形成电源的电阻分压器的内部1 MΩ电阻,输出共模电压将会浮动至电源电压中间值。电容C1会滤除1 MΩ电阻的噪声,以降低输出共模噪声。由于AD8476的内部激光调整增益设置电阻,因而电路的增益误差最大值仅为0.04%。

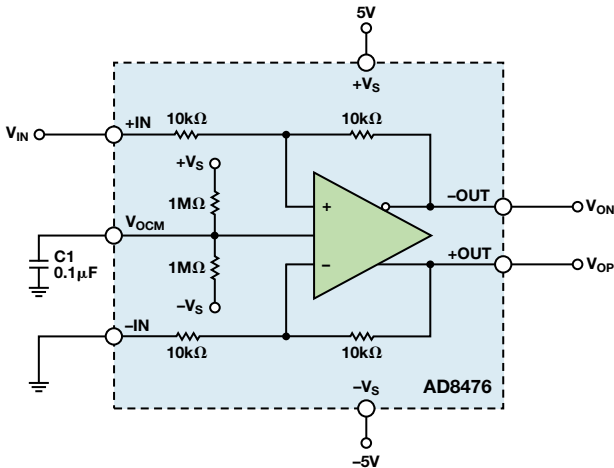


图1. 简单的单端转差分转换器

对于很多应用,图1中的电路已足以用于执行单端转差分的转换。对于需要更高性能的应用,图2显示的单端转差分转换器具有很高输入阻抗,最大输入偏置电流为2 nA,最大失调(RTI)为60 μV,最大失调漂移为0.7 μV/°C。该电路通过将OP1177精密运算放大器(op amp)与AD8476级联,并将AD8476的正输出电压反馈至运算放大器的反相输入端,达到这种级别的性能。这种反馈方式使得运算放大器能够

确定配置的精度和噪声性能,因为它将反馈环路内的差分放大器与前面的运算放大器的大开环增益相连。因此,当以输入为基准时,这种大增益可以减少AD8476的误差,包括噪声、失真、失调和失调偏移。

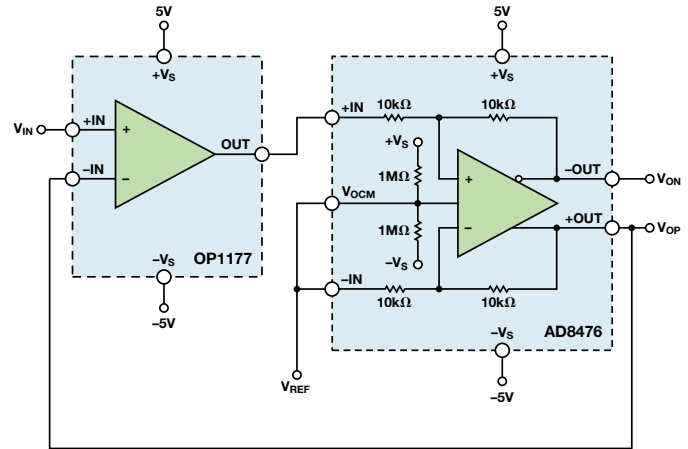


图2. 改进的单端转差分转换器

图2中的电路可以用以下公式表示:

$$V_{OP} \approx V_{IN} \quad (1)$$

$$(V_{OP} + V_{ON}) = 2 V_{OCM} = 2 V_{REF} \quad (2)$$

$$V_{ON} = 2 V_{REF} - V_{IN} \quad (3)$$

联立(1)和(3):

$$V_{OUT, DIFF} = V_{OP} - V_{ON} = 2(V_{IN} - V_{REF}) \quad (4)$$

公式3展示了有关电路的两个重要特性:首先,电路的单端转差分增益为2。第二,V_{REF}节点作为输入信号的基准,因此它可用于消除输入信号中的偏置。例如,如果输入信号具有1 V的偏置,则将1 V施加于V_{REF}节点可以消除偏置。

如果目标应用需要大于2的增益,则可以修改图2中的电路,如图3所示。在这种情况下,电路的单端转差分增益取决于外部电阻R_F和R_G,如下所示:

$$Gain = \frac{V_{OUT, DIFF}}{V_{IN}} = 2 \left(1 + \frac{R_F}{R_G} \right) \quad (5)$$

以及

$$V_{OUT, DIFF} = V_{OP} - V_{ON} = 2 \left(\left(1 + \frac{R_F}{R_G} \right) V_{IN} - V_{REF} \right) \quad (6)$$

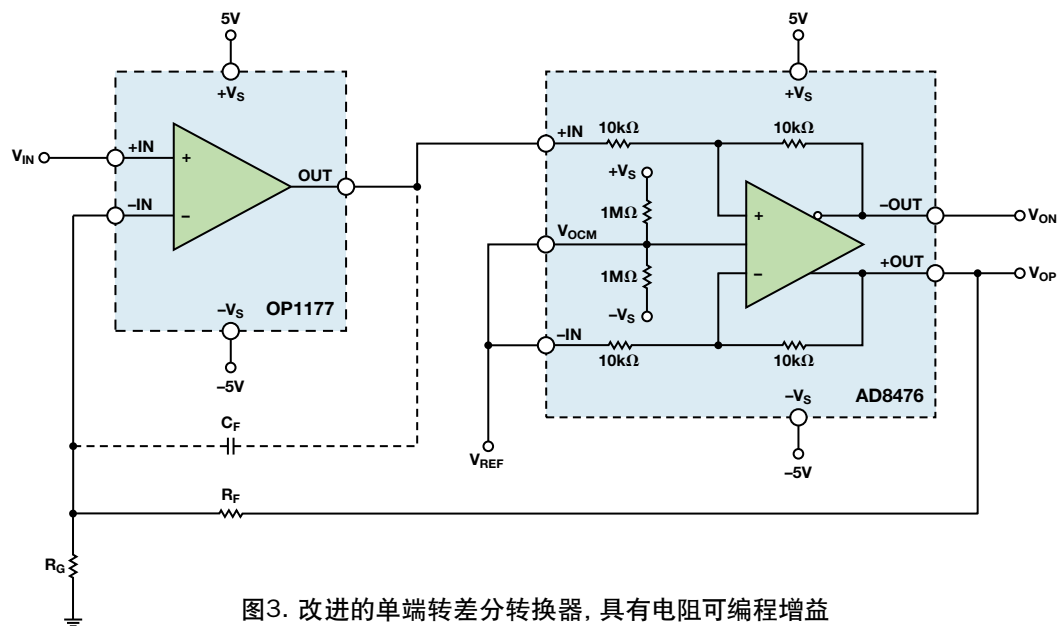


图3. 改进的单端转差分转换器, 具有电阻可编程增益

与图2中的电路相似, 这种经过改进的单端转差分转换器可将差分放大器放置在运算放大器的反馈环路内部, 从而抑制差分放大器的误差。与任何反馈连接相同, 我们必须小心地确保系统是稳定的。请参考图2, OP1177和AD8476的级联形成了复合差分输出运算放大器, 频率范围的开环增益是运算放大器的开环增益和差分放大器的闭环增益的乘积。因此, AD8476的闭环带宽为OP1177的开环增益添加了一个极点。为确保稳定性, 差分放大器的带宽应高于运算放大器的单位增益频率。在图3所示的电路中, 这一要求有所放宽, 因为电阻反馈网络有效地将OP1177的单位增益频率降低了 $R_G/(R_G + R_F)$ 倍。由于AD8476具有5 MHz的带宽, OP1177具有1 MHz的单位增益频率, 因此所示的电路不会出现稳定性问题。图4显示了图2中的电路的输入和输出信号的示波图, 由以地为基准的10 Hz、1 V p-p正弦波驱动。为简明起见, V_{REF} 节点接地。

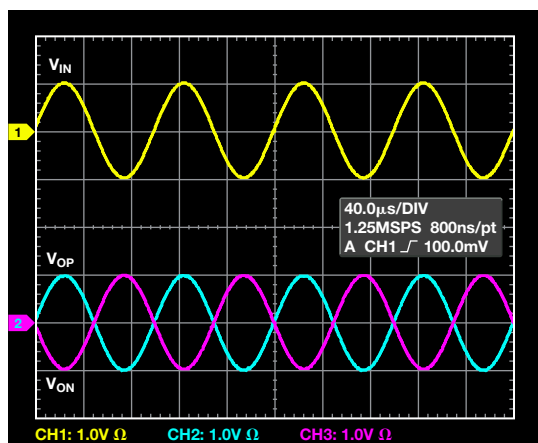


图4. 由以地为基准的10 Hz、1 V p-p正弦波驱动时, 图2中电路的输入和输出信号

如果使用的运算放大器的单位增益频率远大于差分放大器的带宽, 则可插入带宽限制电容 C_F , 如图3所示。电容 C_F 和反馈电阻 R_F 构成积分器, 因而整个电路的带宽按以下方式计算:

$$BW = \frac{1}{2} \frac{1}{2\pi R_F C_F} \quad (7)$$

带宽公式中的 $1/2$ 是因为反馈是单端的, 而不是差分的, 这样会将反馈和带宽减少一半。如果减少的带宽低于差分放大器的闭环带宽, 则电路将会非常稳定。这种带宽限制技术也可在增益为2的情况下使用, 让 R_G 保持开路。

作者简介

Sandro Herrera [sandro.herrera@analog.com] 是马萨诸塞州威明顿市集成放大器产品(IAP)部门的一名电路设计工程师。他目前主要从事固定、可变或可编程增益的全差分放大器设计工作。Sandro拥有麻省理工学院电气工程学士学位(BSEE)和电气工程硕士学位(MSEE)。他于2005年8月加入ADI公司。



Moshe Gerstenhaber [moshe.gerstenhaber@analog.com] 现为ADI公司研究员。他于1978年加入ADI, 数年间先后担任过制造、产品工程及设计方面的多种高级职务。Moshe目前是集成放大器产品部门的设计经理。他在放大器设计领域做出了重大贡献, 特别是极高精度专用放大器, 如仪表放大器和差动放大器等。



小巧灵活的低功耗调制解调器IC改进HART通信网络

作者：Tracey Johnson

自工业革命早期以来，人们就需要使用机械和设备进行测量、控制和通信，采用传感器和执行器的仪表系统成为现代制造工厂的支柱。通过传输线路，采用4 mA至20 mA模拟电流信号进行传输数据以及设置的通信方式长期以来一直在广泛使用。但仪表也在日臻成熟，从早期的纯模拟系统发展到当前使用的“智能”系统，利用HART®(可寻址远程传感器高速通道)协议等技术增强了通信功能。简而言之，直流低频电路信号由独立的更高频率信号进行调制，信号在一对频率之间切换(图1)——这种技术称为频移键控(FSK)。

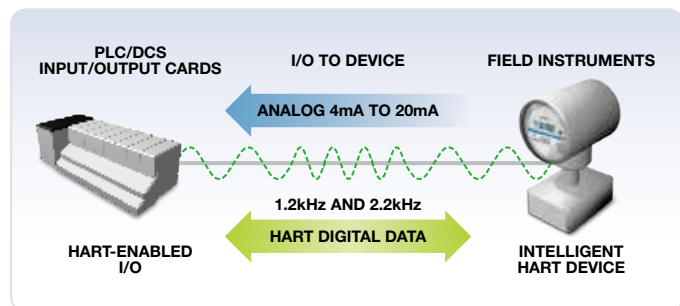


图1. HART通信

本文将介绍该技术的实施，并提供一些应用示例，讨论现代硅集成电路技术使用的一些器件，为系统设计人员提供帮助。此外，为了阐述该技术，我们还将介绍当前最紧凑、功耗最低、电压范围最宽、完全符合规范的HART调制解调器(调制-解调)IC——ADI公司的AD5700。

什么是HART通信？

在模拟发射器中使用的主要通信方式是电流环路，正常范围是从4 mA至20 mA，采用发射器、接收器和电源设备。它可以实现众多功能，例如远程校准、故障查询和过程变量数据传输。低功耗发射器和接收器必须在4 mA或更低的最小电流下运行，这要取决于错误指示所需的“裕量”。这些电流环路非常可靠和稳定，在长途通信中具有很强的抗环境干扰能力。但是，它的一大劣势是单环路仅允许单向通信(来自传感器或发送至执行器)，只能传输一个过程变量。

HART标准的引入提供了一种创建“智能”发射器的方式，方法是添加数字通信功能，共享用于传统4 mA至20 mA仪器的同一根双绞线。4 mA至20 mA模拟电路由1 mA峰峰值FSK信号进行调制——而中断原始主变量传输——同时仍然为环路工作留下裕量。HART协议已经成为在智能设备和控制或监控系统之间通过模拟线路发送和接收数字信号的全球标准。

HART调制解调器IC内部结构

AD5700-1完整HART调制解调器IC(图2)集成了所有必需的滤波、信号检测、解调和信号发生功能，从而显著减少了所需的外部元件数量。它采用小型4 mm × 4 mm、24引脚LFCSP封装，仅需要2 V至5.5单电源供电，在-40°C至+125°C的扩展温度范围内工作。

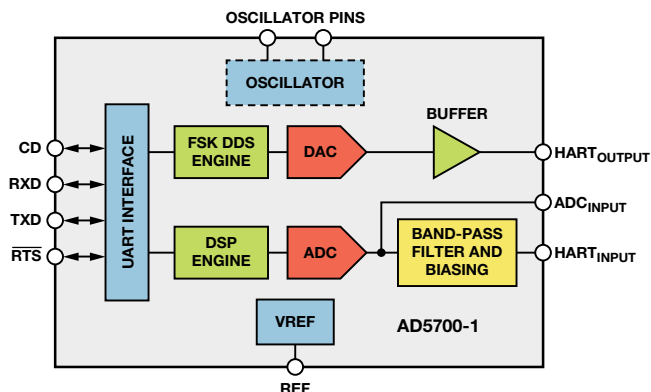


图2. AD5700-1框图；-1选项包括内部0.5%精密RC振荡器

发射路径

图2显示了调制涉及的主要模块：FSK直接数字合成(DDS)引擎、DAC(开关电阻串类型)和缓冲区。要发送的数字数据通过UART输入。调制器通过将RTS(请求发送)信号拉低来使能。调制器将TXD输入端的UART编码HART数据位流转换成一系列二进制1200 Hz (“1”)和2200 Hz (“0”)信号音(见图3)。DDS在任何一种频率下生成正弦数字字流，DAC将其转换为大约493 mV的p-p模拟正弦波。此正弦波信号在内部进行缓冲并在HART_OUT引脚上输出。该DDS引擎本身会产生连续相位信号，因此在频率之间切换时避免了出现任何输出不连续。在HART_OUT上进行内部缓冲的主要优势是产生很高的驱动能力，无需外部模拟缓冲，也不会出现它们带来的问题。HART_OUT引脚直流偏置至0.75 V，并应容性耦合至负载。有关更多详细信息，请参见AD5700/AD5700-1数据手册。

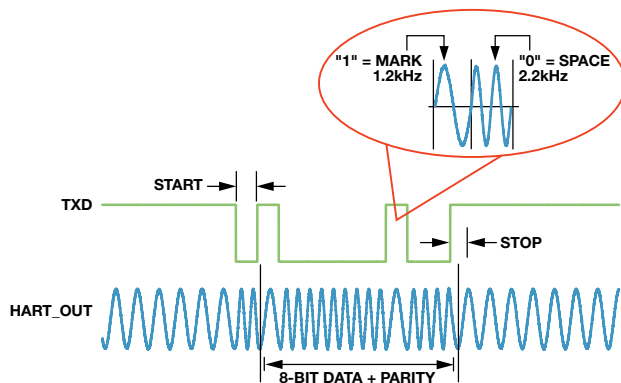


图3. AD5700/AD5700-1调制器波形

接收路径

当 $\overline{\text{RTS}}$ 处于逻辑高电平时,调制器禁用,解调器使能,也就是说调制解调器处于接收模式。接收器在HART_IN引脚上解调FSK调制信号。在此模式下,相关模块是内部带通滤波器、ADC和DSP引擎。CD高电平(载波检测)表示检测到有效载波。解调数据通过UART接口上的RXD引脚发送至主处理器。

我们选择该接收架构的目的是让AD5700能够抵御恶劣工业环境中的噪声和干扰。通过结合使用模拟滤波和数字滤波,可以在RXD引脚上实现出色的灵敏度和高度精确的输出。HART位流之前是一个标准UART帧,该帧包含一个起始位、8位数据、一个奇偶校验位和一个停止位。在解调模式下,调制解调器具有两个滤波器配置选项:内部滤波器(HART信号施加于HART_IN)和外部滤波器(滤波HART信号直接施加于ADC_IP)。外部滤波器模式支持在防爆和本安型环境中使用AD5700。它包括150 k Ω 电阻,这样可以将电流限制在足够低水平,以遵守本质安全要求。建议将此选项用于对安全至关重要的应用的操作,调制解调器必须与环路电源的高电压隔离开。这种情况下,输入端具有更高的瞬态电压保护功能,因此即使是在要求最苛刻的工业环境中,也无需额外的保护电路。

其他模块

图2中显示的其他三个模块是上文提及的UART接口、内部基准和振荡器。 $\overline{\text{RTS}}$ 和TXD是用于调制的重要信号,而CD和RXD则对解调非常重要。AD5700可以接收外部2.5 V基准,只有在AVDD电源大于2.7 V时才能使用。对内部或外部基准选项的使用受REF_SEL引脚的极性控制。对于时钟,该器件支持多个方案,以实现简单的低成本可配置解决方案。AD5700可以使用外部晶体、陶瓷谐振器或CMOS输入。AD5700-1是首款集成内部低功耗0.5%精密振荡器的HART调制解调器IC,降低了所需的外部电路以及总体成本。众多片上集成功能显著简化了HART兼容系统的设计,从而提供更加可靠和经济高效的稳定网络解决方案。

低功耗应用示例

低功耗非常重要,因为环路供电的所有电路的功耗必须低于3.5 mA。图4显示了环路中的HART通信应用示例。在AD5700控制板上,AD5700 HART调制解调器与AD5421 16位串行输入环路供电型4 mA至20 mA DAC和ADuCM360微控制器接口连接,以演示用于测量压力(“0”)和温度(“1”)的两个共享数据通道的环路供电型发射器电路。

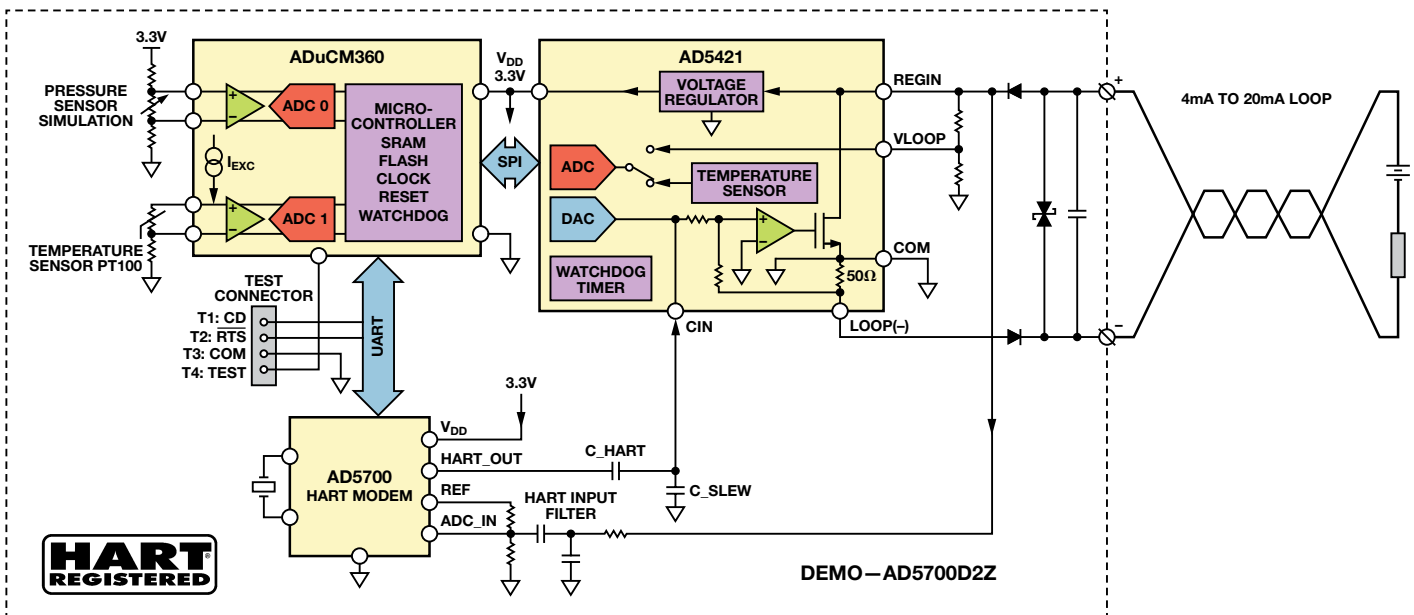


图4. 在HART通信中, AD5421环路DAC和AD5700 HART调制解调器作为环路供电型数据发射器

该电路已通过兼容性测试和验证, 并注册为HART通信基金会认证的HART解决方案。产品注册的详细信息在它们的网站上提供。

在此类4 mA至20 mA环路供电型应用中, 最重要的限制是整个电路的功耗必须低于3.5 mA (“低限报警”设置, 比4 mA的信号下限低0.5 mA)。在此类应用中, AD5700的低功耗规格极为重要。在满足功耗规格方面, 每微安都非常重要, 如果设计中的每个IC都抽取足够小的电流, 则不会超过3.5 mA的预算, 应用将能正常运行。典型的发射和接收电流分别为124 μ A和86 μ A, 相应的最大指定耗电电流分别为140 μ A和115 μ A, AD5700不会对整体电流预算产生很大影响。

结论

除了业界功耗最低的HART调制解调器IC之外, ADI公司还提供完整HART解决方案功能, 包括微控制器产品、放大器、精密基准电压源、开关、ADC和电流-输出DAC。AD5700 HART调制解调器可以轻松与以下器件接口: AD5421, 在上文所述的环路供电型智能发射器应用示例中使用; AD5422 16位电压输出和电流输出DAC, 用于现场仪表或模拟I/O卡; AD5755-1 16位四通道DAC, 采用创新的动态电源控制技术, 用于多通道应用。此外, 可以无缝匹配的元件也可用于整个信号链。与AD5700/AD5700-1结合使用时, 它可以简化系统设计和增强可靠性, 实现稳定HART兼容系统的快速轻松部署。

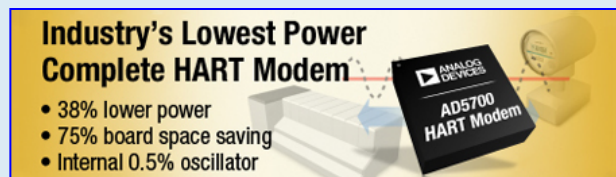
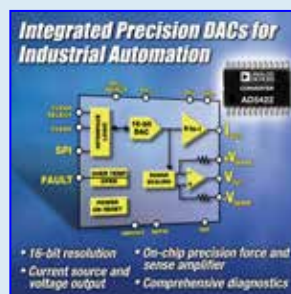
作者简介

Tracey Johnson [tracey.johnson@analog.com]

是精密数模转换器部门的应用工程师, 主要专注于用于流程控制应用的工业转换器 — 包括支持HART的智能发射器。Tracey在2003年毕业于爱尔兰利默里克大学, 获得电子工程学士学位。她加入ADI公司担任DAC部门的设计评估工程师, 并在该职位上供职七年。



AD5700单芯片HART调制解调器作为智能现场仪表演示解决方案的一部分, 向HART通信基金会注册。它成为业界功耗最低的完整HART调制解调器, 完全符合HART通信协议, 可在高噪声的恶劣工业环境中精确编码和解码HART通信信号, 确保快速而易于实施的可靠通信接口, 并向HART通信基金会注册。它需要的外部元件数相比替代解决方案减少了60%, 并可节省超过75%的电路板空间。



Analog Devices, Inc.
Worldwide Headquarters

One Technology Way
P.O. Box 9106, Norwood, MA
02062-9106 U.S.A.
Tel: (1 781) 329 4700
Fax: (1 781) 461 3113

亚太区总部

上海市浦东新区张江高科技园区
祖冲之路 2290 号展想广场 5 楼
邮编: 201203
电话: (86 21) 2320 8000
传真: (86 21) 2320 8222

深圳分公司

深圳市福田中心区
益田路与福华三路交汇处
深圳国际商会中心 4205-4210 室
邮编: 518048
电话: (86 755) 8202 3200
传真: (86 755) 8202 3222

北京分公司

北京市海淀区
上地东路 5-2 号
京蒙高科大厦 5 层
邮编: 100085
电话: (86 10) 5987 1000
传真: (86 10) 6298 3574

武汉分公司

湖北省武汉市东湖高新区
珞瑜路 889 号光谷国际广场
写字楼 B 座 2403-2405 室
邮编: 430073
电话: (86 27) 8715 9968
传真: (86 27) 8715 9931

亚洲技术支持中心

免费热线电话: 4006 100 006
电子邮箱:
china.support@analog.com
技术专栏:
www.analog.com/zh/CIC
样品申请:
www.analog.com/zh/sample
在线购买:
www.analog.com/zh/BOL
在线技术论坛:
ezchina.analog.com