

AD9122	双通道、1.2 GSPS、16位、TxDAC® 数模转换器
ADL5375	宽带正交调制器

I/Q 调制器 ADL5375 与双通道、1.2 GSPS 高速 DAC AD9122 实现接口

评估和设计支持

电路评估板

[AD9122/ADL5375评估板\(AD9122-M5375-EBZ\)](#)

设计和集成文件

[原理图、布局文件、物料清单](#)

电路功能与优势

本电路在双通道高速TxDAC数模转换器AD9122与宽带I/Q调制器ADL5375-05之间提供一个简单灵活的接口。由于DAC输出与ADL5375-05 I/Q调制器输入具有相同的0.5 V偏置电平，因此无需使用任何有源或无源电平转换电路。该直流耦合的接口有利于DAC补偿I/Q调制器的本振(LO)泄漏。

AD9122 DAC的1.2 GSPS采样速率和ADL5375-05调制器I/Q输入的宽带宽，确保零中频(ZIF)和复中频(CIF)架构均能得到支持。除了滤除奈奎斯特镜像以外，基带滤波器还能出色地抑制差模和共模DAC杂散。

电路描述

图 1 和图 2 所示的电路和评估板采用AD9122 TxDAC和ADL5375-05宽带发射调制器。该接口电路中的信号偏置和调整分别由 4 个以地为基准的电阻 (RBIP、RBIN、RBQN、RBQN) 和 2 个并联电阻 (RSLI、RSLQ) 控制。

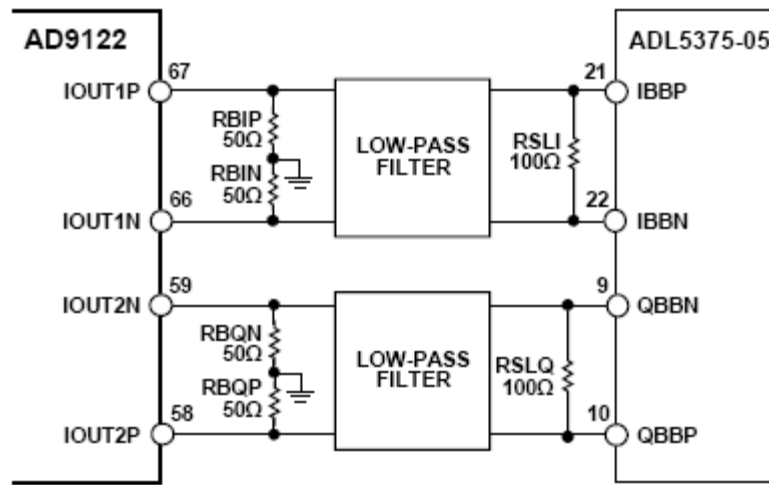


图1. AD9122与ADL5375-05之间的接口，利用50 Ω接地电阻为ADL5375-05基带输入提供500 mV直流偏置电压（原理示意图）

Rev.0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com/zh
Fax: 781.461.3113

©2011 Analog Devices, Inc. All rights reserved.

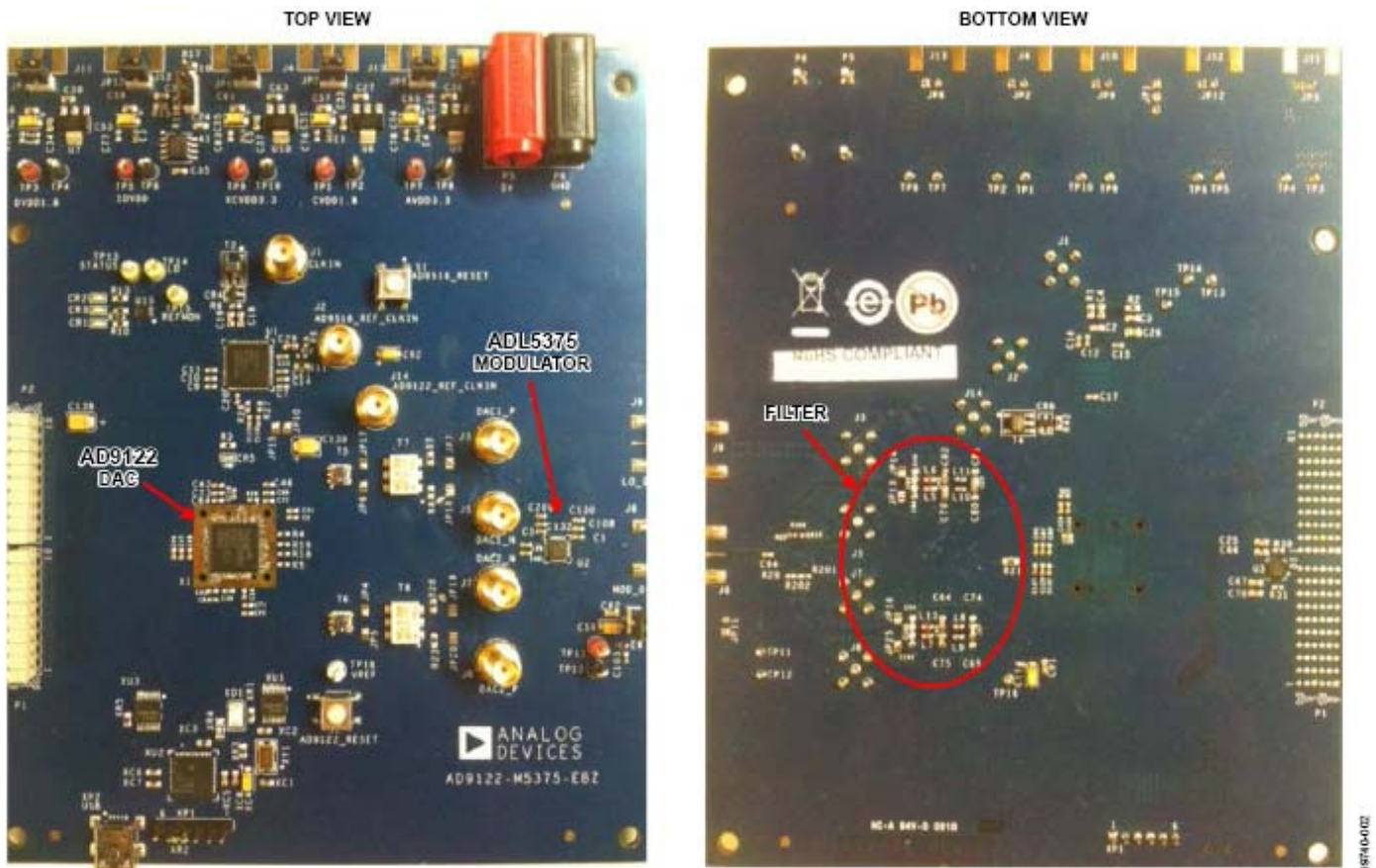


图2. 用于实现电路的AD9122-M5375-EBZ评估板

DAC的满量程输出电流(I_{FS})可以在 10 mA到 30 mA范围内编程, 标称默认值为 20 mA。在该配置中, 4 个以地为基准的 50 Ω 电阻($R_B = RBIP = RBIN = RBQP = RBQN$)上的DAC输出摆幅均为 0 mA至 20 mA, 这样就实现了 500 mV直流偏置电平, 以及各输出对上的 2 V p-p差分满量程电压摆幅(空载)。该 2 V p-p电压摆幅可以通过 R_L ($R_L = RSLI = RSLQ$)并联电阻进行调整, 而不会影响 500 mV偏置电平。因此, I/Q调制器输入的差分峰峰值摆幅由下式给出:

$$V_{SIGNAL} = I_{FS} \times \frac{[2 \times R_B \times R_L]}{[2 \times R_B + R_L]}$$

注意, 计算此信号电平时, 可以忽略ADL5375的相对较高的差分输入阻抗(通常大于 60 k Ω)。图 3 所示为使用 50 Ω 偏置设置电阻时, 峰峰值电压摆幅与 R_L 之间的关系。

ADL5375-05与AD9122的动态范围和增益匹配良好。因此, 器件之间无需任何有源增益。I/Q调制器驱动电平可以根据需要, 通过调整 R_L 的值进行精调, 如上所述。对于大多数应用, 建议使用 100 Ω 的 R_L 值, 此时满量程信号电平为 1 V p-p (0 dBFS时的DAC输出)。

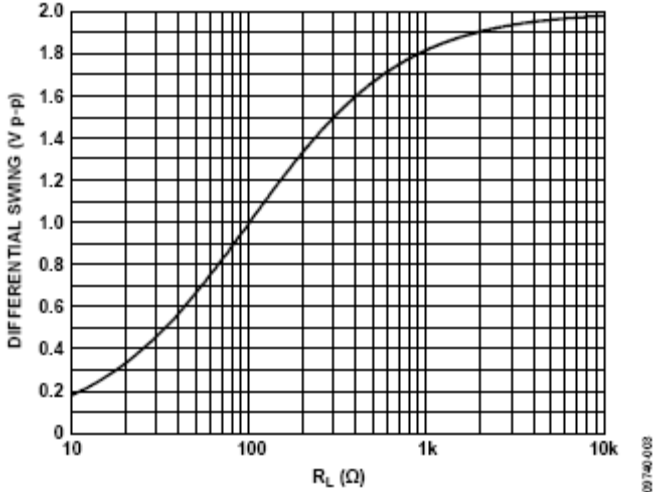


图3. 使用 50 Ω 偏置设置电阻时，峰峰值差分摆幅与限幅电阻(R_L)之间的关系

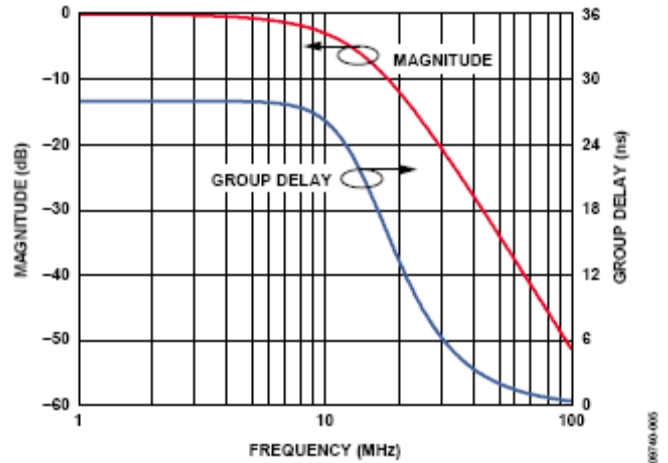


图5. DAC 调制器与 10 MHz 三阶贝塞尔滤波器接口的频率响应

基带滤波

AD9122与ADL5375之间必须插入一个滤波器，以便消除来自DAC的奈奎斯特镜像、杂散和宽带噪声。应将该滤波器放置在直流偏置设置电阻与交流限幅电阻之间，这样，直流偏置设置电阻（图4中的 R_B ）和信号调整电阻（图4中的 R_L ）就能方便地设置滤波器设计的源电阻和负载电阻。

图4所示为一个三阶贝塞尔低通滤波器，-3 dB 带宽为 10 MHz。该滤波器的输入和输出阻抗匹配，因此滤波器设计非常轻松，并且可获得更好的通带平坦度，支持宽带宽滤波器设计。本例中，所选的并联电阻为 100 Ω，产生 1 V p-p 差分的交流摆幅。该滤波器的频率响应曲线如图5所示。

复中频(CIF)应用的滤波

图6所示为ADL5375基带I和Q输入的频率响应。该器件具有很宽且平坦的频率响应（-3 dB点为 750 MHz），因此它非常适合DAC输出信号已经过数字上变频的复中频(CIF)应用。在复中频应用中，仍然需要低通奈奎斯特滤波器，主要原因是它可以保持从DAC输出到调制器输入的直流偏置电平。

推荐使用图7所示的滤波器拓扑结构，它是一个五阶巴特沃兹滤波器，转折频率为 300 MHz。一个纯差分滤波器可以抑制来自DAC的差模镜像、杂散和噪声。使用两个公共连接接地的电容（图7中的C2和C4）将一部分共模电流分流到地，可以获得优于纯差分滤波器的高频信号共模抑制性能。

此滤波器的仿真和实测响应分别如图8和图9所示。实测平坦度为±0.6 dB（DC至 250 MHz）和±0.4 dB（125 MHz至 250 MHz），该数据是在AD9122反sinc功能启用情况下获得的。采用这种配置，在有和无图7所示中频滤波器这两种情况下，对 $2 \times F_{DAC}$ 共模杂散的共模抑制性能与共模频率的关系如图10所示。

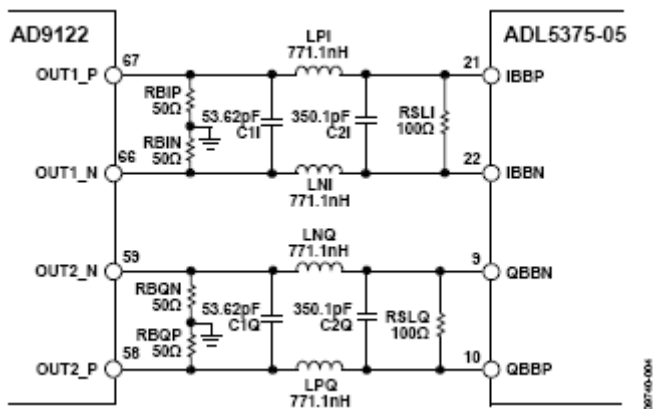


图4. DAC 调制器与 10 MHz 三阶贝塞尔滤波器接口

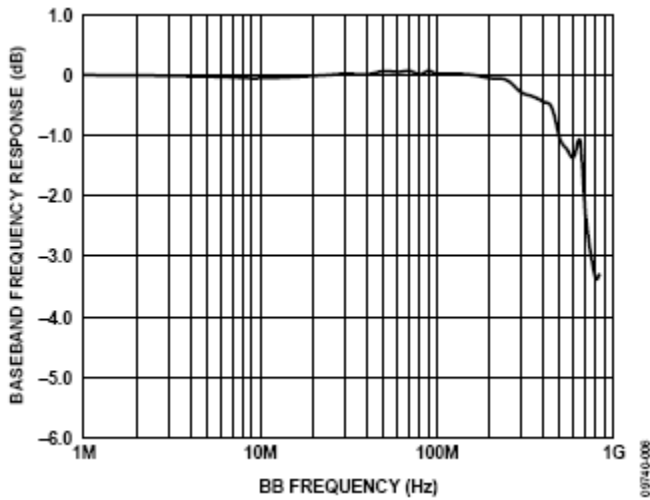


图6. ADL5375-05的基带(BB)频率响应

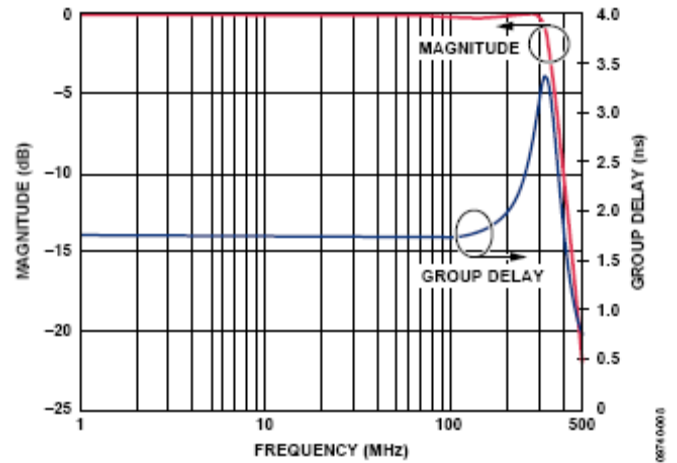


图8. DAC 调制器与 300 MHz 五阶巴特沃兹滤波器接口的频率响应(仿真)

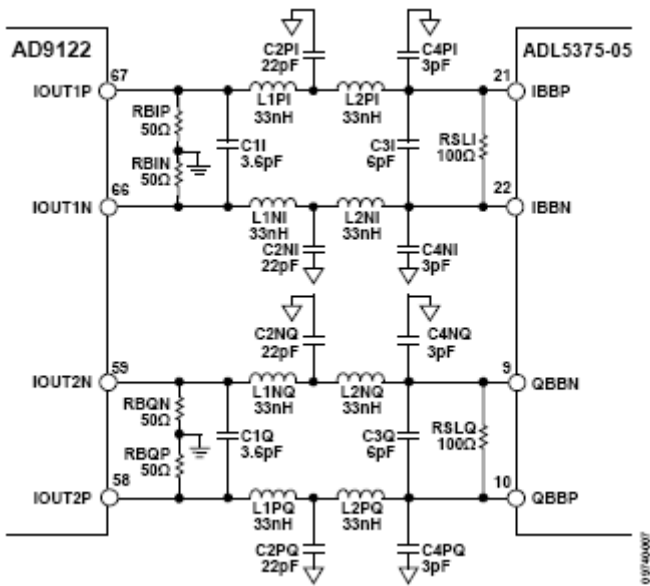


图7. 推荐的DAC 调制器与 300 MHz 转折频率、五阶巴特沃兹滤波器的接口拓扑结构

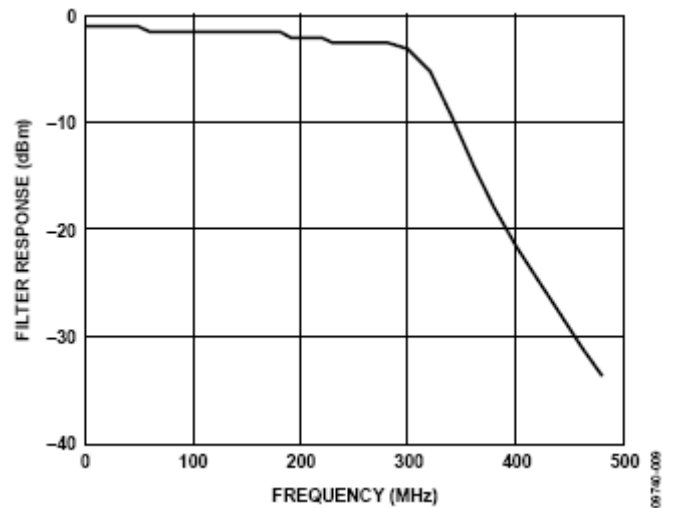


图9. DAC 调制器与 300 MHz 五阶巴特沃兹滤波器接口的频率响应(实测)

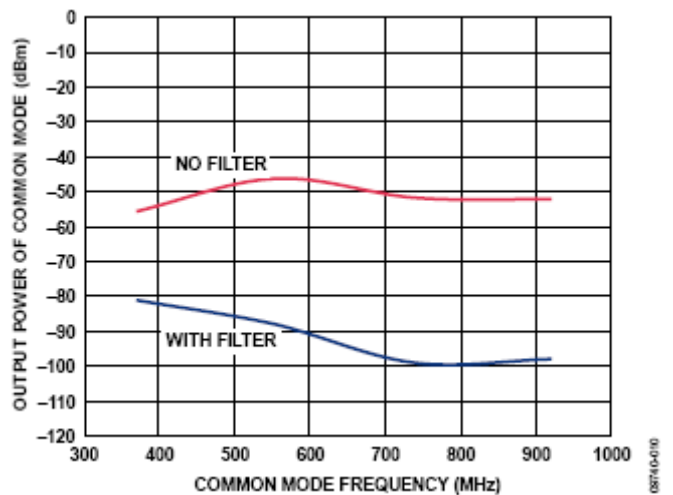


图10. 有和无滤波器两种情况下, ADL5375-05 RF输出端的实测共模抑制性能

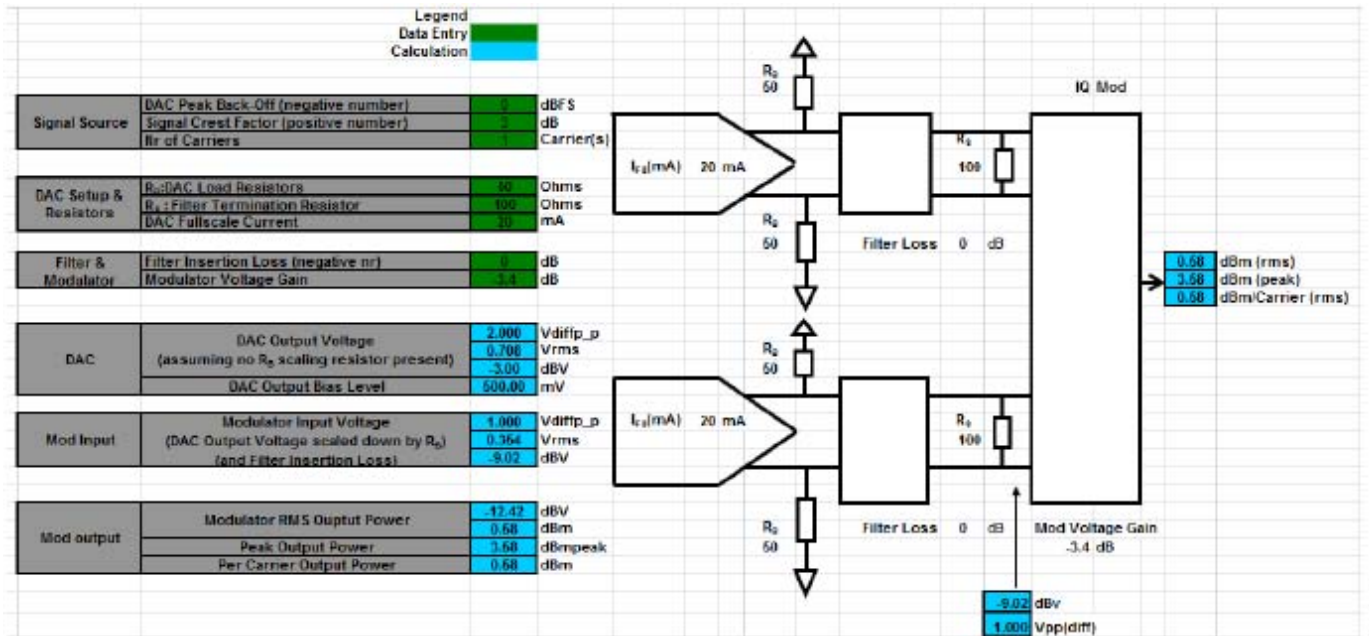


图 11. 用于计算调制器输出功率的电子表格

计算 AD9122 和 ADL5375 的输出功率

除偏置设置和信号调整电阻外，ADL5375的输出功率水平还与 DAC 的数字倒退水平(dBFS)、信号的峰均比、DAC 的满量程电流、奈奎斯特滤波器的插入损耗和 I/Q 调制器的电压增益有关。图 11 所示的电子表格可以用来计算输出功率。

该电子表格可以从以下 URL 下载：

www.analog.com/CN0205-PowerCalculator。

转换电平以驱动 ADL5375-15

ADL5375-15 需要 1500 mV 的直流偏置电平。除偏置电平不同外，ADL5375-05 与 ADL5375-15 在其它方面完全一致。若要从 AD9122 驱动 ADL5375-15，必须使用一个无源或有源电平转换网络。图 12 所示的无源电平转换网络使用 4 个串联电阻和 4 个上拉电阻，以便在 ADL5375-15 输入端实现 1500 mV 的偏置电平。该无源电平转换网络会导致信号电平发生大约 2 dB 的损耗。

有源电平转换电路则要使用一个双通道差分放大器，如 ADA4938-2，将 1500 mV 电压接 VOCM 引脚便可设置输出直流偏置电平。然而，采用这种方法时，接口带宽要受到运算放大器的限制。

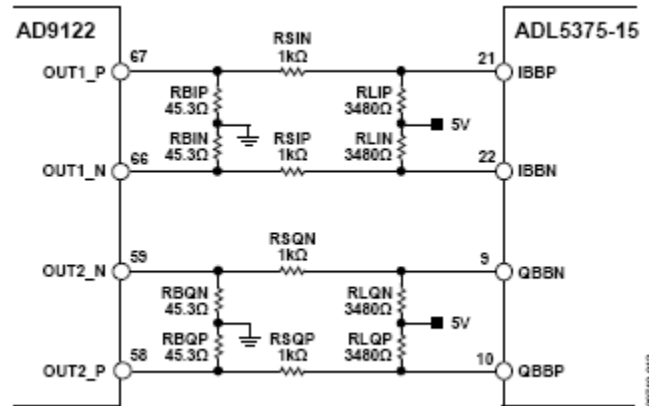


图 12. 用于从 AD9122 TxDAC 偏置 ADL5375-15 的无源电平转换网络

如上所述，需要在 AD9122 与 ADL5375-15 之间放入一个滤波器。该 LC 滤波器可以位于 DAC 端接电阻（图 13 中的 R1）与交流限幅电阻（图 13 中的 R4）之间的任何地方。但是，图 13 所示的电路允许灵活设计电平转换电路，R2 损耗较低，调制器的驱动电平较高。它还允许滤波器的源阻抗与负载阻抗匹配。推荐使用图 13 所示的带滤波器的无源电平转换网络。

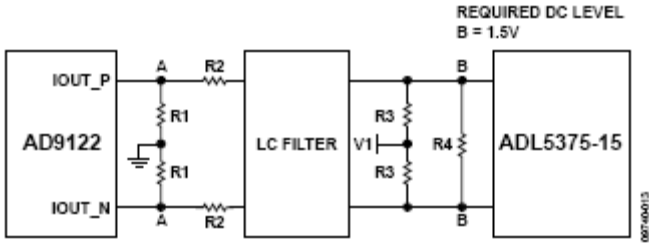


图 13. 推荐使用的带 LC 滤波器的无源电平转换网络

滤波器的差分源阻抗和负载阻抗分别为：

$$2 \times (R1 + R2) \text{ 和}$$

$$2 \times \{R3 \parallel (R4/2)\}.$$

DAC 获得的单端阻抗为：

$$R1 \parallel \{R2 + R3 \parallel (R4/2)\}.$$

R4 充当 DAC 的交流负载。DAC 输出端的差分交流摆幅为：

$$2 \times I_{FS} \times R1 \parallel \{R2 + R3 \parallel (R4/2)\},$$

调制器输入端的差分交流摆幅为：

$$2 \times \{R3 \parallel (R4/2)\} \div \{R2 + (R3 \parallel (R4/2))\}$$

乘以 DAC 输出端的差分交流摆幅。

SETUP	R1 (Ω)	34.0
	R2 (Ω)	218
	R3 (Ω)	760
	R4 (Ω)	750
	IFS (mA)	20
	V1 (V)	5.00
	DAC R (SINGLE)	31.70
DAC	DAC COMMON VOLTAGE (V)	0.50
	DAC SWING (V p_p) (SINGLE)	0.63
MOD	MODULATOR COMMON VOLTAGE (V)	1.50
	MOD INPUT SWING (V p_p)	0.34
	{(SINGLE) LOSS BY R2 (DB)}	-5.43
FILTER	INPUT IMPEDANCE (Ω)	504
	OUTPUT IMPEDANCE (Ω)	502

图 14. 用于电平转换电路的电子表格

LC 滤波器应靠近 DAC 放置，使回路电流路径较短。5 V 偏置电源 (V1) 应靠近调制器，因为调制器也使用该电源。当 R1、R2、R3、R4 分别为 34 Ω、218 Ω、760 Ω、750 Ω 时，AD9122 DAC 输出端的 500 mV 直流偏置电压与 ADL5375-15 的 1500 mV 直流偏置电压匹配。实际上，图 13 中 A 点的电压不必是 500 mV，但它会使交流摆幅有一定的灵活性，而不会超过 DAC 输出的顺从电压。DAC 负载为 31.7 Ω。滤波器的输入和输出阻抗分别为 504 Ω 和 502 Ω。R2 引起的衰减，即 R2 在 DAC 输出端与调制器输入端之间造成的压降，由 R2 和 R3 || (R4/2) 共同设置，约为 5.4 dB。

要计算 A 点和 B 点（图 13）的直流偏置电平和交流摆幅、R2 引起的衰减、滤波器的源/负载阻抗，可以使用下面的电子表格。该电子表格可以从以下 URL 下载：

www.analog.com/zh/CN0205-LevelShifter。

也可以使用 ADIsimRF 工具来计算 DAC 和调制器的功率水平，该工具可以从 www.analog.com/ADIsimRF 下载。

布局布线建议

应特别注意 DAC/调制器接口的布局布线。下面是一些建议。图 15 显示了一个遵循这些建议的顶层布局图。

- 使所有 I/Q 差分走线长度保持良好的匹配。
- 滤波器端接电阻尽可能靠近调制器输入端放置。
- DAC 输出 50 Ω 电阻尽可能靠近 DAC 放置。
- 加宽经过滤波器网络的走线以降低信号损耗。
- 在所有 DAC 输出走线、滤波器网络、调制器输出走线和 LO 输入走线周围设置过孔。
- 将 LO 和调制器输出走线布设在不同的层上或彼此成 90° 角，防止耦合。

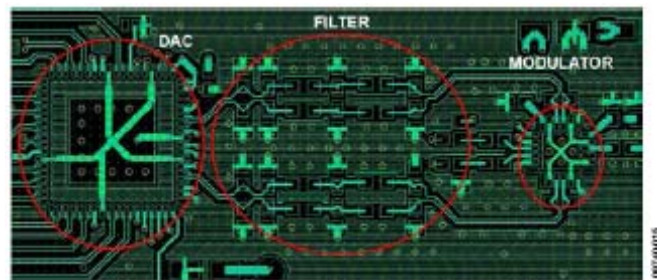


图 15. 一般布局布线建议

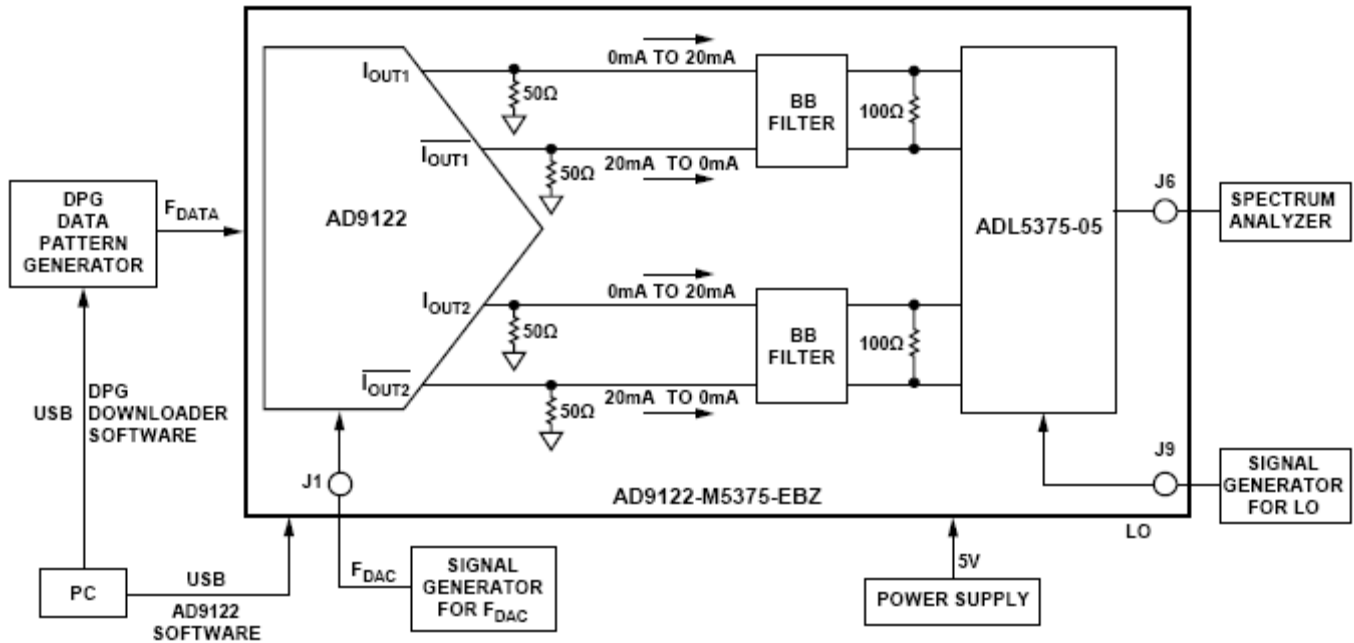


图 16. 测试设置功能框图

欲进一步了解有关正确布局布线的更多信息，请查看设计支持包(www.analog.com/zh/CN0205-DesignSupport)中的 AD9122-M5375-EBZ 布局文件。

常见变化

本电路笔记所述的接口可以用在任何设置为 20 mA 满量程电流的 TxDAC 数模转换器 (AD9779A、AD9788、AD9125、AD9148) 与需要 0.5 V 基带直流偏置电平的 ADL5370、ADL5371/ADL5372、ADL5373、ADL5374、ADL5385、ADL5386 等系列 I/Q 调制器之间。

通过选择适当的 ADC 端接电阻对偏置电平进行一些调整，该接口也可以用于低电流调制器 AD8345/AD8349。

电路评估与测试

下面详细说明如何执行共模测试 (结果如图 10 所示)。测试设置灵活，也可以执行本电路笔记所示的其它测量。

设备要求 (可以用同等设备代替)

- DPG: ADI 公司数字码发生器
- 时钟信号发生器: Agilent E4437B
- LO 信号发生器: Agilent 8665B
- 频谱分析仪: Agilent E4440A
- 电源: Agilent E3631A

设置与测试

1. 按照图 16 所示连接设置和测量系统。
2. 将电源电压设置为 +5 V。
3. 将 F_{DAC} 的信号发生器设置为 368.64 MHz @ 5 dBm，将 LO 的信号发生器设置为 2140 MHz @ 0 dBm。
4. 接通电源和信号发生器。将频谱分析仪设置为 $2 \times F_{DAC}$ MHz、1 MHz 范围。
5. 按照图 17 所示，通过 USB 接口和 AD9122/AD9125 SPI 控制软件设置 AD9122，然后运行。参考 AD9122 评估板快速入门指南 (www.analog.com-CN0205-DesignSupport)。
 - 插值 (图 17 中的 “1”) : 1×
 - 精调制 (图 17 中的 “2”) : 开
 - 数据速率 (图 17 中的 “3”) : 同 F_{DAC} 频率
 - NCO 频率 (图 17 中的 “4”) : 173.32 MHz
6. 设置 DPG (参考 AD9122 评估板快速入门指南)
 - 确保 DCO 频率 (图 18 中的 “1”) 接近 F_{DAC} 频率。
 - 将采样速率 (图 18 中的 “2”) 设置为与 F_{DAC} 频率相同，并在所需频率设置 1 MHz 范围。

- 按照图 18 所示设置“3”和“4”。
 - 点击图 18 中“1”处的按钮，下载 I 和 Q 矢量。
7. 测量 $2 \times F_{DAC}$ 时的共模噪声电平。
 8. 更改 F_{DAC} 信号发生器的频率、第 5 步提到的“数据速率”以及第 6 步提到的“采样速率”。
 9. 测量 $2 \times F_{DAC}$ （新值）时的共模噪声电平。
 10. 重复第 8 步和第 9 步。

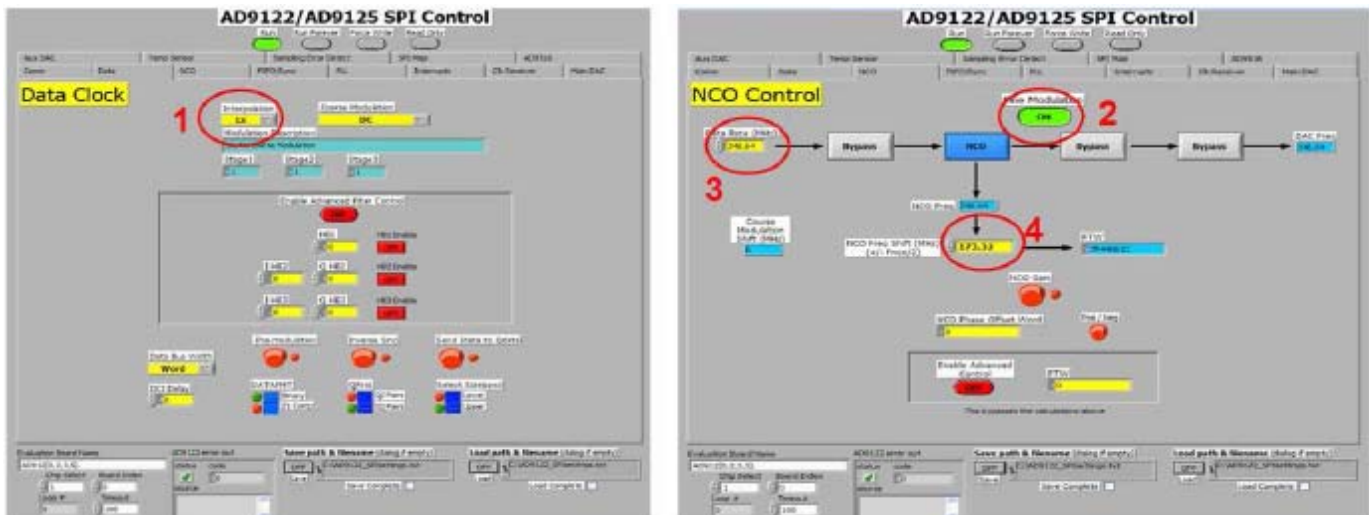


图 17. SPI 控制软件用户界面：设置数据时钟和 NCO 控制

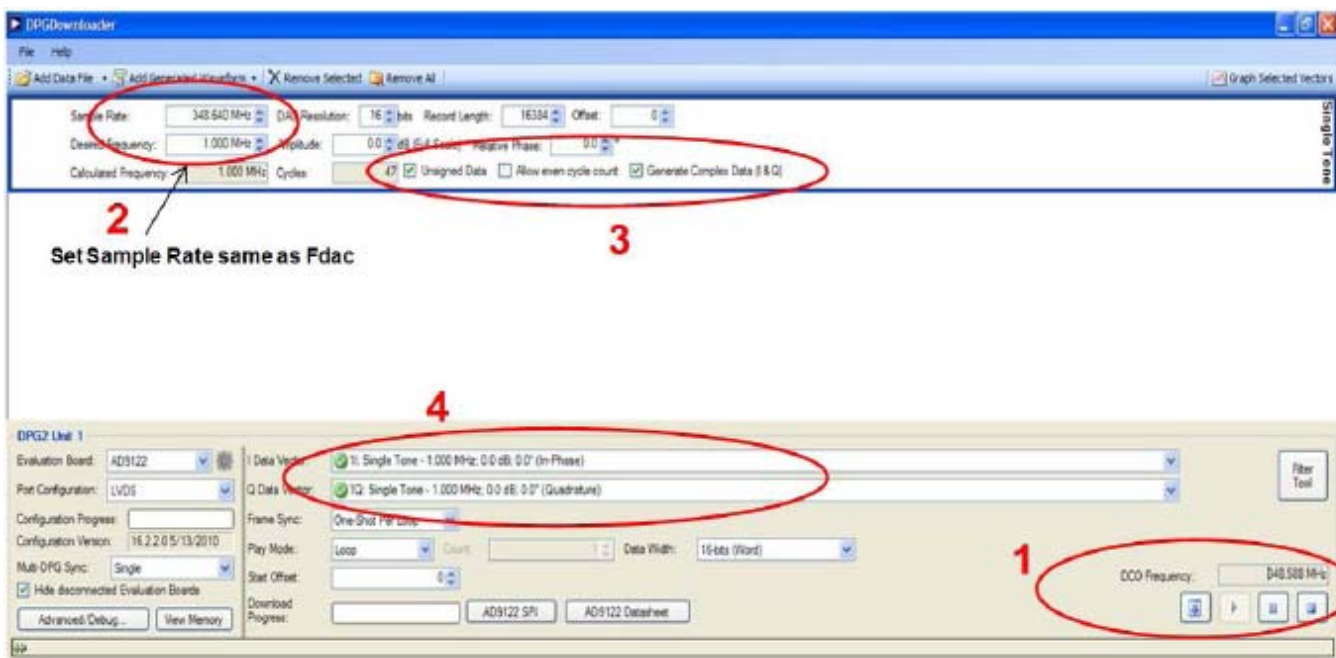


图 18. 使用 DPG 下载器软件设置 DPG

设计与集成文件

设计与集成文件由我们的工程师编写，可用于设计该电路。

CN0205 设计与集成文件

- 原理图

- 物料清单
- Gerber 文件
- Allegro 文件
- 装配图

进一步阅读

CN0205 Design Support Package:

www.analog.com/CN0205-DesignSupport

MT-016 Tutorial, Basic DAC Architectures III: Segmented DACs. Analog Devices.

MT-017 Tutorial, Oversampling Interpolating DACs, Analog Devices.

MT-031 Tutorial, Grounding Data Converters and Solving the Mystery of 'AGND' and 'DGND'. Analog Devices.

MT-101 Tutorial, Decoupling Techniques, Analog Devices.

CN-0021 Circuit Note, Interfacing the ADL5375 I/Q Modulator to the AD9779A Dual-Channel, 1 GSPS High Speed DAC , Analog Devices.

CN-0134 Circuit Note, Broadband Low EVM Direct Conversion Transmitter, Analog Devices.

CN-0144 Circuit Note, Broadband Low EVM Direct Conversion Transmitter Using LO Divide-by-2 Modulator, Analog Devices.

Nash, Eamon. AN-1039 Application Note, Correcting Imperfections in IQ Modulators to Improve RF Signal Fidelity, Analog Devices.

Zhang, Yi. AN-1100 Application Note, Wireless Transmitter I/Q Balance and Sideband Suppression, Analog Devices.

Brandon, David and David Crook, Ken Gentile, AN-0996, The Advantages of Using a Quadrature Digital Upconverter (QDUC) in Point-to-Point Microwave Transmit Systems, Analog Devices.

ADIsimPLL Design Tool

ADIsimRF Design Tool

AD9122 Evaluation Board Quick Start Guide

Analog Devices Data Pattern Generator (DPG)

数据手册和评估板

[AD9122 Data Sheet](#)

[ADL5375 Data Sheet](#)

[AD9122 Evaluation Board](#)

[ADL5375-05 Evaluation Board](#)

[AD9122-M 5375-EBZ Evaluation Board](#)

修订历史

8/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.