

新型高分辨率乘法 DAC 擅长处理交流信号

作者: Liam Riordan

简介

所有数模转换器(DAC)都提供与数字设置增益和所施加基准电压之积成比例的输出。乘法 DAC 与固定基准电压 DAC 不同,因为它可以将高分辨率数字设置增益应用施加到可变带宽模拟信号上。本文将讨论电阻梯乘法 DAC 及其对交流信号处理应用的适用性。

基本原理

从1974年ADI公司推出世界首款(10位)CMOS IC乘法DAC以来,ADI公司就一直是乘法DAC设计与生产的领先者。它们采用一个具有适当带宽的放大器,利用一个切换式R-2R梯和一个片内反馈电阻实现了调整交流增益或可变直流基准电压输入信号增益的简单方法,从而用DAC取代了典型反相运算放大器级的输入和反馈电阻(图1)。数字调整电阻梯和片内反馈电阻一起,提供与数字输入成比例的增益($D/2^n$),使 R_{DAC} 起到了可变输入电阻的作用。

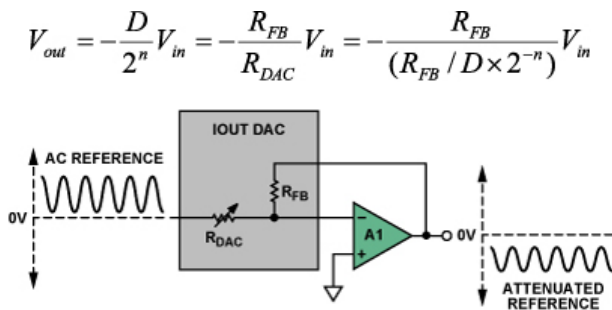


图 1. 反相增益配置

乘法 DAC 的市场发展迅速,历经数代更新,产品的分辨率、精度和速度有了大幅提升,增加了各种数字存储功能、串行通信选项,尺寸和成本大大降低并且每个芯片上还可以配置额外的 DAC。最新一代的乘法 DAC 提供理想的构建模块,用于控制可变直流或快速交流电压信号的增益。

电阻(R-2R)梯用于运算放大器反馈电路,提供数字控制电流,电流经 R_{FB} 转换成输出电压。放大器以低阻抗提供此输出。基准电压输入具有恒定的对地电阻 R 。图2显示了该工作原理。图2a中,源电流 V_{REF}/R 的一半由开关S1导引连接至放大器负输入(虚地侧)的 I_{OUT1} 或导引至地(一般称 I_{OUT2})。同理,剩余电流的一半由开关S2导引……如此类推。如果开关由一个数字字 D (S1是MSB)激活,则流经 $R_{FB}(=R)$ 的 I_{OUT1} 端电流之和为 $D \times 2^{-n} \times V_{REF}/R$ 。此配置的重要优势包括:可最大程度地降低瞬态,因为开关在地和虚地之间切换; R_{FB} 与梯形电阻片内匹配,具备出色的温度跟踪性能。

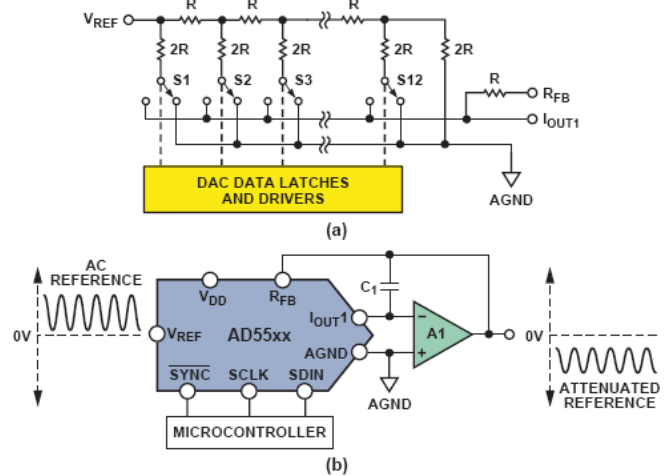


图 2. a) R-2R梯原理; b) 乘法DAC, $V_{OUT} = 0$ 至 $-V_{REF}$

数字字 D 给出的数值范围取决于所用的器件。ADI 公司的部分 AD545x/AD554x 系列乘法 DAC 的 D 值范围(第一象限)如下:

8 位 AD5450	0 至 255
10 位 AD5451	0 至 1,023
12 位 AD5452	0 至 4,095
14 位 AD5453	0 至 16,383
16 位 AD5543	0 至 65,535

提高增益

对于输出电压必须大于 V_{IN} 的应用,可通过在DAC级后面增加外部放大器来提高增益;或者只需通过衰减反馈电压在单级中实现,如图3所示。所示近似值对 $R_2 \parallel R_3 \ll R_{FB}$ 有效。 R_2 和 R_3 应具有相似的温度系数,但如果 $R_2 \parallel R_3$ 与 R_{FB} 相比较小,则其无需与DAC的温度系数相匹配。

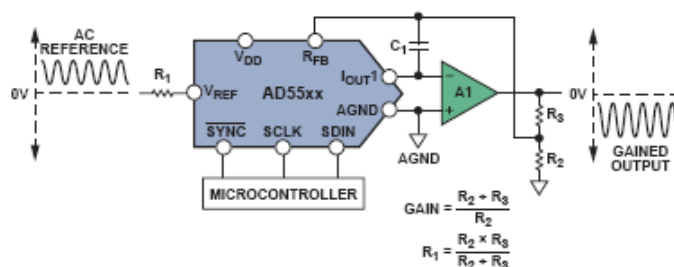


图 3. 提高乘法 DAC 的增益

正输出

要产生正电压输出,可以使用一个外部反相运算放大器电路来另外反转输入或输出。一些乘法 DAC 内置非专用匹配电阻(具有跟踪温度系数),因此只需额外连接一个运算放大器(图 4 中的 A2)即可获得正输出,这个额外的运算放大器可以是一个双通道器件内的配套运算放大器。

如果要求差分输出,则需要两个额外的运算放大器。请访问 www.analog.com/CN-0143, Circuits from the Lab™ CN-0143 查看完整的详细信息。

稳定性问题

图 2 和图 3 中显示的一个重要元件是补偿电容(C_1)。电阻梯的输出电容加上放大器的输入电容及任何杂散电容,会在开环响应中产生极点——这会在环路闭合时引起振铃或不稳定。为了补偿这一点,通常与 DAC 的内部 R_{FB} 并联连接一个外部反馈电容 C_1 。如果 C_1 值过小,会在输出端产生过冲或振铃,而值过大则会过分降低系统带宽。DAC 的内部输出电容随码而变化,因此 C_1 很难确定精确值。根据以下等式可计算出其最佳近似值:

$$C_1 = \sqrt{\frac{2C_o}{\pi \times R_{FB} \times GBW}}$$

其中 GBW 是运算放大器的最小信号单位增益带宽乘积, C_o 是 DAC 的输出电容。

信号调理的关键 M-DAC 规格

乘法带宽: 增益为 -3 dB 时的基准电压输入频率。对于给定器件,它与幅度和选择的补偿电容呈函数关系。图 6 所示为可以使最高 12 MHz 的信号相乘的电流输出 DAC AD544、AD5544 或 AD545x 的乘法带宽坐标图。配套的低功耗运算放大器 AD8038 具备 350 MHz 带宽,可确保该运算放大器在此范围内不会引起明显的动态误差。

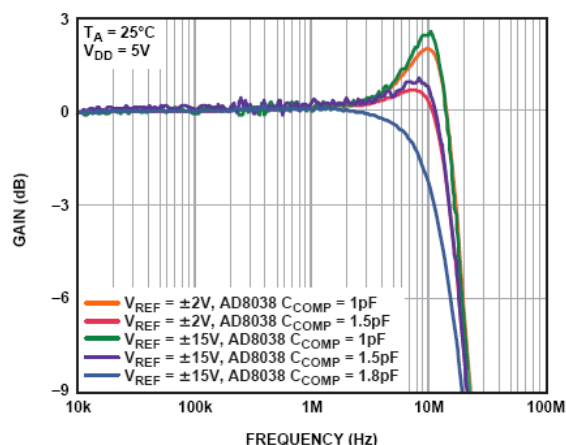


图 6. 乘法带宽

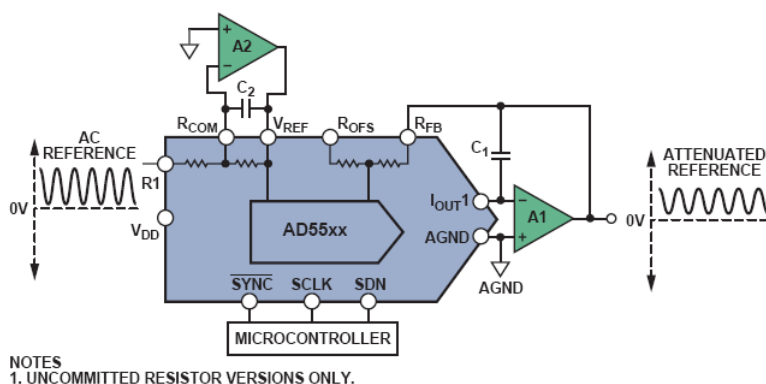


图 4. 乘法 DAC, $V_{OUT} = 0$ 至 V_{REF} 。AD5415、AD5405、AD5546/AD5556、AD5547/AD5557 内置此处所示的非专用电阻

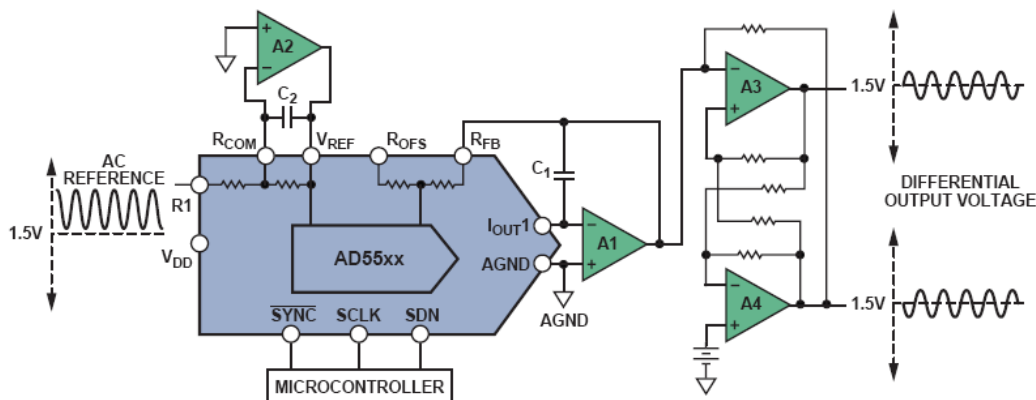


图 5. 单端-差分

表 1. 适用的 ADI 公司高速运算放大器

产品型号	电源电压(V)	BW (–3 dB) (MHz)	压摆率(V/μs)	最大V _{OS} (μV)	最大I _B (nA)	封装
AD8065	5 至 24	145	180	1500	0.006	SOIC-8、SOT-23-5
AD8066	5 至 24	145	180	1500	0.006	SOIC-8、MSOP-8
AD8021	5 至 24	490	120	1000	10,500	SOIC-8、MSOP-8
AD8038	3 至 12	350	425	3000	750	SOIC-8、SC70-5
ADA4899	5 至 12	600	310	35	100	LFCSP-8、SOIC-8
AD8057	3 至 12	325	1000	5000	500	SOT-23-5、SOIC-8
AD8058	3 至 12	325	850	5000	500	SOIC-8、MSOP-8
AD8061	2.7 至 8	320	650	6000	350	SOT-23-5、SOIC-8
AD8062	2.7 至 8	320	650	6000	350	SOIC-8、MSOP-8
AD9631	±3 至±6	320	1300	10,000	7000	SOIC-8、PDIP-8

模拟总谐波失真(THD)：乘法波形信号中谐波成分的数学表达。它近似等于DAC输出的前四个谐波 (V_2 、 V_3 、 V_4 和 V_5) 之均方根和与基波值 V_1 (如图 7 所示) 的对数比, 计算公式如下:

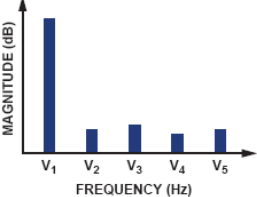
$$THD(dB) = 20 \log \frac{\sqrt{V_2^2 + V_3^2 + V_4^2 + V_5^2}}{V_1}$$


图 7. 谐波失真分量

乘法馈通误差：DAC 的数字输入全部为 0 时, 由基准电压输入至 DAC 输出的容性馈通所致的误差。理想情况下, 一直到最低有效位 DB0, 每下降一位, 增益便降低 6 dB (图 8)。不过, 对于较低的位, 容性馈通影响增益的频率更高。这一点从较低位尾部上翘的平坦曲线可以看出。例如, 14 位 DAC 的 DB2 处, 所有频率的理想增益应为–72 dB, 但由于馈通效应, 1MHz 时的实际增益为–66 dB。

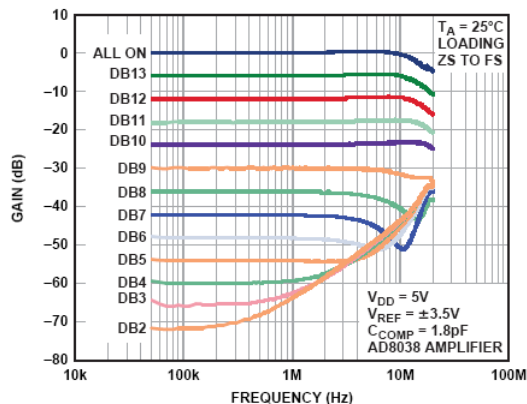


图 8. 乘法馈通误差

选择正确的运算放大器

乘法 DAC 电路性能非常依赖于所选运算放大器的能力, 从而在电阻梯输出端保持零电压, 并实现电流电压转换。要实现最佳的直流精度, 重要的是要选择具有低失调电压和偏置电流的

运算放大器, 以保持误差与 DAC 的分辨率相当。详细的运算放大器技术规格参见器件数据手册。

对于基准电压输入为较高速信号的应用, 需要一个带宽较宽、压摆率较高的运算放大器, 以免削弱信号。一个运算放大器电路的增益-带宽受反馈网络的阻抗水平和增益配置限制。要确定所需的 GBW, 一种可行的方式是选择–3 dB 带宽 (10 倍于基准信号频率) 的运算放大器。

必须考虑运算放大器的压摆率规格, 以限制高频大信号的失真。对于 AD54xx 和 AD55xx 系列, 压摆率为 100 V/μs 的运算放大器一般就够了。

表 1 列出了可供乘法应用选择的运算放大器。

查找适合的 DAC

欲了解可以查看 M-DAC 的数模转换器产品选型表, 请访问 <http://www.analog.com/zh/digital-to-analog-converters/da-converters/products/index.html>。

结论

自首款 CMOS M-DAC 问世以来的近 40 年间, 相关器件不断更新换代, 许多新的功能特性层出不穷, 性能持续提升, 成本和尺寸则大幅缩减。我们的高分辨率、14 位/16 位电流输出 DAC 产品系列 AD55xx 的最新性能改进包括:

- 积分非线性(INL)性能提高, ±1 LSB
- 模拟 THD 和乘法馈通降低——乘法带宽增加
- 数字信号 THD 降低; 可变基准电压 (直流) 应用的中间电平突波和数字馈通降低。

进一步阅读

1. Kester, Walt, *The Data Conversion Handbook* (2005) Newnes (Elsevier).

关于作者

Liam Riordan [liam.riordan@analog.com] 于 2004 年加入 ADI 公司, 任职于爱尔兰利默里克的精密转换器应用部门, 他拥有科克大学电子工程学士学位。

